

FACULTAD DE INGENIERIA
DIVISION DE ESTUDIOS DE POSGRADO
SECCION DE ELECTRONICA

CONTROL DIGITAL DE MOTORES

TESIS QUE PRESENTA EL

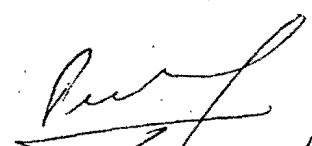
Ing. Jorge Hugo Calleja Gjumlich

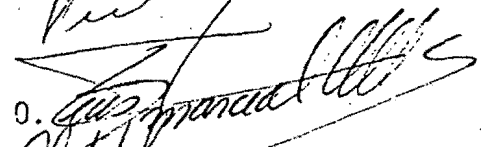
para obtener el grado de


MAESTRO EN Ingeniería Electrónica

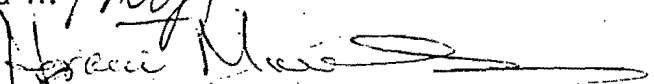
CREDITOS POR TESIS 7

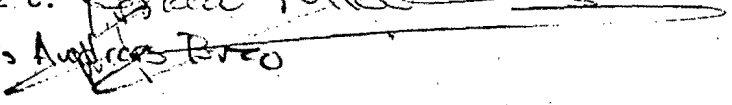
JURADO:

M. en C. Pedro Joselevich C. 

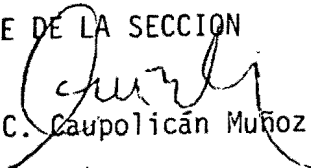
M. en C. L. Marcial Hernández O. 

M. en C. Alejandro Guarda A. 

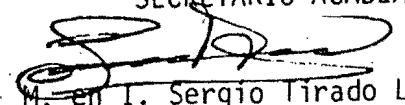
Dr. Horacio Martínez C. 

Dr. Andrés Buzo 

JEFE DE LA SECCION

M. en C.  Caupolicán Muñoz Gamboa

SECRETARIO ACADEMICO

M. en I.  Sergio Tirado Ledezma

Cd. Universitaria, D.F., julio de 1981.



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



DEPMI

T. UNAM

1 9 8 1

CAL

ej. 2

CONTROL DIGITAL DE MOTORES

Jorge Hugo Calleja Gjumlich

Contenido	Página
INTRODUCCION	1
ESQUEMA DE MODULACION DEL CICLOCONVERTIDOR	44
Determinación de los instantes de conmutación	6
Determinación de las trayectorias de conducción	26
CARACTERISTICAS Y MODELADO DEL MOTOR ELECTRICO	35
Pruebas del motor eléctrico	38
Prueba de circuito abierto	39
Prueba de certo circuito	42
ESTRUCTURA DEL SISTEMA DE CONTROL	47
Arquitectura del sistema digital	48
Contadores programables	53
Circuito de inicio de síntesis	58
Interrupciones	61
Distribución de puertos entrada/salida	62
Interconexiones entre las tarjetas del sistema	64
ESTRUCTURA DEL PROGRAMA	65
Inicialización	68
Entrada de referencia	70
Modelo del motor	71
Modulación del cicloconvertidor	75
Consideraciones matemáticas	83
Operación del cicloconvertidor	86
Manejo de las tablas	91
Determinación del patrón de conducción	92
PRUEBAS DEL SISTEMA	96
CONCLUSIONES	100
BIBLIOGRAFIA	106
LISTADOS	A-1
HOJAS DE DATOS DEL MOTOR SM-100	B-1
CICLOCONVERTIDOR	C-1

INTRODUCCION.

Actualmente existe una fuerte tendencia a substituir sistemas de control analógicos por sistemas basados en microprocesadores; las razones para ello son bastante conocidas: menor costo, mayor confiabilidad, mayor flexibilidad, etc.

Una de las áreas de mayor interes es el control digital de motores de corriente alterna, debido a su amplia gama de aplicaciones. Una gran parte de las aplicaciones la constituyen los sistemas de control en lazo abierto; es decir: sistemas en los cuales no es tan importante el control de la velocidad de rotación del motor alrededor de un punto de operación, sino la capacidad de variar esta.

Para ejercer este tipo de control se han usado extensivamente -- dispositivos cambiadores de frecuencia estáticos ya que permiten controlar la amplitud y la frecuencia de salida independientemente; y al controlar la amplitud y frecuencia de entrada a un motor eléctrico, - es posible controlar la velocidad y el par desarrollado por este.

En los cambiadores de frecuencia la conversión de la energía se realiza por medio de un arreglo de interruptores sin necesidad de utilizar elementos de almacenamiento de energía. De entre este tipo de dispositivos sobresale el denominado "Cicloconvertidor de conmutación natural o controlado por fase", el cual posee la característica de que, a diferencia de otros cambiadores de frecuencia, no requiere circuiteria adicional para conmutación forzada, lo cual simplifica grandemente su construcción.

El proposito del presente trabajo es plantear la arquitectura de un sistema digital basado en un microprocesador, que permita controlar

la velocidad y el par de un motor eléctrico trifásico, por medio de un cicloconvertidor de conmutación natural. Asimismo, se plantea la programación del sistema.

La característica principal del sistema propuesto es que las secuencias de operación del cicloconvertidor se calculan por completo con anterioridad a su inicio.

Es obvio que el algoritmo de control de un motor eléctrico depende del tipo de este; así pues, se enfoca el sistema de una manera general; es decir, se propone un sistema flexible que es fácilmente adaptable a diferentes motores, variando la parte del programa que corresponde al modelo de este. Se incluye, a guisa de ejemplo, el control de un motor trifásico síncrono.

La arquitectura del sistema está basada en tarjetas disponibles en el mercado evitandose, en la medida de lo posible, la construcción de circuitería de propósito específico.

El trabajo está dividido de la siguiente manera:

El capítulo I corresponde al esquema básico de modulación del cicloconvertidor y se describe el algoritmo usado.

El capítulo II trata las características y modelado de la máquina síncrona usada como ejemplo.

El capítulo III trata la estructura del sistema de control, en lo que a arquitectura del sistema digital, distribución de recursos y circuitería se refiere.

El capítulo IV describe la programación del sistema de control.

El capítulo V describe las pruebas efectuadas y resultados obtenidos.

En el capítulo VI se dan las conclusiones obtenidas de este trabajo.

En el apéndice "a" se incluyen los listados completos del programa.

En el apéndice "b" se dan las características proporcionadas por

el fabricante, referentes a la máquina a controlar.

En el apéndice "c" se incluye la documentación del armado del ci
cloconvertidor.

CAPITULO I.

ESQUEMA DE MODULACION DEL CICLOCONVERTIDOR.

Un cicloconvertidor de tres fases de entrada, una de salida y seis pulsos; cuyo diagrama esquemático se muestra en la figura 1; - es un dispositivo que permite sintetizar ondas de voltaje de amplitud y frecuencia variables conmutando secuencialmente segmentos escogidos de las ondas alternas de entrada hacia la salida. La construcción de la onda de salida se logra por medio de un arreglo de interruptores unidireccionales, en lo que a flujo de corriente se refiere, los cuales forman una matriz de conexiones posibles entre las entradas y la salida.

El dispositivo está formado por dos puentes: uno positivo y - uno negativo. Para cada puente existen seis diferentes trayectorias de conducción entre las entradas y la salida, excluyendose aquellas que interconectan a través de una misma rama. Es por esta razón que el número de pulsos es igual a seis.

El cicloconvertidor de conmutación natural difiere de otros tipos de circuitos cambiadores de frecuencia en que los tiristores -- que lo forman se apagan naturalmente al determinarse los instantes de conmutación en función de las polaridades instantaneas de los voltajes de entrada. Esta característica, deseable desde el punto de vista de la construcción de la parte de potencia del circuito, - impone limitaciones serias en el control del contenido armónico de la onda sintetizada.

De acuerdo a la figura 1, el puente positivo operará siempre - que la corriente a la carga tenga el sentido mostrado; para obtener la condición de conmutación natural es menester que el voltaje de - entrada que será conmutado a la salida en un instante dado sea siempre más positivo que el voltaje conmutado anteriormente.

A su vez, el puente negativo operará siempre que la corriente tenga sentido inverso al mostrado; la condición de conmutación natural requiere que el voltaje de entrada conmutado a la salida sea -- más negativo que el voltaje conmutado anteriormente.

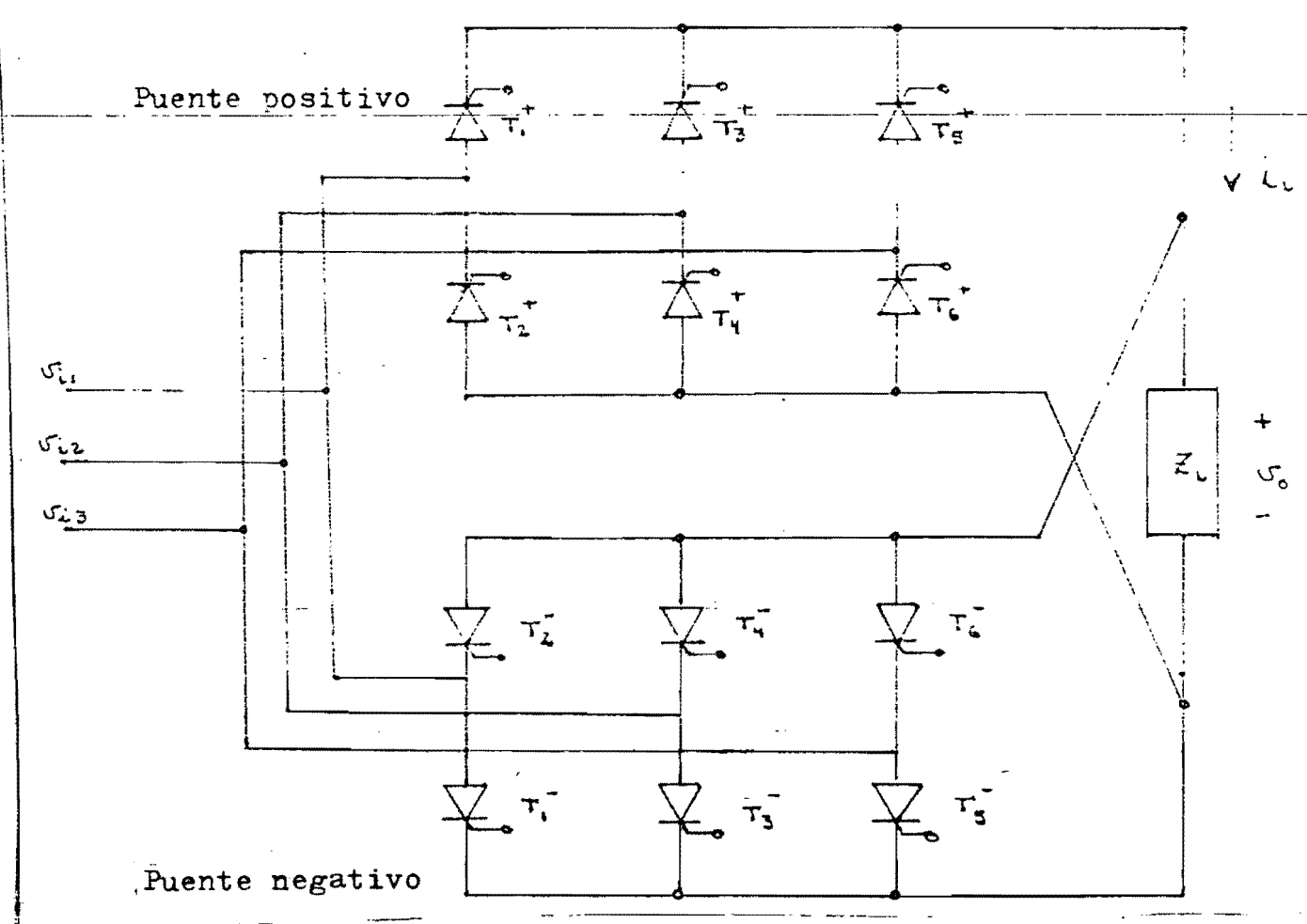


Figura 1.- Cicloconvertidor de conmutación natural...

Despreciando el contenido armónico de la onda de voltaje sintetizada, esta está dada por:

$$v_o = r \frac{3\sqrt{3}}{\pi} V_i \text{ sen}(\omega_o t + \alpha) \quad (1)$$

donde ω_o es la frecuencia de salida deseada y "r" es un factor que relaciona la amplitud de salida deseada V_o con la máxima amplitud posible, como sigue:

$$r = \frac{V_o}{\hat{V}_o} \quad (2)$$

además:

$$\hat{V}_o = \frac{3\sqrt{3}}{\pi} V_i \quad (3)$$

El proceso de determinación de los instantes de conmutación está íntimamente relacionado con la determinación de las trayectorias de conducción correspondientes; sin embargo, por razones que se harán evidentes posteriormente, la selección de los instantes y de las trayectorias se analizarán separadamente. El estudio se apoyará en gran medida en análisis gráficos.

Determinación de los instantes de conmutación.

Desde un punto de vista puramente teórico, puede sintetizarse una onda de voltaje de salida con cualquier valor del ángulo α ; sin embargo, aquí se tratarán únicamente los siguientes casos:

- a) $\alpha = 0$
- b) $\alpha = 2\pi/3$
- c) $\alpha = 4\pi/3$

La limitación impuesta se debe a que el sistema está orientado al control de motores trifásicos. Intentar valores diferentes de α carece de sentido en este contexto.

Caso "a": Este caso es el más simple de los tres propuestos, y su estudio permitirá simplificar los casos restantes.

Dada la característica de conmutación natural, el cambiador de frecuencia debe producir ondas de voltaje de tipo positivo siempre que la corriente instantánea a la carga sea positiva, y de tipo negativo cuando la corriente instantánea sea negativa. Para una carga puramente resistiva, el semiciclo positivo de la onda de salida coincidirá con la operación del puente positivo, y el semiciclo negativo coincidirá con la operación del puente negativo. Para una carga reactiva, como es el caso de un motor eléctrico, las coincidencias descritas no se cumplen.

Los esquemas de determinación de los instantes de conmutación se muestran gráficamente en la figura 2 para la onda de tipo positivo, y en la figura 3 para la onda de tipo negativo.

Las conmutaciones ocurren en las intersecciones de las curvas:

$$B_n(t) = \cos(\omega_1 t + \frac{-\pi}{2} - n\frac{\pi}{3}) \quad (4)$$

donde $n=0, 1, 2, \dots, N$; con la curva:

$$A(t) = r \operatorname{sen}(\omega_0 t) \quad (5)$$

para el puente positivo, y con la curva:

$$A'(t) = -r \operatorname{sen}(\omega_0 t) \quad (6)$$

para el puente negativo.

En terminos generales, ω_0 puede tomar cualquier valor dentro de el rango de operación determinado por la fidelidad deseada; sin embargo, el esquema se simplifica sustancialmente si se restringe el período de la onda de salida como sigue:

$$T_0 = c \frac{T_i}{3} \quad (7)$$

es decir; T_0 solo puede tomar valores multiples de un tercio del período de las ondas de entrada. Este es el caso mostrado en las figu-

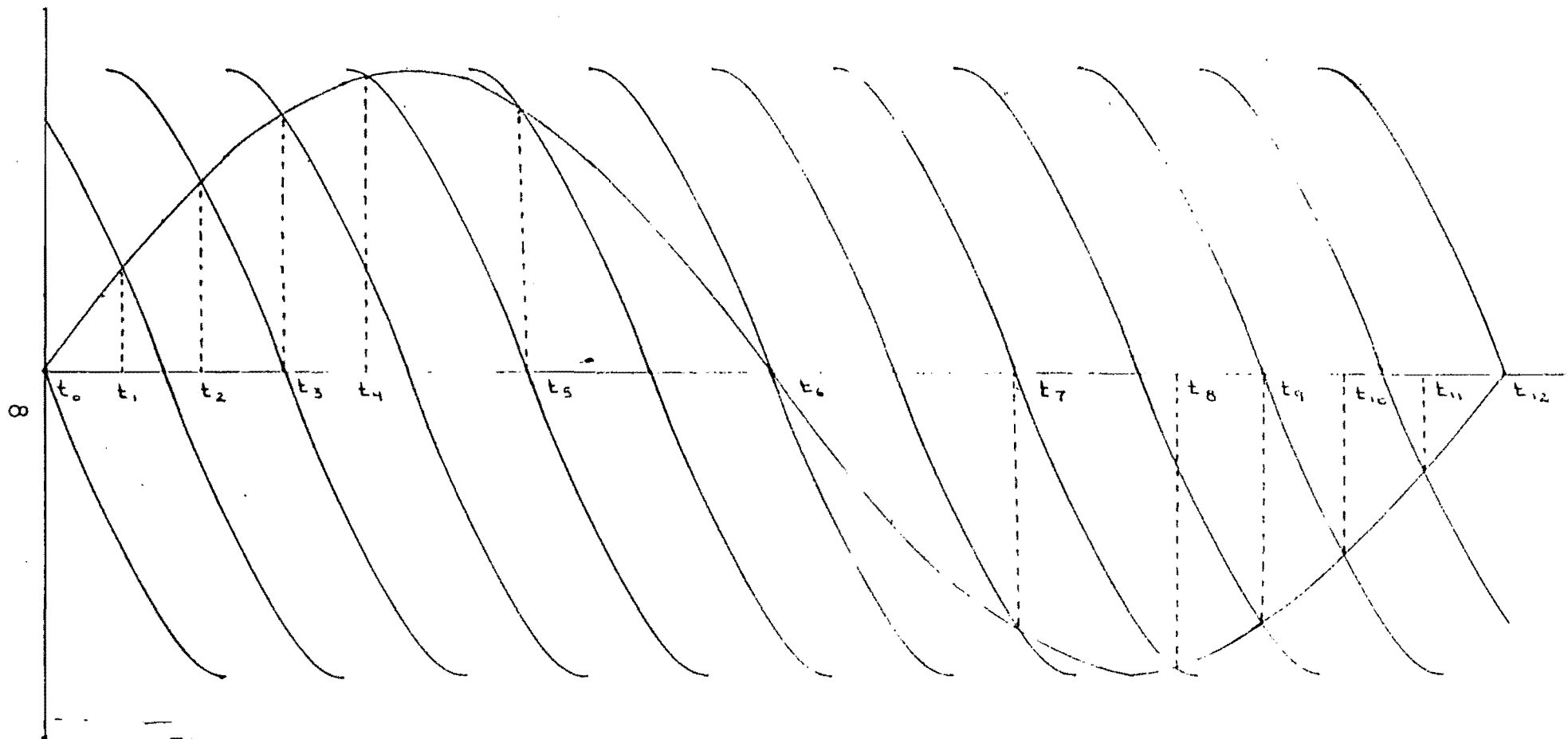


Figura 2:

Determinación de los instantes de conmutación: puente positivo

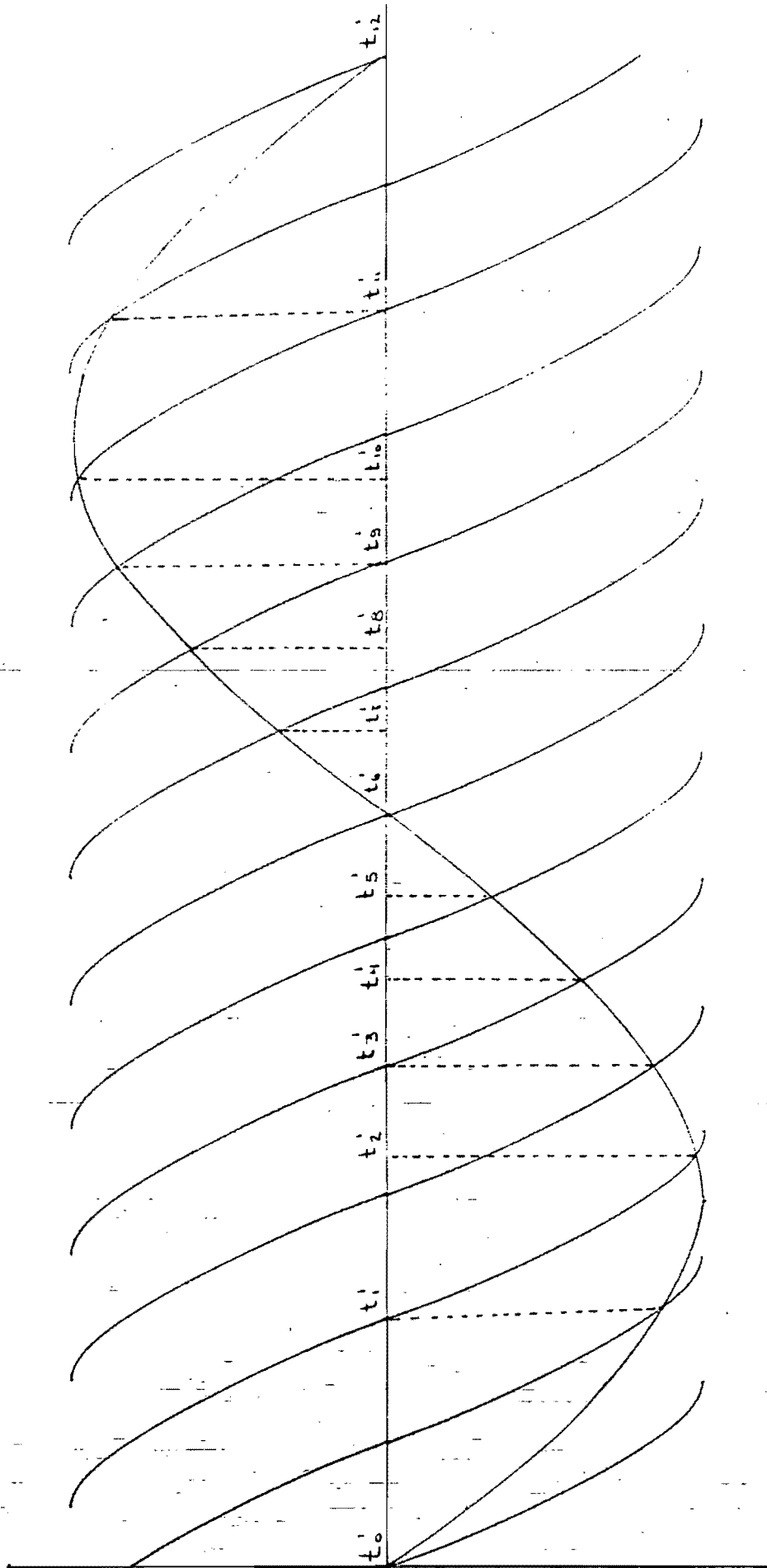


Figura 3:
puente negativo.

ras 2 y 3.

Sean:

$$\Delta t_j = t_j - t_{j-1} \quad (8)$$

$$\Delta t'_j = t'_j - t'_{j-1} \quad (9)$$

entonces, con la restricción impuesta, se cumple que $T_0 = t_N = t'_N$; $T_0/2 = t_N/2 = t'_N/2$; y además: $2c = N$. Entonces:

$$\Delta t_j = \Delta t_{N-j+1} = \Delta t'_{N/2-j+1} = \Delta t'_{N/2+j} \quad (10)$$

Lo anterior implica que basta determinar los instantes de conmutación de un semiciclo para cualquiera de los dos puentes, para poder sintetizar una onda compuesta (parte positiva y parte negativa) completa, usando para ello los lapsos entre conmutaciones.

La forma más simple de hacerlo, es determinar las intersecciones de la curva dada por la ecuación (5) con las curvas (figura 4):

$$B_n(t) = \text{sen}(\omega_i t - n\frac{\pi}{3}) \quad (11)$$

en el intervalo:

$$0 \leq t \leq T_0/2 \quad (12)$$

El esquema propuesto, además de simplificar la síntesis, presenta la ventaja de que asegura la repetividad, en cada ciclo de la onda de salida, de la secuencia de instantes de conmutación. Esto es: al iniciarse la secuenciación con el cruce por cero de alguna de las fases de entrada, el punto T_0 coincidirá necesariamente con el cruce por cero de alguna de las fases de entrada (la cual puede o no ser la misma del inicio), ya que el período de salida está restringido a ser múltiplo del lapso entre cruces por cero.

De esta manera, es posible programar la secuencia de conmutaciones previamente a su ejecución, evitándose las secuencias excesivamente largas.

Para fines prácticos se acota "c" de la siguiente manera:

$$6 \leq c \leq 45 \quad (13)$$

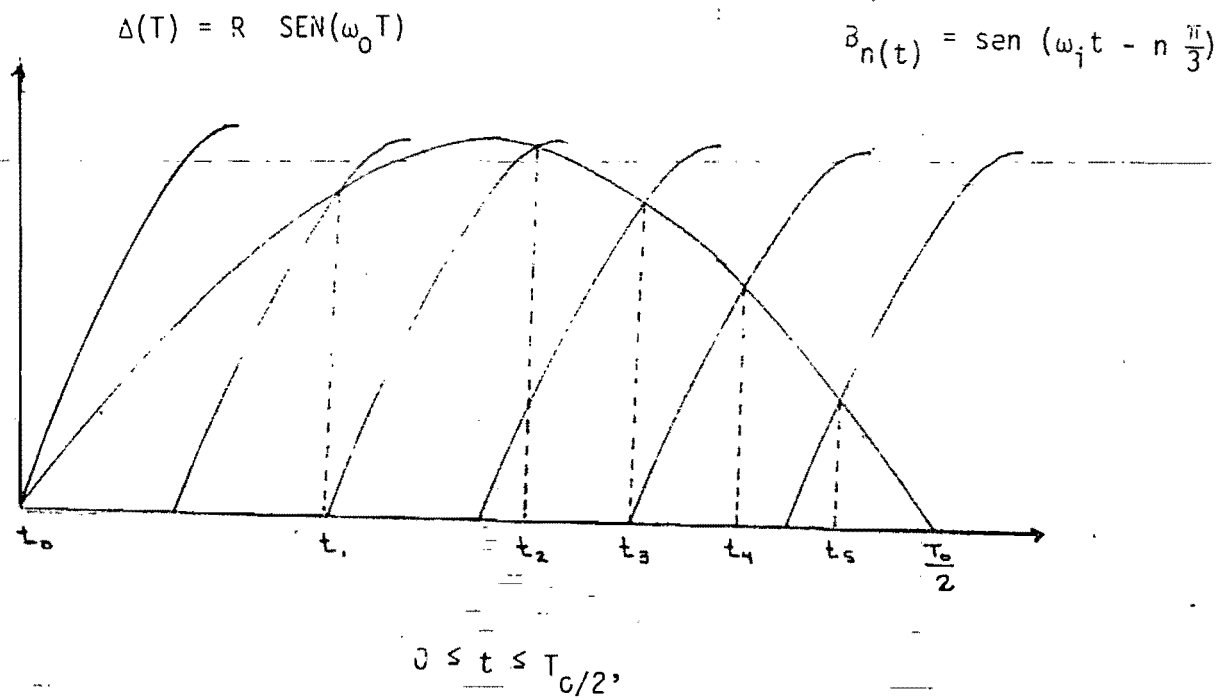


Figura 4:
 El esquema propuesto

El límite inferior (frecuencia máxima) depende de la fidelidad deseada. Para un cicloconvertidor, la máxima frecuencia producible es aproximadamente la mitad de la frecuencia de entrada.

El límite superior (frecuencia mínima) está dictado por la magnitud de la secuencia de instantes de conmutación que se generará.

En la tabla 1 se listan los periodos y frecuencias de la onda de salida en función del parámetro "c".

c	t(ms)	f(hz)	c	t(ms)	f(hz)	c	t(ms)	f(hz)
6	33.33	30.00	20	111.11	9.00	33	183.33	5.45
7	38.88	25.71	21	116.66	8.57	34	188.88	5.29
8	44.44	22.50	22	122.22	8.18	35	194.44	5.14
9	50.00	20.00	23	127.77	7.82	36	200.00	5.00
10	55.55	18.00	24	133.33	7.50	37	205.55	4.86
11	61.11	16.36	25	138.88	7.20	38	211.11	4.73
12	66.66	15.00	26	144.44	6.92	39	216.66	4.61
13	72.22	13.84	27	150.00	6.66	40	222.22	4.50
14	77.77	12.85	28	155.55	6.42	41	227.77	4.39
15	83.33	12.00	29	161.11	6.20	42	233.33	4.28
16	88.88	11.25	30	166.66	6.00	43	238.88	4.18
17	94.44	10.58	31	172.22	5.80	44	244.44	4.09
18	100.00	10.00	32	177.77	5.62	45	250.00	4.00
19	105.55	9.47						

Tabla 1: Periodos y frecuencias de salida.

Al igualar la ecuación (5) con la ecuación (11) con $n=j$, se obtiene la siguiente ecuación:

$$r \operatorname{sen}(\omega_0 t) = \operatorname{sen}(\omega_1 t - n \frac{\pi}{3}) \quad (14)$$

Esta ecuación es trascendental, a menos que $r=1$; pero el caso general es:

$$r \leq 1$$

La ecuación (14) debe entonces resolverse por métodos iterativos. Para obtener la solución, se propone el algoritmo mostrado en la figura 5.

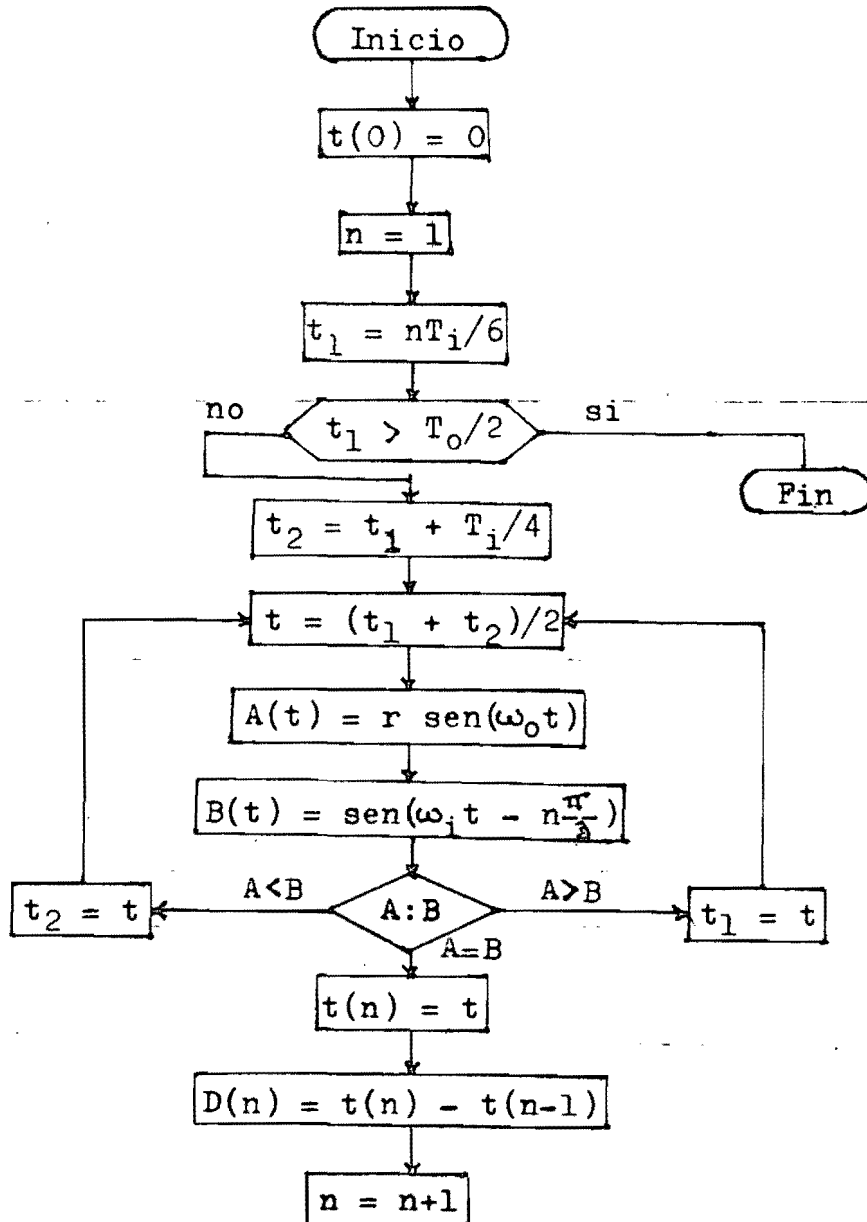


Figura 5.- Algoritmo para la determinación de las intersecciones.

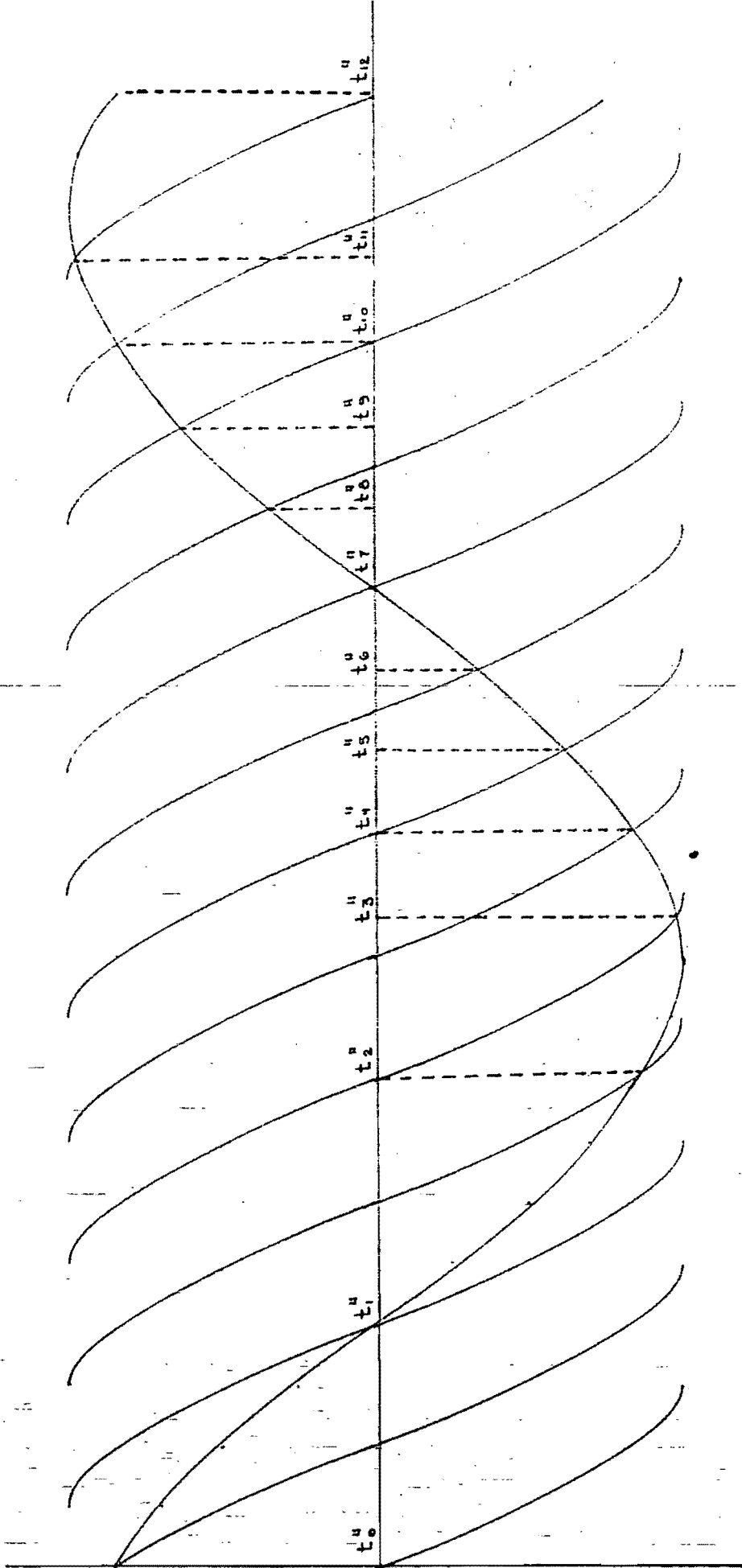


Figura 6.- Esquema de modulación; puente positivo; $\alpha = 2\pi/3$

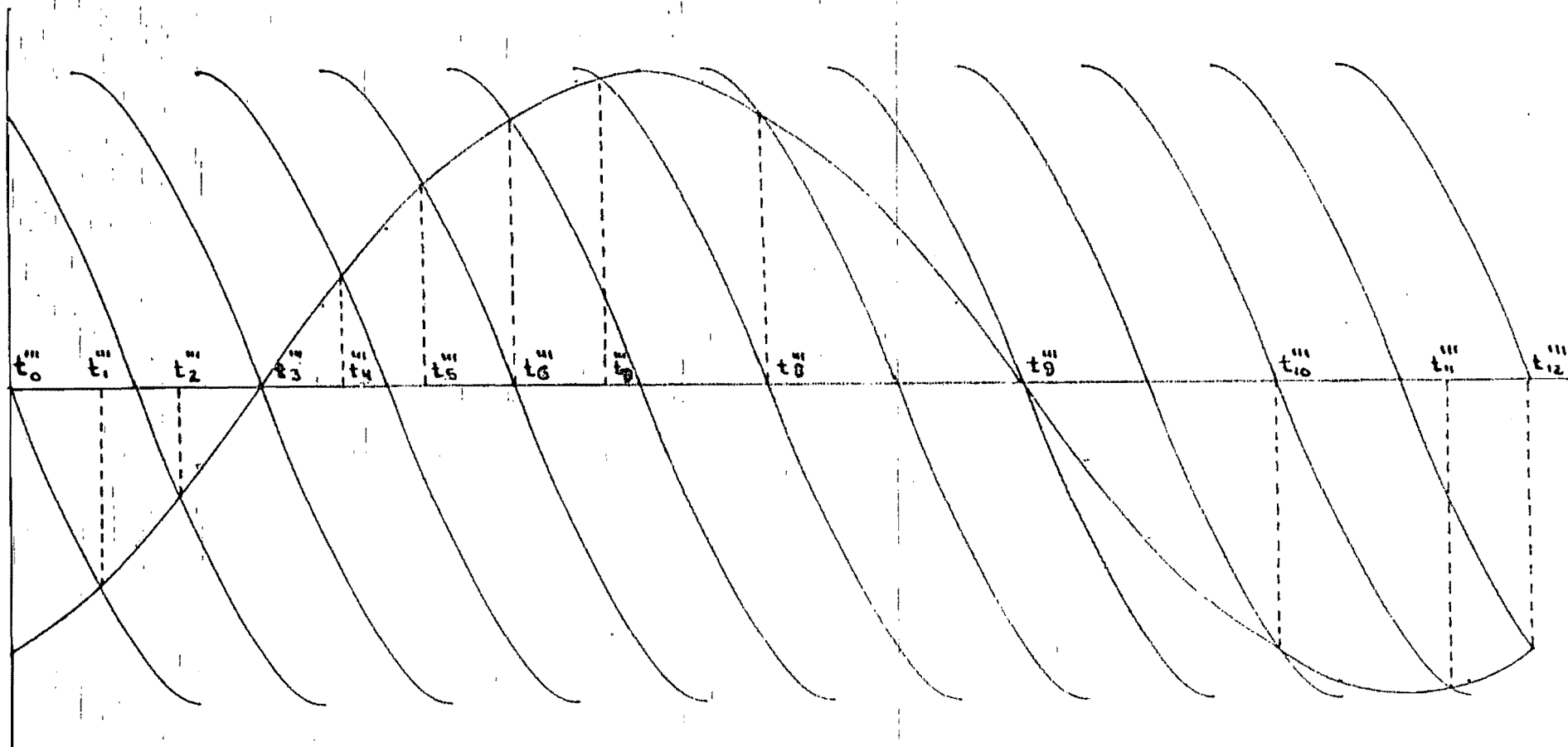


Figura 7.- Esquema de modulación; puente negativo; $\alpha = 2\pi/3$

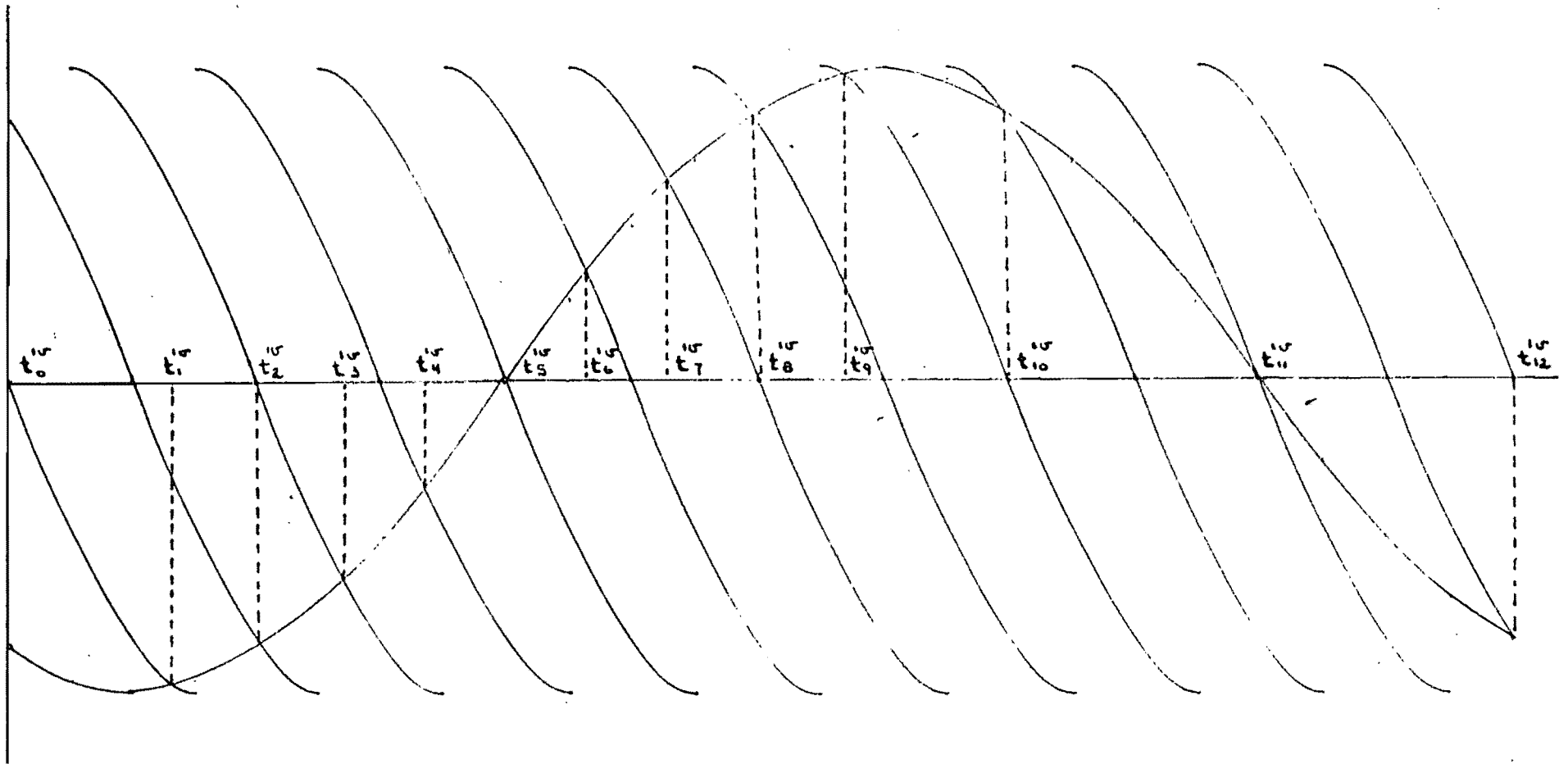


Figura 8.- Esquema de modulación; puente positivo; $\alpha = 4\pi/3$

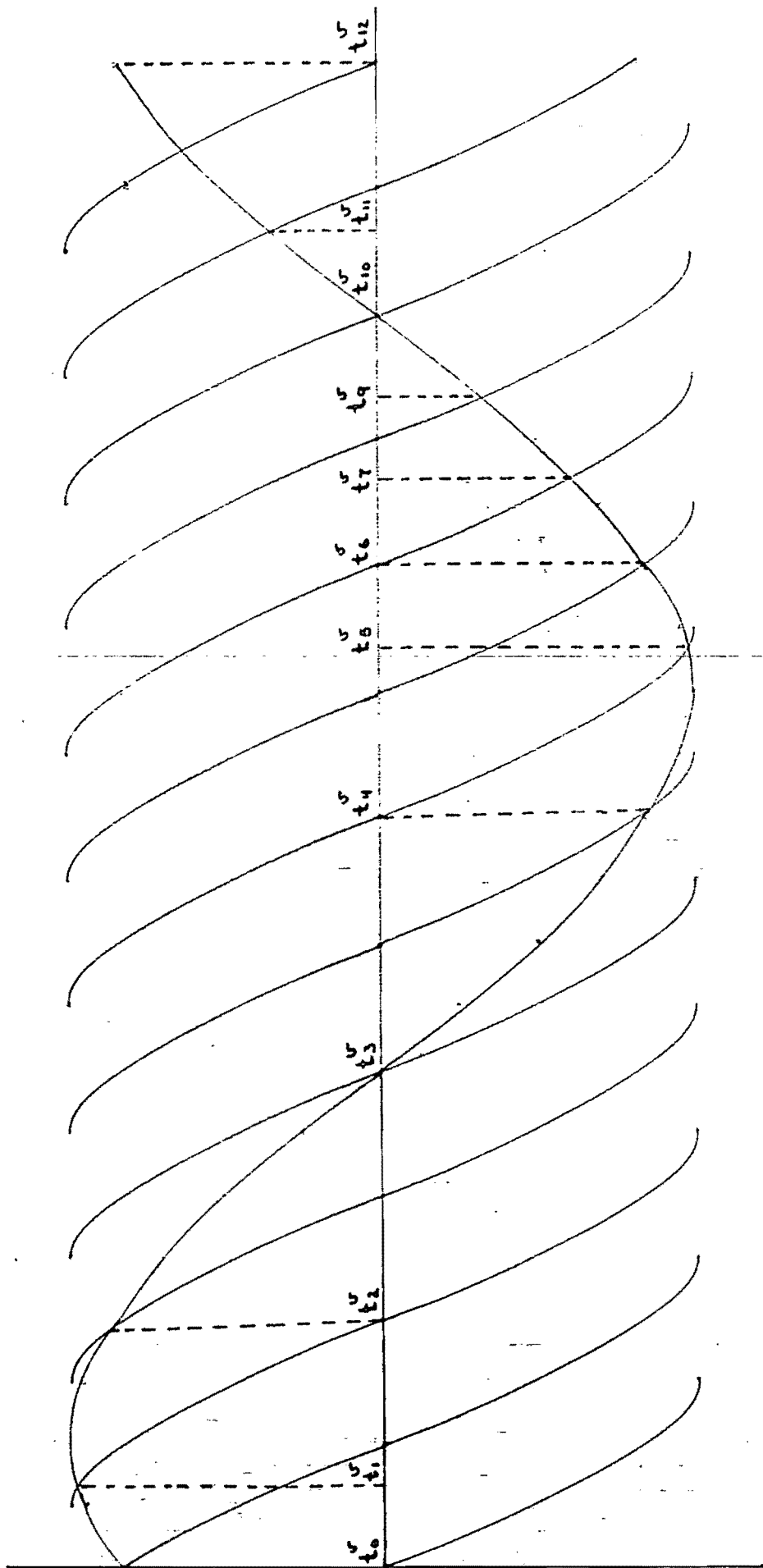


Figura 9.- Esquema de modulación; puente negativo; $\alpha = 4\pi/3$

Caso "b": Para este caso los instantes de conmutación se determinan por las intersecciones de las curvas definidas por la ecuación (4) con la curva:

$$A(t) = r \operatorname{sen}\left(\omega_0 t + \frac{2\pi}{3}\right) \quad (15)$$

para el puente positivo; y con la curva:

$$A(t) = -r \operatorname{sen}\left(\omega_0 t + \frac{2\pi}{3}\right) \quad (16)$$

para el puente negativo. Estos esquemas se ilustran en las figuras 6 y 7 respectivamente.

A diferencia del caso anterior, no existe una relación simple para simplificar los esquemas de modulación de ambos puentes.

Caso "c": En este caso, los instantes de conmutación están dados por las intersecciones de las curvas definidas por la ecuación (4) con la curva:

$$A(t) = r \operatorname{sen}\left(\omega_0 t + \frac{4\pi}{3}\right) \quad (17)$$

para el puente positivo, y con la curva:

$$A(t) = -r \operatorname{sen}\left(\omega_0 t + \frac{4\pi}{3}\right) \quad (18)$$

para el puente negativo. Los esquemas se ilustran en las figuras 8 y 9 respectivamente. Como en el caso anterior, no existe una relación simple entre ambos puentes.

Refiriéndose a las figuras 6 y 8, se cumple que:

$$\Delta t_n^u = \Delta t_{N-n+1}^v \quad (19)$$

y, con respecto a las figuras 7 y 9, se cumple que:

$$\Delta t_n^m = \Delta t_{N-n+1}^v \quad (20)$$

Lo anterior implica que basta determinar los instantes de conmutación para un puente positivo y para uno negativo, para poder modu-

lar los cuatro puentes utilizando como información los lapsos entre conmutaciones sucesivas.

Notese que en los casos "b" y "c" se han asignado $t_0 = 0$, y $t_N = T_0$, independientemente de la ocurrencia de conmutaciones en esos puntos. Esto se hace con el fin de acotar un periodo completo de la onda de salida.

Antes de proponer un algoritmo de solución para los casos "b" y "c", se generalizará el algoritmo propuesto para el caso "a", que dando como se muestra en la figura 10.

Para el algoritmo generalizado, es necesario definir previamente " α ", para determinar la curva $A(t)$; " m ", a fin de determinar el punto inicial de la búsqueda de la intersección entre $A(t)$ y una $B_m(t)$ dada; " τ " para determinar el intervalo en el cual se realizará la búsqueda de la intersección; " n " para definir la primera curva de modulación que se empleará; " s ", para determinar el número de iteraciones que se realizarán para cada intersección; " L ", para determinar el límite de modulación; y, en caso de que el algoritmo se accese por primera vez, $t(0) = 0$.

Así, los valores necesarios para el caso "a" son los siguientes: $\alpha = 0$; $n = m = 0$; $L = T_0/2$; $\tau = T_i/4$; $s = 8$.

Utilizando el algoritmo generalizado, al cual se le denominará "Determinación de intersecciones", se proponen los algoritmos mostrados en la figura 11 para determinar los instantes de conmutación de un cicloconvertidor de salida trifásica.

El algoritmo propuesto arroja como resultado tres tablas. La primera, producida por la sección mostrada en la figura 11a, contiene los lapsos entre conmutaciones para ambos puentes de $\alpha = 0$; dado que se genera utilizando únicamente medio periodo de la onda

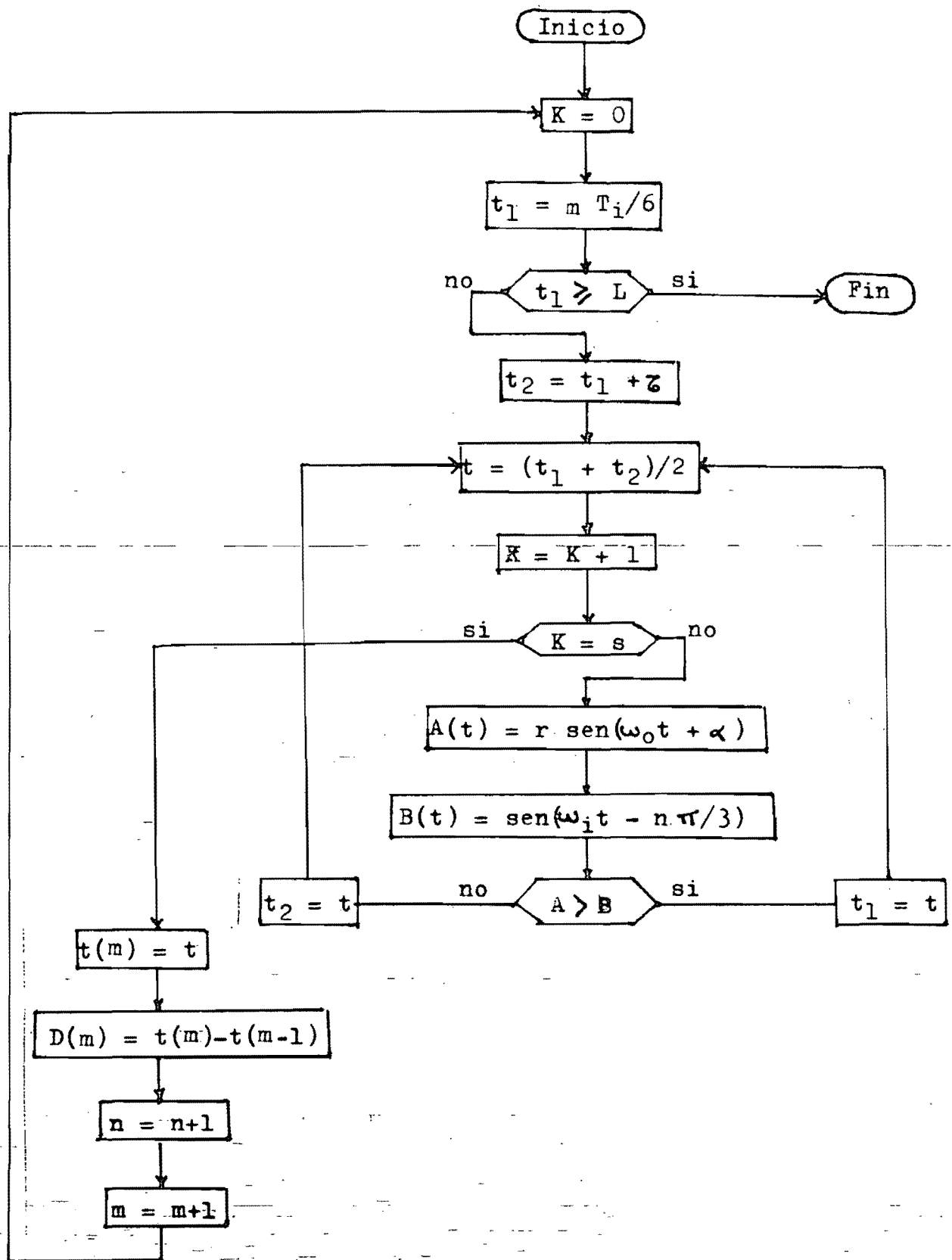


Figura 10.- Generalización del algoritmo de determinación de intersecciones.

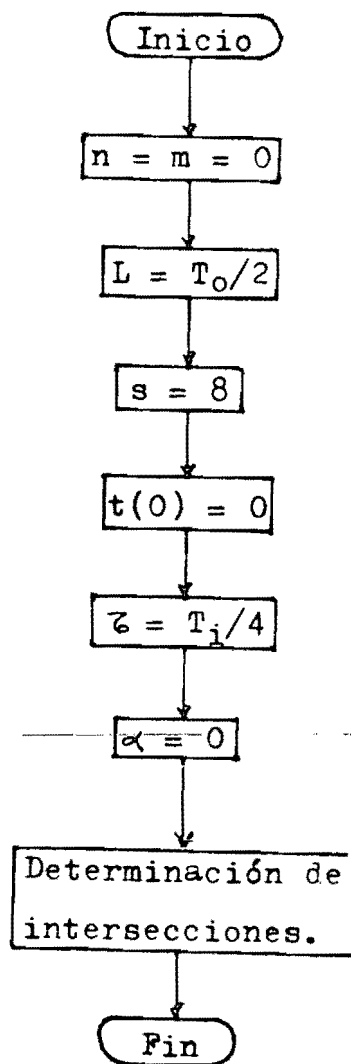


Figura 11a.- Algoritmo de modulación para la fase correspondiente a $\alpha = 0$ del cicloconvertidor trifásico, - empleando el algoritmo generalizado de determinación de intersecciones

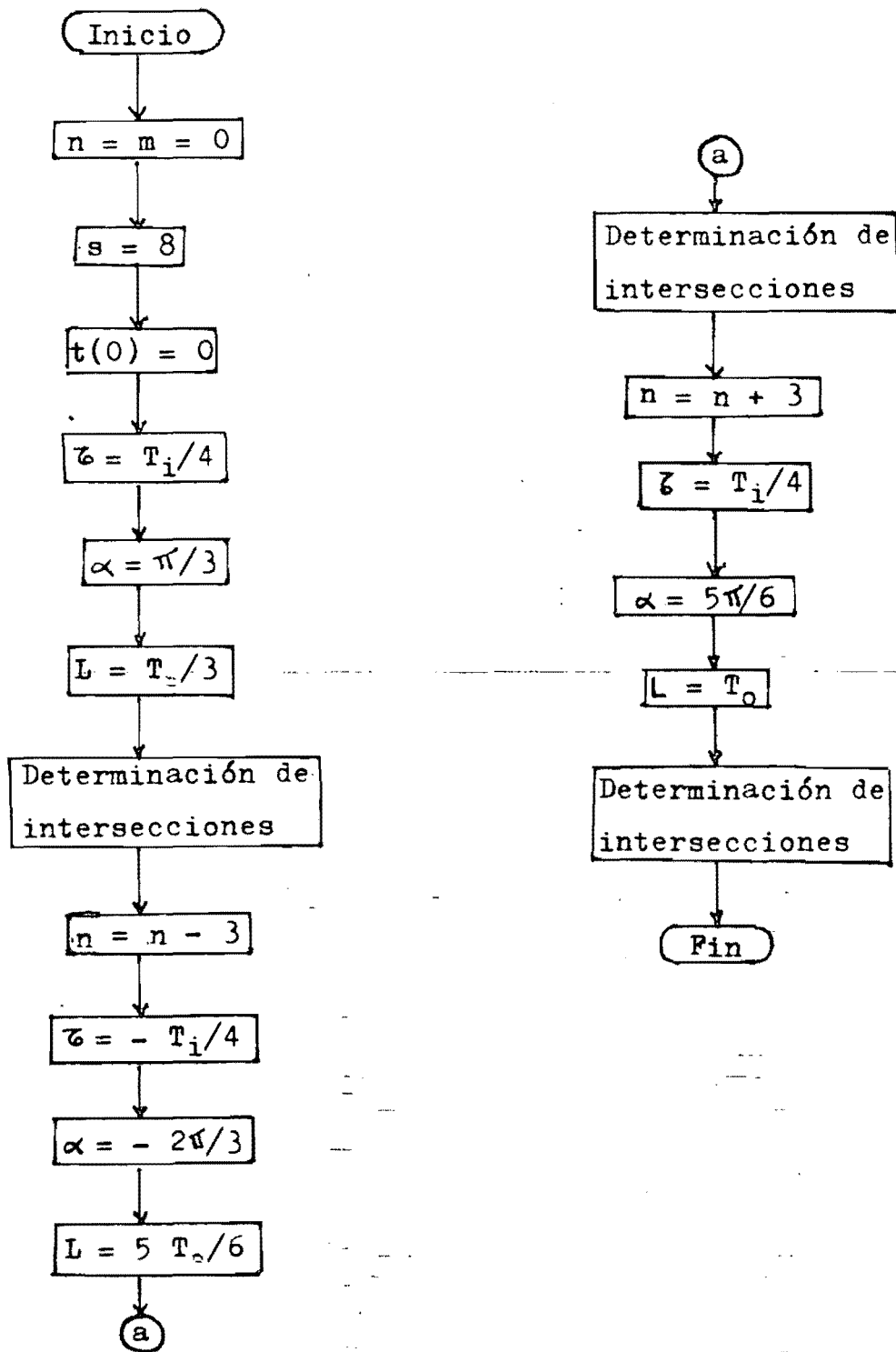


Figura 11b.- Algoritmo de modulación para los puentes positivos

$\alpha = 2\pi/3$ y $\alpha = 4\pi/3$.

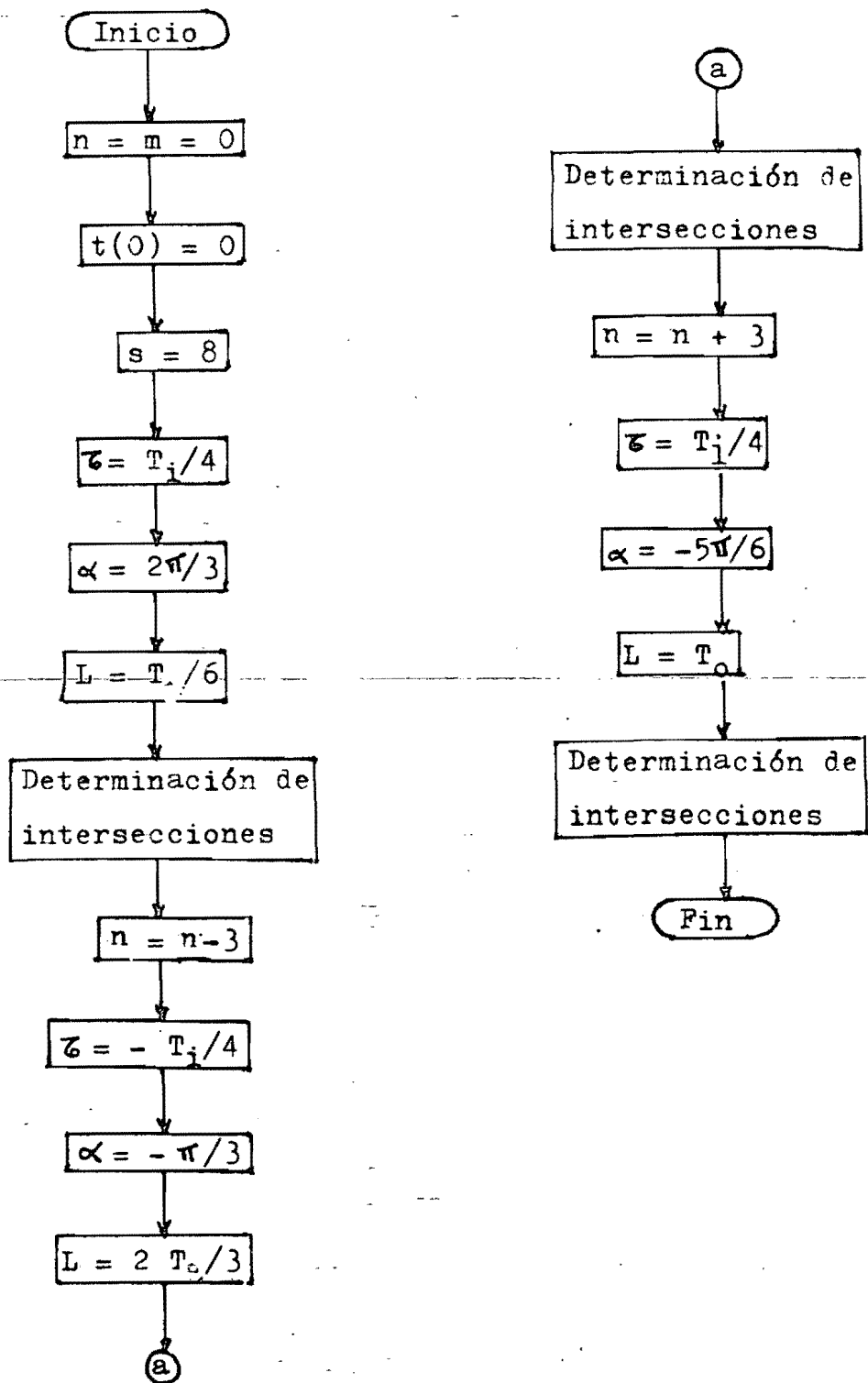


Figura 11c.- Algoritmo de modulación para los puentes negativos; $\alpha = 2\pi/3$ y $\alpha = 4\pi/3$.

de salida como referencia, debe ser recorrida dos veces para cada puente: en sentido ascendente-descendente para el puente negativo, y en sentido descendente-ascendente para el puente positivo (sentido ascendente es aquél en el cual se generó la tabla).

La segunda tabla contiene los lapsos entre conmutaciones para los puentes positivos. Al recorrerse en sentido ascendente se obtiene la secuencia para $\alpha = 4\pi/3$; al recorrerse en sentido descendente se obtiene la secuencia para $\alpha = 2\pi/3$.

La tercera tabla corresponde a los puentes negativos. En sentido ascendente corresponde a $\alpha = 2\pi/3$; en sentido descendente a $\alpha = 4\pi/3$.

Claramente, ya que el periodo de las ondas de entrada es un valor fijo conocido, los únicos parámetros necesarios para sintetizar una onda de salida son "r" y "c" para determinar la amplitud y la frecuencia respectivamente.

El algoritmo propuesto está basado en la ecuación (4); y la correspondiente a A(t), según el caso particular que se esté tratando. Así, para el puente positivo, $\alpha = 4\pi/3$, se tienen las siguientes ecuaciones:

$$A(t) = r \operatorname{sen}(\omega_0 t + \frac{4\pi}{3}) \quad (17)$$

$$B_n(t) = \cos(\omega_1 t + \frac{\pi}{2} - n\frac{\pi}{3}) \quad (4)$$

La ecuación (17) puede manipularse de la siguiente forma:

$$A(t) = r \operatorname{sen}(\omega_0 t + \frac{\pi}{3} + \pi) = -r \operatorname{sen}(\omega_0 t + \frac{\pi}{3}) \quad (21)$$

$$A(t) = r \operatorname{sen}(\omega_0 t + 2\pi - \frac{2\pi}{3}) = r \operatorname{sen}(\omega_0 t - \frac{2\pi}{3}) \quad (22)$$

$$A(t) = r \operatorname{sen}(\omega_0 t + 3\pi - \frac{5\pi}{3}) = -r \operatorname{sen}(\omega_0 t - \frac{5\pi}{3}) \quad (23)$$

A su vez, la ecuación (4) puede manipularse como sigue:

$$B_n(t) = -\operatorname{sen}(\omega_1 t - n\frac{\pi}{3}) \quad (24)$$

$$B_n(t) = \cos(\omega_1 t - n\frac{\pi}{3} + \pi - \frac{\pi}{2}) = \cos(\omega_1 t - (n-3)\frac{\pi}{3} - \frac{\pi}{2})$$

$$B_n(t) = \text{sen}(\omega_1 t - (n-3)\frac{\pi}{3}) \quad (25)$$

Para determinar las intersecciones pueden utilizarse cualesquiera de las formas equivalentes de las ecuaciones (17) y (4).

Utilizando los pares de ecuaciones (21) y (24) en el intervalo $0 \leq t \leq T_0/3$ (los signos negativos desaparecen al igualar); (22) y (25) en el intervalo $T_0/3 \leq t \leq 5T_0/6$; y (23) con (24) en el intervalo $5T_0/6 \leq t \leq T_0$; se tiene que, para obtener las intersecciones a lo largo de todo el periodo de salida, unicamente se está operando con la función seno. Además, después de efectuar las operaciones pertinentes, el argumento de la función nunca será mayor a π ; evitándose de esta manera el tratar con cantidades negativas.

Determinación de las trayectorias de conducción.

Dado el número de pulsos, en un momento dado v_0 puede tomar 6 valores diferentes, dependiendo de que par de tiristores esté conduciendo. En la tabla 2 se listan, en función de los pares de tiristores en conducción, los diferentes valores que puede tomar v_0 en ambos puentes (ver figura 1 para nomenclatura).

$v_0 = v_{i3} - v_{i1}$	$T_5^+ \quad T_2^+$	$T_6^- \quad T_1^-$
$v_1 = v_{i3} - v_{i2}$	$T_5^+ \quad T_4^+$	$T_6^- \quad T_3^-$
$v_2 = v_{i1} - v_{i2}$	$T_1^+ \quad T_4^+$	$T_2^- \quad T_3^-$
$v_3 = v_{i1} - v_{i3}$	$T_1^+ \quad T_6^+$	$T_2^- \quad T_5^-$
$v_4 = v_{i2} - v_{i3}$	$T_3^+ \quad T_6^+$	$T_4^- \quad T_5^-$
$v_5 = v_{i2} - v_{i1}$	$T_3^+ \quad T_2^+$	$T_4^- \quad T_1^-$

Tabla 2.- Valores posibles de v_0 en función de los voltajes de entrada y los pares de tiristores en conducción.

Para cada puente y fase, teóricamente puede determinarse la trayectoria de conducción que se activará en el instante de la conmutación, en función del subíndice correspondiente a la curva de modulación. Aún cuando esto es posible, en este trabajo no se hace así por dos razones:

a) La alteración de los subíndices en la formación de las tablas de lapsos de conducción.

b) El inicio de la secuencia es función del cruce por cero de la fase de entrada que se usa como referencia; es decir: aún cuando la secuencia de trayectorias es cíclica, para generar un periodo de la onda de salida, la secuencia puede empezar en tres puntos diferentes, dependiendo de que fase de entrada en particular cruzó por cero al inicio del periodo.

En las gráficas 12 a 17 se muestran las ondas de salida que generaría cada puente si el inicio del periodo coincide con el cruce por cero de la fase de entrada v_{i1} (solo se muestra la primera mitad del periodo). Si sucede que es la fase v_{i2} la que cruza por cero al inicio del ciclo, entonces la trayectoria inicial estará recorrida dos posiciones con respecto a la mostrada. A su vez, si la fase v_{i3} es la que cruza por cero, la trayectoria inicial estará recorrida dos posiciones más.

Es importante notar que las gráficas mencionadas fueron trazadas para amplitud máxima de salida ($r = 1$); para amplitudes menores, en el puente positivo correspondiente a $\alpha = 2\pi/3$, y en el negativo correspondiente a $\alpha = 4\pi/3$, la primera conmutación no ocurrirá en t_0 , sino que estará más o menos alejada de este punto dependiendo del valor de "r".

Haciendo la siguiente relación:

$$T_3 T_6 T_1 T_4 T_5 T_2 \leftrightarrow b_5 2^5 + b_4 2^4 + b_3 2^3 + b_2 2^2 + b_1 2^1 + b_0 2^0$$

puede asignarse un equivalente hexadecimal a cada valor posible de v_0 , o, alternativamente, al par de tiristores en conducción correspondiente.

Denominando "patrón" al equivalente hexadecimal propuesto, puede construirse la tabla 3, la cual relaciona el patrón inicial con el cruce por cero de las fases de entrada y la magnitud de "r".

Por ejemplo: supongase que $r = 0.7$, y que cruzó por cero al iniciar el ciclo de salida la fase v_{i3} ; entonces, las correspondientes secuencias cíclicas de patrones para los puentes son los siguientes:

$\alpha = 0$; puente positivo: 30H, 21H, 03H, 06H, 0CH, 18H.

$\alpha = 0$; puente negativo: 30H, 21H, 03H, 06H, 0CH, 18H.

$\alpha = 2\pi/3$; puente positivo: 30H, 21H, 03H, 06H, 0CH, 18H.

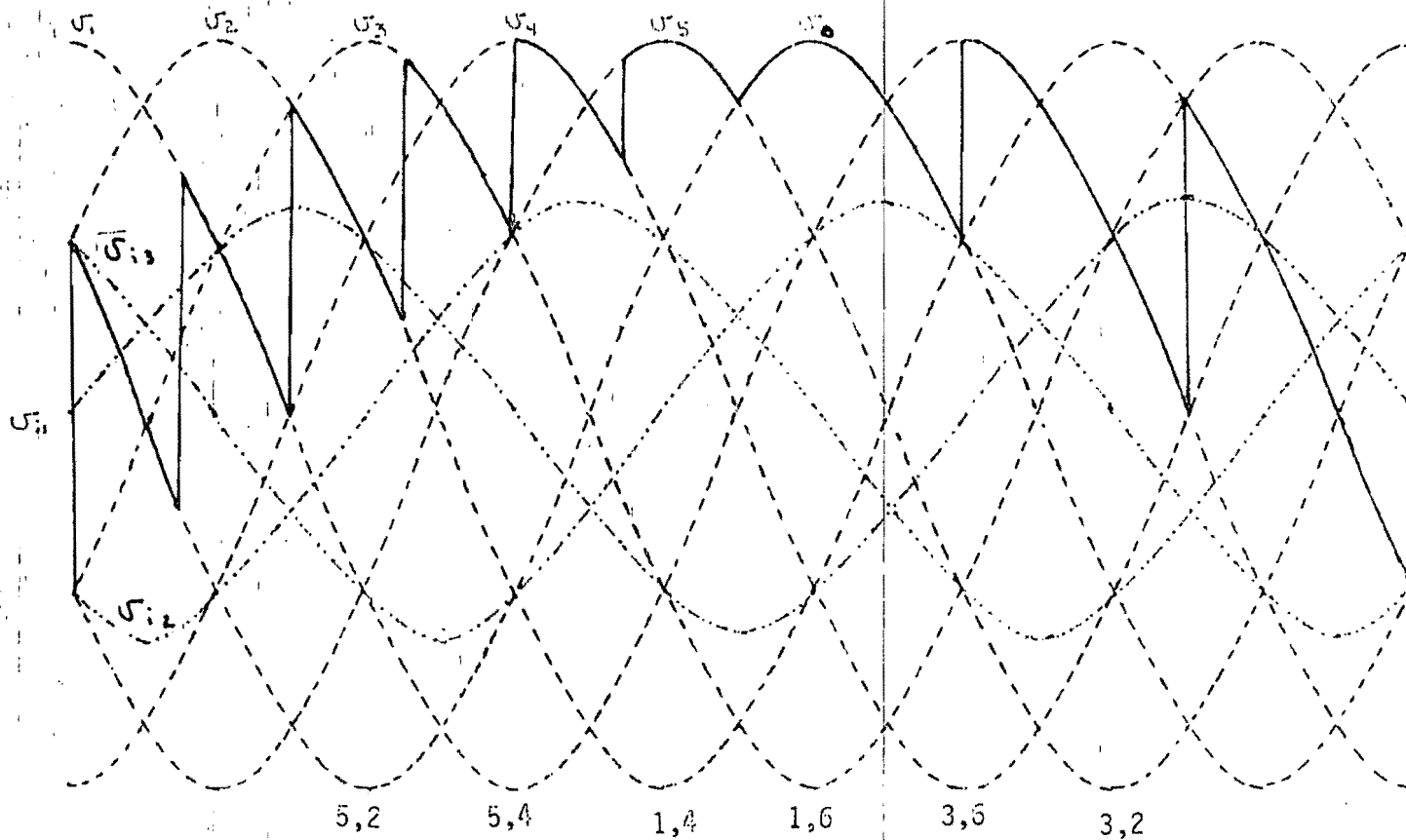


Figura 12.- Salida del puente positivo; $\alpha = 0$; amplitud máxima
frecuencia = 10 hz; cruce por cero: v_{il} .

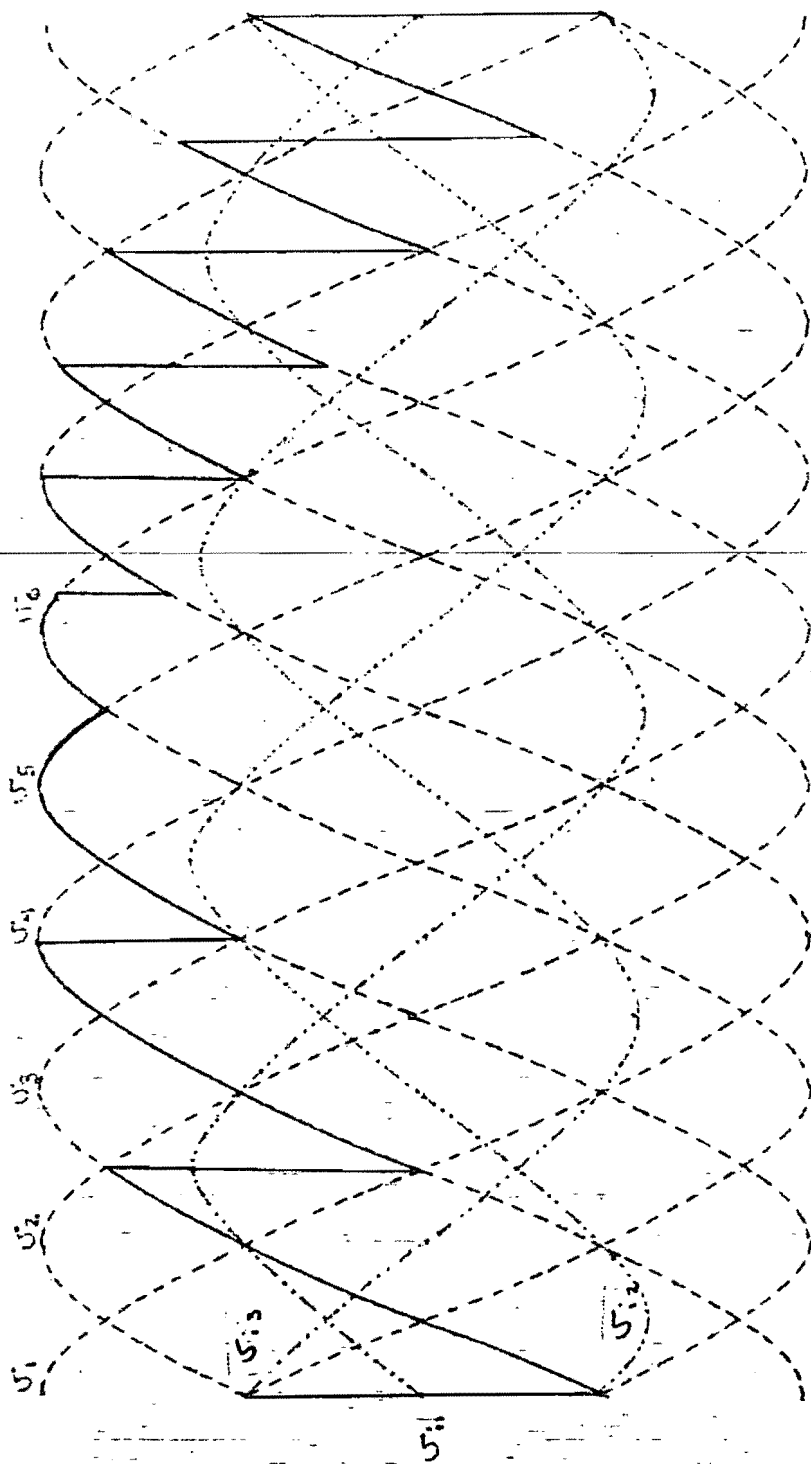


Figura 13.- Salida del puente negativo; $\phi = 0$; amplitud máxima; frecuencia = 10 hz; cruce por cero: v_{i1} .

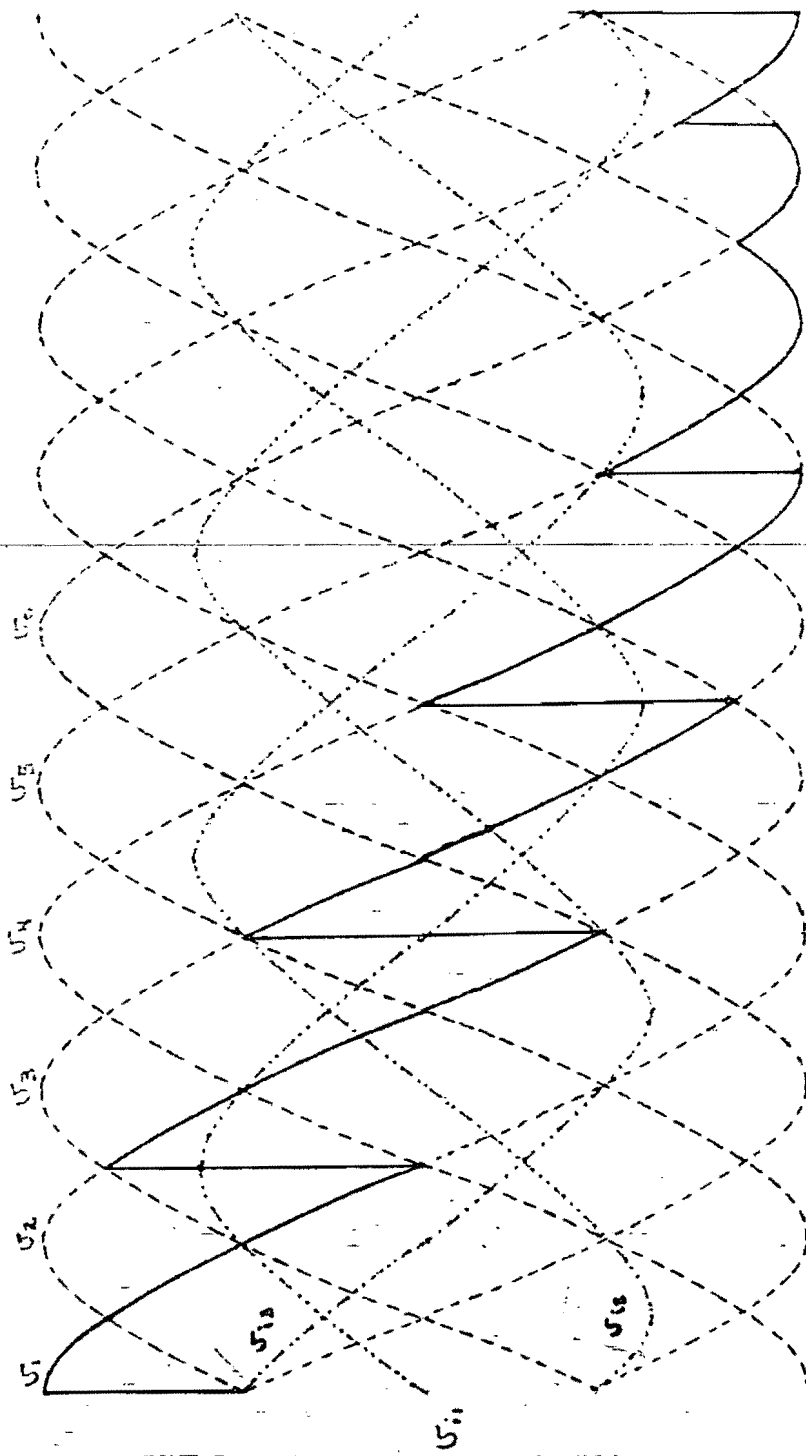


Figura 14.- Salida del puente positivo; $\alpha = 2\sqrt{3}$; amplitud máxima frecuencia = 10 hz; cruce por cero: V_{il} .

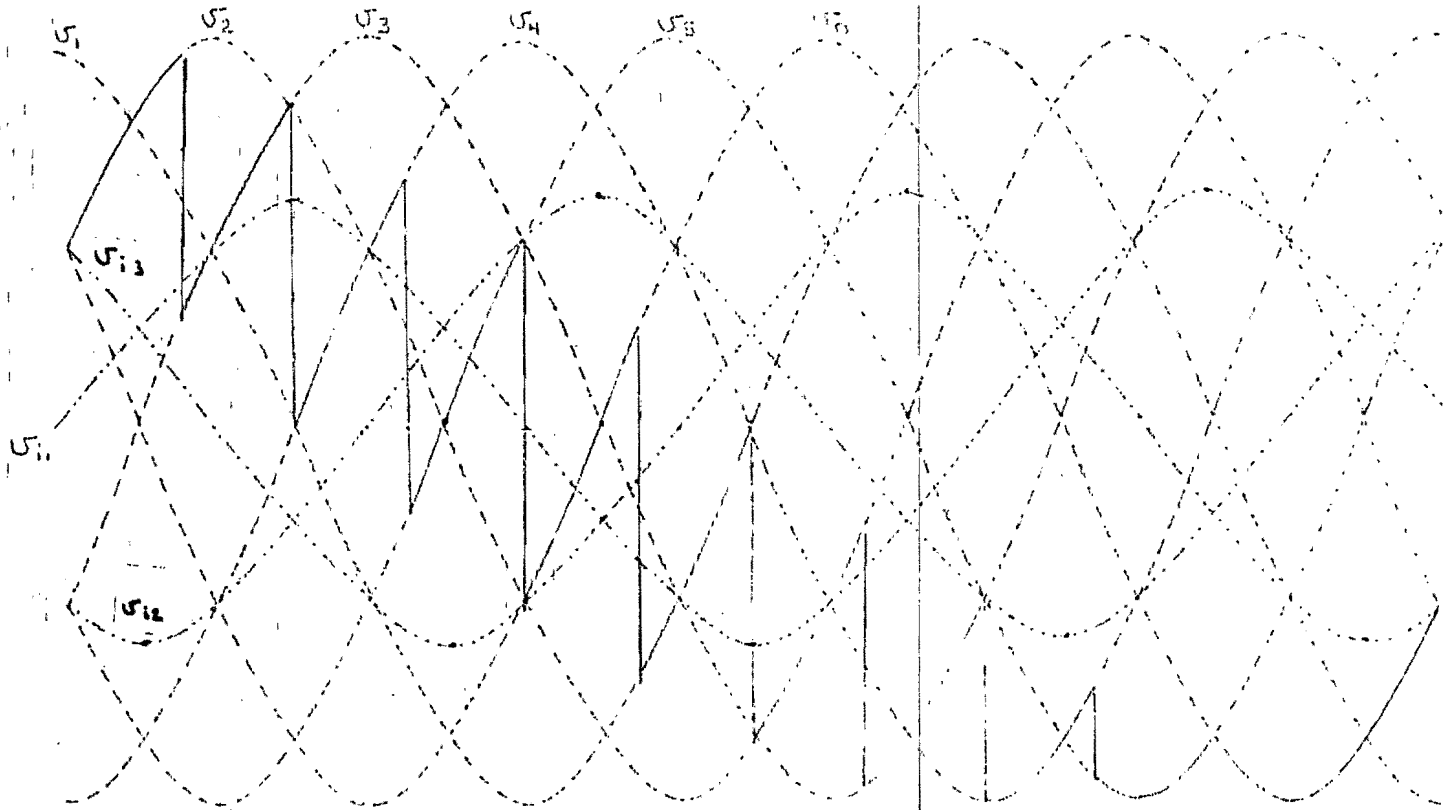


Figura 15.- Salida del puente negativo; $k = 2\sqrt{3}$; amplitud máxima;
frecuencia = 10 hz; cruce por cero: v_{11} .

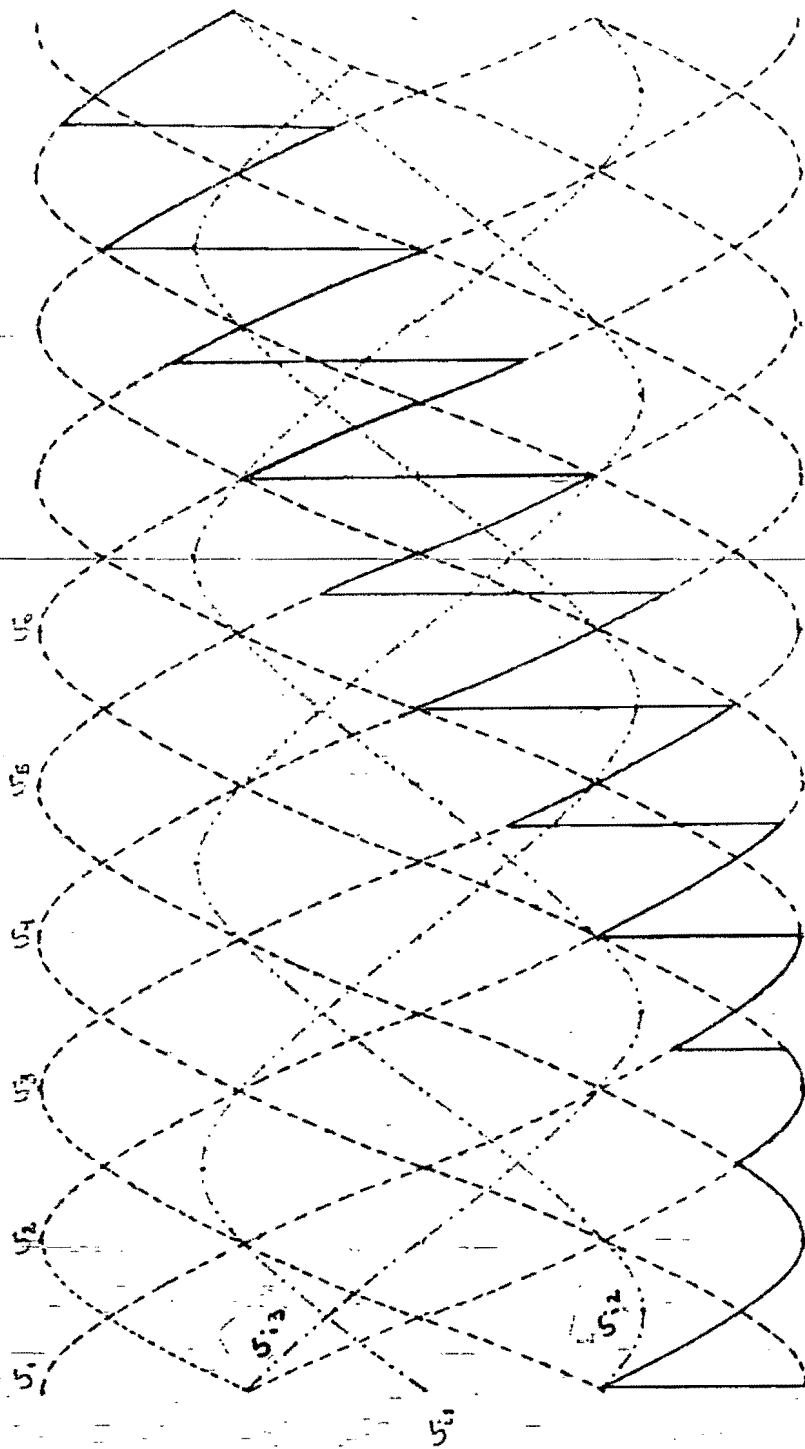


figura 16.- Salida del puente positivo; $\alpha = 4\sqrt{3}$; amplitud máxima; frecuencia = 10 hz; cruce por cero: vil.

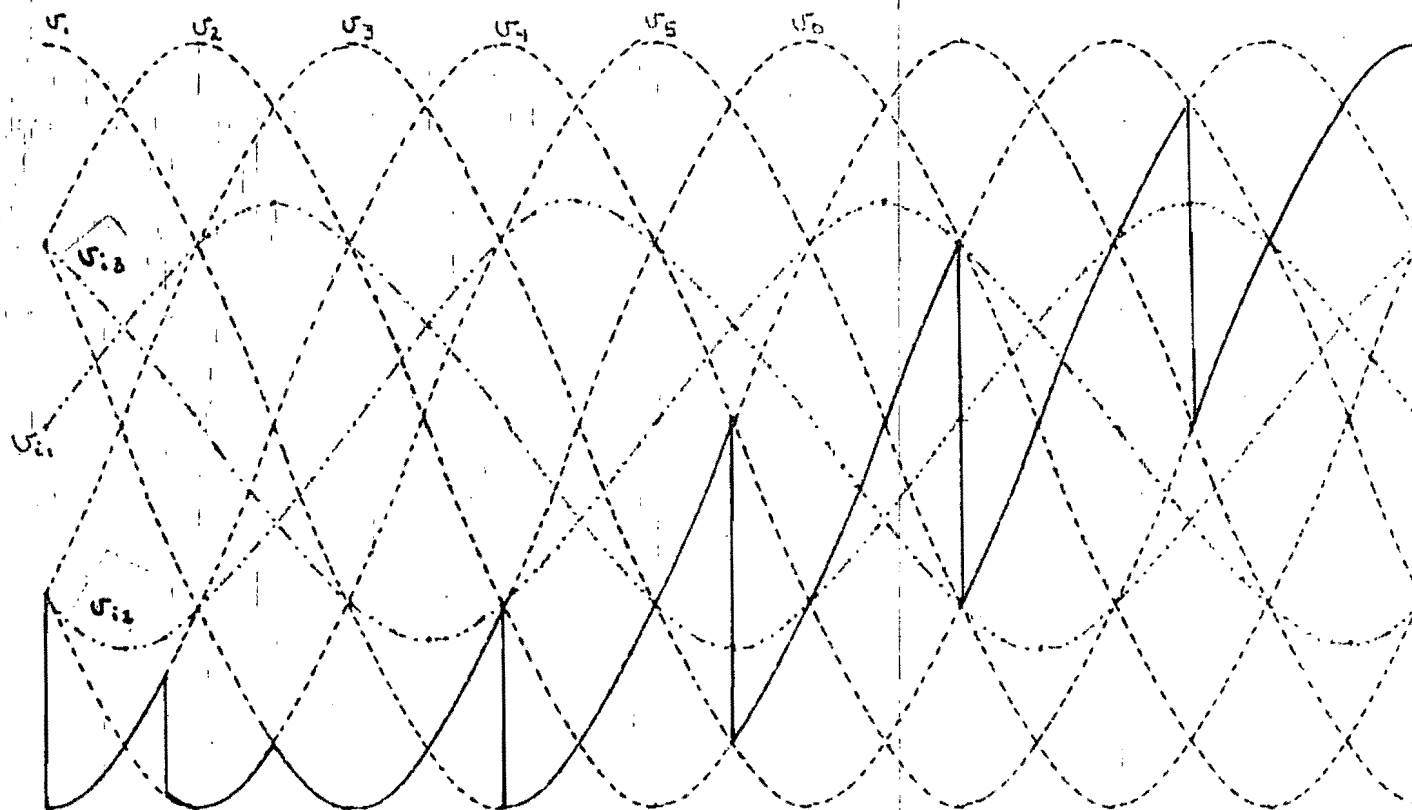


Figura 17.- Salida del puente negativo; $\alpha = 4\pi/3$; amplitud máxima;
frecuencia = 10 hz; cruce por cero: v_{11} .

$\alpha = 2\pi/3$; puente negativo: 30H, 21H, 03H, 06H, 0CH, 18H.

$\alpha = 4\pi/3$; puente positivo: 18H, 30H, 21H, 03H, 06H, 0CH.

$\alpha = 4\pi/3$; puente negativo: 30H, 21H, 03H, 06H, 0CH, 18H.

α :	0		$2\pi/3$		$4\pi/3$				
Fuente :	(+)	(-)	(+)	(-)	(+)	(-)	Patrones		
r :	x	x	r=1	r<1	x	x	r=1	r<1	
C r u c e r o	v_{i1}	v_{i1}		v_{i1}	v_{i1}			v_{i1}	03H
			v_{i1}			v_{i2}	v_{i1}		06H
	v_{i2}	v_{i2}		v_{i2}	v_{i2}			v_{i2}	0CH
p o r			v_{i2}			v_{i3}	v_{i2}		18H
	v_{i3}	v_{i3}		v_{i3}	v_{i3}			v_{i3}	30H
			v_{i3}			v_{i1}	v_{i3}		21H

Tabla 3.- Relación entre fases de entrada; fases de salida; puentes; amplitud de la onda de salida y tiristores en conducción.

CAPITULO II.

CARACTERISTICAS Y MODELADO DEL MOTOR ELECTRICO.

La máquina eléctrica a controlar es un motor trifásico de tipo síncrono; modelo SM-100; construido por "Hampden Engineering Corporation"; el cual se encuentra en el laboratorio de control de la - DEPMI. En el apéndice "b" se anexa la información concerniente al - motor proporcionada por el fabricante.

Una máquina síncrona trifásica de "p" polos se representa esquemáticamente en la figura 18. Es un hecho ampliamente conocido -- que la representación trifásica puede convertirse en un equivalente bifásico intercambiando la posición de los devanados de alterna y - de directa, tal como se muestra en la figura 19. A partir de este - diagrama puede obtenerse un modelo d-q equivalente, mostrado en la figura 20.

Cualquier variación en las excitaciones del modelo trifásico - puede incluirse en el modelo d-q equivalente utilizando una matriz de transformación adecuada.

Las coordenadas d-q pueden utilizarse para calcular el par eléctrico desarrollado por la máquina síncrona trifásica, ya que en las transformaciones efectuadas la potencia permanece constante.

Despreciando las pérdidas ohmicas, se tiene que el par por fase en estado estacionario está dado por la siguiente ecuación:

$$T_p = -\frac{p}{2\omega_s} \left(\frac{V_o E_f}{x_d} \text{sen } \delta + \frac{V_o^2}{2} \frac{x_d - x_q}{x_d x_q} \text{sen}(2\delta) \right) \quad (26)$$

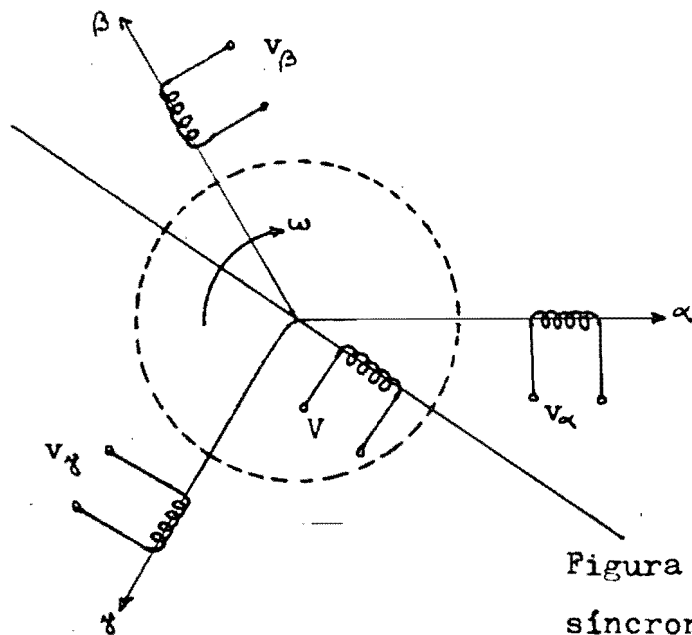


Figura 18.- Máquina síncrona trifásica.

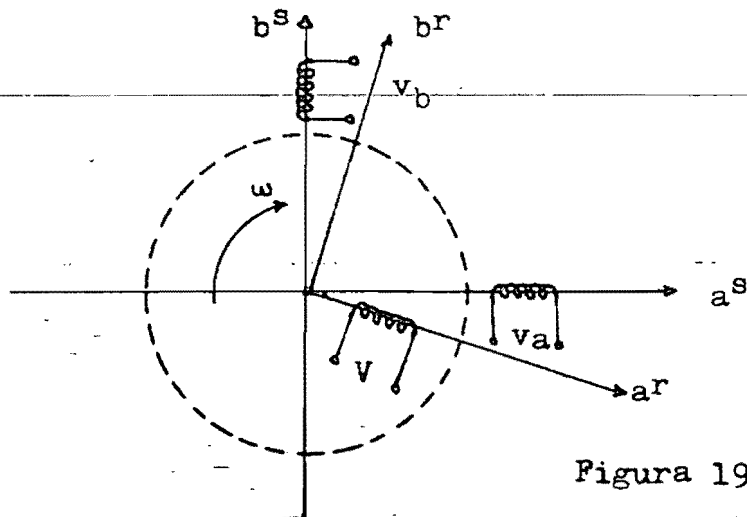


Figura 19.- Equivalente bifásico.

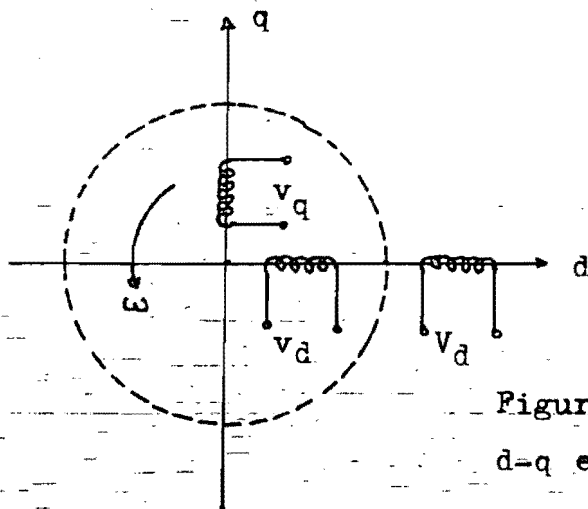


Figura 20.- Modelo d-q equivalente.

donde:

p = número de polos.

ω_0 = frecuencia del voltaje de entrada a la máquina

x_d = reactancia directa.

x_q = reactancia en cuadratura.

V_0 = voltaje aplicado por fase.

ζ = ángulo de par.

Para una máquina de rotor cilíndrico (sin polos salientes) se cumple que $x_d = x_q$, y la ecuación del par se reduce a:

$$T_{\phi} = -\frac{p}{2\omega_0} \frac{V_0 E_f}{x_d} \operatorname{sen} \zeta \quad (7)$$

y, para este caso, el par máximo es:

$$T_{\phi M} = -\frac{p}{2\omega_0} \frac{V_0 E_f}{x_d} \quad (28)$$

La ecuación (28) representa el par máximo por fase; por lo tanto, el par máximo total T_{TM} es:

$$T_{TM} = 3 T_{\phi M} = -\frac{3p}{2\omega_0} \frac{V_0 E_f}{x_d} \quad (29)$$

El circuito equivalente, por fase, de la máquina síncrona se muestra en la figura 21.

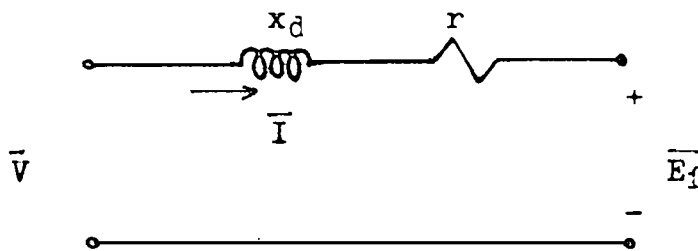


Figura 21.- Modelo equivalente de la máquina síncrona

Para este caso, en el cual se ha despreciado la resistencia - ohmica de los devanados, se tiene que:

$$z_d = r + jx_d \cong jx_d \quad (30)$$

Por otro lado, la velocidad síncrona está dada por:

$$\omega_s = \frac{2\omega_o}{p} \quad (31)$$

o bien, expresandola en revoluciones por minuto:

$$\text{r.p.m.} = 120 \frac{f}{p} \quad (32)$$

Pruebas:

Las pruebas para obtener los parámetros necesarios de un motor de las características descritas son dos:

- a) Prueba de circuito abierto.
- b) Prueba de corto circuito.

En ambas pruebas es necesario operar la máquina como generador impulsandola por medio de otro motor a una velocidad angular constante. Basandose en el circuito equivalente de la máquina síncrona mostrado en la figura 21; cuando esta opera como generador, el sentido de la corriente \bar{I} es el inverso al mostrado.

Para la primera prueba, se tiene que $\bar{I} = 0$ y por lo tanto se cumple que $\bar{V} = \bar{E}_f$.

Para la segunda prueba se cumple que $\bar{V} = 0$ y la reactancia directa x_d está dada por:

$$x_d = \frac{\bar{E}_f}{\bar{I}} = \frac{\bar{V}}{\bar{I}} \quad (33)$$

A continuación se incluyen los diagramas esquemáticos de las pruebas y los resultados obtenidos. Para impulsar la máquina síncrona se utilizó un motor de corriente directa.

Prueba de circuito abierto:

Para realizar esta prueba se conectaron los devanados del estator de la máquina en conexión tipo delta, el campo del rotor se alimentó con una fuente variable de corriente directa V_1 ; la máquina se impulsó con un motor de corriente directa el cual a su vez se alimentó con otra fuente variable V_2 .

Las mediciones se efectuaron con un voltmetro de corriente alterna, para medir el voltaje línea a línea generado; y con un amperímetro de corriente directa, para medir la corriente de campo.

El procedimiento experimental fué el siguiente: una vez hechas las conexiones eléctricas y acoplamientos mecánicos necesarios, se hizo girar el conjunto a una velocidad de 1400 r.p.m., ajustándose esta por medio de V_2 . A continuación se varió V_1 para obtener diferentes valores de corriente de campo y se midió el voltaje generado.

En la figura 22 se muestra el diagrama esquemático de la prueba; en la tabla 5 se listan los resultados obtenidos; y en la figura 23 se muestra la gráfica del voltaje línea a neutro en función de la corriente de campo.

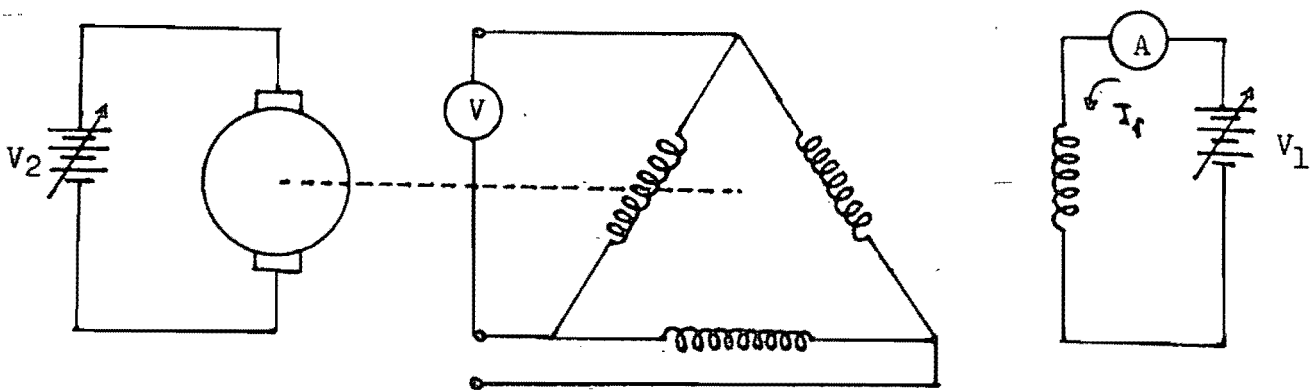


Figura 22.- Prueba de circuito abierto.

Tabla 5.- Resultados de la prueba de circuito abierto

I_f (mamp)	V_{LN} (volts)	V_{LN} (volts)
0	3	1.70
50	12	6.92
100	23	13.20
150	36	20.78
200	48	27.70
250	58	33.48
300	68	39.25
350	78	45.00
400	88	50.80
450	97	56.00
500	108	62.35
550	118	68.12
600	121	69.85
650	125	72.16
700	127	73.32
750	130	75.00
800	132	76.20
850	134	77.36
900	135	77.94
950	137	79.09
1000	138	79.67
1050	139	80.25
1100	140	80.82
1150	141	81.40
1200	143	82.56
1250	144	83.13
1300	147	84.87
1350	148	85.44
1400	149	86.02

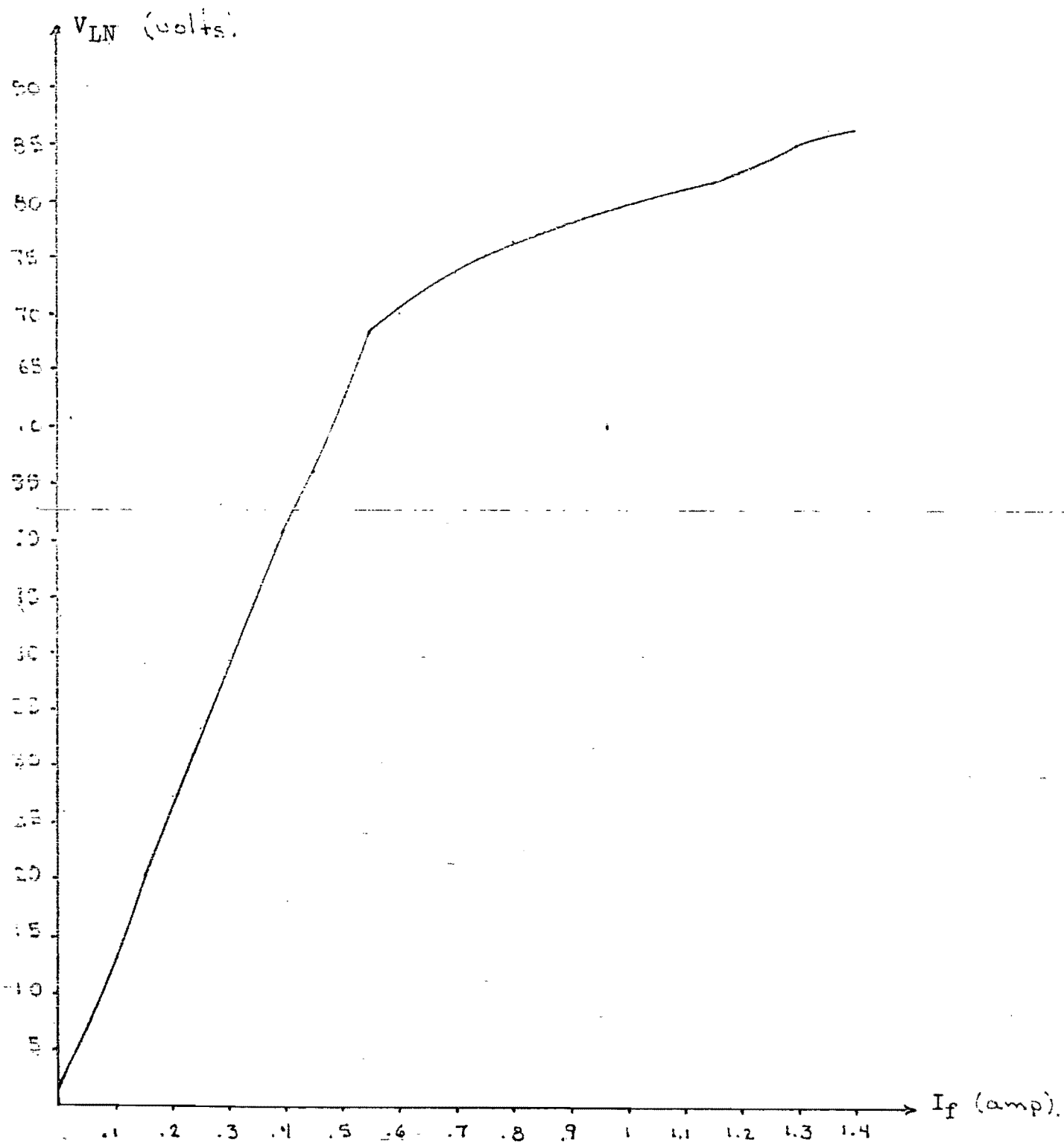


Figura 23.- Voltaje línea a neutro en función de la corriente de campo.

Prueba de corto circuito:

En esta prueba los devanados del estator también se conectaron en delta; las conexiones de las fuentes variables V_1 y V_2 son similares al caso anterior. En la figura 24 se muestra el diagrama esquemático de la prueba; en la tabla 6 se listan los resultados obtenidos; y en la figura 25 se muestra la gráfica de la corriente de corto circuito en función de la corriente de campo.

Para esta prueba solo se operó con corrientes inferiores a las especificadas por el fabricante, y la gráfica 25 está extrapolada. - El punto de operación se mantuvo a 1400 r.p.m.

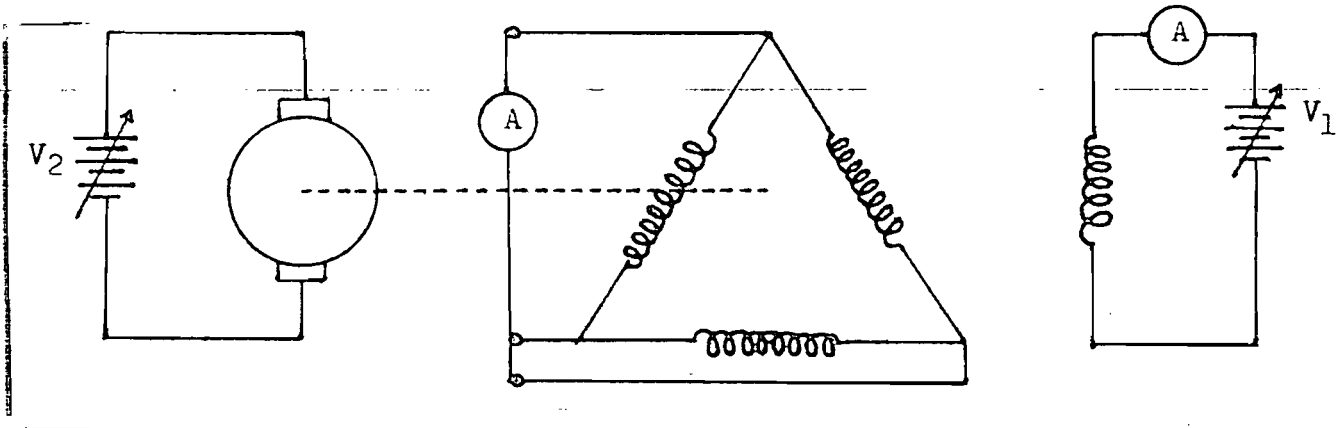


Figura 24.- Prueba de corto circuito.

Tabla 6.- Resultados de la prueba de corto circuito

I_f (mamp)	I_L (mamp)
0	22
20	78
40	149
60	198
80	260
100	316
120	373
140	436

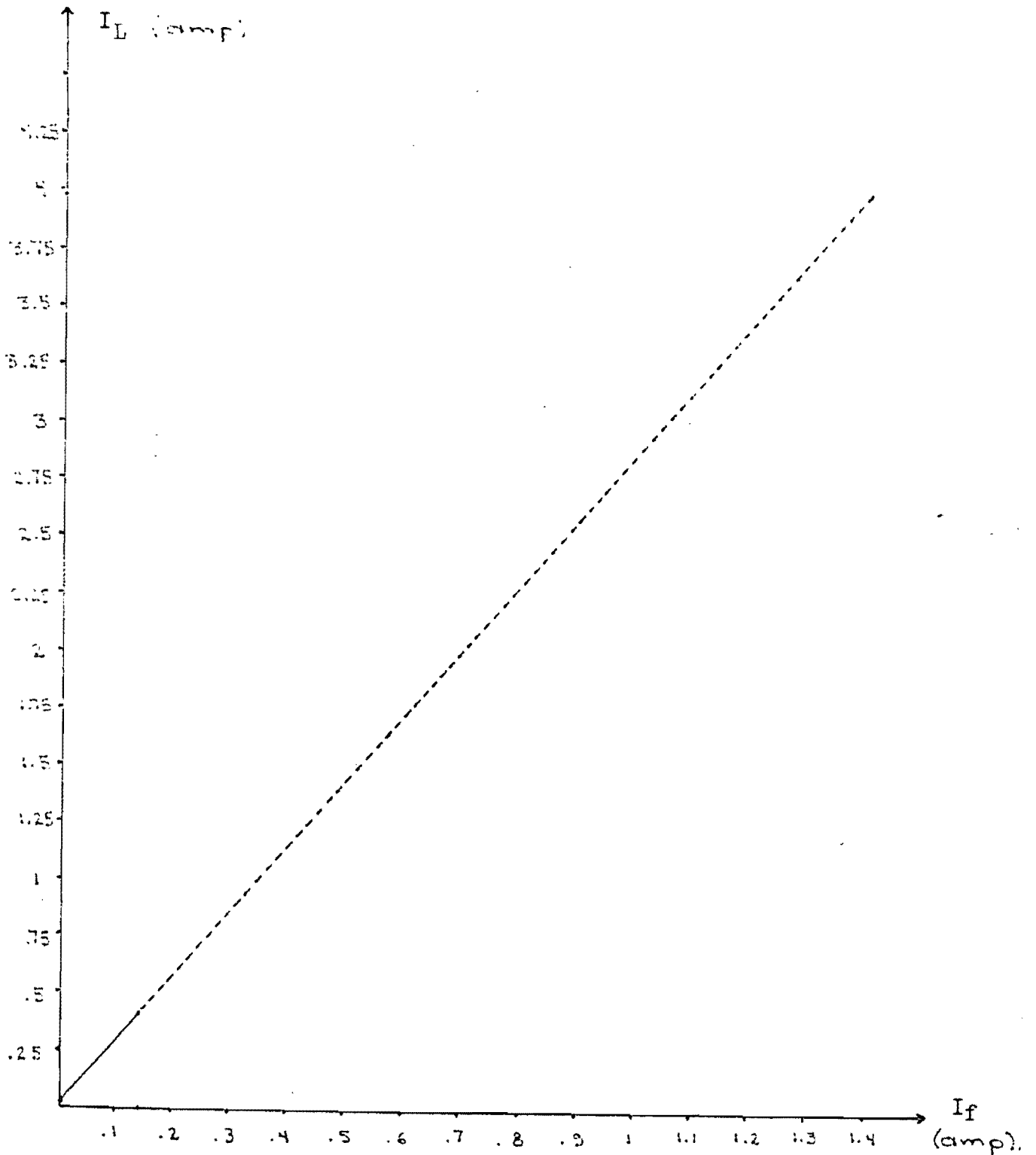


Figura 25.- Corriente de corto circuito en función de la corriente de campo.

Empleando los resultados obtenidos en las pruebas anteriores y aplicando la ecuación (33), puede generarse la gráfica de la reactancia en cuadratura en función de la corriente de campo, mostrada en la figura 26.

En el capítulo anterior se estableció que los parámetros necesarios para sintetizar ondas de voltaje de salida son "r" y "c". Entonces, dado que T_{TM} y r.p.m. representan un punto de operación deseado, resulta conveniente expresar los parámetros de modulación en función de los parámetros deseados.

Para la frecuencia de salida, substituyendo la ecuación (7) en la (32) y despejando se obtiene:

$$c = \frac{360 f_i}{p \text{ r.p.m.}} \quad (34)$$

para este caso:

$$f_i = 60 \text{ hz.}$$

$$p = 4$$

$$c = \frac{5400}{\text{r.p.m.}} \quad (35)$$

Para la amplitud de salida, usando las ecuaciones (2) y (3), y substituyendo en la (29), se tiene:

$$T_{TM} = \left(\frac{9\sqrt{3}}{4} \frac{p V_i E_f}{f_o x_d} \right) (r) \quad (36)$$

aplicando las ecuaciones (7) y (33) se tiene:

$$T_{TM} = \left(\frac{\sqrt{3}}{80} \frac{p c V_i I}{\pi^2} \right) (r) \quad (37)$$

aplicando los valores correspondientes al motor en particular, a la señal de entrada al cicloconvertidor, y los obtenidos en las pruebas, la ecuación (37) se reduce a:

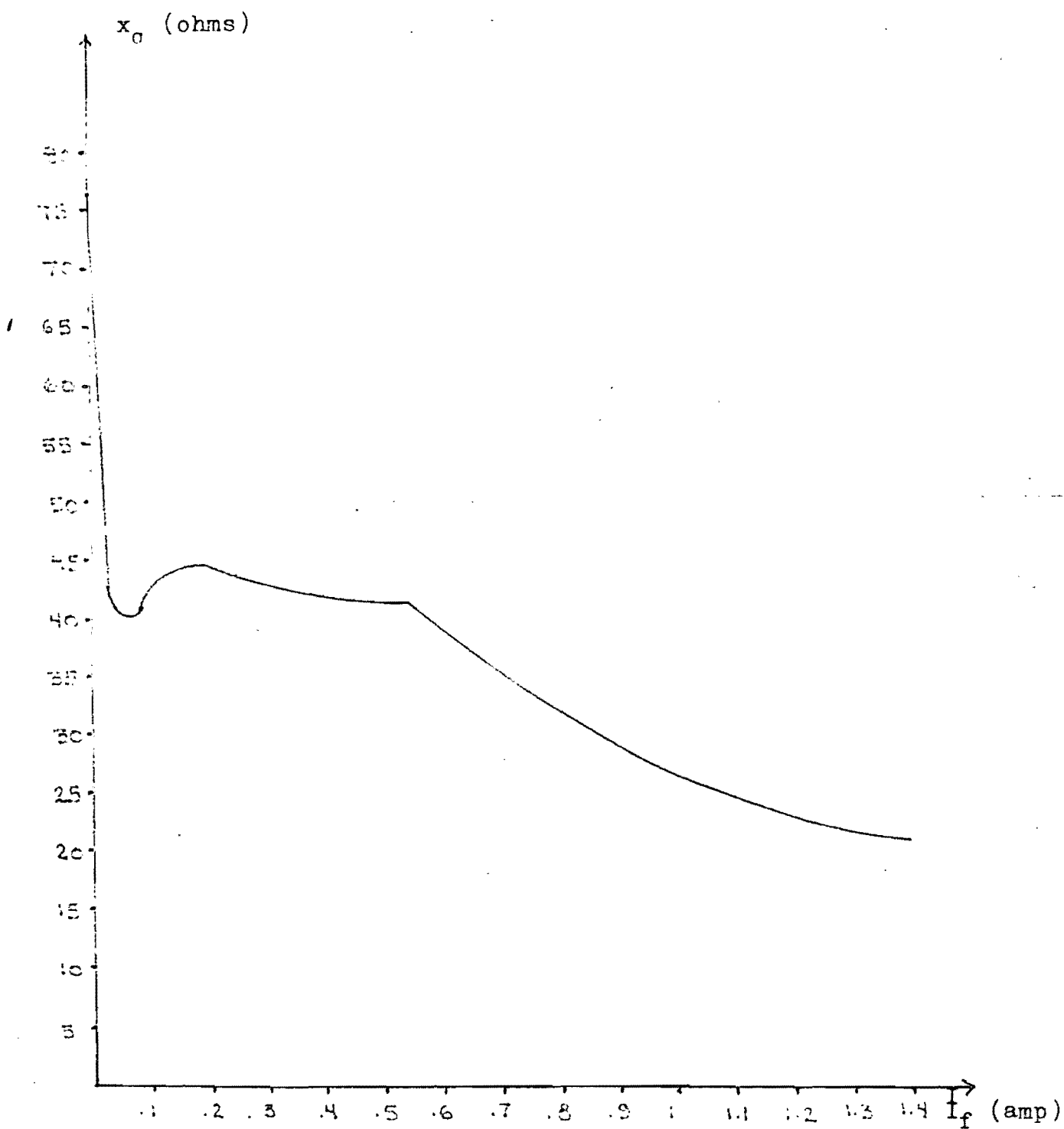


Figura 26.- Reactancia en cuadratura en función de la corriente de campo.

$$T_{TM} = 13.18 I_f c r \quad (38)$$

Para una corriente de campo de 1 amper, el parámetro "r" está -
dado por:

$$r = \frac{T_{TM}}{13.18 c} \quad (39)$$

Las ecuaciones (35) y (39) expresan a los parámetros de modula--
ción en función de los parámetros de operación del motor deseados.

CAPITULO III.

ESTRUCTURA DEL SISTEMA DE CONTROL.

El sistema de control en lazo abierto propuesto se muestra en la figura 27.

En esta figura la entrada de referencia puede ser una consola, - cinta magnética, lectora de tarjetas, etc. La máquina también puede - ser de cualquier tipo de motor de corriente alterna.

El cicloconvertidor comprende la circuitería necesaria para que el sistema digital pueda controlar al motor. Depende por un lado del número de fases y requerimientos de potencia del motor, y por el otro de los niveles de las señales de control provistas por el sistema digital. Desde el punto de vista de este, el cicloconvertidor consta de:

- a) 36 entradas, correspondientes a las compuertas de los tiristores que forman el cicloconvertidor trifásico.
- b) 3 salidas, correspondientes a los detectores de cruce por cero de las señales de entrada al cicloconvertidor.

El sistema digital es una microcomputadora. En la configuración - de lazo abierto, la microcomputadora puede utilizarse simplemente para encender y apagar al motor; o bien, puede programarse una secuencia de condiciones de operación. Por ejemplo: para arrancar un motor síncrono, si la frecuencia de alimentación al motor es baja, este puede empezar a girar en sincronismo; posteriormente la frecuencia puede aumentarse - gradualmente aumentando en concordancia la velocidad del motor.

Dado que la estructura del cicloconvertidor esta ya determinada, - resta entonces determinar la arquitectura del sistema digital.

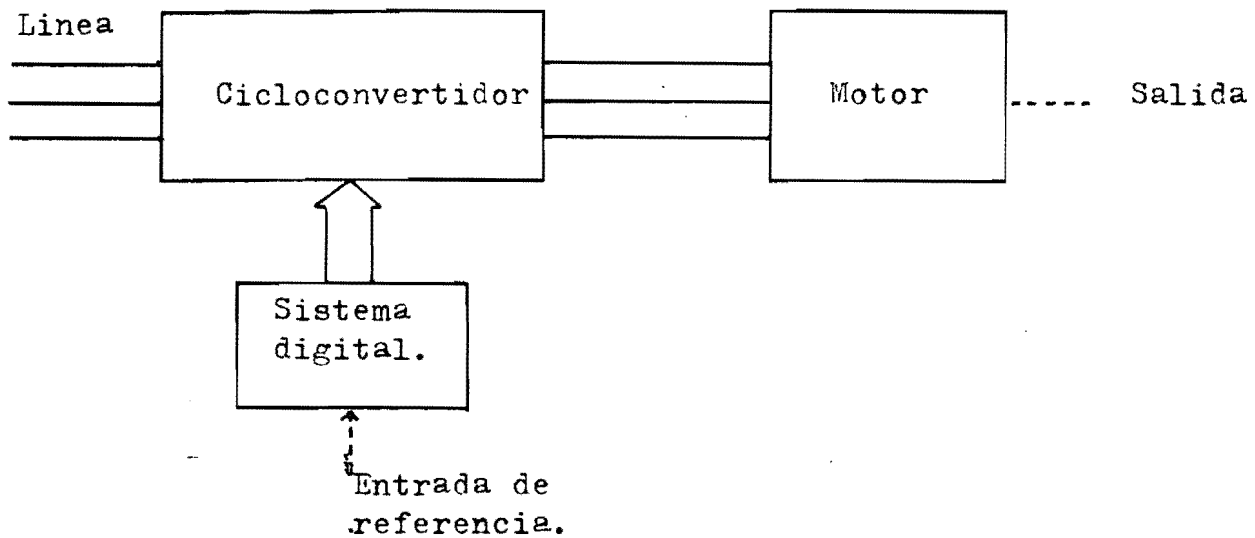


Figura 27.- Sistema de control propuesto.

Arquitectura del sistema digital.

En principio, la arquitectura del sistema digital es la típica - para una microcomputadora: CPU, memorias RAM y ROM y puertos de entrada y salida; y es relativamente independiente del tipo de motor que controlará. El grado de complejidad depende de la cantidad de funciones que se implementen por medio de programación.

Puertos de salida: Basándose en las características del cicloconvertidor, puede asociarse a cada tiristor un bit de salida de la microcomputadora necesitándose entonces un mínimo de 36 bits de salida. Sin embargo, en el capítulo I se asoció a cada puente un número hexadecimal de dos dígitos; así pues, resulta más conveniente asociar a cada puente un puerto de salida de ocho bits, necesitándose entonces seis puertos de salida para controlar al cicloconvertidor, Por supuesto, con esta asignación se desperdician los dos bits más significativos de cada puerto, pero a cambio se simplifica la programación de los disparos de los tiristores.

Puertos de entrada: Basándose nuevamente en las características del cicloconvertidor, la información que este debe entregar a la microcomputadora es la relativa al cruce por cero de las fases de entrada, la cual está contenida en tres líneas. Así, basta con asignar un solo puerto de entrada a la microcomputadora.

Entrada de referencia: Para realizar esta función resulta conveniente utilizar una consola que opere con la interfaz RS232. Esto con el fin de agilizar la introducción de parámetros al sistema por un lado, y por el otro para utilizar circuitos integrados específicamente diseñados para tal fin.

Periféricos adicionales: El algoritmo propuesto en el capítulo I para determinar las secuencias de disparo de los tiristores del ciclo convertidor es un proceso que involucra una gran cantidad de operaciones aritméticas. En un sistema de control el tiempo de respuesta del mismo es un parámetro importante; resulta aconsejable entonces incluir en el sistema digital una unidad aritmética que permita efectuar por medio de lógica alambrada las operaciones básicas. Esta inclusión complica bastante la circuitería del sistema pero a cambio agiliza grandemente la ejecución del programa de control.

Las salidas del algoritmo mencionado son tres tablas. Dadas las características de la información que contienen, el mecanismo más adecuado para operar al cicloconvertidor es uno basado en el empleo de -- contadores programables los cuales generan una interrupción al alcanzar la cuenta programada. Asignando un contador programable por puente, se requieren seis de aquellos.

Memoria tipo ROM: La cantidad de memoria de este tipo que el sistema necesita depende de la longitud del programa de control. Por lo tanto, se postergará la asignación hasta el final.

Memoria tipo RAM: El sistema empleará memoria de este tipo para --

almacenar la siguiente información temporal:

- a) Variables usadas por el programa de control.
- b) Tablas generadas por el algoritmo mencionado.
- c) Información concerniente a los tiristores en conducción en un instante dado.
- d) Pila de la microcomputadora.

De lo antes mencionado, las tablas de lapsos son las que ocuparán mayor espacio en memoria. Además, como se desea que el sistema sea re-programable, este deberá tener capacidad para almacenar dos juegos de tablas. Las tablas de mayor longitud ocurren para frecuencia mínima y, para este caso, asignando dos bytes a cada lapso, se requieren 900 bytes para almacenar dos juegos de tablas.

Agregando la información restante, se asigna en principio 1 k-byte de memoria RAM. Las posibles ampliaciones posteriores dependerán de la cantidad de variables usadas y de las posibilidades de crecimiento de la pila del sistema.

En la figura 28 se muestra la arquitectura básica del sistema digital. El bloque marcado "S" tiene como objeto desencadenar la generación de un ciclo de salida del cicloconvertidor al estar completo un juego de tablas y producirse el cruce por cero de alguna de las fases de línea.

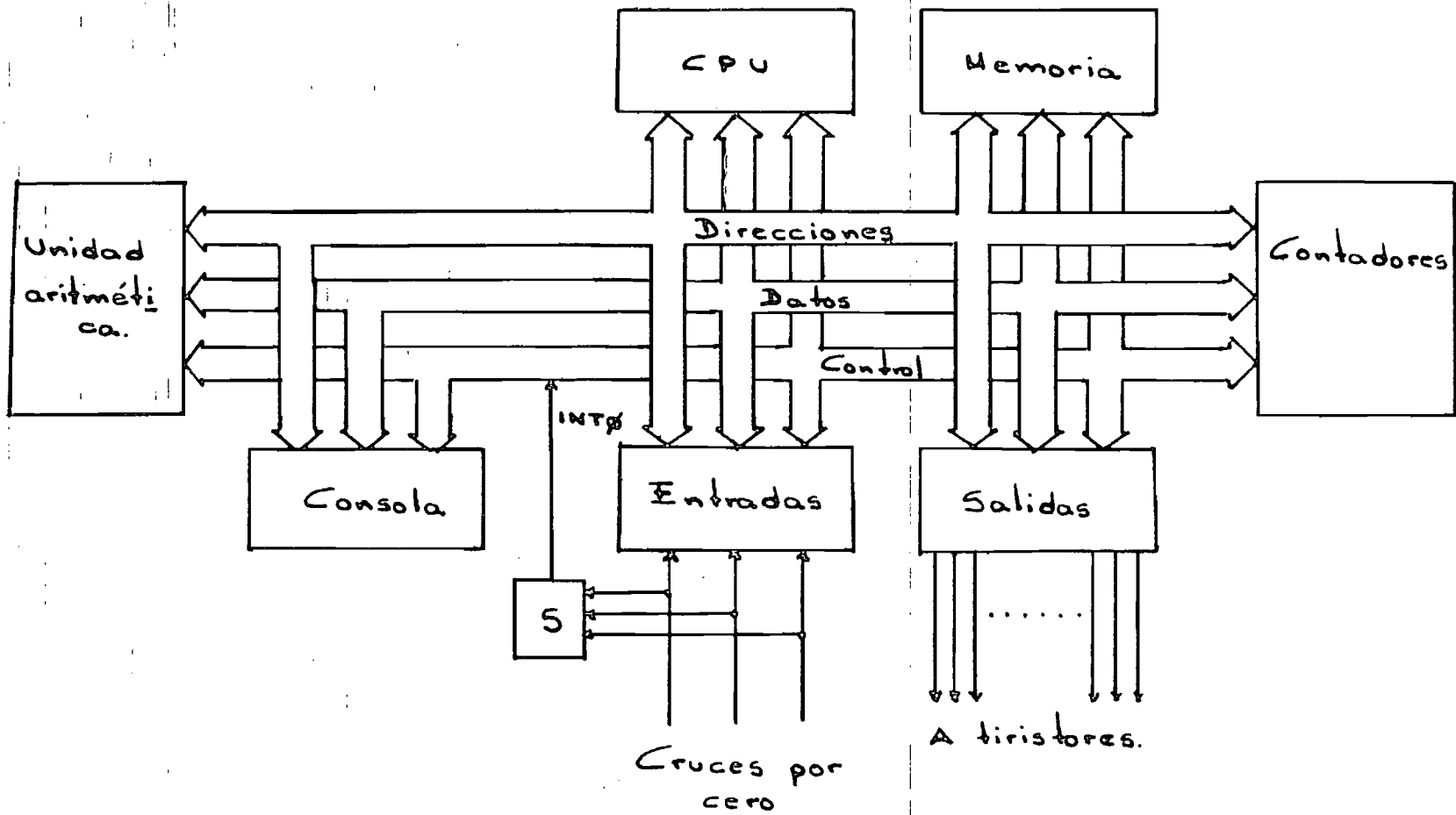


Figura 28.- Arquitectura básica del sistema digital.

Para simplificar el diseño del sistema digital, este se construirá alrededor de una microcomputadora disponible comercialmente.

La microcomputadora a utilizar es la modelo "SBC-80/20-4" fabricada por Intel.

Las características principales de esta microcomputadora son las siguientes:

- Unidad central de procesamiento tipo 8080A.

- 4 k-bytes de memoria de lectura/escritura instalados.

- Capacidad para 8 k-bytes de memoria de solo lectura con "EPROMs" tipo 8708 (no instalados).

- 48 líneas de entrada/salida en paralelo, programables; por medio de dos dispositivos programables de interfaz a periféricos (8255).

- Receptor/transmisor universal síncrono/asíncrono (USART) tipo -- 8251 para comunicación en serie con periféricos.

- Contador de intervalos tipo 8253, el cual incluye tres contadores programables. Uno de ellos está alambrado de manera que proporciona la señal de reloj necesaria para el USART.

- Controlador de interrupciones tipo 8259; este dispositivo maneja ocho diferentes niveles de interrupción.

- Interfaz compatible con la norma RS-232C.

- Impulsores para 16 líneas de salida, y zócalos para impulsores adicionales.

Comparando con las necesidades establecidas anteriormente, se tiene que los requerimientos de memoria se satisfacen completamente, tanto en memoria de solo lectura como de lectura/escritura. No sucede así con los puertos del sistema, faltando agregar uno de ellos; y con los contadores programables, necesitando cuatro más de ellos.

Por disponibilidad, el puerto restante se agregará con ayuda de la tarjeta tipo "SBC-104": expansión de memoria y de entradas/salidas. Agregando esta tarjeta al sistema, la capacidad de memoria y de líneas

de entrada/salida se duplica.

Por lo que respecta a la unidad aritmética, esta es el modelo --
"SBC-

Las tarjetas del sistema se montarán en un chasis tipo "SBC-604", el chasis incluye las fuentes de alimentación necesarias para el sistema.

Los contadores programables faltantes y el circuito que inicia el ciclo de salida se montarán en tarjetas adicionales externas.

Circuitería adicional:

Contadores programables:

Para satisfacer las carencias de la microcomputadora es necesario agregar cuatro contadores programables. Estos deben operar de manera similar al modo 0 del dispositivo 8253; es decir: después de cargar la cuenta deseada y haber dado el comando apropiado, la salida permanece en bajo. Cuando se alcanza la cuenta final, la salida conmuta a un nivel alto y permanece así hasta que se carga una nueva cuenta con su comando correspondiente.

Para los contadores externos; si se emplea una frecuencia de reloj de 32.76 kilohertz, y la longitud de la palabra que expresa la cuenta es de ocho bits, es posible programar retrasos de 7.78 milisegundos como máximo.

La razón de escoger esta frecuencia es que el periodo correspondiente es:

$$T = 2^{-15} \text{ s\~{e}g.} = 30.5 \text{ useg} \quad (40)$$

Es conveniente usar periodos que sean potencias de 2. Si se usa un periodo de 2^{-16} se obtiene un lapso máximo relativamente corto; si se usa un periodo de 2^{-14} , la resolución es muy pequeña. Con el periodo propuesto, el lapso máximo es mayor a cualquier intervalo entre conmutaciones sucesivas del cicloconvertidor y se mantiene una resolución aceptable.

Para implementar los contadores, se emplean funciones TTL MSI, - el diagrama del bloque de contadores se muestra en la figura 29. En - la tabla 7 se listan los componentes empleados; en la tabla 8 se lis- tan las funciones del conector de salida de la tarjeta en la cual es- tán montados.

No. de C.I.	Función
I	7408; compuerta AND de dos entradas cuadru- ple.
II, III	7404; inversor sextuple.
IV	74123; Monostable redisparable doble.
V a XII	74 ; contador ascendente/descendente pro- gramable de cuatro bits.

$$C_1 = 1 \text{ nf}$$

$$R_1 = 56 \text{ k}\Omega$$

$$R_1' = 100 \text{ k}\Omega$$

$$R_2 = 1 \text{ k}\Omega$$

Tabla 7.- Lista de componentes del bloque de contadores externos.

No. de pin	Función
1	+5 volts
2	+5 volts
3	b ₀ (Lsb)
4	b ₁
5	b ₂
6	b ₃
7	b ₄
8	b ₅
9	b ₆
10	b ₇ (Msb)
11	Comando de carga, contador 3

Tabla 8.- Conector de la tarjeta de contadores.

No. de pin	Función
12	Comando de carga, contador 4
13	Comando de carga, contador 5
14	Comando de carga, contador 6
15	Salida del contador 3
16	Salida del contador 4
17	Salida del contador 5
18	Salida del contador 6
19	No conectada
20	No conectada
21	No conectada
22	Tierra.

Tabla 8.- Continuación.

La frecuencia del reloj se ajusta por medio del potenciómetro denominado R_1 .

Refiriendose a las figuras 29 (diagrama del bloque de contadores) y 30 (diagrama de tiempos), la operación es como sigue: suponiendo a la línea SA inicialmente en bajo, se tiene que el circuito está inactivo ya que la señal de reloj se enmascara en la compuerta AND. Con la cuenta deseada presente en las entradas de los contadores, al generarse un flanco ascendente en la línea CC la cuenta se carga en los contadores y la línea SA conmuta a nivel alto, permitiendo la propagación de los pulsos de reloj.

La señal de reloj alimenta entonces al contador que corresponde a los cuatro bits menos significativos; este contador empieza a contar en sentido descendente y cada vez que alcanza la cuenta 0000B y la señal de reloj está en alto, la línea SB toma un nivel bajo.

La línea SB actúa como reloj para el contador correspondiente a los cuatro bits más significativos; este contador cuenta también en sentido descendente, y cuando ha alcanzado la cuenta 0000B, la línea SA -

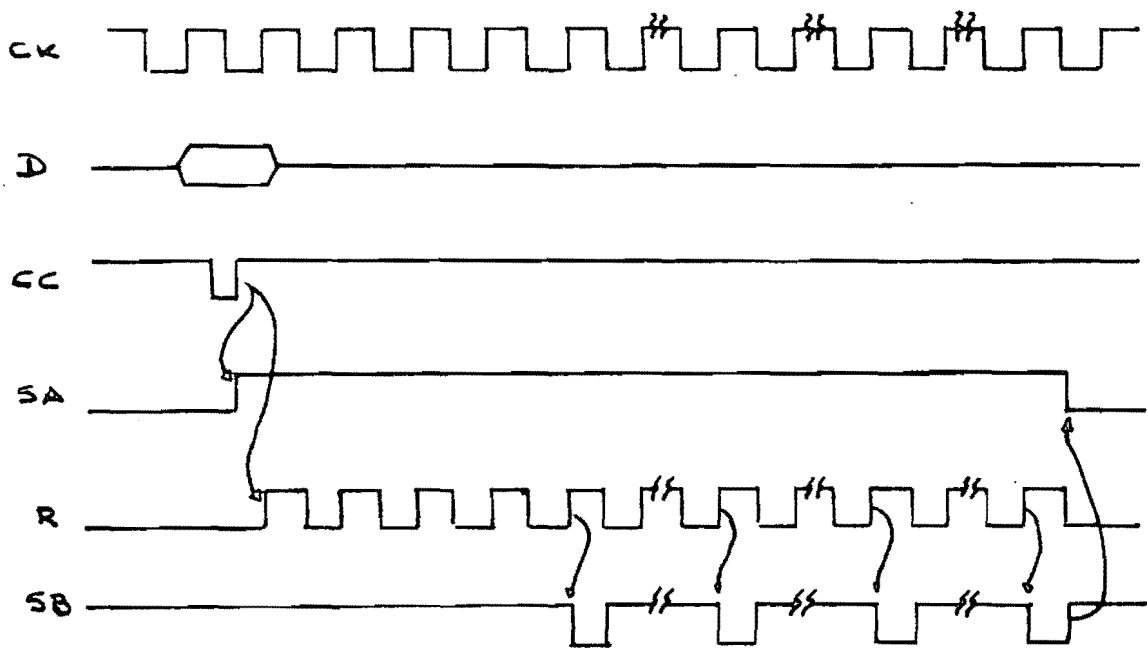


Figura 30.- Diagrama de tiempos del contador.

conmuta a nivel bajo, interrumpiendo el proceso. Esta conmutación final aparece en la línea I_n como un flanco ascendente.

Un inconveniente de este reloj es que para generar el retraso exacto, es necesario sumar a la cuenta deseada 11H. Así, para un retraso - cualquiera programado, el flanco final se produce al alcanzarse la cuenta 00H.

Independientemente de la incertidumbre introducida por la presencia asíncrona del comando de carga, se tiene un error constante de $T/2$; esto es debido a que los flancos ascendentes en la línea SB están retrasados $T/2$ con respecto a los flancos ascendentes en la línea de reloj R. Este error es mínimo comparado con la magnitud de los retrasos que se generarán.

El proceso de corrección (suma de 11H), es muy simple de implementarse por medio de programación. Así pues, no se intentará resolver este problema por medio de circuitería.

Se tiene entonces que la cuenta máxima posible es EEH (237D); - esto equivale a un lapso de 7.26 milisegundos, el cual sigue siendo - mayor a cualquier lapso entre conmutaciones sucesivas.

Interfaz a la microcomputadora: La microcomputadora se comunica con la tarjeta de contadores a travez de dieciseis lineas; ocho de -- ellas corresponden al dato que se programará en los contadores, y se -- obtienen de un puerto de salida; cuatro lineas corresponden a los co- mandos de carga para los contadores, se obtienen de otro puerto de sa- lida; las últimas cuatro lineas corresponden a las salidas de los con- tadores, se conectarán a las entradas de interrupción de la microcom- putadora.

Programación: Por lo que respecta a la operación de los contadores por parte de la microcomputadora, esta debe realizar las siguientes -- funciones:

- a) Desplegar en el puerto de salida correspondiente el lapso co- rregido que se desea programar.
- b) Generar en la linea correspondiente al comando de carga un ni- vel bajo.
- c) Generar a continuación un nivel alto en la misma línea.

Ya que las lineas de comandos de carga comparten un puerto de sa- lida, es necesario enmascarar los comandos apropiadamente, a fin de -- que la activación de un contador no afecte la operación de los restan- tes.

— Circuito de inicio de síntesis:

El inicio de la síntesis debe coincidir con el cruce por cero, en sentido ascendente, de cualquiera de las fases de entrada. En la figu- ra 31 se muestran las salidas de los detectores de cruce por cero, y la forma de onda deseada para la señal de inicio de síntesis IS.

La salida de los detectores de cruce por cero toma un nivel alto cuando el voltaje de la fase correspondiente es positivo (medido con - respecto a neutro); y un nivel bajo cuando el voltaje es negativo. Los

flancos ascendentes identifican el instante de cruce por cero.

Para la señal IS, los flancos ascendentes identifican el cruce por cero de las fases de entrada, tal como se muestra en la figura. Esta función es sumamente sencilla de implementar, y el diagrama del circuito que la realiza se muestra en la figura 32.

En la tabla 9 se listan los componentes empleados. El circuito está montado en la tarjeta en la cual se encuentran los detectores de cruce por cero. En la tabla 10 se listan las funciones del conector de salida de dicha tarjeta.

No. de C.I.	Función
1	7451
2	7404

Tabla 9.- Componentes usados en la implementación de la señal IS.

No. de pin	Función
1	Fase 1 (120 volts)
2	Neutro
3	Fase 2 (120 volts)
4	Neutro
5	Fase 3 (120 volts)
6	Neutro
T	Señal de inicio de síntesis IS
U	Detector de cruce por cero 3
V	Detector de cruce por cero 2
W	Detector de cruce por cero 1
X	Tierra.
Y	Tierra
Z	+5 volts.

Tabla 10.- Conector de la tarjeta de detectores de cruce por cero y señal de inicio de síntesis IS. Solo se listan los pines conectados.

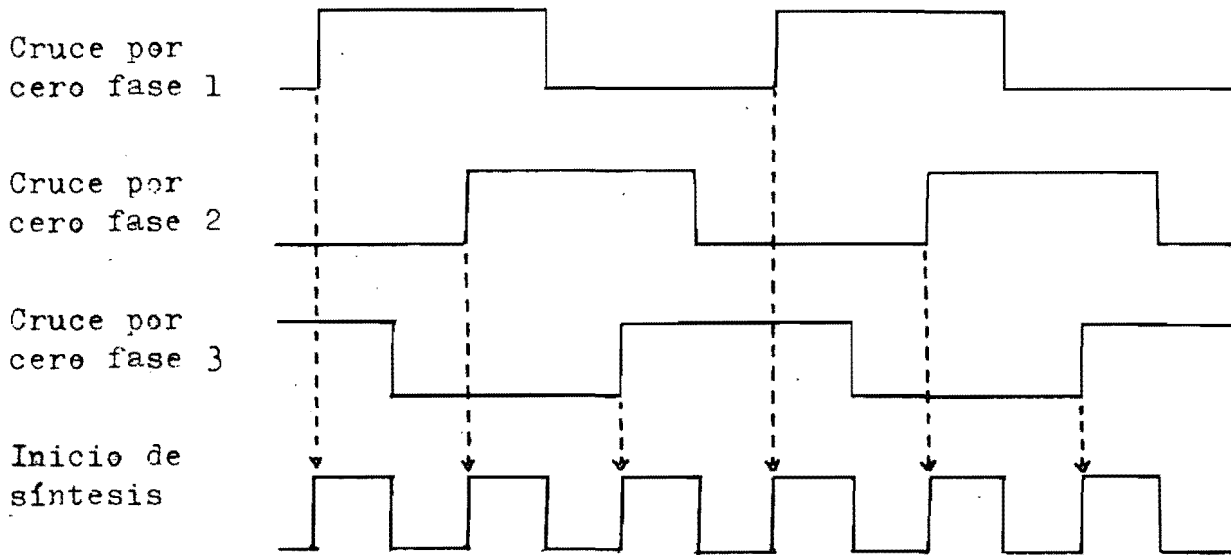


Figura 31.- Relación entra las salidas de los detectores de cruce por cero y la señal de inicio de síntesis.

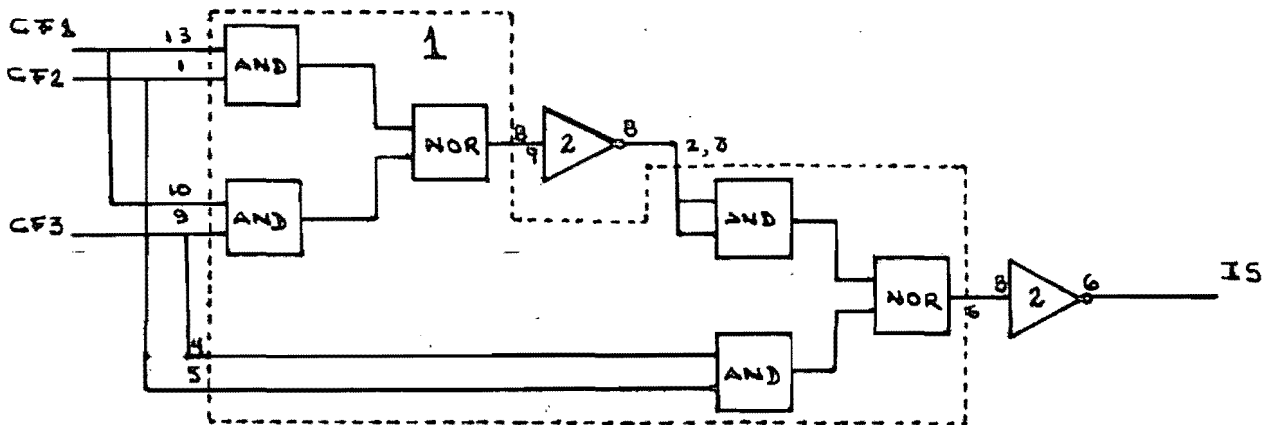


Figura 32.- Implementación de la función IS.

Interrupciones:

El circuito 8259, controlador de interrupciones programable, manejará las interrupciones en el modo denominado de "anidamiento completo".

En este modo de operación, las solicitudes de interrupción se ordenan en prioridades de 0 a 7. Al reconocerse una interrupción, se atiende la solicitud de mayor prioridad, postergándose la atención a -- las solicitudes de menor prioridad hasta que se reinicializa el dispositivo por medio de programación al terminar de ejecutarse la rutina de servicio; pero una solicitud de mayor prioridad a aquella que se está atendiendo si generará una interrupción aún cuando el dispositivo no se haya reinicializado.

Las solicitudes de interrupción pueden enmascarse por medio de programación.

Las solicitudes de interrupción se generan al presentarse un flanco ascendente en las líneas etiquetadas IR (diagramas esquemáticos de la SBC 80/20-4).

Para la señal de inicio de síntesis IS, el flanco corresponde al cruce por cero de alguna de las fases de entrada al cicloconvertidor.

Para los contadores que son parte del 8253, los flancos se generan en las líneas etiquetadas OIT, al alcanzarse el final de las cuentas programadas.

Para los contadores externos, los flancos se producen en las líneas SI, en las mismas condiciones que para los contadores del 8253.

A la línea IS le corresponde la mayor prioridad ya que es la que debe desencadenar los ciclos de salida.

Per lo que respecta a las salidas de los seis contadores programables, estos tienen la misma prioridad; pero dadas las características del controlador de interrupciones, es imposible asignarles prioridades iguales.

La asignación de prioridades se lista en la tabla 11.

Prioridad	Asignación	Línea
0	Inicio de síntesis.	IS
1	Puente positivo, $\alpha = 0$	OIT0
2	Puente negativo, $\alpha = 0$	OIT1
3	Puente positivo, $\alpha = 2\pi/3$	IS3
4	Puente negativo, $\alpha = 2\pi/3$	IS4
5	Puente positivo, $\alpha = 4\pi/3$	IS5
6	Puente negativo, $\alpha = 4\pi/3$	IS6
7	Nó asignada.	---

Tabla 11.- Asignación de prioridades de interrupción.

Distribución de puertos de entrada/salida:

El sistema contará con un total de ocho puertos de salida y un -- puerto de entrada; excluyéndose los que están ya asignados a la unidad aritmética, controlador de interrupciones, "USART", y contador programable 8253.

De los puertos de salida, seis corresponden a los puentes del cicloconvertidor, uno al lapso que se desea programar en los contadores externos, y el último a los comandos de carga de los contadores.

Por lo que se refiere al puerto de entrada, este corresponde a -- las salidas de los detectores de cruce por cero.

Para los comandos de carga de los contadores externos se necesitan únicamente cuatro líneas, y para los detectores se requieren tres; así pues, estas funciones compartirán un puerto, facilitándose de esta manera cualquier posible expansión posterior del sistema.

Puerto compartido: BAH (ubicado en tarjeta de extensión).

Partición: Nybble superior: salida.

Nybble inferior: entrada.

La distribución completa de este puerto se lista en la tabla 12.

La distribución de los puertos de salida se lista en la tabla 13.

Por lo que respecta a los puertos que cumplen otro tipo de funcio

nes (unidad aritmética, "USART", etc.), las direcciones correspondientes se listan en el apéndice "a".

Bit	Función
B ₀	Entrada, detector de cruce por cero de fase v _{i1} .
B ₁	Entrada, detector de cruce por cero de fase v _{i2} .
B ₂	Entrada, detector de cruce por cero de fase v _{i3} .
B ₃	Entrada, no asignada.
B ₄	Salida, comando para contador 3.
B ₅	Salida, comando para contador 4.
B ₆	Salida, comando para contador 5.
B ₇	Salida, comando para contador 6.

Tabla 12.- Distribución del puerto BAH.

Dirección	Ubicación	Función
E4H	SBC	Tiristores del puente positivo, $\alpha = 0$
E5H	SBC	Tiristores del puente positivo, $\alpha = 2\pi/3$
E6H	SBC	Tiristores del puente positivo, $\alpha = 4\pi/3$
E8H	SBC	Tiristores del puente negativo, $\alpha = 0$
E9H	SBC	Tiristores del puente negativo, $\alpha = 2\pi/3$
EAH	SBC	Tiristores del puente negativo, $\alpha = 4\pi/3$
B8H	TEM	Lapso para contadores externos.
BAH (MSN)	TEM	Comandos para contadores externos.

Tabla 13.- Distribución de puertos de salida

Para la distribución de tiristores en los puertos correspondientes a los puentes, aplica la relación establecida en el capítulo 1, - página 27.

Interconexiones entre las tarjetas del sistema.

Las conexiones necesarias para generar las interrupciones, tanto para el inicio de la síntesis de la onda de salida, como para los contadores programables, se listan en la tabla 14.

Origen		Destino	
Pin	Función	Pin	Función
T/TIS	Inicio de ciclo	24SBC	Solicitud de interrupción 0
35SBC	Salida contador 1	25SBC	Solicitud de interrupción 1
34SBC	Salida contador 2	26SBC	Solicitud de interrupción 2
15TEC	Salida contador 3	27SBC	Solicitud de interrupción 3
16TEC	Salida contador 4	28SBC	Solicitud de interrupción 4
17TEC	Salida contador 5	29SBC	Solicitud de interrupción 5
18TEC	Salida contador 6	30SBC	Solicitud de interrupción 6

Tabla 14.- Conexiones al controlador de interrupciones.

Para el puerto de entrada BAH, al cual le corresponden las salidas de los detectores de cruce por cero, las conexiones se listan en la tabla 15.

Origen		Destino
Pin	Función	Pin/Conector/Ubicación
U/TIS	Salida detector 3	20/J2/TEM
V/TIS	Salida detector 2	22/J2/TEM
W/TIS	Salida detector 1	24/J2/TEM

Tabla 15.- Conexiones al puerto BAH.

CAPITULO IV.

ESTRUCTURA DEL PROGRAMA.

Independientemente de las limitaciones impuestas al programa de control por la circuitería del sistema, este está limitado esencialmente por las restricciones impuestas por el tipo de control deseado. El problema se agudiza si se toma en cuenta que la microcomputadora con la cual se implementa el sistema no es la que mayores facilidades de programación ofrece. Así, en el programa se implementaron las secuencias que menor tiempo de ejecución necesitan, independientemente del área de memoria que ocupen.

La programación puede dividirse en cinco bloques, como se lista a continuación:

Bloque I.- Inicialización: este bloque tiene como función básica colocar a la microcomputadora y al cicloconvertidor en un estado inicial conocido.

Bloque II.- Entrada de referencia: tiene como función controlar la consola del sistema, enviar mensajes a esta y adquirir los parámetros de operación del motor deseados.

Bloque III.- Modelo del motor: este bloque es el encargado de obtener, a partir de los parámetros de operación deseados, los parámetros correspondientes para controlar al cicloconvertidor. También realiza la detección de posibles condiciones de error (parámetros fuera de rango).

Bloque IV.- Modulación del cicloconvertidor: determina las secuencias de disparo de los tiristores con los parámetros calculados por el bloque anterior.

Bloque V.- Operación del cicloconvertidor: este bloque genera las señales apropiadas para disparar los tiristores de acuerdo a las secuencias calculadas por el bloque IV, en sincronía con los cruces por cero de las ondas de entrada. Este bloque se activa por medio de interrupciones y le corresponde la mayor prioridad de ejecución.

En la figura 33 se muestra la relación entre bloques.

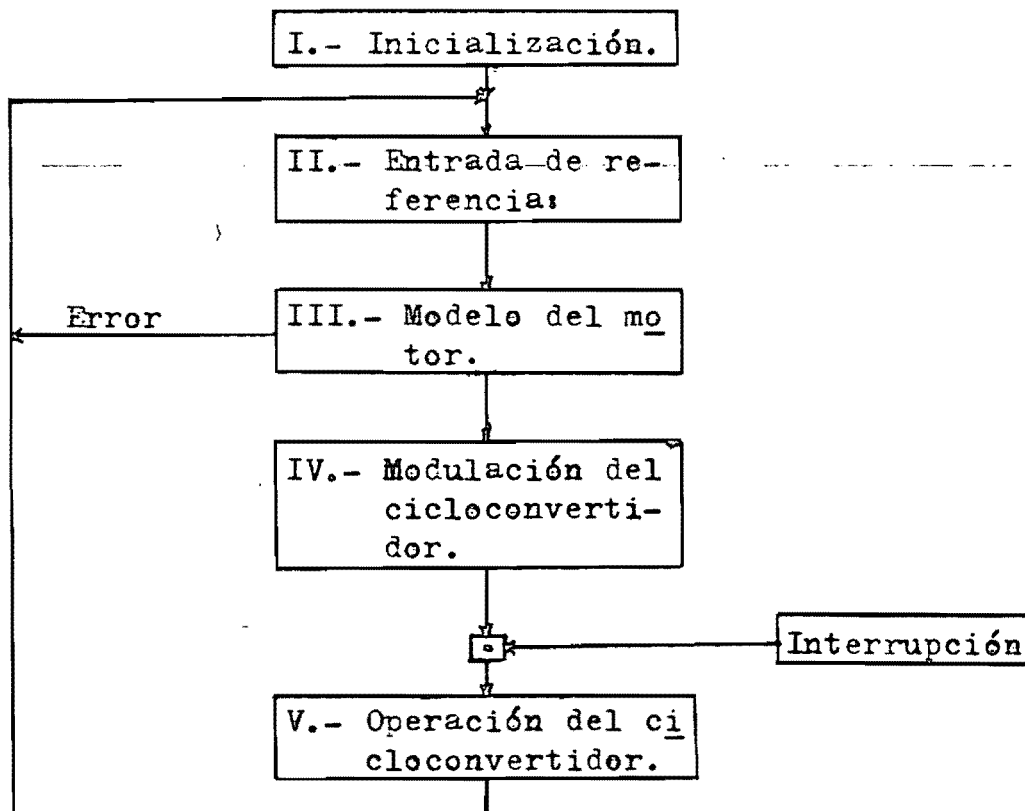


Figura 33: Relación entre los bloques del programa de control.

La operación es como sigue:

Al encenderse el sistema todos los dispositivos y variables del programa que así lo requieran son programados, esto incluye apagar todos los tiristores; a continuación la microcomputadora adquiere a través de la consola los parámetros correspondientes al punto de operación

del motor deseado. Basándose en los resultados de las pruebas hechas al motor estos parámetros se convierten al equivalente necesario para la modulación del cicloconvertidor.

Seguidamente se calculan las tablas de lapsos entre conmutaciones descritas en el capítulo I. Una vez formadas estas tablas, y solo entonces, se procede a la síntesis de un ciclo de salida.

Este ciclo se inicia por medio de una interrupción con el cruce por cero de cualquiera de las fases de entrada; inicialmente todos los contadores programables son cargados con los primeros lapsos y todos los tiristores disparados adecuadamente. A cada contador le corresponde una línea de interrupción y una rutina de servicio; estas interrupciones se activan cuando han transcurrido los lapsos cargados en los contadores; es responsabilidad de cada rutina de servicio cargar un nuevo lapso y desplegar el nuevo patrón de tiristores.

Obviamente, dado que la frecuencia sintetizada es menor a la frecuencia de línea, los cruces por cero continuarán generando la interrupción de sincronización durante la síntesis. Para evitar errores, la rutina de sincronización se autoenmascara al terminar de ejecutarse y es responsabilidad de las rutinas de servicio a los contadores desenmascararla al finalizar el ciclo.

Simultáneamente se procederá a solicitar nuevos datos; en caso de existir estos, se formará un nuevo conjunto de tablas.

En caso de que los datos del punto de operación del motor estén fuera de rango, se indicará esta condición de error y se solicitará un nuevo punto de operación.

Descripción detallada de los bloques.

Bloque I.- Inicialización: este bloque se accesa cada vez que el sistema se activa o se reinicializa externamente. Cumple con las siguientes funciones específicas:

- a) Deshabilita las interrupciones, a fin de que las señales de cruce por cero no inicien un ciclo de salida antes de haber formado las tablas correspondientes.
- b) Inicializa al controlador de interrupciones, proporcionándole la dirección de inicio de la tabla de saltos a rutinas de interrupción.
- c) Inicializa a la unidad aritmética, asignándole direcciones específicas para operandos y resultados.
- d) Inicializa al "USART" para comunicación con la consola, incluye la programación del contador que proporciona la temporización al "USART".
- e) Inicializa los puertos del sistema, definiéndolos como entradas y/o salidas, dependiendo de la función que cumplen.
- f) Apaga todos los tiristores.
- g) Define el apuntador de pila.
- h) Define los parámetros de "default" iniciales. En términos de las ondas de salida generadas por el cicloconvertidor, estos parámetros corresponden a una frecuencia de 10 hertz y amplitud máxima. En términos del motor, los parámetros corresponden a una velocidad de 300 revoluciones por minuto, y un par máximo de 237 newton metro.
- i) Inicializa las banderas usadas a lo largo del programa. Estas banderas son las siguientes:

BANDA: Cuando esta bandera toma el valor OOH, indica que se ha formado el primer juego de tablas y que las interrupciones aún no se han habilitado. Se usa para transferir información usada por las rutinas de interrupción. El valor de esta bandera es FFH para tablas subsiguientes.

BANDE: Esta bandera se emplea para informar a las rutinas de interrupción que se ha generado una nueva tabla de lapsos entre conmutaciones.

Si BANDE = 00H, nueva tabla.

Si BANDE = FFH, tabla actual.

BANDI: Esta bandera indica a la rutina que forma las tablas de lapsos en que area de memoria deberá guardarlas.

Si BANDI = 00H, área 1.

Si BANDI = FFH, área 2.

En la figura 34 se muestra el diagrama de flujo de este bloque.

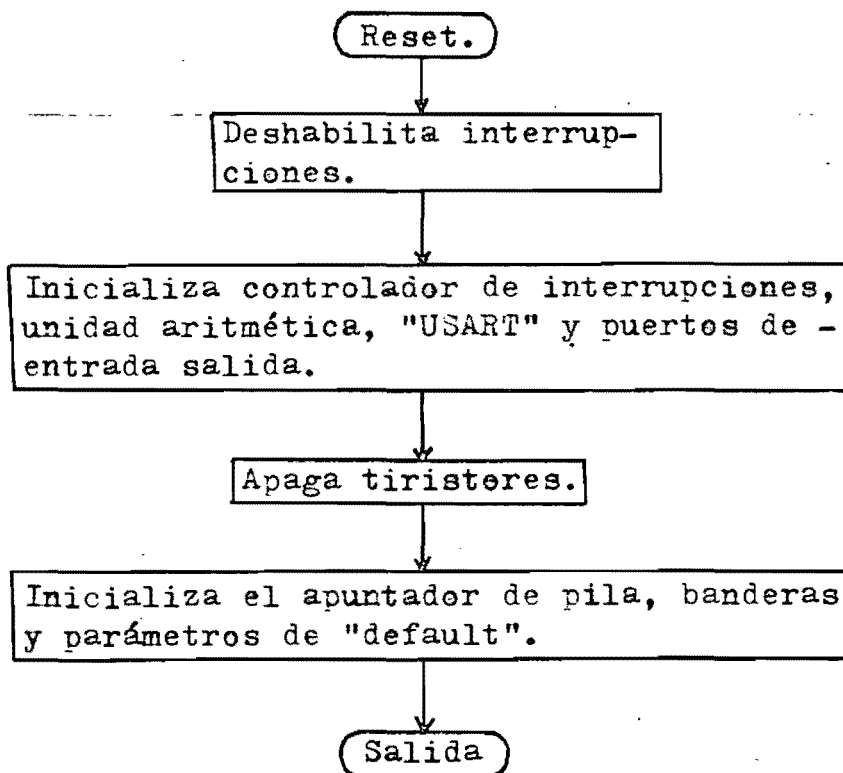


Figura 34.- Diagrama de flujo del bloque de inicialización.

Bloque II.- Entrada de referencia: este bloque está formado básicamente por un conjunto de rutinas de servicio a la terminal, las cuales realizan funciones tales como impresión de mensajes; reconocimiento de caracteres válidos, eco, etc.

Al acceder este bloque la microcomputadora enviará a la terminal el siguiente mensaje:

VELOCIDAD SINCRONA EN R.P.M.?

y esperará a que se introduzca el parámetro correspondiente, o se revalide el valor anterior. Si el dato tiene un formato válido, el sistema aceptará el nuevo valor; en caso de que el dato no esté correctamente especificado, el sistema lo deshechará e imprimirá nuevamente el mensaje anterior. Si en lugar de dar un nuevo valor al parámetro se oprime la tecla de regreso de carro, el sistema reválidará el valor anterior. Para la primera secuencia, al oprimir la tecla de regreso de carro se revalida el valor de default descrito anteriormente.

Una vez que la microcomputadora ha aceptado el nuevo valor, convertirá este a binario y lo pondrá a disposición del bloque correspondiente al modelo del motor.

A continuación se imprimirá en la consola el siguiente mensaje:

PAR MAXIMO EN NEWTON METRO?

y, como en el caso anterior, esperará el dato correspondiente. Si el formato usado no es el permitido, el sistema solicitará nuevamente la introducción del parámetro. Si se oprime la tecla de regreso de carro, se revalida el valor anterior; para el primer juego de tablas, se revalida el valor de "default".

Ya con un dato válido, la microcomputadora lo convertirá a binario para que lo use el bloque III.

Formato válido: para que el sistema acepte los datos tecleados, estos deben ser de un dígito como mínimo y de cuatro dígitos como máximo, seguidos de un regreso de carro. Si sucede que se teclean más de -

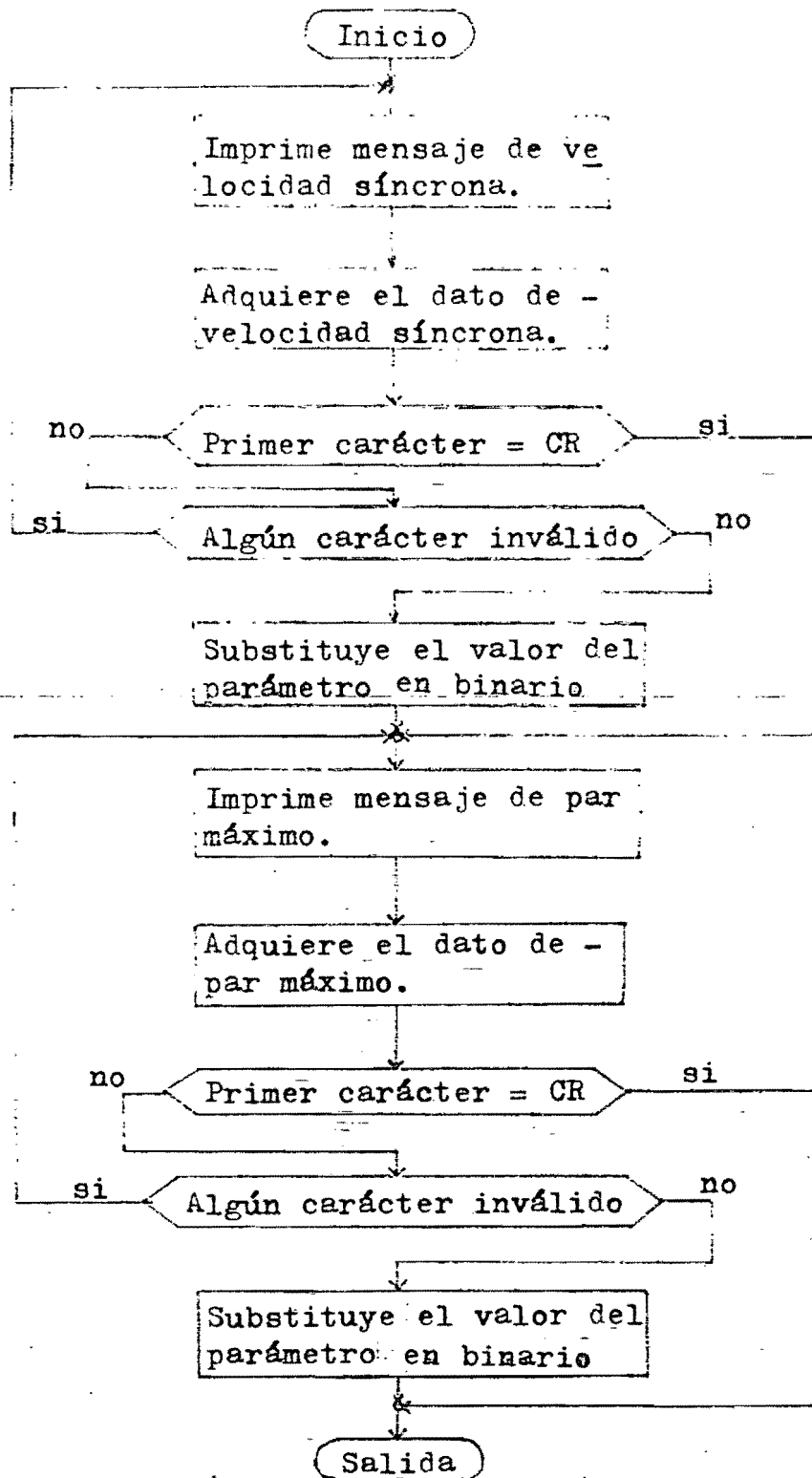


Figura 35.- Diagrama de flujo del bloque II.

bit más significativo representa la parte entera y los ocho restantes la parte fraccionaria.

El resultado obtenido se compara con el valor máximo posible y en caso que este se exceda, se imprime el mensaje de error y se solicita nuevamente la introducción del parámetro. Si el resultado está dentro del límite se pone a disposición del bloque IV en localidades reservadas.

En el capítulo I se mencionó que, para $r < 1$, las primeras conmutaciones para los puentes positivo, $\alpha = 2\pi/3$, y negativo, $\alpha = 4\pi/3$, no ocurrirán en $t = 0$; sino que estarán más o menos alejados dependiendo de la magnitud de "r". Si "r" se aproxima a 1, la conmutación ocurre demasiado cerca del origen de manera tal que la microcomputadora puede no atenderla. Esta posible condición de error se indicará por medio de la bandera etiquetada BANDO.

Si "r" es mayor a un límite de amplitud a partir del cual se supone que la microcomputadora no podrá atender la primera conmutación, entonces BANDO = FFH. Por el contrario, si "r" es menor al límite de amplitud y la microcomputadora si puede atender la primera conmutación, entonces BANDO = 00H. Debe notarse que el valor del límite depende de la cantidad de funciones que se asignen a la rutina de interrupción que sincroniza el ciclo de salida con el cruce por cero de las fases de entrada, y de la velocidad de la microcomputadora.

El diagrama de flujo se muestra en la figura 36.

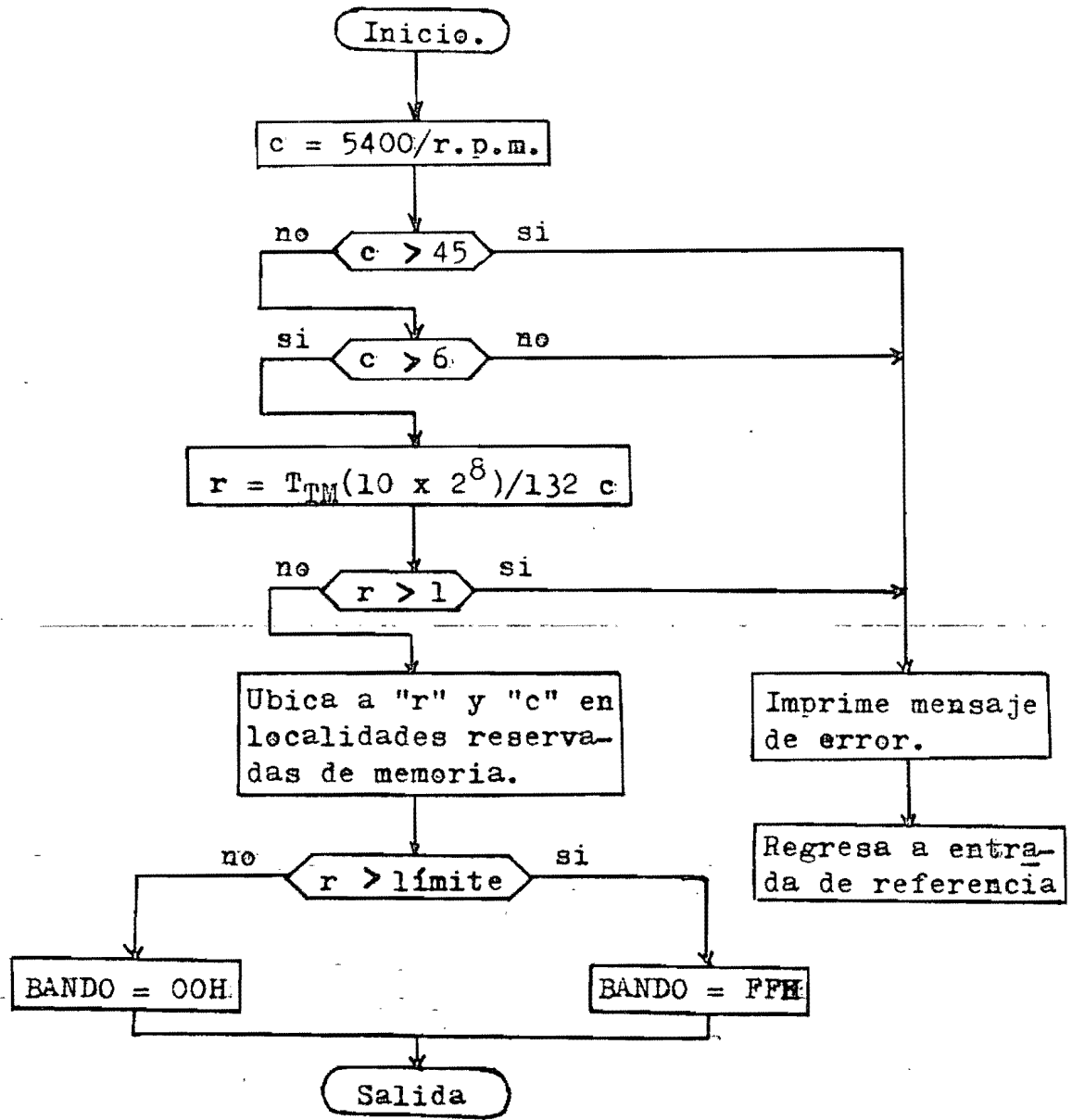


Figura 36.- Diagrama de flujo del bloque III.

Bloque IV.- Modulación del cicloconvertidor: este bloque es el más crítico ya que de la precisión con la cual determina los instantes de conmutación depende la ulterior operación del cicloconvertidor; además, es la parte del programa que mayor tiempo de ejecución requiere.

Su función básica es resolver $5c+3$ ecuaciones trascendentales, -- creando tres tablas con los resultados obtenidos. La primera contendrá $c+1$ palabras y las restantes $2c+1$ palabras cada una.

El bloque está construido alrededor de una rutina de modulación, la cual determina las intersecciones entre la curva de salida deseada y las curvas senoidales de modulación. Esta rutina está programada de acuerdo al algoritmo planteado en la figura 10 del capítulo 1; su diagrama de flujo se muestra en la figura 37.

Esta rutina debe tener definidos los siguientes datos para poder ejecutarse correctamente:-----

a) El subíndice "n" correspondiente a la primera curva senoidal de modulación; si se define $n \neq 0$, es posible iniciar el proceso de -- síntesis fuera del origen.

b) El punto "m" correspondiente al punto inicial de búsqueda de la intersección entre la curva deseada y una curva de modulación en -- particular. Si $n = m$, la búsqueda se realiza en el intervalo comprendido entre 0 y $\pi/2$ de la curva de modulación; si $m = n - 3$, la búsqueda se efectúa en el intervalo entre $\pi/2$ y π .

c) El límite expresado temporalmente hasta el cual se determinarán las intersecciones.

d) El apuntador usado para depositar en memoria los lapsos entre intersecciones.

e) El defasamiento "ALFA" de la curva a sintetizar.

f) El lapso "TAU" en el cual se buscará la intersección. Si este lapso se suma al punto inicial de búsqueda, la intersección se determinará en el intervalo comprendido entre 0 y $\pi/2$ de la curva de modulación. Por el contrario, si el lapso se resta, entonces la intersec-

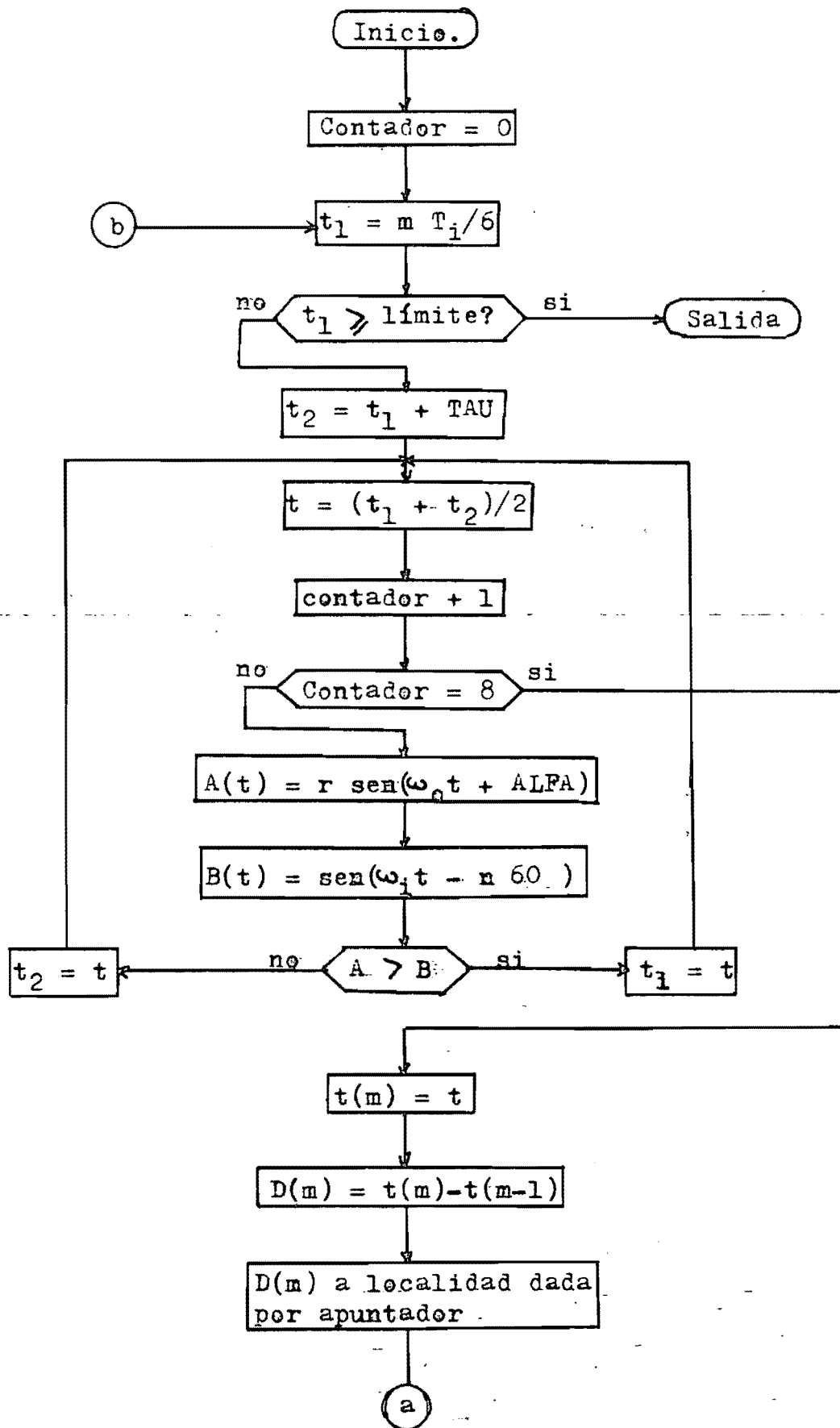


Figura 37- Diagrama de flujo de la rutina de modulación.

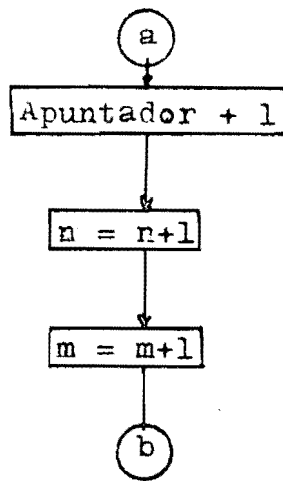


Figura 37.- terminación.

ción se busca en el lapso entre $\pi/2$ y π . Por supuesto, la adición o la substracción deben ser coherentes con la relación entre "n" y "m".

g) Al accesar la rutina por primera vez, debe definirse la intersección anterior como ocurrida en el origen.

El diagrama de flujo del bloque completo se muestra en la figura 38.

Ya que se pretende que las tablas creadas sean usadas como información para operar el cicloconvertidor, y que sea posible variar el punto de operación de este, es evidente que las tablas deben almacenarse alternadamente en una de dos zonas de memoria posibles, de forma tal que la creación de un nuevo juego de tablas no interfiera con la operación del cicloconvertidor basada en un juego creado anteriormente. Así pues, este bloque debe determinar la zona de memoria en la que almacenará las tablas, usando para ello la bandera etiquetada "BANDI".

Posteriormente se determinan los límites de modulación usados en la síntesis de las tres ondas de salida. Estos límites son múltiplos de $T_0/6$, y para determinarlos se usa la ecuación (7). Dividiendo entre 6 y substituyendo el valor de T_i se obtiene:

$$T_0/6 = \frac{c}{1080} = 0.000925 c$$

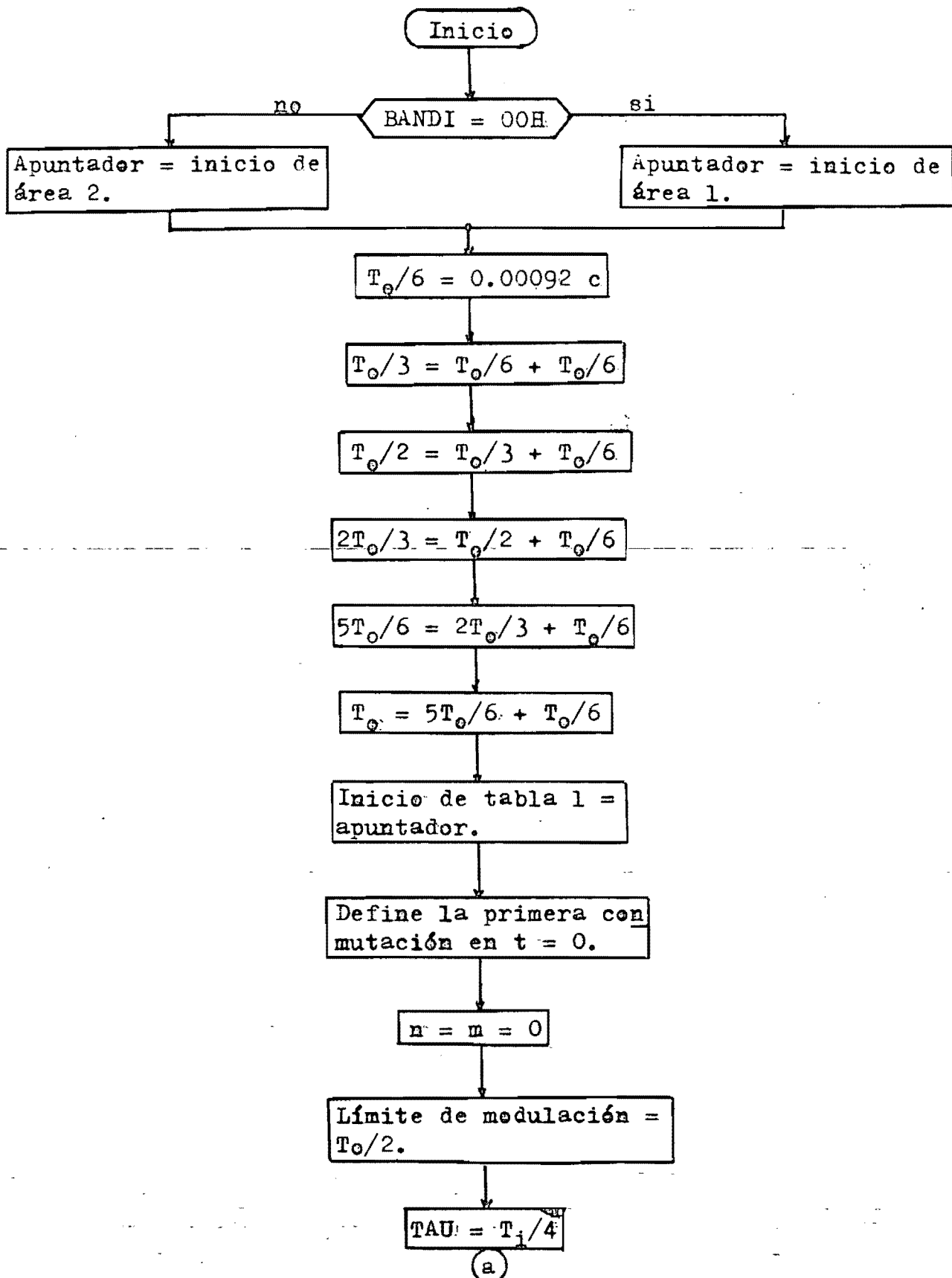


Figura 38,- Diagrama de flujo del bloque IV.

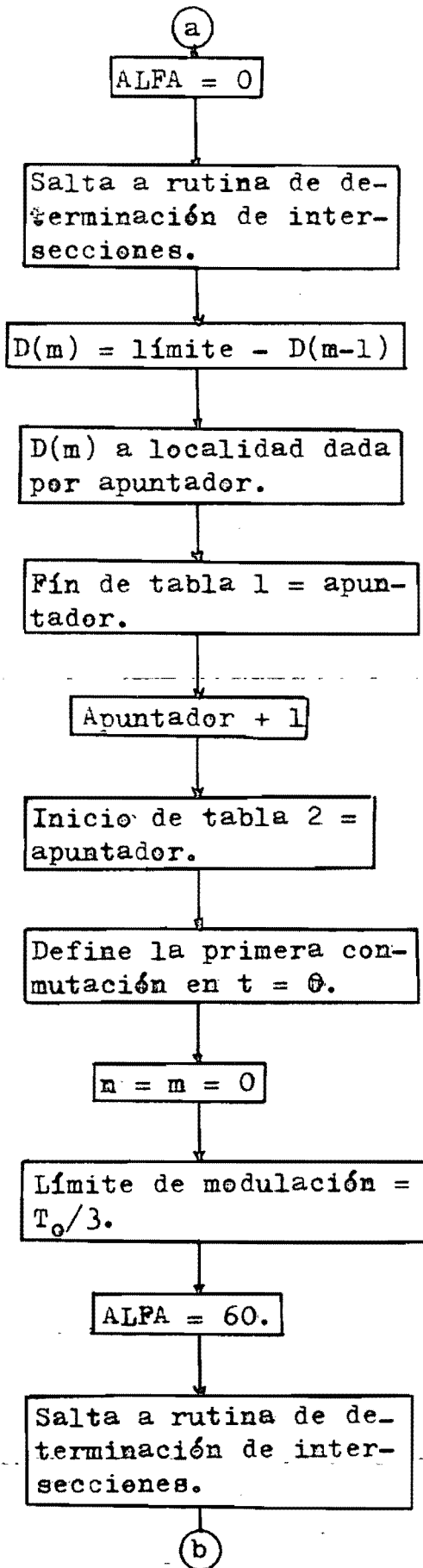


Figura 38.- continuación.

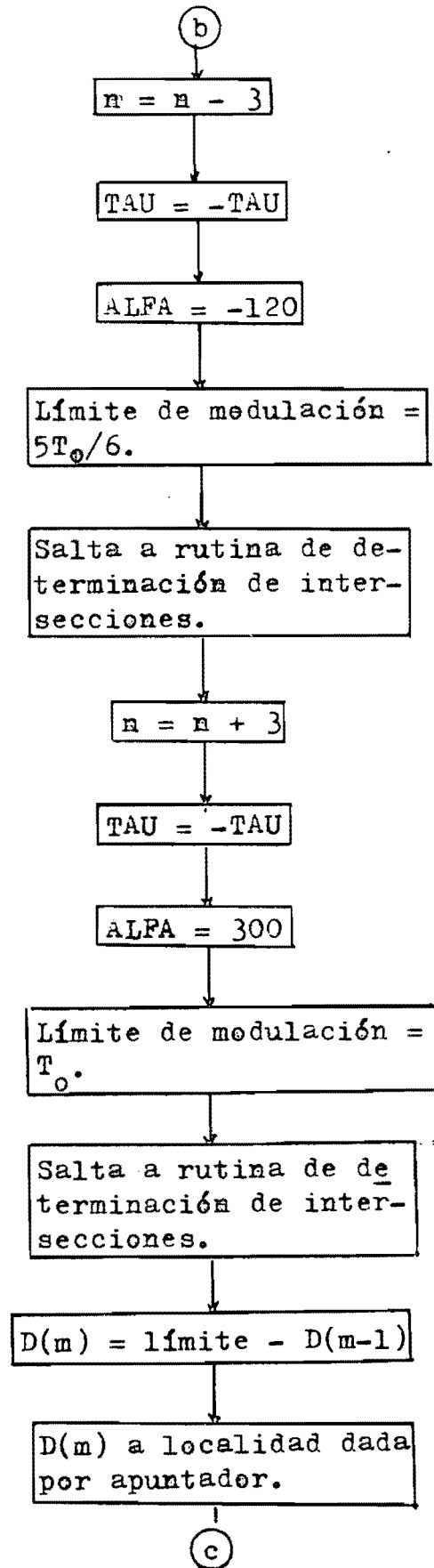


Figura 38.- continuación

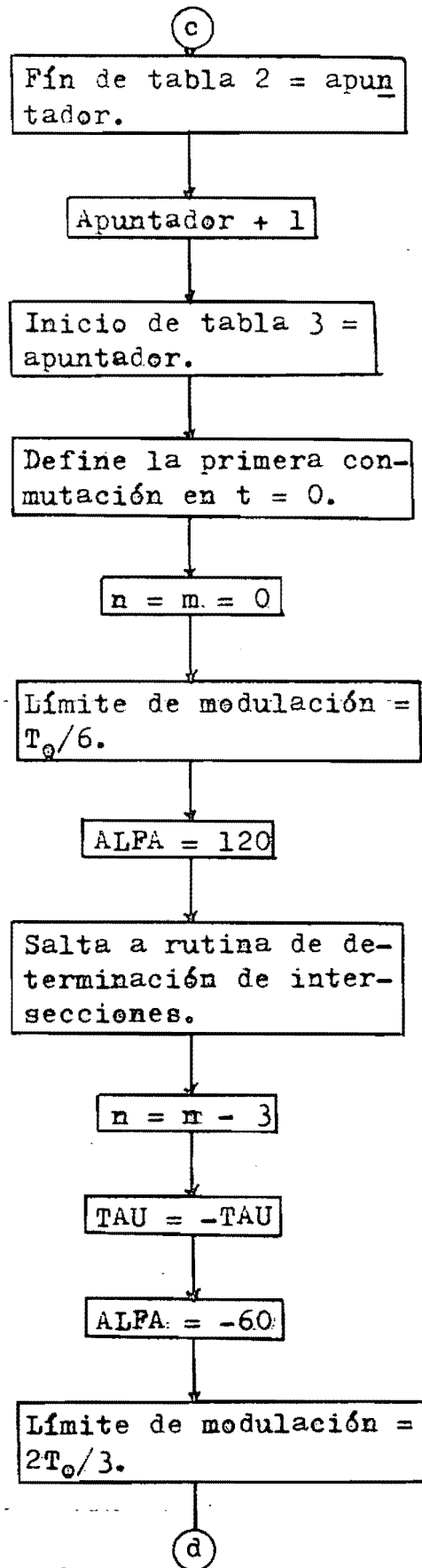


Figura 38.- continuación

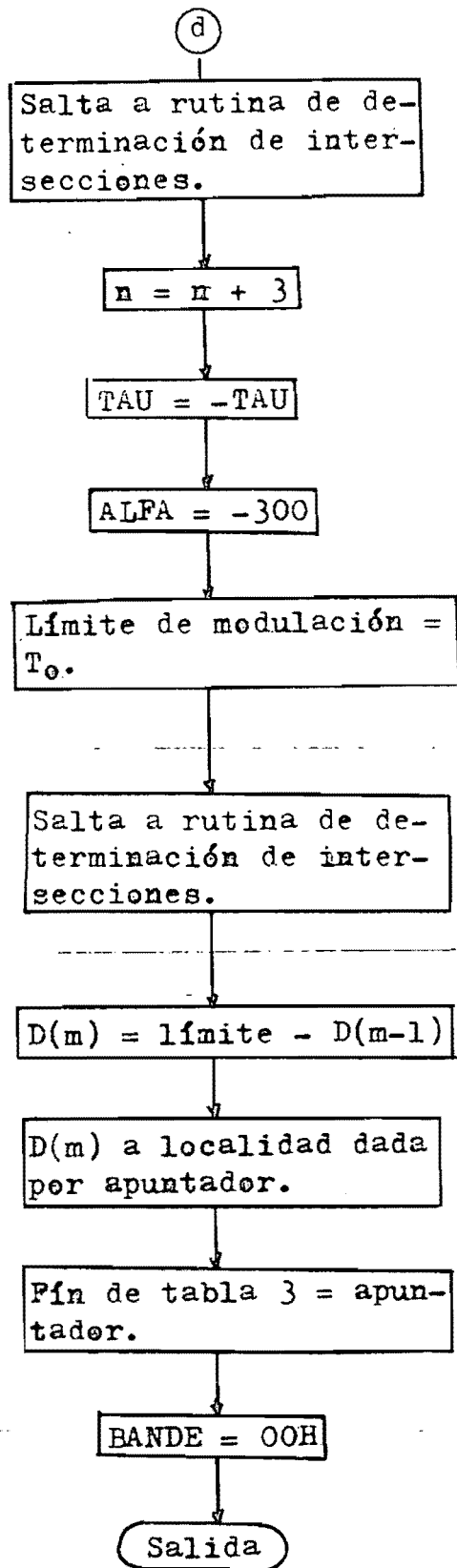


Figura 38.- terminación.

El producto de la ecuación anterior se obtiene por medio de la -
unidad aritmética; los límites restantes se obtienen por medio de su-
mas sucesivas; los resultados se guardan en localidades reservadas de
memoria para que se usen posteriormente.

A continuación se definen las variables usadas por la rutina de
modulación en cada caso. Para la primera tabla basta con acceder la -
rutina una sola vez; para las restantes son necesarios tres accesos.
Al iniciar cada tabla, lo mismo que al terminarla, se guarda en loca-
lidades reservadas de memoria el valor del apuntador.

Para terminar, se da a la bandera denominada BANDE el valor OOH
con lo cual se indica que se ha formado un nuevo conjunto de tablas.

Consideraciones matemáticas:

Refiriéndose a la figura 10 (capítulo 1), la manera más simple -
de implementar la función seno es por medio de una tabla de búsqueda.
Para obtener una resolución de medio grado en el argumento, es necesa
rio que la resolución de la función sea de 1/10000; ahora, si se mul-
tiplica la función por 10^4 (para operar siempre con cantidades ente-
ras), el valor máximo de la función ($\text{seno}(\pi/2)=1$) requiere de 14 bits
para expresarse. Por lo tanto a cada valor de la función le correspond
erán dos localidades de memoria y, ya que la tabla solo debe incluir
los valores de la función para ángulos comprendidos entre 0 y 180 grad
os, la longitud total resulta ser de 722 "bytes".

Por supuesto, es posible reducir la tabla a la mitad pero, dado -
que la obtención de la función se encuentra en un lazo del programa, -
esto no resulta aconsejable.

Por otro lado, los argumentos se generan multiplicando cantidades
en el orden de 10^2 por cantidades en el orden de 10^{-4} (ω y t respecti-
vamente). Dada la diferencia de ordenes de magnitud, parecería razona-
ble operar en punto flotante.

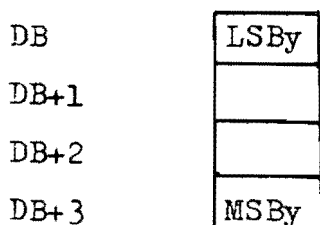
Para la unidad aritmética usada las multiplicaciones en punto flo

tante consumen alrededor de cinco veces el tiempo requerido para multiplicaciones en punto fijo.

El problema se resuelve de la siguiente manera: para efectuar operaciones en punto fijo, la unidad aritmética requiere operandos con el siguiente formato:



donde DB es la dirección base usada por la unidad, y el resultado tiene el siguiente formato:



Entonces, expresando a ω como una cantidad entera sin signo de 16 bits, y a t como una fracción sin signo de 17 bits de longitud; si t es menor a 0.5 segundos, el bit más significativo (el coeficiente de 2^{-1}) es igual a cero. Multiplicando los 16 bits restantes por ω se obtiene un resultado de 32 bits, de los cuales los 16 más significativos representan directamente el ángulo con la resolución requerida por la tabla de seno.

En realidad lo que se propone es operar en punto flotante, pero con los exponentes conocidos, basta con operar sobre las mantisas. El método propuesto limita el valor máximo de t a 499.92 milisegundos.

La resolución en t resulta entonces de 2^{-17} segundos (7.62 microsegundos). Esta resolución es excesiva, sobre todo tomando en cuenta que la resolución de medio grado de la tabla de seno, referida a la señal de entrada del cicloconvertidor y a las curvas de modulación, equivale a 23.14 microsegundos ($T_i/720$).

Puede reducirse la resolución de t a ser de 2^{-15} ; o bien, expresarla temporalmente, de 30.51 microsegundos. Si además t se restringe a

ocupar únicamente 8 bits, el valor máximo que se puede representar es de 7.781 milisegundos. Dado que la información contenida en las tablas representa intervalos entre conmutaciones, con la longitud propuesta basta.

Debe hacerse notar que la reducción de t a 8 bits se refiere al resultado que se obtiene al restar el instante de conmutación anterior del presente; es decir: al valor que se almacena en las tablas. Durante las iteraciones se mantiene la resolución en 2^{-17} , con t ocupando 16 bits.

Solo resta determinar el número de iteraciones necesarias. El caso extremo es cuando se desea sintetizar una onda de frecuencia máxima (30 hertz); para este caso, la resolución de la tabla de seno es de 46.29 microsegundos.

Considerando que el intervalo inicial de búsqueda es de 4.166 milisegundos ($T_i/4$), la resolución de las iteraciones está dada por:

$$\text{Resolución} = \frac{4.166 \text{ ms}}{2^s - 1}$$

Obviamente, debe cumplirse que:

$$\text{Resolución} \leq 46.29 \text{ us}$$

$$46.29 \text{ us} \geq \frac{4.166 \text{ ms}}{2^s - 1}$$

$$2^s \geq 91$$

y por lo tanto:

$$s = 7$$

Bloque V.- Operación del cicloconvertidor: este bloque es el encargado de operar los seis puentes del cicloconvertidor trifásico. Para cada puente, los lapsos entre conmutaciones sucesivas están en el rango de un milisegundo a tres milisegundos; por lo tanto, un mecanismo basado en interrupciones permite utilizar más eficientemente al procesador.

Este bloque está formado entonces por siete rutinas de interrupción; la primera de ellas sincroniza el inicio de la síntesis y las restantes operan los puentes durante la síntesis.

A continuación se describen detalladamente las rutinas:

Rutina de interrupción 0: Esta rutina se accesa por medio de la interrupción generada por el cruce por cero de cualquiera de las fases de entrada ya que, como se describió en el capítulo I, el inicio de la síntesis debe coincidir con este evento.

Debe realizar las siguientes funciones:

a) Comprobar cual fué la fase que generó la interrupción; de acuerdo con ella y la magnitud de "r", disparar adecuadamente los seis puentes.

b) Cargar en contadores descendentes, los cuales operan en el modo "interrupción en cuanta final", los primeros lapsos de conducción de los diferentes puentes.

c) Actualizar los curseros usados por las rutinas de interrupción restantes para recorrer las tablas.

d) Informar cuales son los siguientes patrones de conducción que corresponden a cada uno de los puentes.

e) Autoenmascararse, a fin de evitar abortar el ciclo iniciado.

El diagrama de flujo de esta rutina se muestra en la figura 39.

Rutina de interrupción I: Esta rutina se accesa por medio de la interrupción generada por el contador I, el cual es parte del dispositivo 8253.

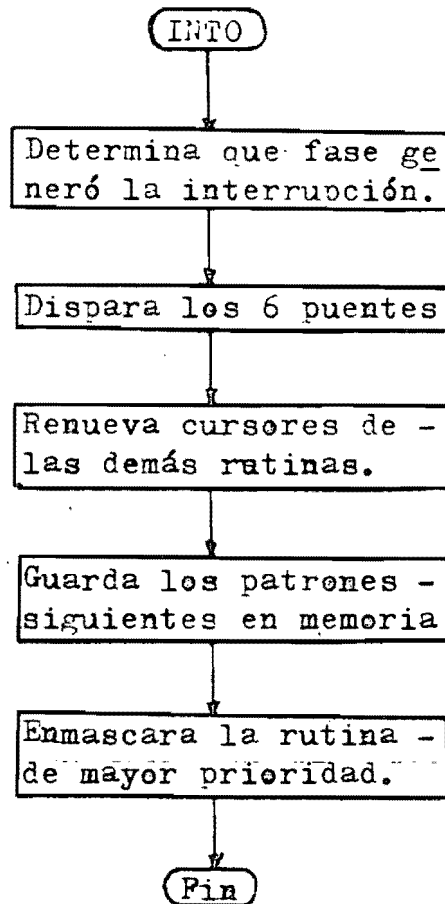


Figura 39.- Rutina de interrupción 0.

Corresponde al puente positivo, $\alpha = 0$; por lo tanto, debe recorrer la tabla 1 en sentido descendente ascendente. Realiza las siguientes funciones:

- a) Obtener el nuevo lapso de la tabla y cargarlo en el contador correspondiente. Dada la ubicación de este contador, deberá recorrer el lapso para hacerlo compatible con la frecuencia de reloj usada.
- b) Basandose en la información almacenada por la rutina de interrupción 0, disparará el siguiente par de tiristores, obtendrá el nuevo patrón de conducción y lo guardará en memoria.
- c) Con ayuda de un contador, al cargar el último lapso del ciclo en el contador programable, desenmascarará la rutina de mayor prioridad y enmascarará todas las restantes. De esta forma, cada ciclo sintetizado tendrá como referencia la señal de entrada al cicloconverti-

dor; de no hacerse así, los errores producidos en la generación de las tablas se acumularían al operar el cicloconvertidor, pudiendo eventualmente producirse resultados catastróficos. El contador que se emplea para determinar el último lapso se usa también para invertir el sentido de recorrido de la tabla.

En la figura 40 se muestra el diagrama de flujo de esta rutina.

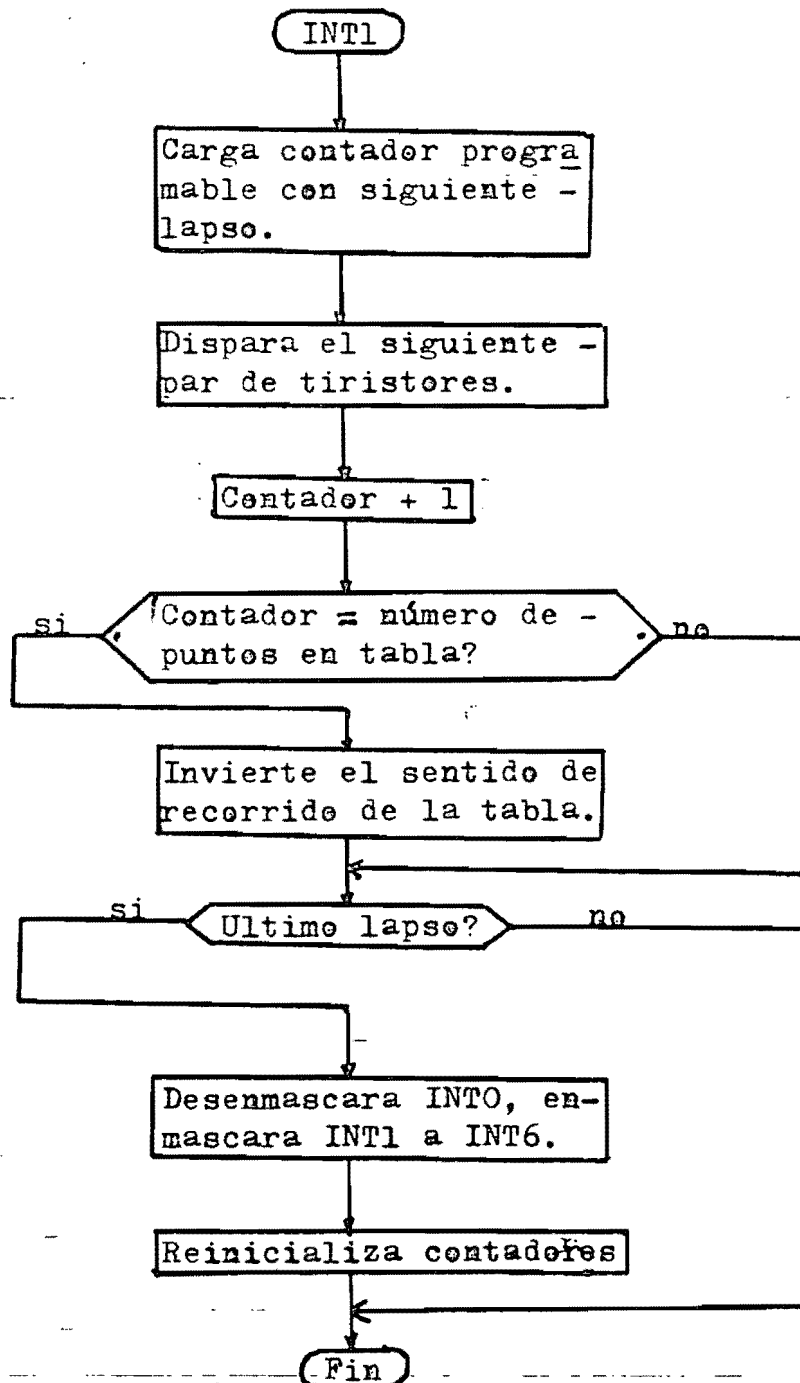


Figura 40.- Diagrama de flujo de la rutina de interrupción 1.

Rutina de interrupción 2: Esta rutina se accesa por medio de la - interrupción generada por el contador 2 del dispositivo 8253. Corres-- ponde al puente negativo, $\alpha = 0$, y recorre la tabla 1 en sentido as-- cendente-descendente.

Realiza las siguientes funciones:

- a) Obtiene el nuevo lapso de la tabla y lo carga en el contador - correspondiente, Como en el caso de INT1, debe recorrer el lapso.
- b) Dispara el siguiente par de tiristores, obtiene el nuevo patrón de conducción y lo guarda.
- c) Con ayuda de un contador, invierte el sentido de recorrido de la tabla al terminar de sintetizar medio ciclo.

El diagrama de flujo se muestra en la figura 41.

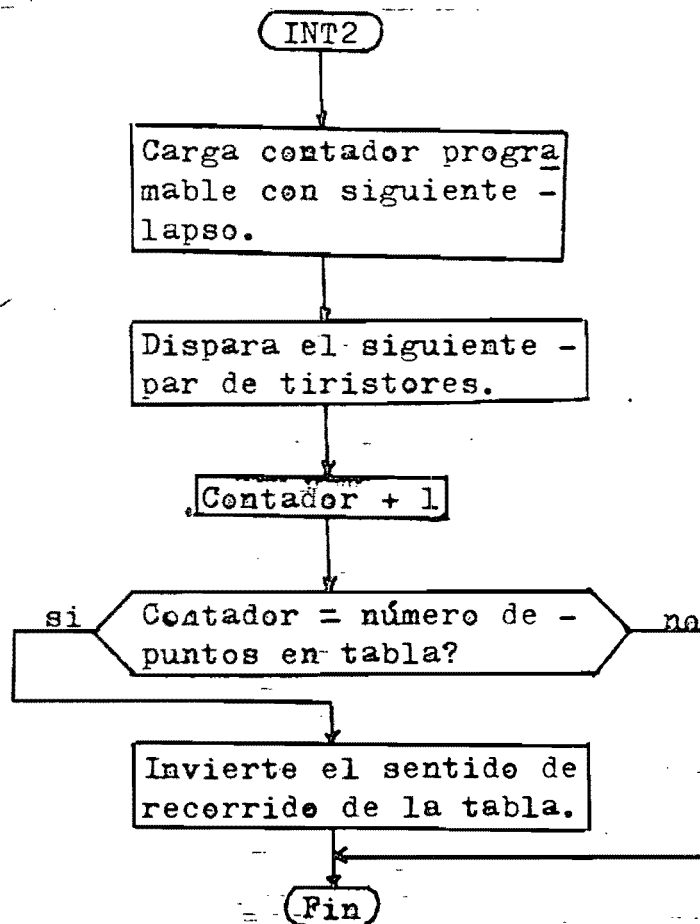


Figura 41.- Diagrama de flujo de la rutina de interrupción 2.

Rutina de interrupción 3: Esta rutina se accesa por medio de la interrupción generada por el contador 3, localizado en la tarjeta adicional de contadores. Corresponde al puente positivo, $\alpha = 2\pi/3$, y recorre la tabla 2 en sentido descendente. Las funciones que realiza son las siguientes:

a) Obtiene el nuevo lapso de la tabla y lo carga en el contador correspondiente.

b) Dispara el siguiente par de tiristores, obtiene el nuevo patrón de conducción y lo guarda en memoria.

En la figura 42 se muestra el diagrama de flujo de esta rutina.

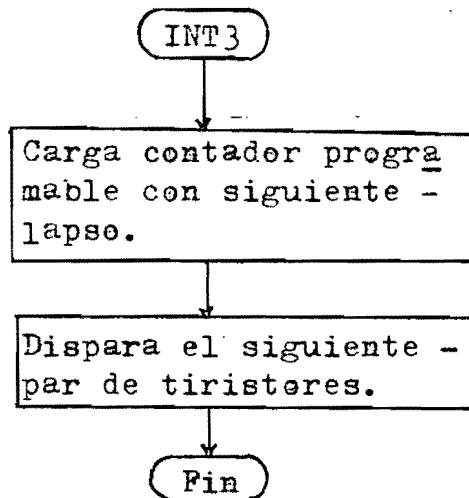


Figura 42.- Diagrama de flujo de la rutina de interrupción 3.

Rutina de interrupción 4: Esta rutina se accesa por medio de la interrupción producida por el contador 4 de la tarjeta adicional. Corresponde al puente negativo, $\alpha = 2\pi/3$, y recorre la tabla 3 en sentido ascendente. Realiza las mismas funciones que la rutina de interrupción 3.

Rutina de interrupción 5: Esta rutina se accesa por medio de la interrupción generada por el contador 5 de la tarjeta adicional. Corresponde al puente positivo, $\alpha = 4\pi/3$, y recorre la tabla 2 en sentido ascendente. Realiza las mismas funciones que la rutina de interrupción 3.

ción 3.

Rutina de interrupción 6: Esta rutina se accesa por medio de la interrupción generada por el contador 6 de la tarjeta adicional. Corresponde al puente negativo, $\alpha = 4\sqrt{3}$, y recorre la tabla 3 en sentido descendente. Realiza las mismas funciones que la rutina de interrupción 3.

Manejo de las tablas.

En principio, la rutina de modulación genera unicamente seis apuntadores: direcciones de inicio y final de cada tabla; los cuales deben transferirse a las rutinas de interrupción cada vez que se genera un nuevo juego de tablas.

La rutina de interrupción 0 debería usar estos apuntadores para obtener el primer lapso de cada puente y cargarlo en el contador correspondiente; pero la operación de adquirir seis apuntadores, obtener la información, incrementar o decrementar los apuntadores y guardarlos, resulta engorrosa y demasiada dilatada para una rutina que debe ser lo más rápida posible. Así pues, resulta conveniente formar previamente una tabla adicional que contenga unicamente los primeros lapsos, y transferirla conjuntamente con los apuntadores para que la use INTO. De esta manera INTO deberá operar unicamente con un apuntador.

Obviamente, al formar la tabla adicional, los apuntadores de las tablas deben modificarse, incrementandose o decrementandose, según indiquen el inicio o el final de la tabla.

A su vez, las rutinas de interrupción 1 a 6 deben operar cada una con un apuntador que indique el avance sobre la tabla, independientemente de su inicio o final. Estos apuntadores, denominados en lo sucesivo "cursores", deben renovarse cada vez que se inicie un ciclo.

Ademas, debe transferirse a estas rutinas la bandera "BANDO", a fin de determinar correctamente los primeros patrones de conducción -

para los puentes positivo ($\alpha = 2\pi/3$) y negativo ($\alpha = 4\pi/3$); el número de puntos de la primera tabla, a fin de invertir el sentido del recorrido al terminar medio ciclo; y el número total de lapsos en el ciclo, a fin de enmascarar INT1 a INT6 y desenmascarar INTO oportunamente.

El traslado se realiza por dos secuencias diferentes, dependiendo del valor de la bandera "BANDA". Para el primer juego de tablas. - se tiene que BANDA = 00H, entonces, inmediatamente después de haberse formado la tabla adicional a la cual se ha agregado "BANDO", el número de puntos en la primera tabla y el número de lapsos; se accesa una secuencia que efectúa la transferencia, complementa la bandera "BANDA" con lo cual asegura que la secuencia no se ejecutará nuevamente y habilita las interrupciones.

Para juegos de tablas posteriores, BANDA = FFH, y la transferencia la realiza la rutina de interrupción 1 a continuación del desenmascaramiento de INTO, siempre que BANDA = 00H (nueva tabla).

Únicamente permanece como responsabilidad de INTO, en lo que a transferencia de información se refiere, renovar los cursores.

En la figura 43 se muestra el esquema de transferencia usado.

Determinación del patrón de conducción.

El patrón de conducción inicial para cada puente es función de la fase de entrada que haya iniciado la síntesis y, para dos de los 6 puentes, de la amplitud relativa de la onda de salida.

Esta relación está expresada en la tabla 3 (capítulo 1). Basado se en dicha tabla, se contruye el diagrama de flujo mostrado en la figura 44.

La rutina de interrupción 0 determina, después de haber cargado los lapsos iniciales en los contadores correspondientes, cual fué la fase que la accesó. Para ello introduce a la microcomputadora la información proveniente de la tarjeta de circuitos de detección de cru-

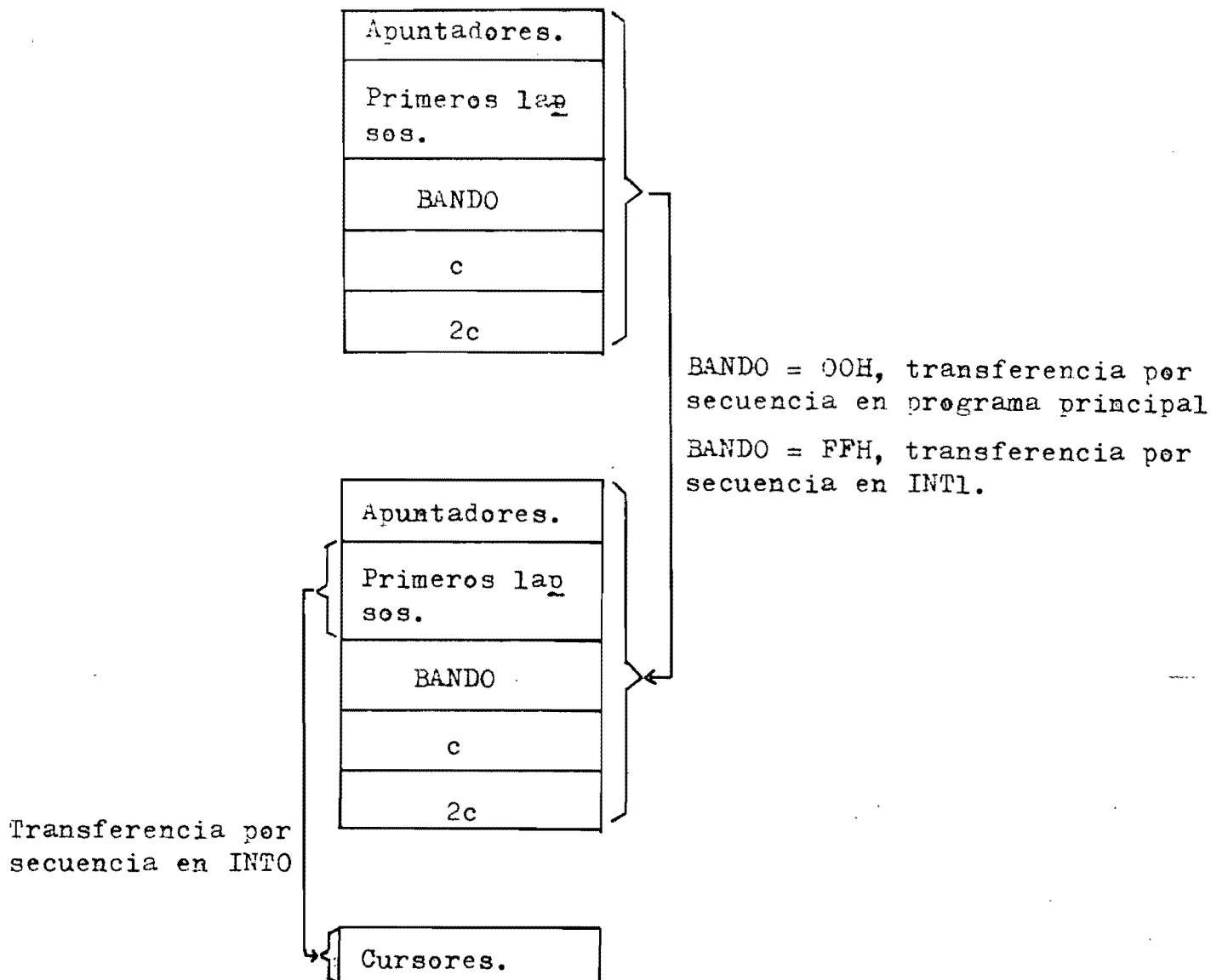


Figura 43.- Esquema de transferencia de información.

ce por cero. A continuación ejecuta la secuencia mostrada en la figura 44, despliega los patrones correspondientes en los puertos de salida, obtiene los nuevos patrones y los guarda en localidades reservadas.

Las rutinas de interrupción 1 a 6 obtienen, al momento de scesar se, el nuevo patron que deben desplegar, lo despliegan, obtienen el - patron que se desplegará durante la siguiente interrupción, y lo guar dan en su localidad correspondiente.

La secuencia de patrones, expresada en binario, es la siguiente:

000011

000110

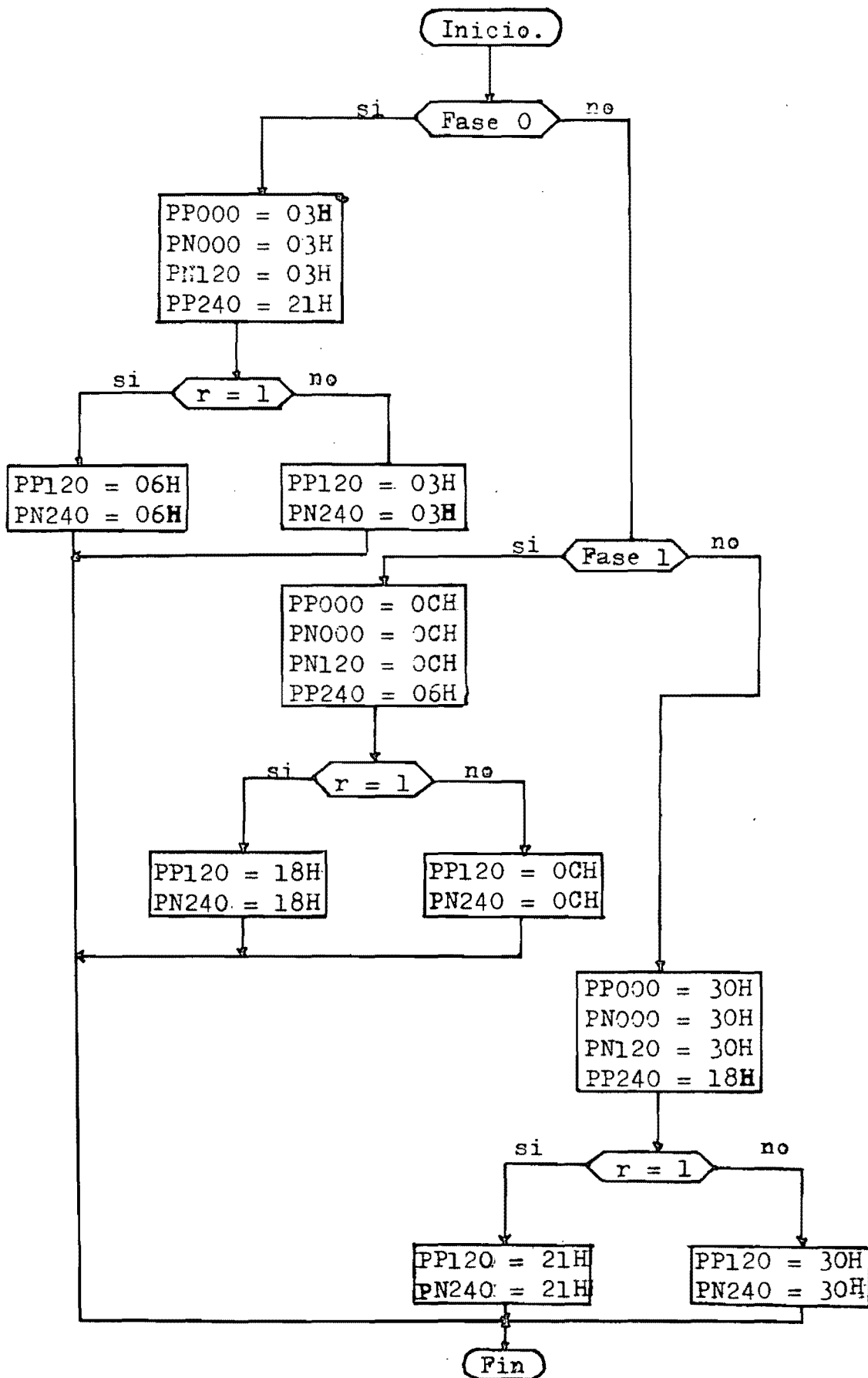


Figura 44.- Obtención del patrón de conducción inicial.

001100

011000

110000

100001

Basándose en la secuencia de patrones, se contruye el diagrama de flujo mostrado en la figura 45: obtención del nuevo patrón de conducción.

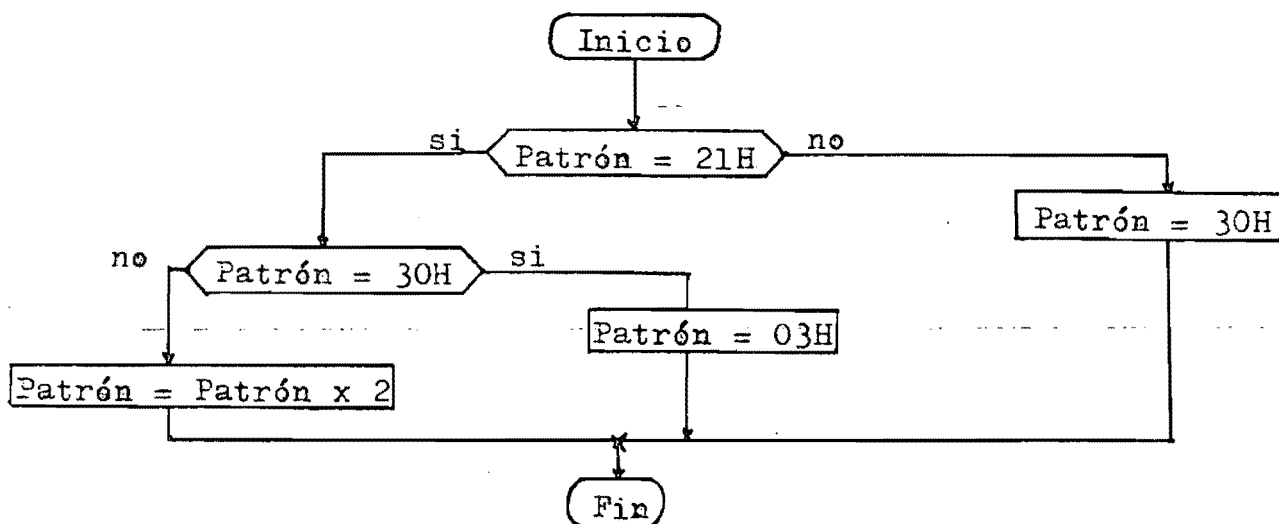


Figura 45.- Obtención del nuevo patrón de conducción.

CAPITULO V.

PRUEBAS DEL SISTEMA.

Las pruebas que se realizaron con el prototipo del sistema de control no fueron tan exhaustivas como fuera de desear; sin embargo, con los resultados parciales obtenidos es posible determinar la utilidad del sistema.

En términos de las pruebas realizadas, la operación del sistema se dividió en dos partes:

- a) Habilidad del sistema para formar las tablas de lapsos de conducción de los tiristores.
- b) Habilidad del sistema para generar las señales de disparo del cicloconvertidor, debidamente temporizadas.

Para probar la parte correspondiente a la formación de las tablas se introdujeron al sistema por medio de la consola, diferentes valores de velocidad de rotación y par máximo del motor a controlar. Para estos valores introducidos se calculan previamente la frecuencia y la amplitud de la alimentación correspondientes; posteriormente se comparan los resultados almacenados en la memoria con los resultados que arroja un programa implementado en una calculadora programable.

Los resultados obtenidos fueron satisfactorios; el periodo total de la onda sintetizada es ligeramente más corto en comparación con el periodo determinado por la calculadora programable. La discrepancia es del orden del 0.5% y se atribuye básicamente a los truncamientos en las operaciones aritméticas que se realizan en la microcomputadora.

Claramente, al tenerse valores discretos de frecuencia sintetizada, la velocidad del motor también tendrá valores discretos. Este problema es menor en lo que respecta al cálculo de la amplitud de salida, pero dado que el par máximo es función tanto de la amplitud como de la

frecuencia, este resulta también con valores discretos.

Cabe aclarar que el sistema no prueba la relación volts/hertz - resultante para un punto de operación cualquiera del motor. Así, puede suceder que esta relación sea más grande de lo debido para el motor que se trata de controlar. Es entonces responsabilidad del operador introducir parámetros que generen una relación volts/hertz dentro de rango.

Por lo que respecta al tiempo de ejecución de esta parte del programa, este es variable; dependiendo esencialmente de la frecuencia -- que se desea sintetizar. Con el procesador dedicado exclusivamente al cálculo de las tablas, el cálculo de media tabla consume alrededor de un período de la onda por sintetizar; así se tiene que el tiempo que se requiere para calcular las conmutaciones correspondientes a una frecuencia de 10 hertz es de 0.5 segundos (recuérdese que se forman dos - tablas completas para los puentes correspondientes a $\alpha = 2\pi/3$ y $\alpha = 4\pi/3$, y media tabla para los puentes correspondientes a $\alpha = 0$).

Por lo que respecta a la operación del sistema en tiempo real; es decir: a su habilidad para generar oportunamente las señales de disparo para los tiristores, las pruebas realizadas fueron las siguientes:

Con las puntas de prueba del osciloscopio conectadas a las entradas de interrupciones de la microcomputadora y un analizador lógico a los puertos de salida de la misma, se fueron habilitando las interrupciones una a una. De esta manera era posible determinar el lapso entre conmutaciones sucesivas; el periodo total generado; los patrones de -- conducción desplegados y un posible anidamiento excesivo de las subrutinas de servicio a las interrupciones.

Las primeras rutinas probadas fueron la de sincronización de inicio de ciclo, y la de sincronización de fin de ciclo. Se detectó entonces que los ciclos generados eran más cortos de lo calculado. Esto no se debió a un error de cálculo sino a que la frecuencia del reloj que alimenta a los primeros contadores es más alta de lo supuesto.

Esto obligó a ajustar los lapsos entre conmutaciones, multiplicándolos por una constante proporcional. Ya que esta constante incluye -- una parte fraccionaria se hace necesario entonces utilizar la unidad aritmética.

Inicialmente el ajuste a los lapsos se realiza dentro de las rutinas de servicio; por lo tanto, para evitar destruir resultados intermedios de la rutina de modulación, es necesario deshabilitar las interrupciones mientras esta última accesa la unidad aritmética.

Con el ajuste realizado el ciclo generado coincidió con el calculado.

Para las primeras cinco rutinas de servicio no se presente dificultad; pero al incluir la sexta rutina (correspondiente al puente positivo, $\alpha = 4\pi/3$) se detectó que en las salidas de la microcomputadora se presentaban patrones repetidos, o bien faltaba alguno de ellos.

Esta falla del sistema se atribuye a falta de velocidad del sistema para ejecutar las rutinas de servicio. Por la forma en que están implementadas estas rutinas, es posible interrumpirlas antes de que hayan determinado el siguiente patrón de conducción a desplegar; incluso por una rutina asociada a una prioridad menor. Así, si la rutina interrumpida vuelve a ser llamada antes de que determine el siguiente patrón, desplegará nuevamente el anterior.

Puede darse entonces el caso de que se ejecute dos veces consecutivamente el bloque que determina el patrón siguiente, de tal modo que en la siguiente interrupción se desplegará un patrón "adelantado".

Obviamente, si se tenían dificultades para ejecutar las rutinas de interrupción, no resultaba posible formar un nuevo juego de tablas. Al intentarse hacerlo se tuvo un anidamiento excesivo de interrupciones y la pila del sistema ocupó el área destinada a la tabla de búsqueda de seno.

El tiempo de ejecución de las rutinas puede aligerarse realizando el ajuste de los lapsos de conducción inmediatamente después de haber

formado las tablas; sin embargo, dado que la rutina de interrupción 6 es más dilatada que el tiempo global requerido para ajustar los lapsos dentro de las rutinas de servicio, al habilitar la rutina correspondiente al último puente la dificultad se habría presentado nuevamente. Es por esta razón que no se intentó resolver el problema de esta manera.

De hecho, las dificultades pueden atribuirse a las siguientes causas:

- a) A la heterogeneidad de la circuitería adicional construida
- b) Al tipo de procesador usado.

El punto "a" se resuelve fácilmente. Para ello basta con utilizar contadores programables del mismo tipo para los seis puentes; por ejemplo: contadores basados en el circuito integrado 8253, con un reloj a la frecuencia adecuada. De este modo se evita manipular los lapsos calculados para hacerlos compatibles con el contador específico al cual están destinados, teniéndose entonces un ahorro considerable de tiempo tanto en las rutinas de servicio a las interrupciones como en el programa de formación de las tablas.

El punto "b" puede resolverse substituyendo el sistema digital por uno basado en un procesador más rápido. Las opciones más viables son sistemas empleando los procesadores 8085 o Z-80; de esta manera puede usarse directamente la programación desarrollada siendo posible, dado el incremento de velocidad, utilizar modelos más complejos para el motor a controlar.

Para una sola fase del cicloconvertidor el sistema trabajó confiablemente, admitiendo nuevos parámetros mientras estaba atendiendo los puentes; no se presentaron patrones de conducción repetidos o faltantes.

CAPITULO VI.

CONCLUSIONES.

Los resultados obtenidos muestran que el prototipo armado no cumple satisfactoriamente las funciones para las cuales fué programado; - sin embargo, de los resultados parciales es posible derivar criterios que permitan seleccionar el mejor sistema de control para un cicloconvertidor en una aplicación específica.

El esquema básico de modulación del cicloconvertidor se mostró - en el capítulo 1. Existen varios métodos para implementar la función de control deseada; descartando los métodos basados en el uso de circuiteria analógica, se tienen los siguientes:

- a) Por medio de lógica alambrada. ("hardware").
- b) Por medio de lógica programada. ("software").
- c) Por medio de circuiteria híbrida (analógica-digital).

Métodos con circuiteria digital: El más sencillo de estos métodos está basado en el uso de memorias ROM. El método consiste en asociar a cada tiristor del cicloconvertidor un bit dentro de la memoria; dividir el ciclo que se desea sintetizar en tantas partes como localidades de memoria se tengan; determinar el estado de los tiristores en cada fracción de tiempo y programar la memoria consecuentemente; y recorrer esta durante el ciclo de síntesis a la velocidad adecuada. En la figura 46 se muestra un diagrama simplificado de la circuiteria necesaria.

Este método es útil cuando se desea sintetizar una onda de salida de frecuencia y amplitud fija, o cuando estos parámetros solo tomarán pocos valores. Por ejemplo, cuando se desea arrancar un motor síncrono aplicando varios escalones sucesivos en la excitación.

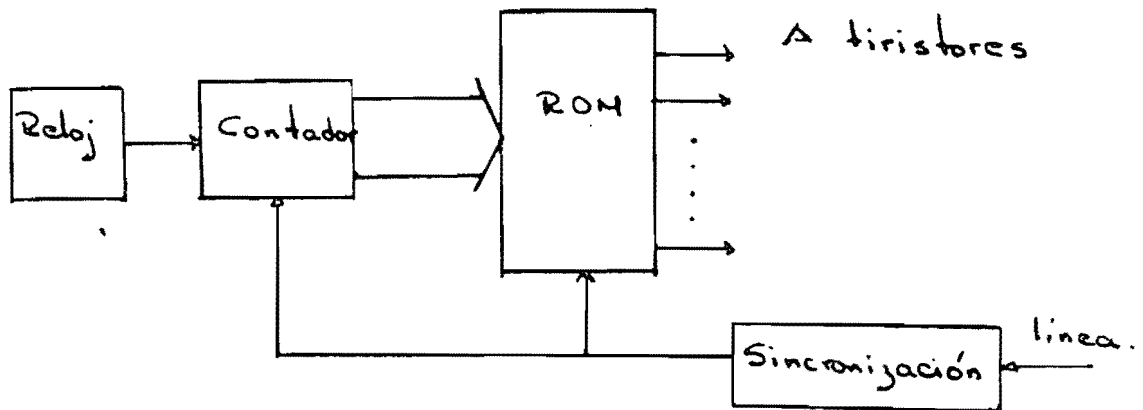


Figura 46.- Diagrama simplificado del método con circuitería digital

Este método tiene la ventaja de que la circuitería necesaria es su mamante sencilla; la principal desventaja es su inflexibilidad.

Para determinar los instantes de conmutación de los tiristores y poder programar la memoria adecuadamente, puede implementarse el algoritmo mostrado en el capítulo 1 en una calculadora programable.

Métodos con lógica programada: Cuando se emplean métodos de progra mación para controlar un cicloconvertidor, se tienen dos opciones:

- a) Operar el tiempo real.
- b) Precalcular los ángulos de disparo de los tiristores.

La primera opción impone restricciones muy severas en lo que a ve locidad del procesador se refiere, y es además indispensable incluir - una unidad aritmética en el sistema. En este tipo de sistemas un proce sador de ocho bits del tipo Z-80 o 8085 sería capaz de controlar unica mente un cicloconvertidor monofásico, y eso considerando que cuenta -- con la unidad aritmética mencionada.

Entonces, para controlar un cicloconvertidor trifásico, sería ne cesario recurrir a esquemas complejos con varios procesadores, o a pro

Cesadores bipolares ("bit slice").

La ventaja de este método es que el tiempo de respuesta del sistema es corto (lo cual puede ser importante en determinados casos); - pero tiene la desventaja de que la circuiteria necesaria para un sistema trifásico es sumamente complicada y cara. Ya que la velocidad de ejecución del programa de control es crítica, al escribirse este debe tenerse especial cuidado en implementar las secuencias más rápidas.

La segunda opción resuelve las dificultades asociadas con el método anterior, especialmente en lo que a complejidad del sistema se refiere.

El método propuesto en el presente trabajo utiliza esta opción. - Aún cuando con el procesador usado no es posible controlar un cicloconvertidor trifásico, a cambio demostró operar satisfactoriamente un cicloconvertidor monofásico, teniéndose una gran flexibilidad en lo que a variación de frecuencia y amplitud de la onda de salida se refiere.

Si el tiempo de respuesta del sistema no es demasiado importante, puede eliminarse la unidad aritmética e implementar sus funciones por medio de programación.

Para controlar un cicloconvertidor trifásico basta con usar una microcomputadora basada en el procesador 8085, o en el Z-80; de esta manera es posible usar directamente la programación desarrollada en el presente trabajo.

Este método presenta la ventaja de ser relativamente sencillo de implementar; por ejemplo, si se deshecha la unidad aritmética y se desea controlar un cicloconvertidor monofásico, puede usarse una microcomputadora del tipo empleado en el presente trabajo, necesitándose - agregar unicamente los detectores de cruce por cero y las interfaces a los tiristores.

Otra ventaja del método es la flexibilidad en la variación de los parámetros de la onda sintetizada.

Su principal desventaja es el tiempo de respuesta; para el caso -

en que se desee controlar un motor eléctrico en lazo cerrado el método no es útil. Pero si lo que se desea es tener únicamente variabilidad en el punto de operación del motor este método es el más útil.

Métodos con circuiteria híbrida: Un método usando circuiteria - analógica-digital es, junto con el método desarrollado en el presente trabajo, de los más factibles de realizar; es por esta razón que se describirá con mayor detalle.

El sistema híbrido simplificado se muestra en la figura 47; corresponde únicamente al control de los puentes positivos, y su operación es como sigue:

Las ondas cosenoidales de referencia, que son las que determinan los instantes de conmutación de los tiristores, se generan por medio - del "ROM 1" y el convertidor digital-analógico "CDA 1". Las ondas de salida que se desean generar se obtienen de las memorias "ROM 2", "ROM 3" y "ROM 4", los cuales alimentan a los convertidores "CDA 2", "CDA 3" y "CDA 4" respectivamente.

Las salidas de estos convertidores alimentan a unos amplificadores programables.

Considerando inicialmente al sistema en un estado conocido (contadores en cero, salidas de los registros de corrimiento tal que los tiristores estén apagados), el cruce por cero de una fase de entrada genera un pulso que carga en los contadores el equivalente binario de los tiristores inicialmente en conducción, y habilita los contadores - que generan las direcciones de las memorias; los siguientes cruces por cero de las fases de entrada no se reconocerán.

Las ondas cosenoidales de referencia se comparan con las ondas - deseadas en los comparadores "CMP 1", "CMP 2" y "CMP 3", de forma tal que cada vez que exista una intersección se producirá un pulso de reloj que alimenta a un registro de corrimiento en particular, obteniéndose el nuevo patrón de conducción del puente de que se trate.

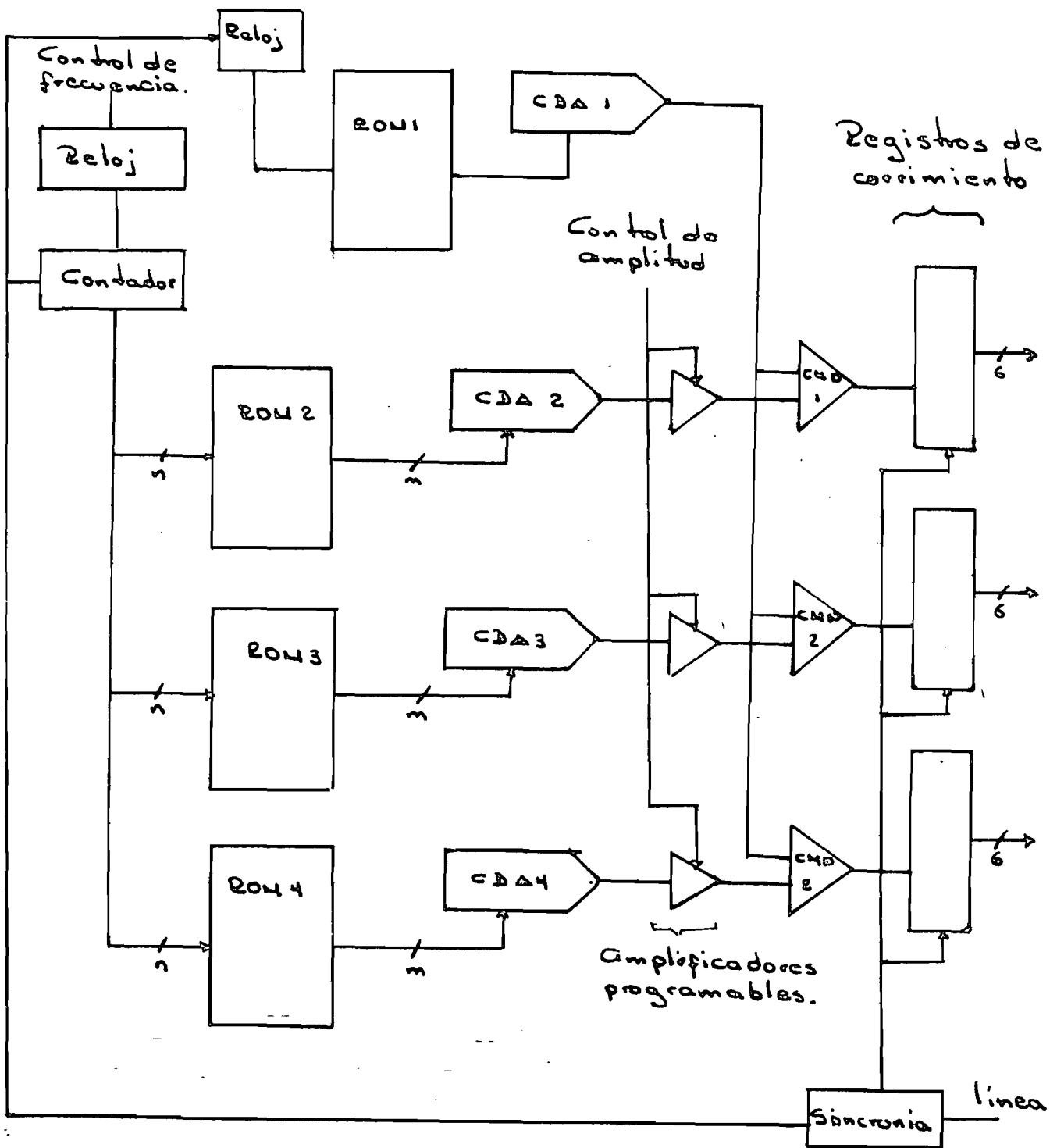


Figura 47.--Diagrama simplificado del método con circuiteria híbrida.

Variando la frecuencia del reloj que alimenta al contador que genera las direcciones de las memorias de las ondas deseadas es posible variar la frecuencia de la onda sintetizada. Variando la ganancia de los amplificadores programables es posible variar la amplitud de salida.

Aún cuando la circuiteria de este método es complicada, a cambio presenta las ventajas de que su tiempo de respuesta es corto; la flexibilidad en los parámetros de salida es grande; y es fácilmente controlable por una microcomputadora. Así pues, este método permite implementar sistemas de control de motores en lazo cerrado.

En la siguiente tabla se comparan los diferentes métodos.

	Circuiteria digital.	Operación en tiempo real.	Precálculo de conmutaciones	Circuiteria híbrida.
Tiempo de respuesta	Excelente	Excelente	Pobre	Excelente
Flexibilidad.	Pobre	Buena	Buena	Buena
Complejidad.	Poca	Demasiada	Regular	Regular
¿Lazo cerrado?	No	Si	No	Si

Bibliografía.

- (1) L. Gyugyi & B. R. Pelly "Static power frequency changers; theory, performance and application", Wiley-Interscience, New York, 1976.
- (2) Jerome Meisel "principios de conversión de energía electromecánica", Ed. McGraw-Hill, 1966
- (3) C. Titus, P. Rony, D. Larsen & J. Titus, "8080/8085 software design" , Howard W. Sams & Co., 1978
- (4) "SBC 80/20-4 Single board computer hardware reference manual" Intel Corp. 1977.
- (5) Michael Matouka, "READ-ONLY memory (ROM) trigger generator for phase-controlled cycloconverters", IEEE Transactions on Industrial Electronics and Control Instrumentation , Vol. IECI-25, No 2 May 1978
- (6) T. Fukao & S. Miyairi, "A direct digital control of a three-phase six pulse cycloconverter using a microprocessor", IECI Proceedings- Industrial and Control Applications of Microprocessors, March 1979.

Apéndice "a".- Listados

LOC	OBJ	SEQ	SOURCE STATEMENT
		1	;\$TITLE: PROGRAMA PRINCIPAL
		2	;\$NAME: INICIO
		3	;\$FECHA DE EDICION: 21 DE ABRIL DE 1981
		4	;
		5	;\$CONSTANTES
		6	;
0168		7	TAU1 EQU 156H ;0.00267 S
0221		8	TAU2 EQU 221H ;0.00416 S
0079		9	TAU4 EQU 79H ;0.00092 S
FD0F		10	TAU5 EQU 0F0DFH ;-0.00416 S
038E		11	TAU7 EQU 38EH ;0.00694 S
027D		12	TAU8 EQU 27DH ;0.00486 S
00E6		13	TAU9 EQU 0E6H ;0.00138 S
0168		14	FAC0 EQU 3600 ;180
5460		15	FAC1 EQU 216000 ;21600
FF80		16	FAC3 EQU 0FF80H ;-60
FD20		17	FAC4 EQU 648000 ;64800
FE98		18	FAC5 EQU 0FE98H ;-180
FE20		19	FAC6 EQU 0FE20H ;-240
00F0		20	DEF1 EQU 2400 ;120
0078		21	DEF2 EQU 1200 ;60
FF10		22	DEF3 EQU 0FF10H ;-120
FD98		23	DEF4 EQU 6FD98H ;-300
1518		24	DF0 EQU 54000 ;
0009		25	INTE EQU 9H ;6
0012		26	DEF EQU 12H ;FRECUENCIA DE DEFAULT=10KZ
0100		27	R EQU 100H ;AMPLITUD DE DEFAULT=MAXIMA
0080		28	CR EQU 00H ;REGRESO DE CARRO
008A		29	LF EQU 08H ;SIGUIENTE LINEA
007F		30	PRTY0 EQU 7FH ;MASCARA
0002		31	RBR EQU 02H ;MASCARA
0001		32	TRDY EQU 01H ;MASCARA
		33	;
00FC		34	BASE EQU 0FCH ;INICIO TABLA SEND
		35	;
		36	;
4000		37	ORG 4000H ;AREA PARA VARIABLES Y TABLAS
		38	;
		39	AREA PARA VARIABLES UTILIZADAS POR LA RUTINA MODULA
4000	1200	40	DIRC: DW 12H ;FACTOR DE FRECUENCIA
4002	0001	41	DIRR: DW 100H ;FACTOR DE AMPLITUD
4004	0000	42	SEXTO: DW 00H ;T0/6
4006	0000	43	UNTER: DW 00H ;T0/3
4008	0000	44	DSTO: DW 00H ;T0/2
400A	0000	45	BITER: DW 00H ;2*T0/3
400C	0000	46	PENTA: DW 00H ;5*T0/6
400E	0000	47	TOTO: DW 00H ;T0
4010	0000	48	DISTR: DW 00H ;PUNTAJADOR TEMPORAL
4012	0000	49	GAMA: DW 00H ;DEFASAMIENTO
4014	0000	50	DFAC: DW 00H ;FACTOR CONSTANTE DE TET6
4016	0000	51	ADET: DW 00H ;ACT
4018	0000	52	FOP12: DW 00H ;2*PI*F0

MA DISPRAC

REPORTE CIENCIAL STOCK 0113 SS EEB - 8/12 X 11

LOC OBJ SEQ SOURCE STATEMENT

401A 0000 53 LIM1: DW 00H ; LIMITE
401C 0000 54 PIVO: DW 00H ; ACTUALIZACION DE B(T)
401E 0000 55 T1: DW 00H ; PUNTO INICIAL DE BUSQUEDA
4020 0000 56 TE1: DW 00H ; LIMITE INFERIOR DE BUSQUEDA
4022 0000 57 TE2: DW 00H ; LIMITE SUPERIOR DE BUSQUEDA
4024 0000 58 TAVE: DW 00H ; T PROMEDIO

59 ;
60 ; TABLA INTERMEDIA, CONTIENE LOS LAPROS INICIALES
61 ; DE LAS TABLAS (SON FUNCION DE LA MAGNITUD DE R)
62 ; ESTA TABLA NO SE ACCESA POR RUTINAS DE INTERRUPCION

4026 0000 63 LAP1D: DW 00H ; LAPSO 1, TABLA 1 D
4028 0000 64 LAP1A: DW 00H ; LAPSO 2, TABLA 1 A
402A 00 65 LAP2A: DB 00H ; LAPSO 1, TABLA 2A
402B 00 66 LAP2D: DB 00H ; LAPSO 1, TABLA 2 D
402C 00 67 LAP3A: DB 00H ; LAPSO 1, TABLA 3 A
402D 00 68 LAP3D: DB 00H ; LAPSO 1, TABLA 3 D

69 ;
70 ; TABLA DE APUNTAORES GENERADA POR LA RUTINA MODULA
71 ; NO SE ACCESA POR INTERRUPCION

402E 0000 72 TRIN1: DW 00H ; INICIO TABLA 1
4030 0000 73 TAF11: DW 00H ; FIN TABLA 1
4032 0000 74 TRIN2: DW 00H ; INICIO TABLA 2
4034 0000 75 TAF12: DW 00H ; FIN TABLA 2
4036 0000 76 TRIN3: DW 00H ; INICIO TABLA 3
4038 0000 77 TAF13: DW 00H ; FIN TABLA 3

78 ;
79 ; LOCALIDADES DE LAPROS RECORRIDOS PARA T1A Y T1D
80 ; NO SE ACCESA POR INTERRUPCION

403A 0000 81 CURCF: DW 00H ; LAPSO RECORRIDO T1D
403C 0000 82 CURSF: DW 00H ; LAPSO RECORRIDO T1A

83 ;
84 ; NUMERO DE PUNTOS DE LA TABLA DE REFERENCIA FORARDA
85 ; POR LA RUTINA DE MODULACION

403E 00 86 CEDOS: DB 00H ; 2°C
403F 00 87 CCCCC: DB 00H ; 1°C

88 ;
89 ; BANDERA DE MAGNITUD DE R.
90 ; SI RXLIMITE, BANDERA=FF
91 ; SI RCLIMITE, BANDERA=00

4040 00 92 BANDO: DB 00H

93 ;
94 ; TABLA INTERMEDIA, CONTIENE LOS PRIHEROS LAPROS
95 ; DE LAS TABLAS, SE ACCESA POR INT0

4041 0000 96 LAS1D: DW 00H
4043 0000 97 LAS1A: DW 00H
4045 00 98 LAS2A: DB 00H
4046 00 99 LAS2D: DB 00H
4047 00 100 LAS3A: DB 00H
4048 00 101 LAS3D: DB 00H

102 ;
103 ; TABLA DE APUNTAORES DE TABLAS

104 ; SE ACCESA POR INTERRUPCION

4049 0000 105 INTR1: DW 00H ; INICIO TABLA 1 INTERRUPCION
404B 0000 106 FITRI: DW 00H ; FIN TABLA 1 INTERRUPCION
404D 0000 107 INTR2: DW 00H ; INICIO TABLA 2 INTERRUPCION

MM DISPRAC

REV. EN GENERAL STOCK 0113 55 FEB - 0 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
404F	0000	108	FITR2: DA 00H ;FIN TABLA 2 INTERRUPCION
4051	0000	109	INTA3: DA 00H ; INICIO TABLA 3 INTERRUPCION
4053	0000	110	FITR3: DA 00H ; FIN TABLA 3 INTERRUPCION
		111 ;	
		112 ;	LOCALIDADES CON LOS LAPROS DE LAS TABLAS 1A Y 10
		113 ;	RECORRIDOS, SE ACCESAN POR INTERRUPCION
4055	0000	114	CUREC: DA 00H ; T10 (INT3)
4057	0000	115	CUREC: DA 00H ; T1A (INT2)
		116 ;	
		117 ;	TRAZERO DE PUNTOS DE LA TABLA DE REFERENCIA
		118 ;	SE ACCESA POR INT3
4059	00	119	PMAX: DB 00H ; "D"
405A	00	120	SPMAX: DB 00H ; "D"
		121 ;	
		122 ;	BANDERA DE MAGNITUD DE R
405B	00	123	FLAG: DB 00H ;
		124 ;	
		125 ;	TABLA DE CURSORES DE LAS RUTINAS DE INTERRUPCION
405C	0000	126	CUR1: DA 00H ; CURSOR TABLA 1 ASCENDENTE
405E	0000	127	CUR2: DA 00H ; CURSOR TABLA 1 DESCENDENTE
4060	0000	128	CUR3: DA 00H ; CURSOR TABLA 2 ASCENDENTE
4062	0000	129	CUR4: DA 00H ; CURSOR TABLA 2 DESCENDENTE
4064	0000	130	CUR5: DA 00H ; CURSOR TABLA 3 ASCENDENTE
4066	0000	131	CUR6: DA 00H ; CURSOR TABLA 3 DESCENDENTE
		132 ;	
		133 ;	CONTADOR DE LAPROS UTILIZADO POR INT3
4068	00	134	PUNTO: DB 00H ; CONTADOR DE TABLA 1 D
4069	00	135	CONTA: DB 00H ; CONTADOR DE TABLA 1 A
		136 ;	
		137 ;	TABLA CON LOS PATRONES SIGUIENTES DE TIRISTORES
406A	00	138	TR000: DB 00H ; PATRON DE TIRISTORES
406B	00	139	TP000: DB 00H ;
406C	00	140	TP240: DB 00H ;
406D	00	141	TP120: DB 00H ;
406E	00	142	TR120: DB 00H ;
406F	00	143	TR240: DB 00H ;
		144 ;	
		145 ;	AREA DE BANDERAS
4070	00	146	BANDA: DB 00H ; BANDERA
4071	00	147	BANDE: DB 00H ; BANDERA
4072	00	148	BANDI: DB 00H ; BANDERA
4073	00	149	BANDU: DB 00H ; BANDERA
4074	0000	150	ARER1: DA 00H ; INICIO DE LA TABLA 1
		151 ;	
4500		152	ARER2 EQU 4500H ; AREA PARA TABLA 2
		153 ;	
FFFF		154	PILA EQU 0FFFFH ; APUNTAOR DE PILA
		155 ;	
		156 ;	DIRECCION BASE UNIDAD ARITMETICA
0000		157	URAL EQU 00H ; LSB
0000		158	URAH EQU 0000H ; MSB
		159 ;	
		160 ;	LOCALIDADES DE UNIDAD ARITMETICA
0000		161	LOCUA EQU 00000H
0000		162	DUA1 EQU LOCUA ; AL A+1

1115-11 30507865 MAIPO ASSEMBLER: V2.0
 PROGRAMA PRINCIPAL
 INDICIO PAGE 3
 RETROH CHEMICAL STOCK #113 55 EEB - 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
A002		163	DUA2 EQU LOCDAF2 /M+2; M+3
A004		164	DUA3 EQU LOCDA+4 /M+4; M+5
		165	;
		166	;
		167	MAPA DE PUERTOS
		168	;
		169	PUERTOS ASIGNADOS A LA UNIDAD ARITMETICA
A001		170	PAH EQU 81H ;LSB
A002		171	PAH EQU 82H ;MSB
A000		172	UAC EQU 80H ;OP CODE
A001		173	UASB EQU 81H ;STATUS BYTE
A007		174	UAFB EQU 87H ;FLAG BYTE
		175	;
		176	PUERTOS ASIGNADOS A CONTADORES
A000		177	PT1A EQU 000H ;CONTADOR TABLA 1 ASCENDENTE
A00C		178	PT1D EQU 00CH ;CONTADOR TABLA 1 DESCENDENTE
A003		179	PC0W EQU 008H ;CONTADORES TTL
		180	;
		181	PUERTOS ASIGNADOS A TIRISTORES
A0E5		182	PP000 EQU 0E5H ;PUERTOS PARA DESPLEGAR PATRONES
A0E6		183	PN000 EQU 0E6H ;DE DISPARO DE TIRISTORES
A0E9		184	PP120 EQU 0E9H ;
A0E9		185	PN120 EQU 0E9H ;
A0E9		186	PP240 EQU 0E9H ;
A0E9		187	PN240 EQU 0E9H ;
		188	;
		189	PUERTO DE DISPARO DE CONTADORES
A009		190	PD15 EQU 009H ;CONTADORES, 1 DE 6
		191	;
		192	PUERTO DE ENTRADA CRUCE POR CERO DE LA SENAL TRIFASICA DE ENTRADA AL CICLOCONVERTIDOR
A00A		194	PC00 EQU 00AH ;
		195	;
		196	PUERTOS ASIGNADOS AL CONTROLADOR DE INTERRUPCIONES
A000		197	PT0 EQU 000H ;PUERTO PARA ICW1/OCW2
A003		198	PT1 EQU 003H ;PUERTO PARA ICW2/OCW1
		199	;
		200	PUERTOS DE CONTROL
A0E7		201	PCS1 EQU 0E7H ;CHIP 20, SBC
A0E8		202	PCS2 EQU 0E8H ;CHIP 21, SBC
A0E7		203	PC01 EQU 0E7H ;CHIP 23, EXTENSION
A0E8		204	PC02 EQU 0E8H ;CHIP 21, EXTENSION
		205	;
		206	;
A00F		207	PC00N EQU 00FH ;PUERTO COMANDO 8253
A00E		208	PL00D EQU 00EH ;PUERTO DE CARGA CONT. 2
A000		209	PL001 EQU 000H ;PUERTO DE CARGA CONT. 1
A00C		210	PL000 EQU 00CH ;PUERTO DE CARGA CONT. 0
		211	;
A0ED		212	CHCTL EQU 0EDH ;PTO. CONTROL USART SBC
A0EC		213	CHIN EQU 0ECH ;PTO DATOS USART SBC
A0EC		214	CHOUT EQU 0ECH ;PTO DATOS USART SBC
A0ED		215	CONST EQU 0EDH ;PTO. STATUS USART SBC
		216	;
		217	;

AA InstruAC

FORMA PRINCIPAL STOCK 0113 55 FEB 81/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
		218	;COMANDOS
		219	;
0030		220	0000 EQU 30H ;CONTADOR 0
		221	;MODO CERO
		222	;INTERRUPCION EN CUENTA FINAL
		223	;CUENTA BINARIA
		224	;LSB
0070		225	;MSB
		226	0001 EQU 70H ;CONTADOR 1
		227	;MODO CERO
		228	;INTERRUPCION EN CUENTA FINAL
		229	;CUENTA BINARIA
		230	;LSB
0086		231	;MSB
		232	000N EQU 006H ;COMANDO 8253
		233	;CONTADOR 2
		234	;MODO 3
		235	;MODO RELOJ
		236	;LSB
00CE		237	;MSB
		238	00DE EQU 00EH ;MODO USART
		239	;2 BITS DE PARIDAD
		240	;SIN PARIDAD
		241	;CARACTER DE 8 BITS
		242	;FACTOR=16
0027		243	;4000 BAUDIOS
		244	00D EQU 27H ;COMANDO USART
		245	;
		246	;COMANDOS UNIDAD ARITMETICA
0000		247	00L EQU 00H ;MULTIPLICACION
0001		248	00M EQU 01H ;DIVISION
		249	;
		250	;COMANDOS DEL CONTROLADOR DE INTERRUPCIONES
001F		251	0001 EQU 1FH ;FORMATO 4
		252	;CONTROLADOR UNICO
00F8		253	00F8H ;TABLA DE SALTOS A Rutinas DE
		254	;INTERRUPCION EN F000H
0020		255	0002 EQU 20H ;FIN DE INTERRUPCION
		256	;NO ESPECIFICA
		257	;
		258	;COMANDO PARA DEFINIR LOS PUERTOS DEL 8255
		259	;TODOS COMO SALIDA
0000		260	000A EQU 00H ;A SALIDA
		261	;
		262	;COMANDO DEL 8255
0001		263	001X EQU 01H ;A SALIDA
		264	; B SALIDA
		265	; C BAJO ENTRADA
		266	; C ALTO SALIDA
		267	;
		268	;FRECUENCIA NECESARIA PARA EL USART
000E		269	000E EQU 0EH ;LSB DE CUENTA
0000		270	000H ;MSB DE CUENTA
		271	;FRECUENCIA: 4000*16
		272	;COMANDOS DE INICIO DE RETARDO

AA. Instruccion...
INSTRUCCIONES DE CONTROL DE PROGRAMA - 017 X 11

LOC OBJ SEQ SOURCE STATEMENT

```

007F 273 CP120 EQU 7FH
008F 274 CH120 EQU 08FH
00DF 275 CP240 EQU 0DFH
00EF 276 CH240 EQU 0EFH
277 ;
278 ; INHIBICION DE DISPARO DE CONTADORES
00FF 279 INHI EQU 0FFH
280 ;
281 ;
282 ; MACROS USADOS EN EL PROGRAMA
283 ;
284 ; HENS: IMPRESION DE MENSAJES EN CONSOLA
285 ; H1 = DIRECCION DE INICIO DEL MENSAJE A IMPRIMIR
286 ; H2 = NUMERO DE CARACTERES EN EL MENSAJE
287 HENS MACRO H1 H2
288 LXT H:H2
289 HYI B:H2
290 CALL PINTA
291 ENDA
292 ;
293 ; PROD: MULTIPLICACION; MULTIPLICANDO EN H:L
294 ; MULTIPLICADOR EN H5
295 ; RESULTADO EN LOCALIDADES DE UNIDAD ARITMETICA
296 PROD MACRO H3
297 SHLD DUA1
298 LHLD H3
299 SHLD DUA3
300 CALL MULTI
301 ENDA
302 ;
303 ; PROS: MULTIPLICACION; MULTIPLICANDO EN H:L
304 ; MULTIPLICADOR ES H4
305 ; RESULTADO EN LOCALIDADES DE UNIDAD ARITMETICA
306 PROS MACRO H4
307 SHLD DUA1 ; CARGA MULTIPLICADOR
308 LXT H:H4 ; MULTIPLICANDO
309 SHLD DUA3
310 CALL MULTI
311 ENDA
312 ;
313 ; FACD: AJUSTE DEL FACTOR CONSTANTE DE B(T)
314 ; W5 = FACTOR DE AJUSTE
315 FACD MACRO W5
316 LHLD DFAC ; TRAE FACTOR CONSTANTE
317 LXI B,W5 ; CARGA B CON FACTOR DE AJUSTE
318 DAD B ; AJUSTA
319 SHLD DFAC ; GUARDA
320 ENDA
321 ;
322 ; DELI: FIJA NUEVO DEFASAMIENTO PARA LA CURVA SINTE-
323 ; TIZADA, Y ACOTA LA ZONA DE BúsquEDAS...
324 ; W6 = NUEVO DEFASAMIENTO
325 ; W7 = NUEVO LTAITE
326 DELI MACRO W6;W7
327 LHLD W7
    
```

AM DISTMAC

EN-PI CHEMICAL STOCK 0113 55 FEB - 8 1 2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
		328	SHLD LINI
		329	LXI H, M6
		330	SHLD GAMA
		331	ENDM
		332	;
		333	SEN0: OBTENCION DE SEN0(TETA) POR MEDIO DE TABLA
		334	DE "BOSQUECAG" ARGUCO EN "A.L." RESULTADO EN "D, E"
		335	SEN0
		336	DRD H ; MULTIPLICA POR 2
		337	MOV A, H ; SUMA INICIO DE TABLA
		338	ADI BASE
		339	MOV H, A
		340	MOV E, H ; TARE SEN(TETA)
		341	INX H
		342	MOV D, H
		343	ENDM
		344	;
		345	;
F000		346	ORG 8F00H
		347	;
		348	;
		349	INICIALIZACION DE CIRCUITOS
F000	F3	350	INT 01 ; DESHABILITA INTERRUPTONES
F001	3E86	351	MVI A, COUN ; INICIALIZA 8255
F003	D3DF	352	OUT PCON
F005	3E8E	353	MVI A, CLSB ; LSB DE CUENTA
F007	D3DE	354	OUT PLOAD
F009	3E90	355	MVI A, CHSB ; MSB DE CUENTA
F00B	D3DE	356	OUT PLOAD
		357	;
		358	INICIALIZACION USART, COMUNICACION CON TTY
		359	EL USART DEBE ESTAR RESETEADO
F00D	3ECE	360	MVI A, MODE ; INICIALIZA USART
F00F	D3ED	361	OUT CNCTL
F011	3E27	362	MVI A, CMD
F013	D3ED	363	OUT CNCTL
		364	;
		365	INICIALIZACION DE PUERTOS
F015	3E81	366	MVI A, COMIX
F017	D388	367	OUT FCNTX
F019	3E80	368	MVI A, TOSA
F01B	D387	369	OUT FCCI
F01D	D3EB	370	OUT PCS2
F01F	D3E7	371	OUT PCS1
		372	;
		373	DESABILITACION DEL FZF DE CONTROL DEL MULTIBUS
F021	AF	374	XRA A
F022	D3D5	375	OUT 0D5H
		376	;
		377	INICIALIZACION DE BANDERAS Y DE UNIDAD ARITMETICA
F024	327040	378	STA BANDA ; BANDA = 00, PRIMERA VUELTA
F027	327140	379	STA BANDE ; BANDE = 00, NUEVA TABLA
F02A	327240	380	STA BANDI ; BANDI = 00, AREA 1
F02D	D381	381	OUT PAL
F02F	3EA0	382	MVI A, UARRA

REPORT ORIGINAL STOCK 0113 SS ELD - 01/2 X11

LOC	OBJ	SEQ	SOURCE STATEMENT
F031	D382	383	OUT PPH
		384 ;	
		385 ;	INICIALIZACION DEL CONTROLADOR DE INTERRUPCIONES
F033	3E1F	386	MVI A, ICH1
F035	D3D8	387	OUT PTO
F037	3E18	388	MVI A, ICH2
F039	D3D9	389	OUT PT1
		390 ;	
		391 ;	APAGA TIRISTORES
F03B	3E1F	392	APAGA MVI A, BFFH
		393	IFP Q, KP000, FP120, FP240, FN000, FN120, FN240
		394	OUT 0
		395	ENDM
F03D	D3E5	396+	OUT FP000
F03F	D3E9	397+	OUT FP120
F041	D3E5	398+	OUT FP240
F043	D3E6	399+	OUT FN000
F045	D3E9	400+	OUT FN120
F047	D3E9	401+	OUT FN240
		402 ;	
		403 ;	IMPRIE LETRERO DE IDENTIFICACION
		404	LEIN. HENS CAR, CARI
F049	21B1F5	405+	LXI H, CAR
F04C	061E	406+	MVI B, CARI
F04E	CD86F4	407+	CALL PINTA
		408 ;	
		409 ;	DEFINE PARAMETROS DE DEFAULT
		410 ;	10 HERTZ, AMPLITUD MAXIMA
F051	210001	411	LXI H, R
F054	220240	412	SHLD DIRR
F057	211200	413	LXI H, COEF
F05A	220040	414	SHLD DIRC
		415 ;	
		416 ;	INICIALIZA APUNTAADOR DE PILA
		417 ;	PUNTO DE ENTRADA PARA ERROR EN LOS PARAMETROS
F05D	31FFFF	418	PIL LXI SP, PILA
		419 ;	
		420 ;	IMPRIE "VELOCIDAD EN R. P. M. ?"
		421	TTY: HENS LETRA, SLETA
F060	2168F5	422+	LXI H, LETRA
F063	0618	423+	MVI B, SLETA
F065	CD08F4	424+	CALL PINTA
		425 ;	
		426 ;	ADQUIERE VELOCIDAD EN RPM DE CONSOLA
		427 ;	FORMATO: N3, N2, N1, N0, CR
		428 ;	EN CASO DE ALTERAR FORMATO, REINICIA
F068	CD08F5	429	CALL GETHX ; ADQUIERE DATOS DE
		430	CONSOLA
F06B	D288F8	431	JNC TTY1 ; C=0, N3=CR
		432 ;	
		433 ;	CONVIERTE EL NUMERO BCD EN B, C A BINARIO
F06E	CD38F4	434	CALL BCD81
		435 ;	
		436 ;	OBTIENE PARAMETRO "C" PARA MODULACION
F071	CD88F3	437	CALL MODUC

PROGRAMA PRINCIPAL

R01 J11 CATERGAL STOCK 8113 SS EED - 8 1/2 X 11

LOC	OBJ	SER	SOURCE STATEMENT
		438	
		439	VERIFICA RANGO DE FRECUENCIA
F074	70	440	MOV R,H ;ERROR EN U. A.?
F075	FE00	441	CPI 00H
F077	C29AF3	442	JNZ MALO ;SI, ABORTA
F07A	70	443	MOV R,L
F07B	FE06	444	CPI 0H ;CONTIN=6
F07D	D89AF3	445	JC MALO ;C=1, "C" < 6
F080	FE2B	446	CPI 43D ;CMAX=42
F082	D29AF3	447	JNZ MALO ;C=0, "C" > 42
F085	220040	448	SALD DIRC ;GUARDA PARAMETRO
		449	
		450	IMPRIME "PAR MAXIMO?"
		451	TTY1: HENS LETRE, SLETE
F088	2180F5	452+	LXI H, LETRE
F088	061F	453+	MVI B, SLETE
F08D	0D0BF4	454+	CALL PINTA
		455	
		456	ADQUIERE PAR MAXIMO DE CONSOLA
		457	FORMATO: N3, N2, NL, N0, CR
		458	EN CASO DE ALTERAR FORMATO, REINICIA
F090	0D0EF5	459	CALL GETAX
F093	D2AEF0	460	JNZ F011
		461	
		462	
		463	CONVIERTE A BINARIO
F096	0D30F4	464	CALL BC0BI
		465	
		466	OBTIENE PARAMETRO "R" PARA MODULACION
F099	0D84F3	467	CALL MODUR
		468	
		469	VERIFICA LA MAGNITUD DE LA AMPLITUD
F09C	70	470	MOV R,H ;MSB DE R EN ACC.
F09D	FE01	471	CPI 01H ;COMPARA CON 01
F09F	D8ABF0	472	JC F01X ;CARRY=1, MSB(R)>1
F0A2	C29AF3	473	JNZ MALO ;Z=0, MSB(R)>1, ERROR
F0A5	70	474	MOV R,L ;LSB(R) EN ACC.
F0A6	FE00	475	CPI 00H ;MSB(R)=1, COMPARA LSB(R) CON 00
F0A8	C29AF3	476	JNZ MALO ;LSB(R)=0, ERROR
F0AB	220240	477	FDIX: SALD DIRC ;GUARDA VALOR CORRECTO
		478	
		479	MODULACION (FORMACION DE TABLA)
F0AE	0D90F1	480	FD11: CALL MODU
		481	
		482	GUARDA NUMERO MAXIMO DE LAPROS
F0B1	3A0040	483	LDA DIRC ;NUMERO MAXIMO=2*4
F0B4	323F40	484	STA CCCCC ;"C"
F0B7	87	485	ADD H
F0B8	3C	486	INR H ;2*4+1
F0B9	323E40	487	STA CEDOS ;GUARDA EN TABLA INTERMEDIA
		488	
		489	
		490	AJUSTE DE LAS TABLAS 2 Y 3 PARA HACERLAS COMPATIBLES CON
		491	LOS CONTADORES EXTERNOS, A CADA LAPSO LE SUMA 10H
F0BC	2A3040	492	JUSTA: LALD TAF13 ;ULTIMA LOCALIDAD

AM DISPAC

REPORT SERIAL STOCK 0113 SE EED - 01/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F00F	Z3	493	INX H ; LOCALIDAD DESOcupADA
F000	EB	494	XCHG ; EN D.E
F001	ZR3240	495	LHLD TAIN2 ; FRONTERA LOCALIDAD
F004	7E	496	MOV R,M ; TRAE LAPSO
F005	F000	497	CFI RSH ; ES IGUAL A CERO?
F007	CAC0F0	498	JZ TAL ; SI SALTA
F00A	0610	499	ADI 10H ; NO SUMA 10H
F000	77	500	MOV R,A ; GUARDA OTRA VEZ
F000	Z3	501	TAL: INX H ; SIGUIENTE LAPSO
F00E	7C	502	MOV R,H ; MSE DE APUNTAOR
F00F	5A	503	CFI D ; COMPARA CON LIMITE
F000	DAC4F0	504	JC VUELA ; C=1, APUNTAOR KLIMITE
F003	70	505	MOV R,L ; MSE DE APUNTAOR
F004	EB	506	CFI E ; COMPARA CON LIMITE
F005	DAC4F0	507	JC=1, APUNTAOR KLIMITE
		508	
		509	FORMACION DE TABLA INTERMEDIA
F008	ZR2E40	510	LHLD TAIN1 ; APUNTAOR TABLA 1 A
F008	7E	511	MOV R,M ; TRAE LAPSO 1
F00C	EB	512	XCHG ; SALVA APUNTAOR
F000	0015F4	513	CALL RECO ; RECORRE LAPSO 1
F0E0	Z22040	514	SHLD LAP1A ; COLOCA EN TABLA INTERMEDIA
F0E3	13	515	INX D ; APUNTA A LAPSO 2
F0E4	1A	516	LDAX D ; TRAE LAPSO 2
F0E5	0015F4	517	CALL RECO ; RECORRE LAPSO 2
F0E8	Z23040	518	SHLD CURSF ; GUARDA
F0EB	13	519	INX D ; APUNTA A LAPSO 3
F0EC	EB	520	XCHG
F0ED	Z22E40	521	SHLD TAIN1 ; GUARDA APUNTAOR
		522	
F0F0	ZR3040	523	LHLD TAF11 ; APUNTAOR TABLA 1 D
F0F3	7E	524	MOV R,M ; TRAE LAPSO 1
F0F4	EB	525	XCHG
F0F5	0015F4	526	CALL RECO ; RECORRE LAPSO 1
F0F8	Z22640	527	SHLD LAP1D ; COLOCA EN TABLA INTERMEDIA
F0FB	1B	528	DCX D
F0FC	1A	529	LDAX D ; TRAE LAPSO 2
F0FD	0015F4	530	CALL RECO ; RECORRE LAPSO 2
F100	Z23A40	531	SHLD CURCF ; GUARDA
F103	1B	532	DCX D ; APUNTA A LAPSO 3
F104	EB	533	XCHG
F105	Z23040	534	SHLD TAF11 ; GUARDA APUNTAOR
		535	
F108	ZR3240	536	LHLD TAIN2 ; APUNTAOR T 2 A
F108	7E	537	MOV R,M ; TRAE LAPSO 1
F10C	Z22A40	538	STA LAP2A ; A TABLA INTERMEDIA
F10F	Z3	539	INX H ; APUNTA A LAPSO 2
F110	Z23240	540	SHLD TAIN2 ; GUARDA APUNTAOR
		541	
F113	ZR3640	542	LHLD TAIN3 ; APUNTAOR T 3 A
F116	7E	543	MOV R,M ; TRAE LAPSO 1
F117	Z22C40	544	STA LAP3A ; A TABLA INTERMEDIA
F11A	Z3	545	INX H ; APUNTA A LAPSO 2
F11B	Z23640	546	SHLD TAIN3 ; GUARDA APUNTAOR
		547	

AD INSTRUCT

MAY 04 1964 09:11:55 LEN = 0112 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
		548	;VERIFICA LA MAGNITUD DE R PARA DECIDIR LOS LAPSO
		549	; INICIALES DE LAS TABLAS 2 D Y 3 D.
F11E	2A0240	550	LHLD DIRR ;CARGA R
F121	7C	551	MOV R,H ;ACC=MSB(R)
F122	FE01	552	CPI 80H ;ACC=MSB(R)-1
F124	DA2DF1	553	JZ GRAM ;MSB(R)=1, MAYOR A LIMITE
F127	7D	554	MOV R,L ;ACC=LSB(R)
F128	FE80	555	CPI 80H ;ACC=LSB(R)-80
F12A	DA4FF1	556	JC CHICO ;C=L, RCLINITE
		557	
		558	;SI RCLINITE DE AMPLITUD, ENTONCES BANDO=FF
F12D	3EFF	559	GRAN: MVI A,0FFH
F12F	324040	560	STA BANDO
		561	
F132	2A3440	562	LHLD TAF12 ;T 2 D, R=800
F135	7E	563	MOV R,H ;TRAER LAPSO 1
F135	2B	564	DCX H
F137	86	565	ADD H ;LAPSO 1 + LAPSO 2
F138	2B	566	DCX H
F139	223440	567	SHLD TAF12 ;GUARDA APUNTAADOR A LAPSO 3
F13C	322B40	568	STA LAP2D ;GUARDA LAP1+LAP2 EN T. INT.
		569	
F13F	2A3840	570	LHLD TAF13 ;T 3 D
F142	7E	571	MOV R,H ;TRAER LAPSO 1
F143	2B	572	DCX H
F144	86	573	ADD H ;LAPSO 1 + LAPSO 2
F145	2B	574	DCX H ;APUNTA A LAPSO 3
F146	223840	575	SHLD TAF13 ;GUARDA APUNTAADOR
F149	322D40	576	STA LAP3D ;GUARDA "L1+L2" EN TAB. INT.
F14C	0369F1	577	JMP AVISA
		578	
		579	;SI RCLINITE DE AMPLITUD, ENTONCES BANDO=00
F14F	AF	580	CHICO: XRA A
F150	324040	581	STA BANDO
F153	2A3440	582	LHLD TAF12 ;T 2 D
F156	7E	583	MOV R,H ;TRAER LAPSO 1
F157	322B40	584	STA LAP2D ;A TABLA INTERMEDIA
F159	2B	585	DCX H ;APUNTA A LAPSO 2
F15B	223440	586	SHLD TAF12 ;GUARDA APUNTAADOR
		587	
F15E	2A3840	588	LHLD TAF13 ;T 3 D
F161	7E	589	MOV R,H ;TRAER LAPSO 1
F162	322D40	590	STA LAP3D ;A TABLA INTERMEDIA
F165	2B	591	DCX H ;APUNTA A LAPSO 2
F166	223840	592	SHLD TAF13
		593	
F169	3A7040	594	AVISA: LDA BANDA ;PRIMERA TABLA?
F16C	FE80	595	CPI 80H ;BANDA=80, PRIMERA TABLA
F16E	0288F1	596	JNZ FDTA ;≠80, SALTA
F171	2F	597	CMA ;COMPLEMENTA BANDERA (FF)
F172	327040	598	STA BANDA ;GUARDA
F175	3E03	599	MVI R,03H ;INICIALIZA CONTADOR DE LAPSO
F177	326840	600	STA PUNTO ;ROUTINA INT3
F17A	326940	601	STA CONTA ;ROUTINA INT2
F17D	214140	602	LXI H,LAP3D ;TRANSFIERE APUNTAADORES

ATA DIST-RAC

REFORTE CIRCULAR STOCK 0113 SS EDD - 8 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F180	112540	603	LXI D, LRPID ; PARA RUTINAS DE INTERRUPCION
F183	0E18	604	MVI C, 27D
F185	0A9F4	605	CALL LLEVA
F188	AF	606	FDIM: XRA A ; LIMPIA ACUMULADOR
F189	327140	607	STA BANDE ; BANDE=00, NUEVA TABLA
F190	FB	608	EI ; HABILITA INTERRUPCIONES
F190	C380F1	609	ZXCV: JMP ZXCV ; SALTA QUE SALTA
		610 ;	
		611 ;	
		612 ;	
F190	3A7240	613	MOVI: LDA BANDI ; AREA?
F193	FEFF	614	CPI OFFH
F195	2F	615	CMB ; COMPLEMENTA BANDERA
F196	327240	616	STA BANDI
F199	C8A2F1	617	JZ AR1 ; BANDI-FF=00, AREA 1
F19C	210045	618	AR2: LXI H, AREA2 ; BANDI-FF=700, AREA 2
F19F	C3A5F1	619	JMP DEFAR
F1A2	217440	620	RF1: LXI H, AREA1
F1A5	221040	621	DEFAR: SHLD DISTA ; GUARDA APUNTAOR FORMADO
		622 ;	
		623	; OBTIENE EL PRODUCTO 2*PI*FD=360*180/C
F1A8	2120FD	624	ALFR: LXI H, FRC4 ; H:L=64000 DIVIDENDO
F1AB	2200A0	625	SHLD DUA1
F1AE	2A0040	626	LHLD DIAC ; H:L=C DIVISOR
F1B1	2204A0	627	SHLD DUA3
F1B4	EB	628	XCHG ; D, E=C
F1B5	00DF3	629	CALL DIVI ; DIVIDE
F1B8	221040	630	SHLD FOP12 ; GUARDA
		631 ;	
		632	; OBTIENE T0/6
F1B8	EB	633	XCHG ; H:L=C
		634	PRO5 TRU4
F1BC	2200A0	635+	SHLD DUA1 ; CARGA MULTIPLICADOR
F1BF	217900	636+	LXI H, TRU4 ; MULTIPLICANDO
F1C2	2204A0	637+	SHLD DUA3
F1C5	0DEFF3	638+	CALL MULTI
F1C8	2A00A0	639	LHLD DUA1
F1CB	220440	640	SHLD SEXTO ; GUARDA
		641 ;	
		642	; OBTIENE T0/3
F1CE	54	643	MOV D, H
F1CF	50	644	MOV E, L
F1D0	19	645	LAD D
F1D1	220640	646	SHLD UNTER
		647 ;	
		648	; OBTIENE T0/2
F1D4	19	649	DAD D
F1D5	221040	650	SHLD LIMI
		651 ;	
		652	; OBTIENE 2*T0/3
F1D8	19	653	DAD D
F1D9	220AA0	654	SHLD BITER
		655 ;	
		656	; OBTIENE 5*T0/6
F1DC	19	657	DAD D

AM DISPAC

IMPORTE CARRONAL STOCK 0113 55 LB - 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F1D0	220C40	658	SALD PENTH
		659 ;	
		660 ;	OBTIENE TO
F1E0	19	661	DAD 'E'
F1E1	220E40	662	SALD TOTO
		663 ;	
		664 ;	
		665 ;	FASE I: R*SEN(N0*T)
F1E4	AF	666	FAS1: XRA R ; LINFIA ACC.
F1E5	2A1040	667	LALD DISTA ; APUNTAOR
F1E8	77	668	MOV R A ; PUNTO ANTERIOR
F1E9	23	669	INX R
F1E4	222E40	670	SALD TAIN1 ; GUARDA APUNTAOR, SALTA LAPSO 1
F1ED	77	671	MOV R A
F1EE	221040	672	SALD DISTA ; APUNTAOR ACTUALIZADO
F1F1	67	673	MOV R A ; DEFASAMIENTO
F1F2	6F	674	MOV R A
F1F3	221240	675	SALD GARA
F1F6	CD8FF2	676	CALL SAL1 ; INICIA MODULACION
F1F9	2A1A40	677	LALD LIHI ; CALCULA ULTIMO LAPSO
F1FC	CD86F4	678	CALL LAPS ; OBTIENE EL ULTIMO LAPSO***
F1FF	AF	679	XRA R ; FACULDAOR=00
F200	77	680	MOV R A ; PUNTO ANTERIOR T2, LSB
F201	2B	681	DCX R
F202	77	682	MOV R A ; PUNTO ANTERIOR T2, MSB
F203	223240	683	SALD TAIN2 ; INICIO TABLA 2
F206	2B	684	DCX R
F207	223040	685	SALD TAF1 ; FIN TABLA 1
		686 ;	
		687 ;	FASE II: R*SEN(N0*T + 240)
F20A	217000	688	FAS2: LXI R, DEF2 ; DEFASAMIENTO = 60
F20D	221240	689	SALD GARA ; GARA = 120
F210	2A0640	690	LALD UNTER ; FIJA LIMITE
F213	221A40	691	SALD LIHI
F216	CD8FF2	692	CALL SAL1 ; INICIA MODULACION
		693 ;	
		694 ;	CRABIO DE CURVA DE MODULACION
		695	FAC0 FAC0
F219	2A1440	696+	LALD DFAC ; TRAE FACTOR CONSTANTE
F21C	015001	697+	LXI B, FAC0 ; CARGA B CON FACTOR DE AJUSTE
F21F	09	698+	DAD B ; AJUSTA
F220	221440	699+	SALD DFAC ; GUARDA
		700	DELI DEF3, PENTH
F223	2A0C40	701+	LALD PENTH
F226	221A40	702+	SALD LIHI
F229	2110FF	703+	LXI R, DEF3
F22C	221240	704+	SALD GARA
F22F	CD8FF2	705	CALL SAL4 ; CONTINUA MODULACION
		706 ;	
		707 ;	CRABIO DE CURVA DE MODULACION
		708	FAC0 -- FAC5
F232	2A1440	709+	LALD DFAC ; TRAE FACTOR CONSTANTE
F235	0150FE	710+	LXI B, FAC5 ; CARGA B CON FACTOR DE AJUSTE
F238	09	711+	DAD B ; AJUSTA
F239	221440	712+	SALD DFAC ; GUARDA

ATA DISPMAC

REPORT ORIGINAL STOCK 01355 EED - 0 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
		713	DELI DEF4:TOTO
F23C	2A8E40	714+	LHLD TOTO
F23F	221A40	715+	SHLD LIMI
F242	21A8F0	716+	LXI H,DEF4
F245	221240	717+	SHLD GAMA
F248	CD8EF2	718	CALL SAL3 ; TERMINA MODULACION
F24B	2A8E40	719	LHLD TOTO ; CALCULA ULTIMO LAPSO
F24E	CD8EF4	720	CALL LAPS
F251	AF	721	XRA A ; LIMPIA REG.
F252	2A1040	722	LHLD DISTA ; PUNTAJOR
F255	77	723	MOV PC,A ; PUNTO ANTERIOR
F256	2B	724	DCX H
F257	77	725	MOV PC,A
F258	223540	726	SHLD TABL3 ; INICIO TABLA 3
F25B	2B	727	DCX H
F25C	223440	728	SHLD TABL2 ; FINAL TABLA 2
		729	
		730	
		731	;FASE III. R*SENCO(MT + 120)
F25F	21F000	732	FAS3: LXI H,DEF1 ; DEFASAMIENTO = 120
F262	221240	733	SHLD GAMA
F265	2A8440	734	LHLD SEXTO ; FICHA LIMITE
F268	221A40	735	SHLD LIMI
F26B	CD8FF2	736	CALL SAL1 ; INICIA MODULACION
		737	
		738	;CAMBIO DE CURVA DE MODULACION
		739	FAC0 FAC0
F26E	2A1440	740+	LHLD DFAC ; TRAE FACTOR CONSTANTE
F271	016801	741+	LXI B,FAC0 ; CARGA B CON FACTOR DE AJUSTE
F274	09	742+	DAD B ; AJUSTA
F275	221440	743+	SHLD DFAC ; GUARDA
		744	DELI FAC3,BITER
F278	2A8A40	745+	LHLD BITER
F27B	221A40	746+	SHLD LIMI
F27E	2183FF	747+	LXI H,FAC3
F281	221240	748+	SHLD GAMA
F284	CD82F2	749	CALL SAL4 ; CONTINUA MODULACION
		750	
		751	;CAMBIO DE CURVA DE MODULACION
		752	FAC0 FAC0
F287	2A1440	753+	LHLD DFAC ; TRAE FACTOR CONSTANTE
F28A	0193FE	754+	LXI B,FAC0 ; CARGA B CON FACTOR DE AJUSTE
F28D	09	755+	DAD B ; AJUSTA
F28E	221440	756+	SHLD DFAC ; GUARDA
		757	DELI FAC6,TOTO
F291	2A8E40	758+	LHLD TOTO
F294	221A40	759+	SHLD LIMI
F297	2126FE	760+	LXI H,FAC6
F29A	221240	761+	SHLD GAMA
F29D	CD8EF2	762	CALL SAL3 ; TERMINA MODULACION
F2A0	2A8E40	763	LHLD TOTO ; CALCULA ULTIMO LAPSO
F2A3	CD8EF4	764	CALL LAPS
F2A6	2A1040	765	LHLD DISTA ; PUNTAJOR FIN TABLA 3
F2A9	2B	766	DCX H
F2AA	2B	767	DCX H

401007 2000
 H 000001 SIOU 0113 50 00 01 12 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F2AB	223840	768	SALD TAF13 ;FINAL TABLA 3
		769 ;	
		770 ;FIN DE MODULACION	
		771 ;	
F2AE	09	772	RET ;REGRESO
		773 ;	
F2AF	212102	774	SALD1: LXI H,TAU2 ;-0.00416 SEG
F2B2	221040	775	SALD PIVO ;DEFINE CURVA DE MODULACION
F2B5	210000	776	LXI H,00H
F2B8	221440	777	SALD DFAC ;FACTOR CONSTANTE DE TETB
F2B8	03E6F2	778	JMP L1E0
		779 ;	
		780 ;	
F2BE	212102	781	SAL3: LXI H,TAU2
F2C1	221040	782	SALD PIVO
F2C4	EB	783	XCHG
F2C5	03E6F2	784	JMP L1E0
		785 ;	
		786 ;	
F2C8	210FFD	787	SAL4: LXI H,TAU5 ;-0.00416 SEG
F2C8	221040	788	SALD PIVO ;DEFINE CURVA DE MODULACION
F2CE	EB	789	XCHG
F2CF	03E6F2	790	JMP L1E0
		791 ;	
		792 ;	
		793 ;OBTIENE EL PUNTO DE CRUCE POR CERO DE LA CURVA	
		794 ;DE MODULACION. PARA LA A ESTIA CURVA,ESTE PUN-	
		795 ;TO, QUE CORRESPONDE A T1, ESTA DADO POR MATRIU	
F2D2	116B01	796	ORIG: LXI D,TAU1 ;D, E=T1/6
F2D5	2A1E40	797	LALD T1 ;PUNTO INICIAL ANTERIOR
F2D8	19	798	DAD D ;GENERA NUEVO T1
		799 ;	
		800 ;COMPRUEBA SI EL CRUCE POR CERO ES POSTERIOR A	
		801 ;TUVO EN CASO AFIRMATIVO, HA TERMINADO DE	
		802 ;FORRAR LA TABLA	
F2D9	EB	803	TESTA: XCHG ;SALVA T1 EN D,E
F2DA	2A1A40	804	LALD LIM1 ;LIMITE IMPUESTO
F2DD	7A	805	MOV A,D ;MSB T1
F2DE	BC	806	CMP H ;MSB T1 - MSB LIMITE
F2DF	0A5E3F2	807	JC L1E0-1 ;C=0, MSB T1<MSB LIMITE
F2E2	7B	808	MOV A,E ;LSB T1
F2E3	BD	809	CMP L ;LSB T1 - LSB LIMITE
F2E4	D0	810	RNC ;C=0, T1>LIMITE, REGRESA
F2E5	EB	811	XCHG ;RESTABLECE T1 EN H,L
		812 ;	
		813 ;OBTIENE LOS LIMITES DE BUSQUEDA	
F2E6	221E40	814	L1E0: SALD T1 ;GUARDA PUNTO INICIAL
F2E9	222040	815	SALD TE1 ;GUARDA LIMITE INFERIOR
F2EC	EB	816	XCHG ;TE1 EN D,E
F2ED	2A1C40	817	LALD PIVO ;CARGA FACTOR DE DETERMINACION DE TE2
F2F0	19	818	DAD D ;OBTIENE TE2
F2F1	222240	819	SALD TE2 ;GUARDA LIMITE SUPERIOR
		820 ;	
		821 ;INICIALIZA CONTADOR DE ITERACIONES	
		822 ;REGISTRO C	

AM 1515-11
 RI ORIE ORIGINAL STOCK 8113 SS EED - 8 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F2F4	0E89	823	AVI C,INTE ; C=# ITERACIONES
		824 ;	
		825	; OBTIENE EL PUNTO DE BUSQUEDA T
		826	T=(TE1+TE2)/2
F2F6	2A2040	827	PROH: LALD TE1 ; TAREA LIMITE INFERIOR
F2F9	EB	828	XCHG ; EN D,E
F2FA	2A2240	829	LALD TE2 ; TAREA LIMITE SUPERIOR
F2FD	19	830	DAD D ; TE1 + TE2
F2FE	7C	831	MOV R,H ; DIVIDE ENTRE 2
F2FF	1F	832	RAR
F300	6F	833	MOV R,A
F301	7D	834	MOV R,L
F302	1F	835	RAR
F303	6F	836	MOV L,A
F304	222440	837	SHLD TAVE ; GUARDA PROMEDIO
		838 ;	
		839	; DECREMENTA CONTADOR ITERACIONES
F307	80	840	MEMO: DCR C ; CONTADOR-1
F308	0A8AF3	841	JZ IMPRE ; TERMINA SI CERO
		842 ;	
		843	; GENERA EL ANGULO DE A(T)=R*SEN(2*PI*FD*T + GAMMA)
		844	TETA: PROD FOP12
F308	2200A0	845+	SHLD DUR1
F30E	2A1040	846+	LALD FOP12
F311	2204A0	847+	SHLD DUR3
F314	0DEFF3	848+	CALL MULTI
F317	EB	849	XCHG ; D, E=RESULTADO
F318	2A1240	850	LALD GAMMA ; DEFASAMIENTO
F31B	19	851	DAD D ; SUMA ANGULOS PARCIALES
		852 ;	
		853	; VERIFICA RANGO DE TETA; SI TETA>180.5; SEN(TETA)=0000
F31C	7C	854	VERI: MOV R,H ; ASB (TETA)
F31D	FE01	855	CPI 01H ; ASB(TETA)-ASB(180.5)
F31F	0A31F3	856	JC SEHA ; CY=L TETA<180.5
F322	7D	857	MOV R,L ; LSB(TETA)
F323	FE69	858	CPI 69H ; LSB(TETA)-LSB(180.5)
F325	0A31F3	859	JC SEHA ; CY=L TETA<180.5
F328	210000	860	LXI H,00H ; TETA>180, SEN(TETA)=00
F32B	221640	861	SHLD ADET ; R*SEN(TETA)=00
F32E	034CF3	862	JMP TET6 ; A CURVA DE MODULACION
		863 ;	
		864	; GENERA SEN(TETA)
		865	SEHA: SENU
F331	29	866+	DAD H ; MULTIPLICA POR 2
F332	7C	867+	MOV R,H ; SUMA INICIO DE TABLA
F333	06FC	868+	ADI BASE
F335	67	869+	MOV H,A
F336	3E	870+	MOV E,H ; TAREA SEN(TETA)
F337	23	871+	INX H
F338	56	872+	MOV D,H
F339	EB	873	XCHG ; EN D,E
		874 ;	
		875	; GENERA R*SEN(TETA)
		876	PROD DIRR
F33A	2200A0	877+	SHLD DUR1

DA D5PRAC

INT. 301 GENERAL STOCK 8113 SS E10 - 0 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F330	2A0240	878+	LALD DIRR
F340	2204A0	879+	SHLD DUAR3
F343	C0EFF3	880+	CALL MULTI
F346	2A01A0	881	LALD DUAR1+1 ; RECORRE RESULTADO
F349	221640	882	SHLD ADET ; GUARDA
		883 ;	
		884 ;	GENERA EL ANGOLO 2*PI*FI*1
F340	2A2440	885 TETB:	LALD TAVE ; TRAE PROMEDIO
		886 FDIN:	PROD FAC1
F34F	2200A0	887+	SHLD DUAR1 ; CARGA MULTIPLICADOR
F352	216054	888+	LXI H, FAC1 ; MULTIPLICANDO
F355	2204A0	889+	SHLD DUAR3
F358	C0EFF3	890+	CALL MULTI
F35B	EB	891	XCHG ; D, E = PRODUCTO
		892 ;	
		893 ;	GENERA 2*PI*FI*1-N*PI/3
F35C	2A1440	894	LALD DFAC ; H, L = N*PI/3
F35F	19	895	DAD D
		896 ;	
		897 ;	GENERA SEN(TETB)
		898	SEN0
F360	29	899+	DAD H ; MULTIPLICA POR 2
F361	7C	900+	MOV A, H ; SUMA INICIO DE TABLA
F362	C6FC	901+	ADI BASE
F364	67	902+	MOV A, H
F365	5E	903+	MOV E, M ; TRAE SEN(TETA)
F366	23	904+	INX H
F367	56	905+	MOV D, H
F368	2A1540	906	LALD ADET ; H, L=A(T)
		907 ;	
		908 ;	COMPARA A(T) CON B(T) (A-B)
F368	7C	909	TEST0: MOV A, H ; MSB A(T)
F36C	BA	910	CMP D ; MSB A(T) - MSB B(T)
F36D	DA78F3	911	JC BAH ; C=L, A(T)<B(T)
F370	C281F3	912	JNZ AMB ; C=0 Y Z=0, A(T)>B(T)
F373	7D	913	MOV A, L ; LSB A(T)
F374	BB	914	CMP E ; LSB A(T) - LSB B(T)
F375	D281F3	915	JNC AMB ; C=0, A(T)>B(T)
		916 ;	
		917 ;	B(T) > A(T), ENTONCES: TE2=T
F378	2A2440	918 BAH:	LALD TAVE ; TRAE PROMEDIO
F378	222240	919	SHLD TE2
F37E	C3F6F2	920	JMP PROF ; OTRA VEZ
		921 ;	
		922 ;	
		923 ;	A(T) > B(T), ENTONCES: TE1=T
F381	2A2440	924 AMB:	LALD TAVE ; TRAE PROMEDIO
F384	222040	925	SHLD TE1
F387	C3F6F2	926	JMP PROF
		927 ;	
		928 ;	
		929 ;	HA ENCONTRADO EL VALOR DE T EN EL CUAL A(T)=B(T)
		930 ;	ALMACENA ESTE VALOR Y LA DIFERENCIA CON EL VALOR
		931 ;	ANTERIOR.
		932 ;	

A3 DISTIPAC

MOTOROLA CIRCUIT, STOCK 0113 SS EED - 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F38A	C086F4	933	IMPRE: CALL LAPS
		934	;
		935	;OBTIENE EL SIGUIENTE ANGULO PARCIAL
F38D	2A1440	936	ANPAR: LHAL DFAC ;ANGULO ANTERIOR
F390	1188FF	937	LXI D, FAC3 ;-PI/3
F393	19	938	DAD D ;H.L=(N+1)*(PI/3)
F394	221440	939	SHLD DFAC ;GUARDA
F397	C3D2F2	940	JMP ORIG ;SALTA A OTRO CICLO
		941	;
		942	MACRO
		943	;RUTINA PARA AVISAR ERROR EN LA INTRODUCCION DE LOS
		944	;PARAMETROS
		945	;ENTRADAS: NINGUNA
		946	;SALIDAS: MENSAJE IMPRESO EN CONSOLA
		947	; REINICIALIZA REGISTROS, SP INCLUSO
		948	; SALTA A ADQUISICION DE PARAMETROS
		949	; LLAMADAS: PINTA
		950	MACRO: MENSAJE LETRO; SLETO
F39A	219FF5	951+	LXI H, LETRO
F39D	0612	952+	HVI B, SLETO
F39F	C086F4	953+	CALL PINTA
F3A2	C388F0	954	JMP TTY
		955	;
		956	;
		957	MODUC
		958	;RUTINA PARA DETERMINAR, A PARTIR DE EL DA-
		959	;TO DE VELOCIDAD SINCRONA, EL PARAMETRO "C" USADO
		960	;POR LA RUTINA DE MODULACION
		961	;PARA UNA MAQUINA SINCRONA DE 4 POLOS SE TIENE:
		962	;C=5400/VSIN
		963	;ENTRADAS: B, C= VELOCIDAD SINCRONA
		964	;SALIDAS: "C" EN H, L
		965	; LLAMADAS: DIVI
		966	;DESTRUYE: ACC, F7F
F3A5	211815	967	MODUC: LXI H, DFO ;H.L=5400
F3A8	2200A0	968	SHLD DUAL ;DIVIDENDO
F3AB	60	969	MOV H, B ;H.L=VSIN
F3AC	69	970	MOV L, C
F3AD	2204A0	971	SHLD DUAR3 ;DIVISOR
F3B0	C0DF3	972	CALL DIVI ;DIVIDE
F3B3	C9	973	RET ;REGRESO
		974	;
		975	MODUR
		976	;RUTINA PARA DETERMINAR EL PARAMETRO DE MODULACION
		977	; "R", BASANDOSE EN EL PAR MAXIMO DESEADO Y EL FAC-
		978	;TOR DE AMPLITUD DETERMINADO ANTERIORMENTE
		979	;R = TTA/13.18 * C
F3B4	60	980	MODUR: MOV H, B ;TTA * H, L
F3B5	69	981	MOV L, C ;MULTIPLICA TTA POR 2560
F3B6	2200A0	982	SHLD DUAL ;PARA OPERAR CON ENTEROS Y RE-
F3B9	21000A	983	LXI H, 25600 ;CORRER RESULTADO
F3BC	2204A0	984	SHLD DUAR3
F3BF	C0EFF3	985	CALL MULTI
F3C2	2A00A0	986	LHAL DUAL ;TRAER RESULTADO Y GUARDA
F3C5	EB	987	XCHG ;TEMPORALMENTE

AA DESPAC

RECIBI QUINQUE STOCK 013 55 FEB - 0 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F308	2A02A0	988	LALD DUA2
F309	44	989	MOV B, H
F30A	40	990	MOV C, L
F30B	2A0040	991	LALD DIRC ;TRAER FACTOR DE FRECUENCIA
F30E	2200A0	992	SHLD DUA1 ;C = MULTIPLICANDO
F30I	2184A0	993	LXI H, 1320 ;OPERA CON ENTEROS
F30A	2200A0	994	SHLD DUA3
F307	00EFF3	995	CALL MULTI
F30A	2A00A0	996	LALD DUA1 ;TRAER PARTE ALTA DEL RESULTADO
F30D	2204A0	997	SHLD DUA3 ;EN POSICION DE DIVISOR
F3E8	EB	998	XCHG ;TRAER DIVIDENDO A U.E.
F3E1	2204A0	999	SHLD DUA1
F3E4	68	1000	MOV H, B
F3E5	69	1001	MOV L, C ;DIVIDE EN DOBLE PRECISION
F3E6	2202A0	1002	SHLD DUA2
F3E9	3EBC	1003	MVI A, BCB ;COMANDO DE DIVISOR O. P.
F3EB	00FF3	1004	CALL DIVI+2
F3EE	C9	1005	RET ;REGRESO
		1006 ;	
		1007 ;	
		1008 ;MULTI	
		1009 ;ROUTINA DE MULTIPLICACION	
		1010 ;ENTRADAS: OPERANDOS EN H, H+1	
		1011 ; M+2, H+3	
		1012 ;SALIDAS: RESULTADO EN H, H+1, H+2, H+3	
		1013 ; H=H+3, L=H+2	
		1014 ;LLAMADAS: NINGUNA	
		1015 ;DESTRUYE: ACC, FZF	
		1016 ;NO COMPRUEBA LA VALIDEZ DEL RESULTADO	
F3EF	3E80	1017 MULTI: MVI A, MUL ;INICIA MULTIPLICACION	
F3F1	D388	1018 BETA: OUT UROC	
F3F3	D887	1019 AUN: IN UAFB ;ESPERA QUE TERMINE	
F3F5	1F	1020 RAR ;CARRY=1?	
F3F6	DAF3F3	1021 JC AUN ;CARRY=L, AUN NO	
F3F9	2A02A0	1022 LALD DUA2 ;RESCATA MSB	
F3FC	C9	1023 RET ;REGRESO	
		1024 ;	
		1025 ;DIVI	
		1026 ;ROUTINA DE DIVISION	
		1027 ;ENTRADAS: DIVIDENDO EN H, H+1	
		1028 ; DIVISOR EN H+4, H+5	
		1029 ;SALIDA: COCIENTE EN H, L	
		1030 ;LLAMADAS: NINGUNA	
		1031 ;DESTRUYE: ACC, FZF	
		1032 ;DESPRECIA EL RESIDUO	
		1033 ;NO COMPRUEBA LA VALIDEZ DEL RESULTADO	
F3FD	3E81	1034 DIVI: MVI A, DIV ;INICIA DIVISION	
F3FF	D388	1035 OUT UROC	
F401	D887	1036 AUN: IN UAFB	
F403	1F	1037 RAR	
F404	DA01F4	1038 JC AUN	
F407	2A00A0	1039 LALD DUA1	
F40A	C9	1040 RET	
		1041 ;	
		1042 ;PINTA	

A.A. DIGITAL

RIPORTI GAREFAC, STOCK 0113 SS (10) - 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
		1043	;RUTINA PARA IMPRIMIR MENSAJES EN CONSOLA
		1044	;ENTRADAS: H,L=DIRECCION INICIO TABLA DE SIMBOLOS
		1045	; B=NUMERO DE CARACTERES A IMPRIMIR
		1046	;SALIDA: MENSAJE IMPRESO EN CONSOLA
		1047	;LLAMADAS: CO
		1048	;DESTRUYE: ACC, F/F, C
F408	4E	1049	PINTA: MOV C,H
F40C	0D07F4	1050	CALL CO
F40F	23	1051	INX H
F410	05	1052	DCR B
F411	020BF4	1053	JNZ PINTA
F414	C9	1054	RET
		1055	;
		1056	;RECO
		1057	;RUTINA PARA MULTIPLICAR EL LAPSO POR
		1058	;32 81397 Y HACERLO COMPATIBLE CON EL
		1059	;RELOJ DEL CONTADOR PROGRAMABLE
		1060	;ENTRADAS: LAPSO A MULTIPLICAR EN EL ACUMULADOR
		1061	;SALIDAS: LAPSO MULTIPLICADO EN H,L
		1062	;DESTRUYE: B, C, BANDERAS
F415	6F	1063	RECO: MOV L,A ; LAPSO EN ACC.
F416	2600	1064	MVI H,00 ;MSBY = 00
		1065	REPT 5
		1066	DAD H ;RECORRE
		1067	ENDM
F418	29	1068+	DAD H ;RECORRE
F419	29	1069+	DAD H ;RECORRE
F41A	29	1070+	DAD H ;RECORRE
F41B	29	1071+	DAD H ;RECORRE
F41C	29	1072+	DAD H ;RECORRE
F41D	44	1073	MOV B,A
F41E	4D	1074	MOV C,L ;SALVA RESULTADO PARCIAL
F41F	6F	1075	MOV L,A
F420	2600	1076	MVI H,00 ;LAPSO EN H,L
F422	2200A0	1077	SHLD DUA1 ;A UNIDAD ARITMETICA
F425	21E000	1078	LXI H,00060H ;0,0060H = 0,81397 D
F428	2200A0	1079	SHLD DUA3 ;A UNIDAD ARITMETICA
F42B	CDEFF3	1080	CALL MULTI ;MULTIPLICA
F42E	09	1081	DAD B ;32(LAPSO)+ 81397(LAPSO)
F42F	C9	1082	RET
		1083	;
		1084	;BCDBI
		1085	;RUTINA DE CONVERSION BCD A BINARIO
		1086	;ENTRADAS: CUATRO DIGITOS BCD EN B, C
		1087	;SALIDAS: EQUIVALENTE BINARIO EN B, C
		1088	;DESTRUYE: ACC, F/F, D, E, H, L
		1089	;LLAMADAS: MULTI
F430	78	1090	BCDBI: MOV A,B ;ASB EN A
		1091	REPT 4
		1092	RAR
		1093	ENDM
F431	1F	1094+	RAR
F432	1F	1095+	RAR
F433	1F	1096+	RAR
F434	1F	1097+	RAR

AA DISPAC

RECIBI GENERALI STOCK 0113 55110 - 012 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEN	SOURCE STATEMENT
F435	E60F	1098	ANI B,FH ; ENMASCARAR
F437	2600	1099	MVI H,00H ; H=00H
F439	6F	1100	MOV L,A ; L=MILLARES
		1101	PROS 10000
F43A	2200A0	1102+	SHLD DURA ; CARGA MULTIPLICADOR
F43D	21E3B3	1103+	LXI H,10000 ; MULTIPLICANDO
F440	2204A0	1104+	SALD DURA
F443	0DEFF3	1105+	CALL MULTI
F446	2A00A0	1106	LHLD DURA ; RESCATA RESULTADO (PARTE BAJA)
F449	EB	1107	XCHG ; SALVA EN D'E
F44A	78	1108	MOV A,B ; A=CENTENAS
F44B	E60F	1109	ANI B,FH ; ENMASCARAR
F44D	2600	1110	MVI H,00H ; H=00H
F44F	6F	1111	MOV L,A ; L=CENTENAS
		1112	PROS 1000
F450	2200A0	1113+	SALD DURA ; CARGA MULTIPLICADOR
F453	21E4A0	1114+	LXI H,1000 ; MULTIPLICANDO
F456	2204A0	1115+	SALD DURA
F459	0DEFF3	1116+	CALL MULTI
F45C	2A00A0	1117	LHLD DURA ; RECOGE RESULTADO
F45F	19	1118	DAD D ; SUMA CON MILLARES
F460	EB	1119	XCHG ; SALVA EN D'E
F461	79	1120	MOV A,C ; A=DECENAS
		1121	REP 4
		1122	RAR
		1123	ENDH
F462	1F	1124+	RAR
F463	1F	1125+	RAR
F464	1F	1126+	RAR
F465	1F	1127+	RAR
F466	E60F	1128	ANI B,FH ; ENMASCARAR
F468	2600	1129	MVI H,00H ; H=00H
F46A	6F	1130	MOV L,A ; L=DECENAS
		1131	PROS 100
F46B	2200A0	1132+	SHLD DURA ; CARGA MULTIPLICADOR
F46E	210AA0	1133+	LXI H,100 ; MULTIPLICANDO
F471	2204A0	1134+	SHLD DURA
F474	0DEFF3	1135+	CALL MULTI
F477	2A00A0	1136	LHLD DURA ; RECOGE RESULTADO
F47A	19	1137	DAD D ; SUMA MILLARES Y CENTENAS
F47B	EB	1138	XCHG ; SALVA EN D'E
F47C	79	1139	MOV A,C
F47D	E60F	1140	ANI B,FH ; UNIDADES EN ACC.
F47F	2600	1141	MVI H,00H ; H=00
F481	6F	1142	MOV L,A ; L=UNIDADES
F482	19	1143	DAD D ; SUMA
F483	42	1144	MOV B,D ; COLOCA EN REGISTROS B Y C
F484	4B	1145	MOV C,E ; PARA SALIR
F485	C9	1146	RET ; REGRESA
		1147	
		1148	; LAPS
		1149	; ROUTINA DE DETERMINACION DE LAPROS
		1150	; ENTRADAS: H,L=T(N)
		1151	; DISTA=M+1
		1152	; M=SE T(N-1)

AL-Inst-1000
 REPORT GENERAL STOCK 0113 55 ETD - 0 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
		1208	ROUTINA PARA OBTENER NUEVO PATRON DE TIRISTORES
		1209	ENTRADAS: ACC=PATRON ANTERIOR (P.A.)
		1210	SALIDAS: ACC=3 SI P.A.=33
		1211	ACC=33 SI P.A.=48
		1212	ACC=2*P.A. EN LOS OTROS CASOS
		1213	LLAMADAS: NINGUNA
		1214	DESTRUYE: F7F
F4B2	FE30	1215	ROTA: CPI 480 ; ACC=48?
F4B4	C8EF4	1216	JZ SISI ; SI, SALTA
F4B7	FE21	1217	CPI 330 ; ACC=33?
F4B9	CAC1F4	1218	JZ JAJA ; SI, SALTA
F4BC	87	1219	ADD A
F4BD	C9	1220	RET
F4BE	3E21	1221	SISI: MVI A, 330
F4C0	C9	1222	RET
F4C1	3E03	1223	JAJA: MVI A, 030
F4C3	C9	1224	RET
		1225	
		1226	ROUTINAS DE SERVICIO A LA TERMINAL
F4C4	D8ED	1227	CI: IN CONST
F4C6	E602	1228	ANI RBR
F4C8	CHC4F4	1229	JZ CI
F4C8	D8EC	1230	IN CNIN
F4C0	C9	1231	RET
		1232	
F4CE	79	1233	MOV A, C
F4CF	D630	1234	SUI '0'
F4D1	FE10	1235	CPI 10H
F4D3	F8	1236	RM
F4D4	D607	1237	SUI '07H
F4D6	C9	1238	RET
		1239	
F4D7	D8ED	1240	CO: IN CONST
F4D9	E601	1241	ANI TRDY
F4DB	CHD7F4	1242	JZ CO
F4DE	79	1243	MOV A, C
F4DF	D3EC	1244	OUT CROUT
F4E1	C9	1245	RET
		1246	
F4E2	8E0D	1247	CROUT: MVI C, CR
F4E4	CDE8F4	1248	CALL ECHO
F4E7	C9	1249	RET
		1250	
F4E8	41	1251	ECHO: MOV B, C
F4E9	CDD7F4	1252	CALL CO
F4EC	3E0D	1253	MVI A, CR
F4EE	B8	1254	CAP B
F4EF	C2F7F4	1255	JNZ ECH10
F4F2	8E0A	1256	MVI C, LF
F4F4	CDD7F4	1257	CALL CO
F4F7	48	1258	ECH10: MOV C, B
F4F8	C9	1259	RET
		1260	
F4F9	8E2A	1261	ERROR: MVI C, '*'
F4FB	CDE8F4	1262	CALL ECHO

AA DISTAC

REPORT ORIGINAL STOCK 0113 SS EEB - 0 1/2 X 11

PROGRAMA PRINCIPAL

LOC OBJ SEQ SOURCE STATEMENT

F4FE CDE2F4	1263	CALL CROUT
F501 C35DF0	1264	JMP P1L
	1265 ;	
F504 37	1266 FRET:	STC
F505 3F	1267	CAC
F506 C9	1268	RET
	1269 ;	
F507 C0C4F4	1270 GETCH:	CALL CI
F50A E67F	1271	RNI PRTY0
F50C 4F	1272	MOV C:A
F50D C9	1273	RET
	1274 ;	
F50E E5	1275 GETHX:	PUSH H
F50F 210000	1276	LXI H:0
F512 1E00	1277	MVI E:0
F514 C007F5	1278 GHX05:	CALL GETCH
F517 4F	1279	MOV C:A
F518 CDE8F4	1280	CALL ECHO
F51B C05FF5	1281	CALL VALDL
F51E D22DF5	1282	JNC GHX10
F521 51	1283	MOV D:C
F522 E5	1284	PUSH H
F523 C1	1285	POP B
F524 E1	1286	POP H
F525 7B	1287	MOV H:E
F526 B7	1288	ORA A
F527 C24CF5	1289	JNZ SRET
F52A CA04F5	1290	JZ FRET
F52D FE58	1291 GHX10:	CPI 'X'
F52F C236F5	1292	JNZ GHX11
F532 F3	1293	DI
F533 C33BF0	1294	JMP APAGA
F536 C04EF5	1295 GHX11:	CALL VALDG
F539 D2F9F4	1296	JNC ERROR
F53C C0CEF4	1297	CALL CHVEN
F53F 1EFF	1298	MVI E:0FFH
F541 29	1299	DAD H
F542 29	1300	DAD H
F543 29	1301	DAD H
F544 29	1302	DAD H
F545 0600	1303	MVI B:0
F547 4F	1304	MOV C:A
F548 09	1305	DAD B
F549 C314F5	1306	JMP GHX05
	1307 ;	
F54C 37	1308 SRET:	STC
F54D C9	1309	RET
	1310 ;	
F54E 79	1311 VALDG:	MOV B:C
F54F FE30	1312	CPI '0'
F551 FF04F5	1313	JH FRET
F554 FE39	1314	CPI '9'
F556 FF4CF5	1315	JH SRET
F559 CA4CF5	1316	JZ SRET
F55C C304F5	1317	JMP FRET

MA DISPLAC

MICRO INITIAL STOCK 0113 SS ELD - 01/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
		1318 ;	
F55F	79	1319	VALDL: NOV A: C
F560	FE0D	1320	CPI CR
F562	DA4CF5	1321	LD BRET
F565	C304F5	1322	DNF FRET
		1323 ;	
F568	00	1324	LETRA: DB CR,LF, 'VELOCIDAD EN TON/METRO?', CR,LF
F569	0A		
F56A	56454C4F		
F56E	43494441		
F572	4420454E		
F576	20522E50		
F57A	2E4D2E3F		
F57E	00		
F57F	0A		
0018		1325	SLETA EQU \$-LETRA
F580	00	1326	LETRA: DB CR,LF, 'PAR MAXIMO EN NEWTON/METRO?', CR,LF
F581	0A		
F582	50415220		
F586	40415849		
F58A	404F2045		
F58E	4E204E45		
F592	57544F4E		
F596	2F404554		
F59A	524F3F		
F59D	00		
F59E	0A		
001F		1327	SLETE EQU \$-LETRA
F59F	00	1328	LETRA: DB CR,LF, 'FUERA DE RANGO', CR,LF
F5A0	0A		
F5A1	46554552		
F5A5	41204445		
F5A9	2052414E		
F5AD	474F		
F5AF	00		
F5B0	0A		
0012		1329	SLETO EQU \$-LETRA
F5B1	00	1330	CAR: DB CR,LF, 'CONTROL DIGITAL DE MOTORES', CR,LF
F5B2	0A		
F5B3	434F4E54		
F5B7	524F4C20		
F5BB	44404749		
F5BF	54414C20		
F5C3	4445204D		
F5C7	4F544F52		
F5CB	4553		
F5CD	00		
F5CE	0A		
001E		1331	CAR1 EQU \$-CAR
		1332 ;	
		1333	SECUENCIA DE MACROS USADOS
		1334	PAR MACRO Z1, Z2, Z3, Z4
		1335	PUSH PSW ; SALVA STATUS
		1336	PUSH H
		1337	AVI A: Z1 ; CONANDO PARA CONTADOR

45 105377AC
 10 0011 PRINCIPAL SIOCK 0113 SS EEB -- 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
		1338	OUT PD15 ; A CONTADOR
		1339	LHLD Z2 ; TRAE CURSOR DE TABLA
		1340	MOV R, M ; TRAE LAPSO
		1341	CMA ; LOGICA NEGATIVA
		1342	OUT PC0N ; A CONTADOR
		1343	MVI R, INHI ; INHIBE DISPARO DE CONTADOR
		1344	OUT PD15
		1345	LDA Z3 ; DISPARA TIRISTORES SIGUIENTES
		1346	CMA
		1347	OUT Z4
		1348	MVI R, 00H2 ; REINICIALIZA 8259
		1349	OUT PT0
		1350	EI ; HABILITA INTERRUPCIONES
		1351	ENDM
		1352	;
		1353	MACRO XL, X2
		1354	SHLD XL ; GUARDA CURSOR
		1355	LDA X2 ; OBTIENE SIGUIENTE SECUENCIA
		1356	CALL ROTA ; DE TIRISTORES Y LA GUARDA
		1357	STA X2
		1358	POP H ; RESTABLECE
		1359	POP PSW
		1360	RET ; REGRESO
		1361	ENDM
		1362	;
F800		1363	ORG 0F800H
		1364	;
		1365	; TABELA DE RUTINAS DE INTERRUPCION
F800	C320F8	1366	JMP INT0
F803	00	1367	NOP
F804	C3FCF8	1368	JMP INT1
F807	00	1369	NOP
F808	C37DF9	1370	JMP INT2
F80B	00	1371	NOP
F80C	C3C7F9	1372	JMP INT3
F80F	00	1373	NOP
F810	C3F3F9	1374	JMP INT4
F813	00	1375	NOP
F814	C31FFA	1376	JMP INT5
F817	00	1377	NOP
F818	C346FA	1378	JMP INT6
F81B	00	1379	NOP
F81C	C377FA	1380	JMP INT7
F81F	00	1381	NOP
		1382	;
		1383	; RUTINA DE INTERRUPCION CERO
		1384	; SINCRONIZACION CON CRUCE POR CERO DE FASE DE ENTRADA
F820	F5	1385	INT0: PUSH PSW ; SALVA ESTADO DEL CPU
F821	C3	1386	PUSH B
F822	D5	1387	PUSH D
F823	E5	1388	PUSH H
		1389	;
		1390	; CARGA CONTADORES CON LAPSO INICIALES
F824	114140	1391	LXI D, LASID ; APUNTA A TABLA INTERMEDIA
F827	3E30	1392	MVI R, 0000 ; CONTADOR 0, 8253

AA DISPARC

REPERTORIO GENERAL STOCK 0113 SS EEO - 8/12 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F829	D3DF	1393	OUT PCOUN ;FP000
F82B	1A	1394	LDAX D ;LSB
F82C	D3DC	1395	OUT PLO00
F82E	13	1396	INX D
F82F	1A	1397	LDAX D ;HSE
F830	D3DC	1398	OUT PLO00
F832	13	1399	INX D
F833	3E70	1400	MVI A,C0C1 ;CONTADOR 1. 8253
F835	D3DF	1401	OUT PCOUN ;PN000
F837	1A	1402	LDAX D ;LSB
F838	D3DD	1403	OUT PLO01
F83A	13	1404	INX D
F83B	1A	1405	LDAX D ;HSE
F83C	D3DD	1406	OUT PLO01
F83E	13	1407	INX D
F83F	3EDF	1408	MVI A,C0240 ;CONTADOR TIC
F841	D3BA	1409	OUT PDIS
F843	1A	1410	LDAX D
F844	2F	1411	CMA ;LOGICA NEGATIVA
F845	D3B8	1412	OUT PCON ;A CONTADOR
F847	13	1413	INX D
F848	3E7F	1414	MVI A,C0120 ;COMANDO PARA CONTADOR
F84A	D3BA	1415	OUT PDIS
F84C	1A	1416	LDAX D ;LAPSO INICIAL P0120
F84D	2F	1417	CMA ;LOGICA NEGATIVA
F84E	D3B8	1418	OUT PCON ;A CONTADOR
F850	13	1419	INX D
F851	3E6F	1420	MVI A,C0120 ;COMANDO PARA CONTADOR
F853	D3BA	1421	OUT PDIS
F855	1A	1422	LDAX D ;LAPSO INICIAL P0120
F856	2F	1423	CMA ;LOGICA NEGATIVA
F857	D3B8	1424	OUT PCON ;A CONTADOR
F859	13	1425	INX D
F85A	3EEF	1426	MVI A,C0240 ;COMANDO PARA CONTADOR
F85C	D3BA	1427	OUT PDIS
F85E	1A	1428	LDAX D ;LAPSO INICIAL P0240
F85F	2F	1429	CMA ;LOGICA NEGATIVA
F860	D3B8	1430	OUT PCON ;A CONTADOR
F862	3EFF	1431	MVI A,INH1 ;INHIBE DISPARO DE CONTADORES
F864	D3BA	1432	OUT PDIS
		1433 ;	
		1434 ;	TRANSFIERE LA TABLA DE APUNTADES A LA TABLA DE CURSORES.
F866	13	1435	INX D
F867	215C40	1436	LXI H,CUR1 ;LOCALIDAD DE DESTINO
F86A	0E0C	1437	MVI C,120 ;TRANSFIERE 12 BYTES
F86C	0A0F4	1438	CALL LLEVA ;TRANSFIERE
F86F	2A3A40	1439	LALO CURCF ;LAPSO RECORRIDO
F872	225540	1440	SHLD CUREC
F875	2A3C40	1441	LALO CURSF
F878	225740	1442	SHLD CURES
		1443 ;	
		1444 ;	DETERMINA QUE FASE CRUZO POR CERO
F87B	D86A	1445	IN PCRU ;ENTRADA DE FASES
F87D	E607	1446	RNI 07H ;BORRA BASURA
F87F	F005	1447	CPI 05H ;FASE 0?

A4 DISPRAC

REPORT GENERAL STOCK 0113 SS EED - 8 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
F881	CA9CF8	1448	JZ CRU0
F884	FE03	1449	CPI 03H ;FASE 1?
F886	CA92F8	1450	JZ CRU1
		1451 ;	
		1452 ;CRUCE POR CERO DE FASE 2	
F889	0618	1453	MVI B,240 ; DETERMINA LOS PRIMEROS TIRISTORES QUE
F88B	0E30	1454	MVI C,480 ; DEBEN DISPARARSE
F88D	1621	1455	MVI D,330
F88F	C3A1F8	1456	JMP MENOR ; SALTA A VERIFICAR MAGNITUD
		1457 ;	
		1458 ;CRUCE POR CERO DE FASE 1	
F892	0606	1459	CRUI MVI B,60 ; DETERMINA LOS PRIMEROS TIRISTORES QUE
F894	0E0C	1460	MVI C,120 ; DEBEN DISPARARSE
F896	1618	1461	MVI D,240
F898	C3A1F8	1462	JMP MENOR
		1463 ;	
		1464 ;CRUCE POR CERO DE FASE 0	
F89B	0621	1465	CRUI MVI B,330 ; DETERMINA LOS PRIMEROS TIRISTORES QUE
F89D	0E03	1466	MVI C,30 ; DEBEN DISPARARSE
F89F	1606	1467	MVI D,60 ;
		1468 ;	
		1469 ;VERIFICA LA MAGNITUD DE LA AMPLITUD DE SALIDA	
F8A1	3A5840	1470	MENOR LDA FLAG ; TRAE BANDERA DE MAGNITUD
F8A4	FEFF	1471	CPI 0FFH
F8A6	CA0AF8	1472	JZ RCLIH ; RCLIHTE, SALTA
		1473 ;	
		1474 ;RCLIHTE	
F8A9	79	1475	RLIHA MOV A,C ; DISPARA TIRISTORES
F8AA	2F	1476	CMA
F8AB	D3E5	1477	OUT FF000
F8AD	D3E6	1478	OUT FF000
F8AF	D3E9	1479	OUT PHL20
F8B1	D3E9	1480	OUT PP240
F8B3	D3E9	1481	OUT PN240
F8B5	78	1482	MOV A,B
F8B6	2F	1483	CMA
F8B7	D3E9	1484	OUT PP120
		1485 ;	
		1486 ;	
		1487 ;GUARDA LAS SIGUIENTES SECUENCIAS DE TIRISTORES	
F8B9	216A40	1488	LXI H,TH00
F8BC	72	1489	MOV H,D
F8BD	23	1490	INX H
F8BE	72	1491	MOV H,D
F8BF	23	1492	INX H
F8C0	71	1493	MOV H,C
F8C1	23	1494	INX H
F8C2	72	1495	MOV H,D
F8C3	23	1496	INX H
F8C4	72	1497	MOV H,D
F8C5	23	1498	INX H
F8C6	72	1499	MOV H,D
F8C7	C3EEF8	1500	JMP DONDE
		1501 ;	
		1502 ;RCLIHTE	

AA DISPMAC

REPORT ORIGINAL STOCK 8113 SS EEB - 8 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F80A 78		1503	MACIN: MOV R,B ; DISPARA LOS PRIMEROS TIRISTORES
F80B 2F		1504	CHA
F80C D3E9		1505	OUT PP120
F80E 79		1506	MOV R,C
F80F 3F		1507	CHA
F800 D3E5		1508	OUT PP000
F802 D3E6		1509	OUT PP000
F804 D3E9		1510	OUT PP240
F806 7A		1511	MOV R,D
F807 2F		1512	CHA
F808 D3E9		1513	OUT PP240
F80A D3E9		1514	OUT PP120
		1515	; GUARDA LAS SIGUIENTES SECUENCIAS DE TIRISTORES
F80C 216A40		1516	LXI H, T000
F80F 72		1517	MOV H,D
F8E0 23		1518	INX H
F8E1 72		1519	MOV H,D
F8E2 23		1520	INX H
F8E3 71		1521	MOV H,C
F8E4 79		1522	MOV H,C
F8E5 C0B2F4		1523	CALL ROTA
F8E8 23		1524	INX H
F8E9 77		1525	MOV H,A
F8EA 23		1526	INX H
F8EB 72		1527	MOV H,D
F8EC 23		1528	INX H
F8ED 77		1529	MOV H,A
		1530	;
		1531	; REINICIALIZA 8259 Y ENMASCARA INT0
F8EE AF		1532	DONDE: XRA A
F8EF 3C		1533	INR H ; MASCARA
F8F0 D3D9		1534	OUT PT1
F8F2 3E20		1535	MVI A, 00H2
F8F4 D3D8		1536	OUT PT0
		1537	;
		1538	; RESTABLECE EL ESTADO DEL CPU
F8F6 E1		1539	POP H
F8F7 D1		1540	POP D
F8F8 C1		1541	POP B
F8F9 F1		1542	POP PSW
F8FA FB		1543	EI
F8FB C9		1544	RET ; REGRESO
		1545	;
		1546	; Rutina de interrupcion 1: PP000
		1547	; SINCRONIZACION DE FIN DE CICLO
F8FC F5		1548	INTI: PUSH PSW ; SALVA ESTADO DEL CPU
F8FD 3A5640		1549	LDA TP000 ; DISPARA TIRISTORES
F900 2F		1550	CHA
F901 D3E5		1551	OUT PP000
F903 3E30		1552	MVI A, C000 ; COMANDO PARA CONTADOR 0, 8253
F905 D3DF		1553	OUT PCOUN
F907 3A5540		1554	LDA CUREC ; LSB DE CUENTA RECORRIDA
F90A D3DC		1555	OUT PLO00
F90C 3A5640		1556	LDA CUREC+1 ; MSB DE CUENTA RECORRIDA
F90F D3DC		1557	OUT PLO00

AA DISPMAC

REPORTE GENCIAL STOCK 0113 SS EDD - 01/2 X11

LOC	OBJ	SEQ	SOURCE STATEMENT
		1613	; PUNTE NEGATIVO; ALFA = 000
F970	F5	1614	INT2: PUSH P5M ; SALVA STATUS
F97E	3A6A40	1615	LDA TN000 ; DISPARA SIGUIENTES TIRISTORES
F981	2F	1616	CMA
F982	D3E6	1617	OUT PN000
F984	3E70	1618	MVI A, C0C1 ; CONTADOR 2: 8253
F986	D3DF	1619	OUT PCON
F988	3A5740	1620	LDA CURES ; CUENTA RECORRIDA
F98B	D3DD	1621	OUT PLOD1 ; LSB
F98D	3A5840	1622	LDA CURES+1
F990	D3DD	1623	OUT PLOD1 ; MSB
F992	3E20	1624	MVI A, C0C2 ; REINICIALIZA 8253
F994	D3D8	1625	OUT PTO
F996	FB	1626	EI ; HABILITA INTERRUPTONES
F997	3A6A40	1627	LDA TN000 ; OBTIENE SIGUIENTE SECUENCIA
F99A	0D82F4	1628	CALL ROTA ; DE TIRISTORES Y GUARDA
F99D	326A40	1629	STA TN000
F9A0	E5	1630	PUSH H ; SALVA H
F9A1	3A6940	1631	LDA CONTA ; TRAE CONTADOR DE PUNTOS
F9A4	6F	1632	MOV L, A ; EN L
F9A5	3A5A40	1633	LDA SPMAX ; SPMAX=C; # DE PUNTOS/2
F9A8	8D	1634	CMP L ; C=CONTADOR
F9A9	23	1635	INX H ; CONTADOR+1
F9AA	7D	1636	MOV A, L ; EN ACUMULADOR
F9AB	326940	1637	STA CONTA ; GUARDA CONTADOR
F9AE	2A5C40	1638	LALD CUR1 ; TRAE CURSOR
F9B1	0289F9	1639	JNC SUBE ; CY=0; C)=CONTADOR
F9B4	2B	1640	BAJR: DCR H ; SIGUIENTE LAPSO
F9B5	7E	1641	MOV A, H
F9B6	038BF9	1642	JMP CASI ; SALTA
F9B9	7E	1643	SUBE: MOV A, H ; SIGUIENTE LAPSO
F9BA	23	1644	INX H ; ACTUALIZA CURSOR
F9BB	225C40	1645	CASI: SHLD CUR1 ; GUARDA CURSOR
F9BE	0D15F4	1646	CALL RECD ; FORMATEA LAPSO
F9C1	225740	1647	SHLD CURES ; A LOCALIDAD RESERVADA
F9C4	E1	1648	POP H
F9C5	F1	1649	POP P5M
F9C6	C9	1650	RET ; REGRESO
		1651	
		1652	; ROTINA DE INTERRUPTON 3
		1653	; PUNTE POSITIVO; ALFA = 120
		1654	INT3: MVI CP120, C0R4; TP120, PP120
F9C7	F5	1655+	PUSH P5M ; SALVA STATUS
F9C8	E5	1656+	PUSH H
F9C9	3E7F	1657+	MVI A, CP120 ; COMANDO PARA CONTADOR
F9CB	D3BA	1658+	OUT P015 ; A CONTADOR
F9CD	2A6240	1659+	LALD CUR4 ; TRAE CURSOR DE TABLA
F9D0	7E	1660+	MOV A, H ; TRAE LAPSO
F9D1	2F	1661+	CMA ; LOGICA NEGATIVA
F9D2	D3B8	1662+	OUT PCON ; A CONTADOR
F9D4	3EFF	1663+	MVI A, INHI ; INHIBE DISPARO DE CONTADOR
F9D6	D3BA	1664+	OUT P015
F9D8	3A6D40	1665+	LDA TP120 ; DISPARA TIRISTORES SIGUIENTES
F9DB	2F	1666+	CMA
F9DC	D3E9	1667+	OUT PP120

AA DISTING

REPORT ORIGINAL STOCK 8113 SS EED - 8 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
F90E	3E20	1668+	AVI A:OCN2 ;REINICIALIZA 8259
F9E0	D3D8	1669+	OUT PT0
F9E2	F8	1670+	EI ;HABILITA INTERRUPTONES
F9E3	25	1671	OCX H ;ACTUALIZA CURSOR
		1672	PER CUR4,TP120
F9E4	226240	1673+	SALD CUR4 ;GUARDA CURSOR
F9E7	3A6D40	1674+	LDA TP120 ;MANTIENE SIGUIENTE SECUENCIA
F9EA	C0B2F4	1675+	CALL ROTA ;DE TIRISTORES Y LA GUARDA
F9ED	326D40	1676+	STA TP120
F9F0	E1	1677+	POP H ;RESTABLECE
F9F1	F1	1678+	POP PSW
F9F2	C9	1679+	RET ;REGRESO
		1680	
		1681	;ROUTINA DE INTERRUPTON 4
		1682	;PUENTE NEGATIVO, ALFA = 120
		1683	INT4: MVR CNI20,CUR5;TNI20;PNI20
F9F3	F5	1684+	PUSH PSW ;SALVA STATUS
F9F4	E5	1685+	PUSH H
F9F5	3EBF	1686+	AVI A:CNI20 ;COMANDO PARA CONTADOR
F9F7	D3BA	1687+	OUT PDIS ;A CONTADOR
F9F9	2A6440	1688+	LHLD CUR5 ;TRAER CURSOR DE TABLA
F9FC	7E	1689+	MOV A,M ;TRAER LAPSO
F9FD	2F	1690+	CMA ;LOGICA NEGATIVA
F9FE	D3B8	1691+	OUT PCON ;A CONTADOR
FA00	3EFF	1692+	AVI A:INH1 ;INHIBE DISPARO DE CONTADOR
FA02	D3BA	1693+	OUT PDIS
FA04	3A6E40	1694+	LDA TNI20 ;DISPARA TIRISTORES SIGUIENTES
FA07	2F	1695+	CMA
FA08	D3E9	1696+	OUT PNI20
FA0A	3E20	1697+	AVI A:OCN2 ;REINICIALIZA 8259
FA0C	D3D8	1698+	OUT PT0
FA0E	F8	1699+	EI ;HABILITA INTERRUPTONES
FA0F	23	1700	INX H ;ACTUALIZA CURSOR
		1701	PER CUR5,TNI20
FA10	226440	1702+	SALD CUR5 ;GUARDA CURSOR
FA13	3A6E40	1703+	LDA TNI20 ;MANTIENE SIGUIENTE SECUENCIA
FA16	C0B2F4	1704+	CALL ROTA ;DE TIRISTORES Y LA GUARDA
FA19	326E40	1705+	STA TNI20
FA1C	E1	1706+	POP H ;RESTABLECE
FA1D	F1	1707+	POP PSW
FA1E	C9	1708+	RET ;REGRESO
		1709	
		1710	;ROUTINAS DE INTERRUPTON 5
		1711	;PUENTE POSITIVO, ALFA = 240
		1712	INT5: MVR CP240,CUR3;TP240;FP240
FA1F	F5	1713+	PUSH PSW ;SALVA STATUS
FA20	E5	1714+	PUSH H
FA21	3EDF	1715+	AVI A:CP240 ;COMANDO PARA CONTADOR
FA23	D3BA	1716+	OUT PDIS ;A CONTADOR
FA25	2A6040	1717+	LHLD CUR3 ;TRAER CURSOR DE TABLA
FA28	7E	1718+	MOV A,M ;TRAER LAPSO
FA29	2F	1719+	CMA ;LOGICA NEGATIVA
FA2A	D3B8	1720+	OUT PCON ;A CONTADOR
FA2C	3EFF	1721+	AVI A:INH1 ;INHIBE DISPARO DE CONTADOR
FA2E	D3BA	1722+	OUT PDIS

AM DISPLAY

RECORDS GENERAL STOCK 8113 SS FTB - 81/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
FR30	3A6C40	1723+	LDA TP240 ;DISPARA TIRISTORES SIGUIENTES
FR33	2F	1724+	ORA
FR34	D3E9	1725+	OUT PP240
FR36	3E20	1726+	MVI A,0CH2 ;REINICIALIZA 8259
FR38	D3D8	1727+	OUT PT0
FR3A	FB	1728+	EI ;HABILITA INTERRUPCIONES
FR3B	23	1729	INX H ;ACTUALIZA CURSOR
		1730	MER CUR3,TP240
FR3C	226040	1731+	SHLD CUR3 ;GUARDA CURSOR
FR3F	3A6C40	1732+	LDA TP240 ;OBTIENE SIGUIENTE SECUENCIA
FR42	D0B2F4	1733+	CALL R0TA ;DE TIRISTORES Y LA GUARDA
FR45	326C40	1734+	STA TP240
FR48	E1	1735+	POP H ;RESTABLECE
FR49	F1	1736+	POP PSW
FR4A	C9	1737+	RET ;REGRESO
		1738 ;	
		1739 ;	ROUTINA DE INTERRUPCION 5
		1740 ;	PUENTE NEGATIVO, ALFA = 240
		1741 INT6:	MAR CN240,CUR6,IN240,PN240
FR4B	F5	1742+	PUSH PSW ;SALVA STATUS
FR4C	E5	1743+	PUSH H
FR4D	3EEF	1744+	MVI A,CN240 ;COMANDO PARA CONTADOR
FR4F	D3BA	1745+	OUT P015 ;A CONTADOR
FR51	2A6640	1746+	SHLD CUR6 ;TRAER CURSOR DE TABELA
FR54	7E	1747+	MOV H,H ;TRAER LAPSO
FR55	2F	1748+	ORA ;LOGICA NEGATIVA
FR56	D3B8	1749+	OUT P00N ;A CONTADOR
FR58	3EEF	1750+	MVI A,INH1 ;INHIBE DISPARO DE CONTADOR
FR5A	D3BA	1751+	OUT P015
FR5C	3A6F40	1752+	LDA TN240 ;DISPARA TIRISTORES SIGUIENTES
FR5F	2F	1753+	ORA
FR60	D3E9	1754+	OUT PN240
FR62	3E20	1755+	MVI A,0CH2 ;REINICIALIZA 8259
FR64	D3D8	1756+	OUT PT0
FR66	FB	1757+	EI ;HABILITA INTERRUPCIONES
FR67	2B	1758	DCX H ;ACTUALIZA CURSOR
		1759	MER CUR6,IN240
FR68	226640	1760+	SHLD CUR6 ;GUARDA CURSOR
FR6B	3A6F40	1761+	LDA TN240 ;OBTIENE SIGUIENTE SECUENCIA
FR6E	D0B2F4	1762+	CALL R0TA ;DE TIRISTORES Y LA GUARDA
FR71	326F40	1763+	STA TN240
FR74	E1	1764+	POP H ;RESTABLECE
FR75	F1	1765+	POP PSW
FR76	C9	1766+	RET ;REGRESO
FR77	00	1767 INT7:	NOP
		1768 ;	
FC00		1769	ORG 0FC00H
		1770 ;	TABELA DE SEND
FC00	0000	1771 UNO:	DW 000
FC02	5700	1772	DW 87D
FC04	FE00	1773	DW 174D
FC06	0501	1774	DW 261D
FC08	5C01	1775	DW 348D
FC0A	8401	1776	DW 436D
FC0C	0E02	1777	DW 523D

AM DISPRAC

REPORTE GENERAL STOCK 0113 55 EEB - 0 1/2 X 11

LOC OBJ SEQ SOURCE STATEMENT

FC0E 6202	1778	DW 6100
FC10 8902	1779	DW 6970
FC12 1003	1780	DW 7840
FC14 6703	1781	DW 8710
FC16 9E03	1782	DW 9580
FC18 1504	1783	DW 10450
FC1A 6004	1784	DW 11320
FC1C C204	1785	DW 12190
FC1E 1905	1786	DW 13050
FC20 6F05	1787	DW 13910
FC22 0605	1788	DW 14770
FC24 1006	1789	DW 15640
FC26 7206	1790	DW 16500
FC28 C806	1791	DW 17360
FC2A 1E07	1792	DW 18220
FC2C 7407	1793	DW 19080
FC2E C907	1794	DW 19930
FC30 1F08	1795	DW 20790
FC32 7408	1796	DW 21640
FC34 C908	1797	DW 22490
FC36 1E09	1798	DW 23340
FC38 7309	1799	DW 24190
FC3A C709	1800	DW 25030
FC3C 100A	1801	DW 25880
FC3E 790A	1802	DW 26720
FC40 C40A	1803	DW 27560
FC42 180B	1804	DW 28400
FC44 680B	1805	DW 29230
FC46 BF0B	1806	DW 30070
FC48 120C	1807	DW 30900
FC4A C90C	1808	DW 31730
FC4C B70C	1809	DW 32550
FC4E 0A0D	1810	DW 33380
FC50 5C0D	1811	DW 34200
FC52 AE0D	1812	DW 35020
FC54 FF0D	1813	DW 35830
FC56 510E	1814	DW 36650
FC58 A20E	1815	DW 37460
FC5A F20E	1816	DW 38260
FC5C 430F	1817	DW 39070
FC5E 930F	1818	DW 39870
FC60 E30F	1819	DW 40670
FC62 3210	1820	DW 41460
FC64 8210	1821	DW 42260
FC66 D110	1822	DW 43050
FC68 1F11	1823	DW 43830
FC6A 6D11	1824	DW 44610
FC6C B811	1825	DW 45390
FC6E 0912	1826	DW 46170
FC70 5612	1827	DW 46940
FC72 R312	1828	DW 47710
FC74 F012	1829	DW 48480
FC76 3C13	1830	DW 49240
FC78 8813	1831	DW 50000
FC7A D313	1832	DW 50750

LOC	OBJ	SEQ	SOURCE STATEMENT
FC7C	1E14	1833	DW 51500
FC7E	6814	1834	DW 52240
FC80	B314	1835	DW 52990
FC82	FC14	1836	DW 53720
FC84	4615	1837	DW 54460
FC86	8F15	1838	DW 55190
FC88	D715	1839	DW 55910
FC8A	2016	1840	DW 56640
FC8C	6716	1841	DW 57350
FC8E	AF16	1842	DW 58070
FC90	F516	1843	DW 58770
FC92	3C17	1844	DW 59480
FC94	8217	1845	DW 60180
FC96	C717	1846	DW 60870
FC98	9C18	1847	DW 61560
FC9A	5118	1848	DW 62250
FC9C	9518	1849	DW 62930
FC9E	D818	1850	DW 63600
FCA0	1B19	1851	DW 64270
FCA2	5E19	1852	DW 64940
FCA4	A019	1853	DW 65600
FCA6	E219	1854	DW 66250
FCA8	231A	1855	DW 66910
FCAA	531A	1856	DW 67550
FCAC	H31A	1857	DW 68190
FCAE	E31A	1858	DW 68830
FCB0	221B	1859	DW 69460
FCB2	611B	1860	DW 70090
FCB4	9F1B	1861	DW 70710
FCB6	DC1B	1862	DW 71320
FCB8	191C	1863	DW 71930
FCBA	551C	1864	DW 72530
FCBC	911C	1865	DW 73130
FCBE	DC1C	1866	DW 73720
FCC0	071D	1867	DW 74310
FCC2	411D	1868	DW 74890
FCC4	7B1D	1869	DW 75470
FCC6	841D	1870	DW 76040
FCC8	EC1D	1871	DW 76600
FCCA	241E	1872	DW 77160
FCCC	561E	1873	DW 77710
FCC E	921E	1874	DW 78260
FCC0	C81E	1875	DW 78800
FCC2	FD1E	1876	DW 79330
FCC4	321F	1877	DW 79860
FCC6	651F	1878	DW 80380
FCC8	981F	1879	DW 80900
FCCA	C01F	1880	DW 81410
FCC C	FF1F	1881	DW 81910
FCC E	3120	1882	DW 82410
FCCB	6220	1883	DW 82900
FCC E	9220	1884	DW 83380
FCC4	C220	1885	DW 83860
FCC6	F120	1886	DW 84330
FCC8	2021	1887	DW 84800

D-3772AC

REFORMERENTIAL STOCK 8113 SS EED - 81/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
FCFA	4E21	1888	DW 85260
FCEC	7821	1889	DW 85710
FCEE	A821	1890	DW 86160
FCF0	D421	1891	DW 86600
FCF2	FF21	1892	DW 87050
FCF4	2C22	1893	DW 87480
FCF6	9422	1894	DW 87930
FCF8	7D22	1895	DW 88290
FCFA	A622	1896	DW 88780
FCFC	CE22	1897	DW 89180
FCEE	F522	1898	DW 89490
FD00	1823	1899	DW 89870
FD02	4123	1900	DW 90250
FD04	6723	1901	DW 90630
FD06	8823	1902	DW 90990
FD08	AF23	1903	DW 91350
FD0A	D323	1904	DW 91780
FD0C	F523	1905	DW 92050
FD0E	1624	1906	DW 92380
FD10	3724	1907	DW 92710
FD12	5824	1908	DW 93040
FD14	7724	1909	DW 93350
FD16	9624	1910	DW 93660
FD18	B424	1911	DW 93960
FD1A	D324	1912	DW 94260
FD1C	EF24	1913	DW 94550
FD1E	0825	1914	DW 94830
FD20	2825	1915	DW 95180
FD22	4125	1916	DW 95370
FD24	5825	1917	DW 95630
FD26	7425	1918	DW 95880
FD28	8C25	1919	DW 96120
FD2A	A425	1920	DW 96360
FD2C	B825	1921	DW 96590
FD2E	D125	1922	DW 96810
FD30	E625	1923	DW 97020
FD32	F825	1924	DW 97230
FD34	0F26	1925	DW 97430
FD36	2226	1926	DW 97620
FD38	3926	1927	DW 97810
FD3A	4726	1928	DW 97990
FD3C	5826	1929	DW 98150
FD3E	6826	1930	DW 98320
FD40	7826	1931	DW 98480
FD42	8626	1932	DW 98620
FD44	9426	1933	DW 98750
FD46	A226	1934	DW 98980
FD48	AE26	1935	DW 99020
FD4A	BA26	1936	DW 99140
FD4C	C526	1937	DW 99250
FD4E	CF26	1938	DW 99350
FD50	D926	1939	DW 99430
FD52	E126	1940	DW 99530
FD54	E926	1941	DW 99610
FD56	FI26	1942	DW 99690

2A DISMAC

REFRIGERIAL STOCK 0113 SS EB - 0 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
FD58	F726	1943	DW 99750
FD5A	FD26	1944	DW 99810
FD5C	0227	1945	DW 99860
FD5E	0527	1946	DW 99900
FD60	0527	1947	DW 99950
FD62	0027	1948	DW 99960
FD64	0E27	1949	DW 99960
FD66	0F27	1950	DW 99990
FD68	1027	1951	DW 100000
FD6A	0F27	1952	DW 99990
FD6C	0E27	1953	DW 99990
FD6E	0C27	1954	DW 99960
FD70	0927	1955	DW 99930
FD72	0627	1956	DW 99900
FD74	0227	1957	DW 99860
FD76	FD26	1958	DW 99810
FD78	F726	1959	DW 99750
FD7H	F126	1960	DW 99690
FD7C	E926	1961	DW 99610
FD7E	E126	1962	DW 99530
FD80	D926	1963	DW 99450
FD82	DF26	1964	DW 99350
FD84	D526	1965	DW 99250
FD86	8A26	1966	DW 99140
FD88	AE26	1967	DW 99020
FD8A	A226	1968	DW 98900
FD8C	9426	1969	DW 98760
FD8E	8626	1970	DW 98620
FD90	7826	1971	DW 98480
FD92	6826	1972	DW 98320
FD94	5826	1973	DW 98160
FD96	4726	1974	DW 97990
FD98	3526	1975	DW 97810
FD9A	2226	1976	DW 97620
FD9C	0F26	1977	DW 97430
FD9E	FB25	1978	DW 97230
FDA0	E625	1979	DW 97020
FDA2	D125	1980	DW 96810
FDA4	8825	1981	DW 96590
FDA6	HA25	1982	DW 96350
FDA8	8C25	1983	DW 96120
FDAH	7425	1984	DW 95880
FDAK	5B25	1985	DW 95630
FDAE	4125	1986	DW 95370
FDA0	2625	1987	DW 95100
FDB2	0B25	1988	DW 94820
FDB4	EF24	1989	DW 94550
FDB6	D224	1990	DW 94260
FDB8	B424	1991	DW 93960
FDBA	9624	1992	DW 93660
FDBC	7724	1993	DW 93350
FDBE	5824	1994	DW 93040
FDC0	3724	1995	DW 92710
FDC2	1624	1996	DW 92380
FDC4	F523	1997	DW 92050

AM DISPMAC

REPORT ORIGINAL STOCK 0113 SS EEO - 0 1/2 X 11

PROGRAMA PRINCIPAL

LOC	OBJ	SEQ	SOURCE STATEMENT
FDC6	D223	1998	DW 91700
FDC8	AF23	1999	DW 91350
FDCA	8B23	2000	DW 90990
FDCC	8723	2001	DW 90630
FDC E	4123	2002	DW 90250
FDD0	1B23	2003	DW 89870
FDD2	FS22	2004	DW 89490
FDD4	CE22	2005	DW 89100
FDD6	A622	2006	DW 88780
FDD8	7D22	2007	DW 88330
FDDA	5422	2008	DW 87980
FDDC	2A22	2009	DW 87460
FDEE	FF21	2010	DW 87030
FDE0	D421	2011	DW 86680
FDE2	A021	2012	DW 86160
FDE4	7B21	2013	DW 85710
FDE6	4E21	2014	DW 85260
FDE8	2021	2015	DW 84800
FDEA	F120	2016	DW 84330
FDEC	C220	2017	DW 83860
FDEE	9220	2018	DW 83380
FDF0	6220	2019	DW 82960
FDF2	3120	2020	DW 82410
FDF4	FF1F	2021	DW 81910
FDF6	CD1F	2022	DW 81410
FDF8	9A1F	2023	DW 80980
FDF A	651F	2024	DW 80380
FDFC	321F	2025	DW 79860
FDFE	FD1E	2026	DW 79330
FE00	CB1E	2027	DW 78800
FE02	921E	2028	DW 78260
FE04	5B1E	2029	DW 77710
FE06	241E	2030	DW 77160
FE08	EC1D	2031	DW 76600
FE0A	B41D	2032	DW 76040
FE0C	7B1D	2033	DW 75470
FE0E	411D	2034	DW 74890
FE10	071D	2035	DW 74310
FE12	CC1C	2036	DW 73720
FE14	911C	2037	DW 73130
FE16	551C	2038	DW 72530
FE18	191C	2039	DW 71930
FE1A	DC1B	2040	DW 71320
FE1C	9F1B	2041	DW 70710
FE1E	611B	2042	DW 70090
FE20	221B	2043	DW 69460
FE22	E31A	2044	DW 68830
FE24	A31A	2045	DW 68190
FE26	631A	2046	DW 67530
FE28	231A	2047	DW 66910
FE2A	E219	2048	DW 66260
FE2C	A019	2049	DW 65600
FE2E	5E19	2050	DW 64940
FE30	1B19	2051	DW 64270
FE32	D818	2052	DW 63600

AA DISPAC

NUMERICAL STOCK 0113 SS ETR - 8 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
FE34	9518	2053	DW 6293D
FE36	5118	2054	DW 6225D
FE38	0C18	2055	DW 6156D
FE3A	0717	2056	DW 6087D
FE3C	8217	2057	DW 6018D
FE3E	3C17	2058	DW 5949D
FE40	F516	2059	DW 5877D
FE42	AF16	2060	DW 5807D
FE44	6716	2061	DW 5735D
FE46	2916	2062	DW 5664D
FE48	0715	2063	DW 5591D
FE4A	8F15	2064	DW 5519D
FE4C	4615	2065	DW 5445D
FE4E	FC14	2066	DW 5372D
FE50	8314	2067	DW 5299D
FE52	6814	2068	DW 5224D
FE54	1E14	2069	DW 5150D
FE56	0713	2070	DW 5075D
FE58	8813	2071	DW 5000D
FE5A	3D13	2072	DW 4924D
FE5C	F012	2073	DW 4848D
FE5E	8312	2074	DW 4771D
FE60	5612	2075	DW 4694D
FE62	0912	2076	DW 4617D
FE64	8811	2077	DW 4539D
FE66	6011	2078	DW 4461D
FE68	1F11	2079	DW 4383D
FE6A	0110	2080	DW 4305D
FE6C	8210	2081	DW 4226D
FE6E	3210	2082	DW 4146D
FE70	E30F	2083	DW 4067D
FE72	930F	2084	DW 3987D
FE74	430F	2085	DW 3907D
FE76	F20E	2086	DW 3826D
FE78	950E	2087	DW 3746D
FE7A	510E	2088	DW 3665D
FE7C	FF0D	2089	DW 3583D
FE7E	AE0D	2090	DW 3502D
FE80	5C0D	2091	DW 3420D
FE82	0A0D	2092	DW 3338D
FE84	B70C	2093	DW 3255D
FE86	E50C	2094	DW 3173D
FE88	120C	2095	DW 3090D
FE8A	8F0B	2096	DW 3007D
FE8C	680B	2097	DW 2923D
FE8E	190B	2098	DW 2840D
FE90	C40A	2099	DW 2756D
FE92	700A	2100	DW 2672D
FE94	1D0A	2101	DW 2588D
FE96	C709	2102	DW 2503D
FE98	7309	2103	DW 2419D
FE9A	1E09	2104	DW 2334D
FE9C	C508	2105	DW 2249D
FE9E	7408	2106	DW 2164D
FEA0	1F08	2107	DW 2079D

FEA DISTINGUISH

NITROFIC GILANCIAL STOCK 0113 SS EEB - 0 1/2 X 11

LOC	OBJ	SEQ	SOURCE STATEMENT
FEA2	C907	2106	DN 19330
FEA4	7407	2109	DN 19080
FEA6	1E07	2110	DN 18220
FEA8	C605	2111	DN 17360
FEA9	7205	2112	DN 16580
FEA0	1006	2113	DN 15640
FEA1	C605	2114	DN 14780
FEB0	6F05	2115	DN 13910
FEB2	1905	2116	DN 13050
FEB4	C204	2117	DN 12190
FEB6	6004	2118	DN 11330
FEB8	1504	2119	DN 10470
FEB9	6E03	2120	DN 9610
FEB0	6703	2121	DN 8750
FEBE	1003	2122	DN 7890
FEC0	B902	2123	DN 7030
FEC2	6202	2124	DN 6170
FEC4	0802	2125	DN 5310
FEC6	B401	2126	DN 4450
FEC8	5001	2127	DN 3590
FEC9	0501	2128	DN 2730
FEC0	AE00	2129	DN 1870
FECE	5700	2130	DN 1010
FED0	0000	2131	DN 150
F000		2132	END INI

PUBLIC SYMBOLS

EXTERNAL SYMBOLS

USER SYMBOLS

ADET	A 4915	ALFA	A F1A5	AFB	A F301	ANPAR	A F300	AFAGR	A F03B	ARI	A F1A2	AR2	A F19C
AREAL	A 4974	AREAZ	A 4500	AUN	A F3F3	AVISA	A F163	BAJA	A F9B4	BANDA	A 4070	BANDE	A 4071
BAND1	A 4972	BAND0	A 4040	BANDU	A 4973	BASE	A 00FC	BCDBI	A F430	BETA	A F3F1	BITER	A 400A
BNA	A F378	CAR	A F5B1	CAR1	A 001E	CASI	A F96B	CAS0	A F941	CCCC	A 403F	CCATX	A 0061
CDEF	A 0012	CEX05	A 403E	CHICO	A F14F	CI	A F404	CLSB	A 000E	CHD	A 0027	CHSB	A 0000
CH120	A 006F	CH240	A 00EF	CHCTL	A 00ED	CHIN	A 00EC	CHOUT	A 00EC	CHVEN	A F40E	CO	A F407
COCB	A 0030	COCL	A 0070	CONST	A 00ED	CONTA	A 4069	COUN	A 00B6	CP120	A 007F	CP240	A 000F
CR	A 0000	CRGUT	A F4E2	CRUB	A F09E	CRU1	A F092	CUR1	A 4050	CUR2	A 405E	CUR3	A 4060
CUR4	A 4062	CURS	A 4064	CUR5	A 4066	CURCF	A 403A	CUREC	A 4055	CURES	A 4057	CURSF	A 403C
DEF1	A 00F0	DEF2	A 0078	DEF3	A FF10	DEF4	A F0A8	DEFAR	A F1A5	DELI	+ 0004	DFHC	A 4014
DF0	A 1518	DIRC	A 4000	DIRR	A 4002	DISTA	A 4010	DIV	A 0001	DIVI	A F3FD	DONDE	A F8EE
DOWN	A F93F	DST0	A 4000	DUR1	A 0000	DUR2	A 0002	DUR3	A 0004	ECH10	A F4F7	ECHO	A F4E8
ERROR	A F4F9	FAL0	A 0168	FAL1	A 5400	FAL3	A FF08	FAL4	A FD20	FAL5	A FE98	FAL6	A FE20
FAC0	+ 0003	FAS1	A F1E4	FAS2	A F20A	FAS3	A F25F	FDI1	A F0AE	FDIM	A F188	FDIN	A F34F
FDIX	A F0AB	FIN	A FED0	FINF	A F97A	FITR1	A 404B	FITR2	A 404F	FITR3	A 4053	FLRG	A 405B
FOP12	A 4018	FRET	A F504	GAHA	A 4012	GETCH	A F507	GETRX	A F50E	GHX05	A F514	GHX10	A F520
GHX11	A F536	GRAN	A F120	ICM1	A 001F	ICM2	A 00F8	IMPRE	A F38A	INHI	A 00FF	INI	A F000
INT0	A F820	INT1	A F8FC	INT2	A F970	INT3	A F9C7	INT4	A F9F3	INT5	A FA1F	INT6	A FA4B
INT7	A FA77	INTR1	A 4049	INTR2	A 404D	INTR3	A 4051	INTE	A 0009	JAJA	A F4C1	JUSTA	A F08C
LAP1A	A 4028	LAP1D	A 4026	LAP2A	A 402A	LAP2D	A 402B	LAP3A	A 402C	LAP3D	A 402D	LAPS	A F486
LAS1A	A 4043	LAS1D	A 4041	LAS2A	A 4045	LAS2D	A 4046	LAS3A	A 4047	LAS3D	A 4048	LEIN	A F049
LETRA	A F568	LETRE	A F580	LETRU	A F59F	LF	A 000A	LIBU	A F2E6	LIAI	A 401A	LLEVA	A F489

A-A DISTPRAC

REF ORIG: GENERAL STOCK 0113 SS EEB - 8/12 X 11

PROGRAMA PRINCIPAL

LOCUR	A 0000	NALIN	A F30A	NALG	A F39A	NAR	+ 000B	NELIN	A F3A9	MENO	A F307	MENOR	A F3A1
MENS	+ 0000	NER	+ 000E	MODE	A 000E	MOOU	A F190	MODUC	A F3A5	MOOUR	A F3B4	MUL	A 0000
MULTI	A F3EF	NOCE	A F498	NOR	A F401	OCW2	A 0020	ORIG	A F2D2	PCC1	A 00E7	PCMIX	A 00E8
PCDN	A 00B8	PCDUN	A 00DF	PCRU	A 00BA	PCS1	A 00E7	PCS2	A 00EB	PD15	A 00BA	PENTR	A 400C
PIL	A F05D	PILR	A FFFF	PINTA	A F40B	PIVO	A 401C	PLORD	A 00DE	PL000	A 000C	PL001	A 000D
PMAX	A 4053	PMR	A 00E2	PNL	A 0081	PM000	A 00E6	PN120	A 00E9	PN240	A 00E9	PP000	A 00E5
PP12M	A 00E9	PP240	A 00E9	PROO	+ 0001	FROM	A F2F6	PROS	+ 0002	PRTV0	A 007F	PT0	A 0008
PT1	A 00D9	PT1R	A 0000	PT10	A 000C	PUNTO	A 4068	R	A 0100	RER	A 0002	RECO	A F415
ROTH	A F4B2	SALI	A F2AF	SAL3	A F2BE	SAL4	A F2C8	SERR	A F331	SENO	+ 0005	SEXT0	A 4004
SISI	A F4BE	SLETR	A 0018	SLETE	A 001F	SLETO	A 0012	SFMAX	A 405A	SRET	A F54C	SUEE	A F9B9
T1	A 401E	TAB	A F800	TAF11	A 4030	TAF12	A 4034	TAF13	A 4038	TRAIN1	A 402E	TRAIN2	A 4032
TA00	A 4036	TAL	A F000	TA01	A 016B	TA02	A 0221	TA04	A 0079	TA05	A F00F	TA07	A 039E
TA08	A 027D	TA09	A 008E	TA0E	A 4024	TE1	A 4020	TE2	A 4022	TESTA	A F2D9	TESTO	A F36B
TETA	A F30B	TETB	A F34C	TN000	A 406A	TN120	A 406E	TN240	A 406F	TOSA	A 0000	TOTO	A 400E
TP000	A 4068	TP120	A 406D	TP240	A 406C	TRDY	A 0001	TTY	A F060	TTY1	A F068	URF8	A 0087
URMH	A 0000	URAL	A 0000	URDC	A 0000	URSE	A 0081	ULTIM	A F94D	UNO	A FC00	UNTER	A 4006
UP	A F93A	VALDG	A F54E	VALDL	A F55F	VERI	A F31C	VUELA	A F0C4	ZXCV	A F18D		

ASSEMBLY COMPLETE. NO ERRORS

AA DISPRAC

RIPORTE GERENCIAL STOCK 8113 SS EEB - 8 1/2 X 11

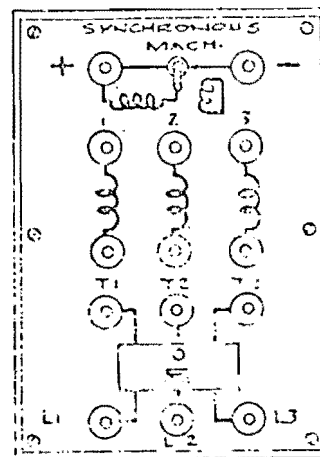
1
2
3
4
5
6
7
8
9
10
11
12
13
14
15
16
17
18
19
20
21
22
23
24
25
26
27
28
29
30
31
32
33
34
35
36
37
38
39
40
41
42
43
44
45
46
47
48
49
50
51
52
53
54
55
56
57

Apéndice "b".- Hojas de datos del motor SM-100

SYNCHRONOUS MACHINE
MODEL SM-100

GENERAL:

The SM-100 is a three-phase, four-pole machine consisting of a Wye/Delta stator and a quadrature rotor having a DC field winding and a damper winding. A three-pole circuit breaker and a IND START - SYNC RUN switch are provided in the terminal box. Ratings follow:

SM-100 MOT, & ALT.CIRCUIT BREAKERS

Speed - 1800 RPM
Voltage - 100 V-3Ø
Max Ambient T. - 40° C
Insulation - Class B
Rating - Continuous

Type of Oper. - Pushbutton with slide-tab release
No. of Poles - Three
Overload Type - Thermal
Trip Rating - 1.5 Amps
Reset Method - Push button in

ALTERNATORMOTOR

Power - 120 Voltamp.
Current - 0.35 Amps
Field Excit. - Separate
Field Vltg. - 0-100 V DC

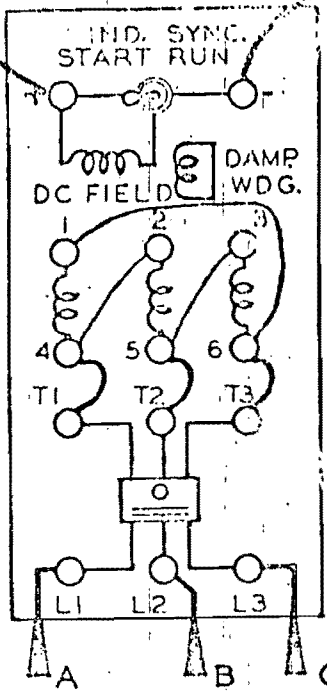
Horsepower - 1/3 HP
Current - 1.4 Amps
Frequency - 60 Hz.

OPERATION (SYNCHRONOUS MOTOR):

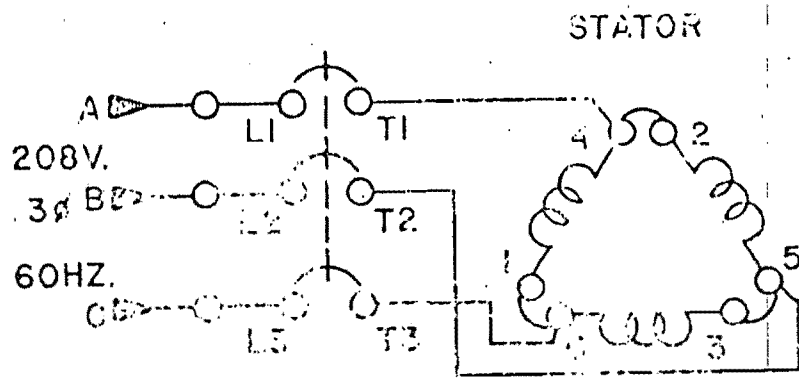
The proper connections for operation of the SM-100 as a synchronous motor are shown in Figure 1. With the switch in the SYNC RUN position, energize the variable DC supply and adjust the output voltage from zero up to the value which causes 1 amp to flow through the rotor. Return the switch to the IND START position and start the motor by pushing in the circuit breaker button. When the motor reaches no load speed, move the switch to the SYNC RUN position. The rotor will then synchronize with the line and the motor will be running at exactly 1800 RPM. Used to demonstrate the various characteristics of synchronous motors.

OPERATION (ALTERNATOR):

The proper connections for operation of the SM-100 as an alternator are shown in Figure 2. With these connections made and the switch in the SYNC RUN position, drive the alternator at 1800 RPM with a suitable prime mover. Energize the DC voltage supply and increase the supply's output to increase the alternator's output voltage to the desired value. Push the circuit breaker's button in to connect the alternator's output to the load. Used to demonstrate the characteristics of a polyphase alternator of the stationary armature type. It may also be used as the loading device when testing the various motors.

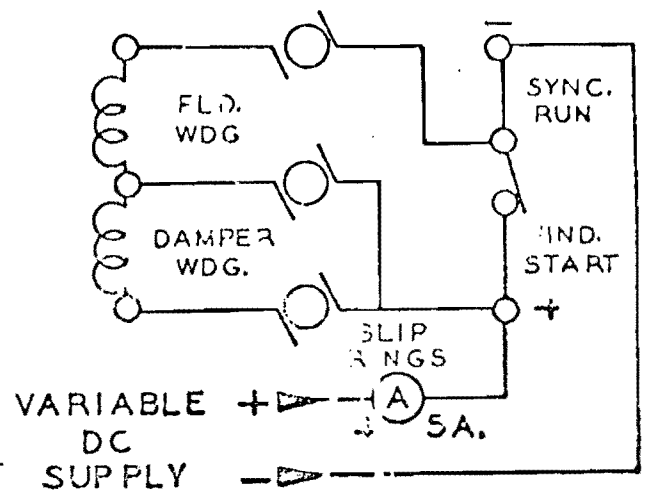


208V.-3 ϕ -60 HZ.



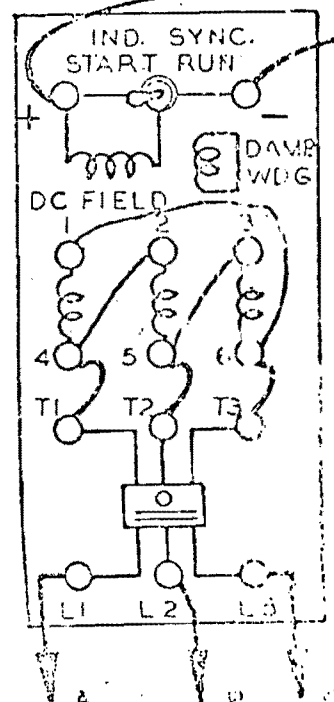
STATOR

ROTOR



SYNCHRONOUS MOTOR

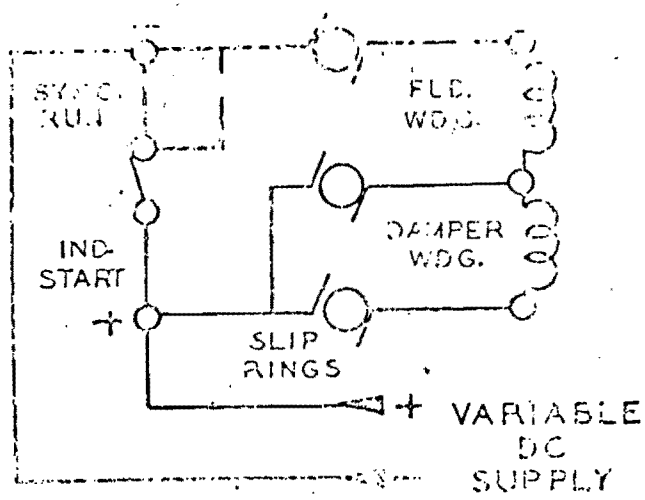
FIGURE 1



208V.-3 ϕ -60 HZ.

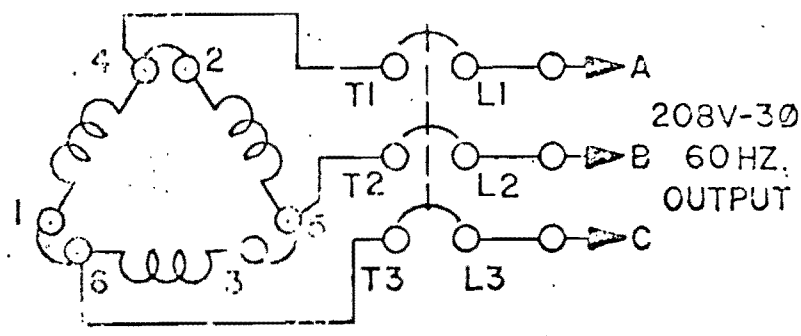
VARIABLE DC SUPPLY

ROTOR



VARIABLE DC SUPPLY

STATOR



SYNCHRONOUS ALTERNATOR

FIGURE 2

Apéndice "C".- Cicloconvertidor.

El diagrama del cicloconvertidor monofásico se muestra en la figura C1. Los componentes se listan en la tabla C1.

T ₁	TIC 126
C ₁	0.47 uf
R ₁	47 Ω , 2 Watts.
L ₁	Nucleo # 62; AWG # 14; 20 vueltas.
L ₂	
f	10 amps.; 250 volts.

Tabla C1.- Componentes del cicloconvertidor monofásico.

El circuito de disparo por generación de portadora para los tiristores se muestra en la figura C2; los componentes se listan en la tabla C2.

R ₁ , R ₆	4.7 kΩ
R ₂ , R ₅ , R ₉ , R ₁₃	2.2 kΩ
R ₃ , R ₄ , R ₈ , R ₁₂	100 kΩ
R ₇ , R ₁₁	6.8 kΩ
R ₁₀ , R ₁₄	10 kΩ
R _a	1 kΩ
C ₁ , C ₂	270 pf
C ₃ , C ₅	470 pf
C ₄ , C ₆	4.7 nf
D ₁ , D ₂ , D ₃ , D ₄ , D ₆ , D ₇	1N914
D ₅ , D ₈ , D ₉ , D ₁₀ , D ₁₁	1N4003
D ₁₂	1N4003

Tabla C2.- Componentes de circuito de disparo de tiristores.

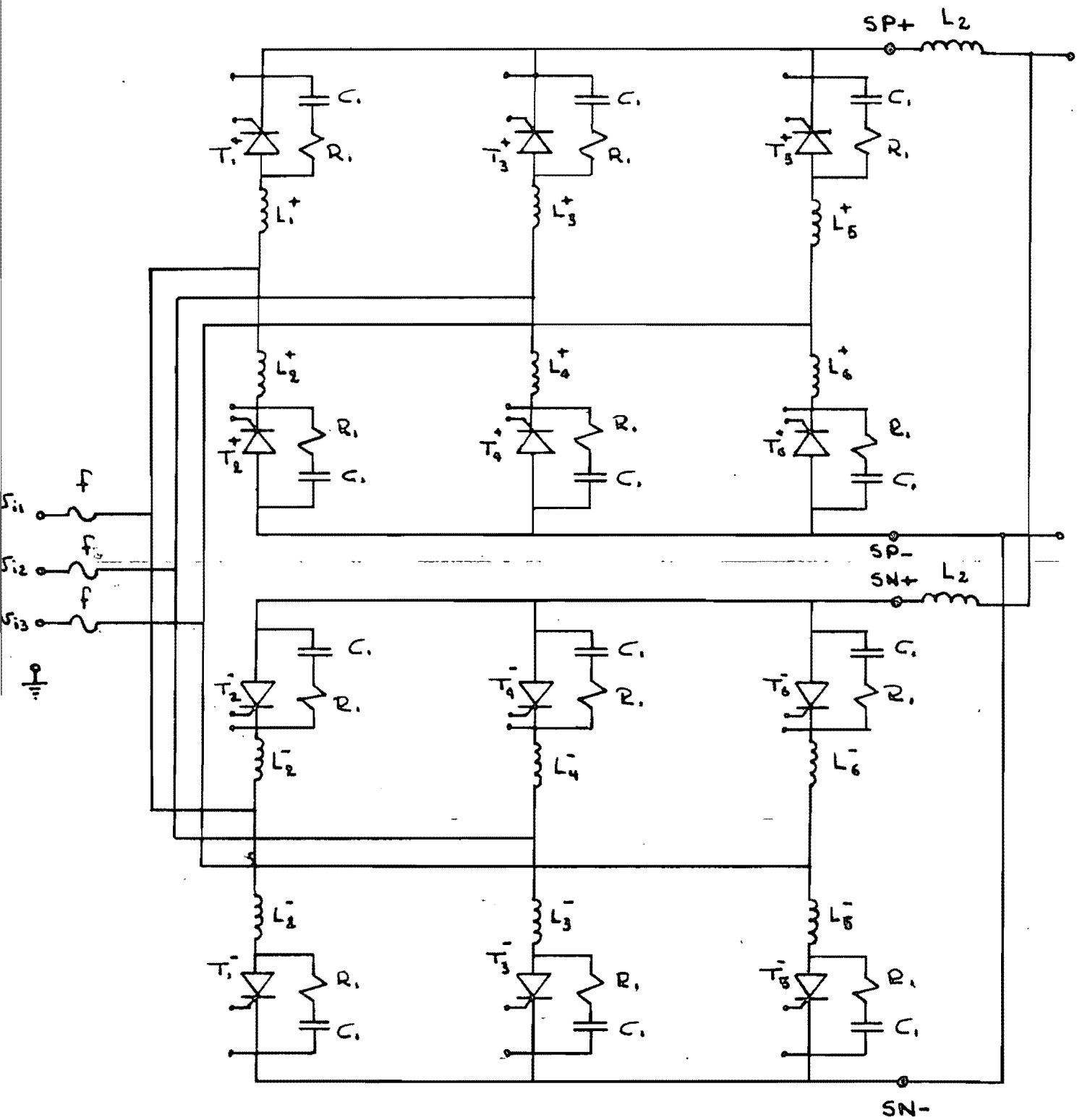
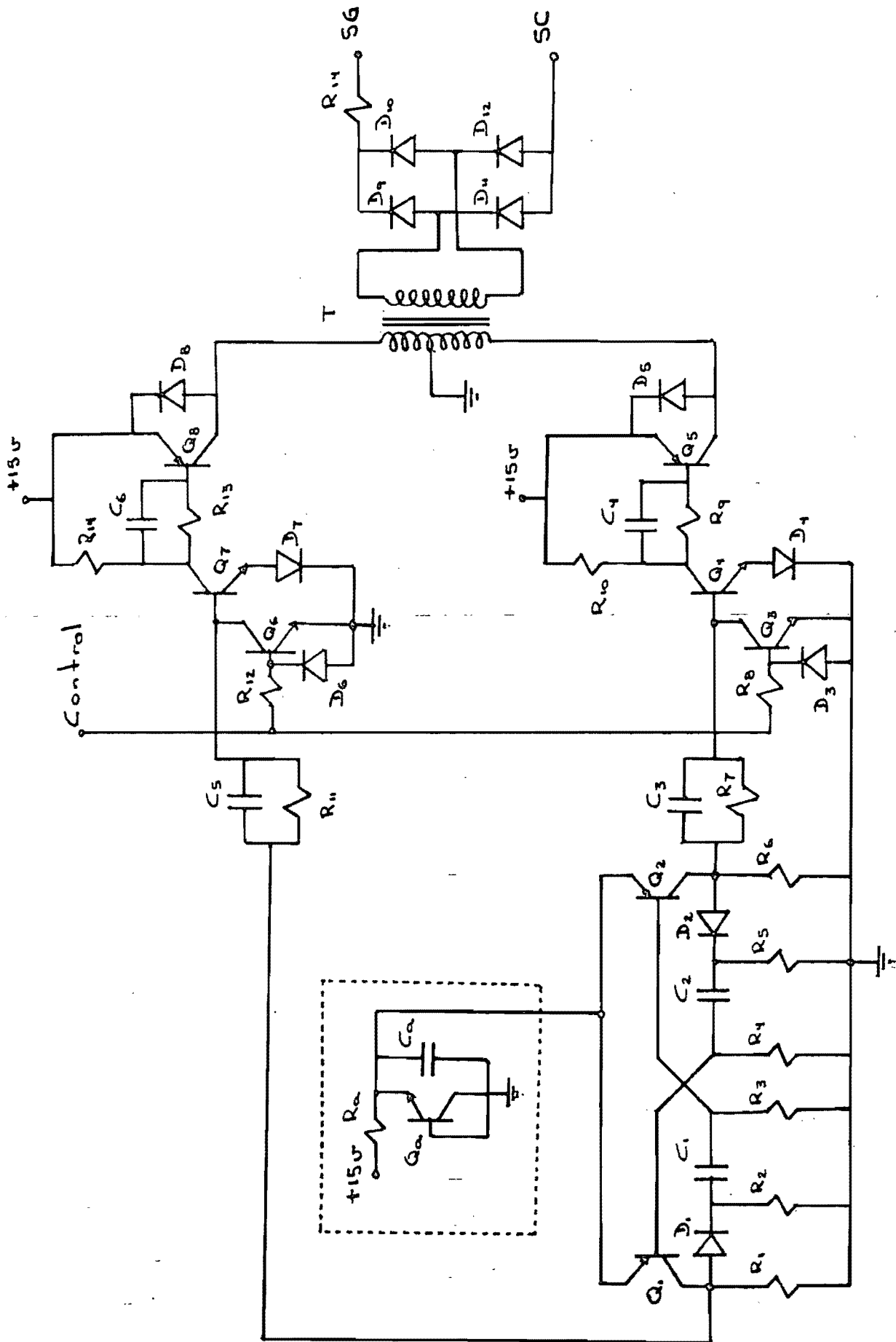


Figura C1.- Cicloconvertidor monofásico.



R ₁₄	10 , 2 Watts
C _a	47 uf, 25 volts
Q ₁ , Q ₂	2A257
Q ₃ , Q ₄ , Q ₆ , Q ₇ , Q _a	2A237
Q ₅ , Q ₈	TIP 32
T	Primario: 120+120 vueltas #28 Secundario: 40 vueltas # 22 Nucleo: cuadrado, laminación # 37

Tabla C2.- continuación.

Los circuitos de disparo de los tiristores están montados en tarjetas de circuito impreso, cuyas dimensiones son: 23 cm x 12 cm. En cada tarjeta tienen cabida los circuitos necesarios para disparar tres tiristores.

En la tabla C3 se listan las funciones del conector de salida de las tarjetas de disparo de tiristores.

Pin	Función
1	S _{G1}
2	S _{C1}
3	Control 1
4	No conectada
5	Tierra
6	No conectada
7	Tierra
8	No conectada
9	No conectada
10	Control 2
11	No conectada
12	No conectada
13	No conectada

Tabla C3.- Conector de salida de la tarjeta de disparo de tiristores.

Pin	Función
14	SC2
15	SG2
16	Control 3
17	No conectada
18	Tierra
19	SC3
20	SG3
21	+15 volts
22	Tierra

Tabla C3.- Continuación

En la figura C3 se muestra la distribución usada en los circuitos impresos.

En la figura C4 se muestra la vista superior del cicloconvertidor.

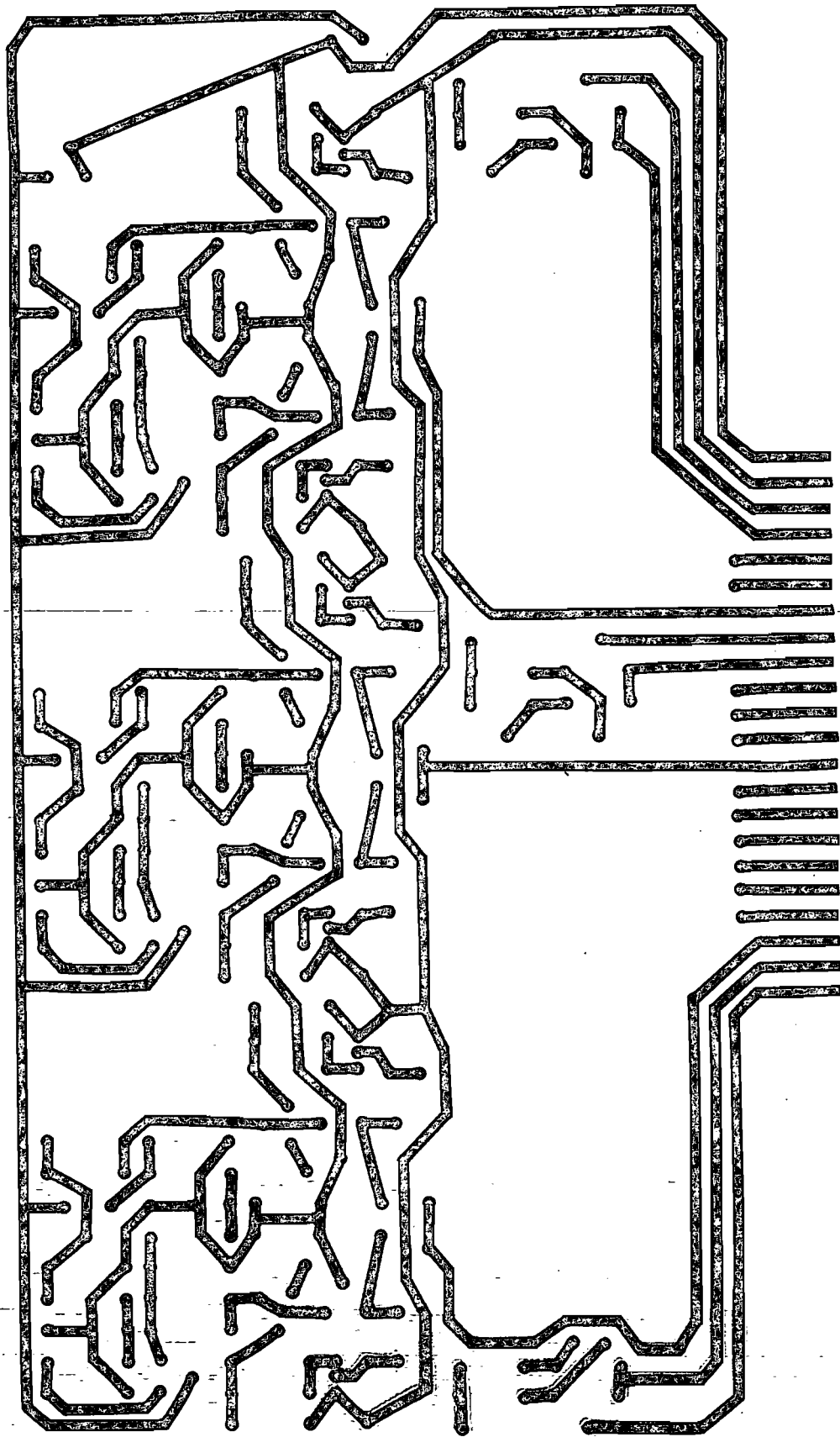
El conector marcado J1 corresponde a la entrada de la tarjeta de interfaz con la microcomputadora; las funciones de este conector se listan en la tabla C4. En los conectores J2 a J5 se insertan las tarjetas de disparo de tiristores; la tarjeta en J2 contiene los circuitos para los tiristores T_1^+ , T_2^+ , T_3^+ ; la tarjeta en J3 corresponde a los tiristores T_4^+ , T_5^+ , T_6^+ ; la tarjeta en J4 corresponde a los tiristores T_1^- , T_2^- , T_3^- ; la tarjeta en J5 corresponde a los tiristores T_4^- , T_5^- , T_6^- .

Pin	Función	Pin	Función
2	Control T_2^+	18	Control T_2^-
4	Control T_5^+	20	Control T_5^-
6	Control T_4^+	22	Control T_4^-
8	Control T_1^+	24	Control T_1^-
10	Control T_6^+	26	Control T_6^-
12	Control T_3^+	28	Control T_3^-

Pines pares restantes: no conectados

Pines nenes: +5 volts

Tabla C4.- Conector de tarjeta de interfaz a microcomputadora.



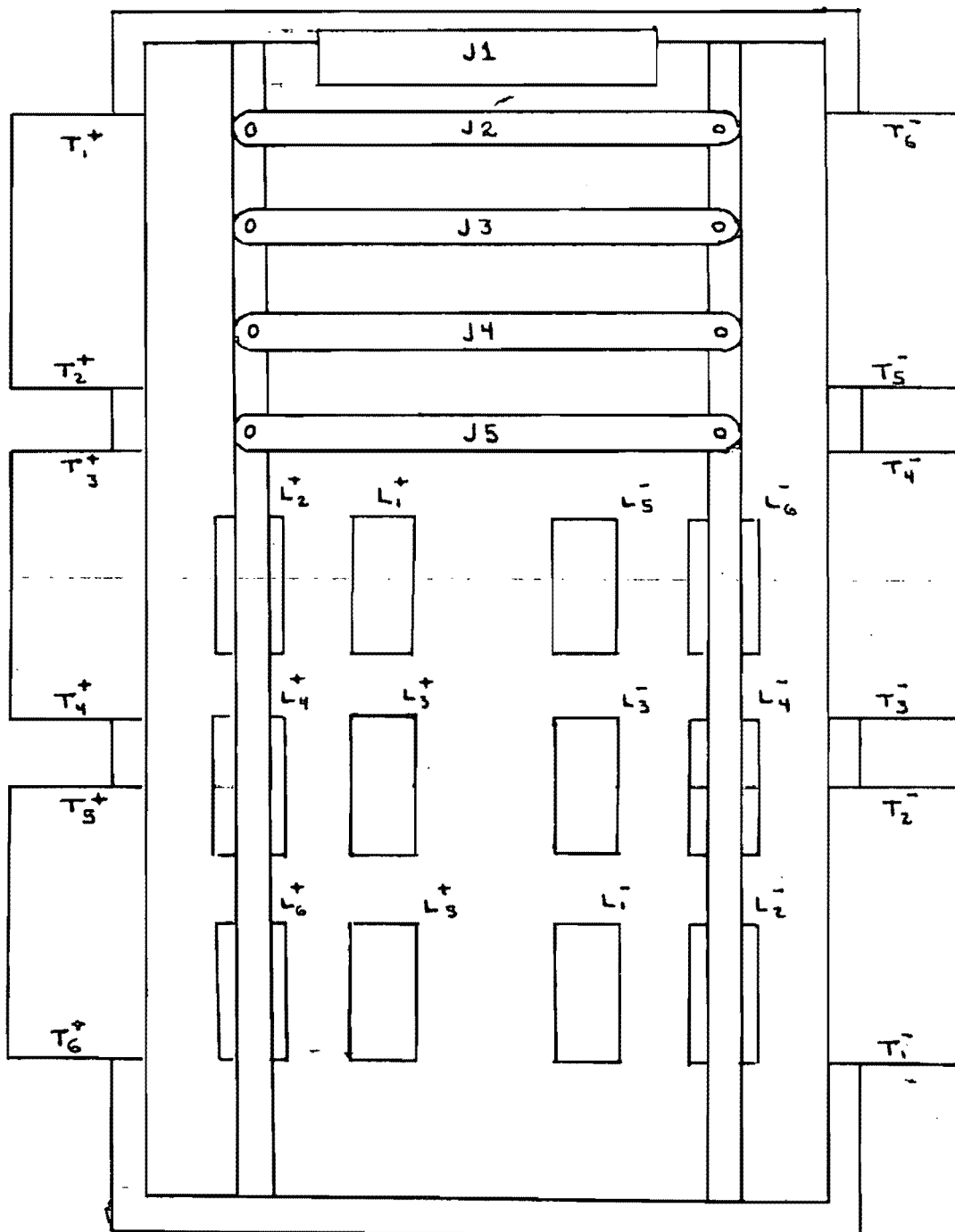


Figura C4.- Vista superior del chasis en el cual está montado el cicloconvertidor (no está a escala)

Los tiristores están montados en disipadores, dos tiristores por disipador, los cuales están colocados en los costados del chasis.

Los tiristores del costado izquierdo (de acuerdo a la figura C4) corresponden al puente positivo, y están numerados de arriba hacia abajo.

Los tiristores del costado derecho corresponden al puente negativo, y están numerados de abajo hacia arriba.

Las redes de amortiguamiento están montadas separadamente. Los capacitores y las resistencias están montados en la parte posterior de los disipadores, y se conectan con los tiristores a través de tiras de cuatro terminales montadas en los extremos de los disipadores.

A cada tiristor le corresponde la tira situada en el lado del disipador en el cual está montado. Omitiendo la terminal que hace contacto con el disipador a través del tornillo de montaje, la distribución de las terminales restantes es idéntica a la distribución de pines del tiristor.

Las inductancias están montadas sobre el chasis; la numeración está indicada en la figura C4.

Las entradas de polarización del cicloconvertidor están colocadas en un extremo del chasis en el cual está colocado el conector para la tarjeta de interfaz a la microcomputadora. Este extremo se ilustra en la figura C5; las funciones de las entradas de polarización se listan en la tabla C5.

Pin	Función
E ₁	+5 volts
E ₂	+Tierra
E ₃	+15 volts

Tabla C5.- Entradas de polarización

Las entradas para la señal trifásica y las salidas de los puentes están montadas en el extremo opuesto. Este extremo se ilustra en la figura C6; las funciones se listan en la tabla C6.

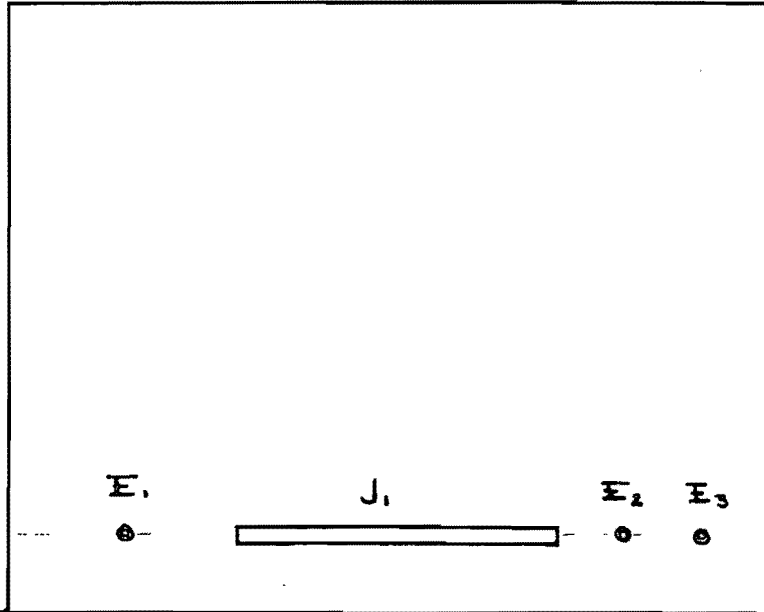


Figura C5.- Extremo de interfaz y polarización.

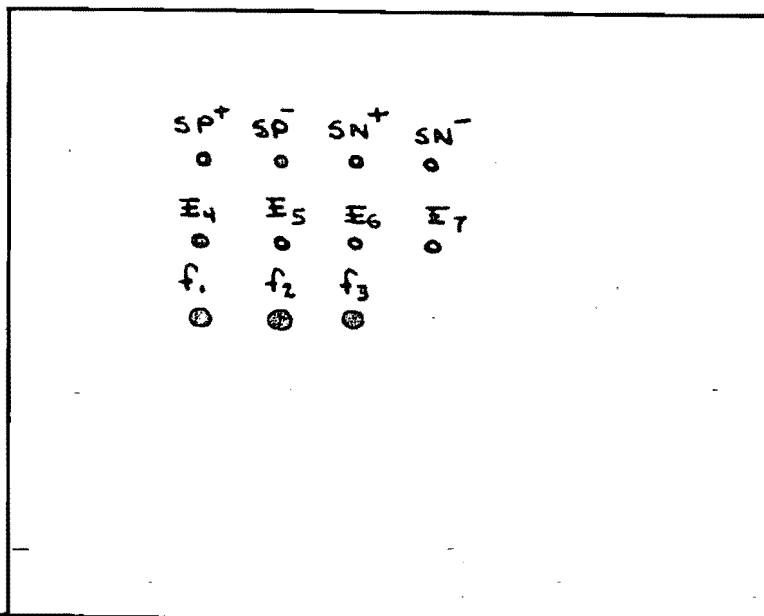


Figura C6.- Extremo de conexión a línea.

Pin	Función
E ₄	Fase 1 (v_{i1})
E ₅	Fase 2 (v_{i2})
E ₆	Fase 3 (v_{i3})
E ₇	Neutro
f ₁	Fusible de la fase 1
f ₂	Fusible de la fase 2
f ₃	Fusible de la fase 3
SP ⁺	Salida positiva, puente positivo
SP ⁻	Salida negativa, puente positivo
SN ⁺	Salida positiva, puente negativo
SN ⁻	Salida negativa, puente negativo

Tabla C6.- Funciones del extremo de entrada de línea.

Los puentes no están interconectados internamente. Para operar el cicloconvertidor es necesario conectar por fuera las inductancias de corriente circulante, y conectar los puentes en la forma mostrada en la figura C1.

Detector de cruce por cero.

El circuito de detección de cruce por cero se muestra en la figura C7. Los elementos usados se listan en la tabla C7.

d ₁ , d ₂ , d ₃ , d ₄	1N4003
R ₁	100 k
R ₂ , R ₄	1 k
R ₃	3.9 k , 10 watts.
OAI	H11B2
"1", "2"	Inversores TTL

Tabla C7.- Elementos del detector de cruce por cero.

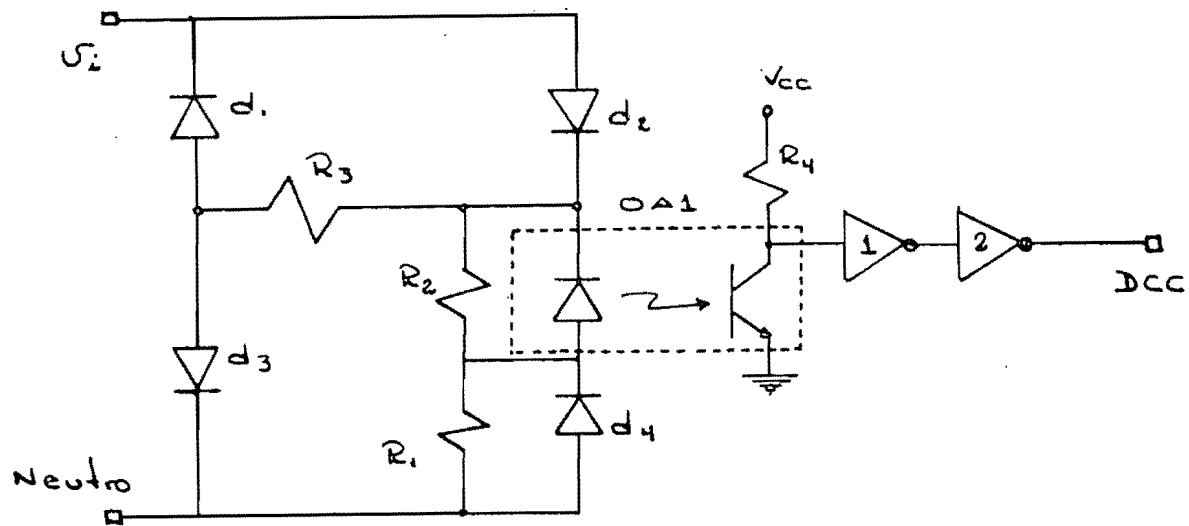


Figura C7.- Circuito de detección de cruce por cero.

Los detectores de cruce por cero están montados en la tarjeta en la cual se localiza el circuito de inicio de síntesis. Las funciones del conector de salida de esta tarjeta se listan en la tabla 10 (capítulo III, página 59).

A su vez, esta tarjeta está montada en un soporte separado en el cual también tiene cabida la tarjeta de contadores externos.

En la figura C8 se muestra un esquema de la parte superior del soporte mencionado. En la tabla C8 se listan las funciones de los bornes del soporte.

Borne	Función
E ₈	Fase 1
E ₉	Fase 2
E ₁₀	Fase 3
E ₁₁	Neutro
E ₁₂	Tierra
E ₁₃	+5 volts

Tabla C8.- Bornes del soporte de tarjetas

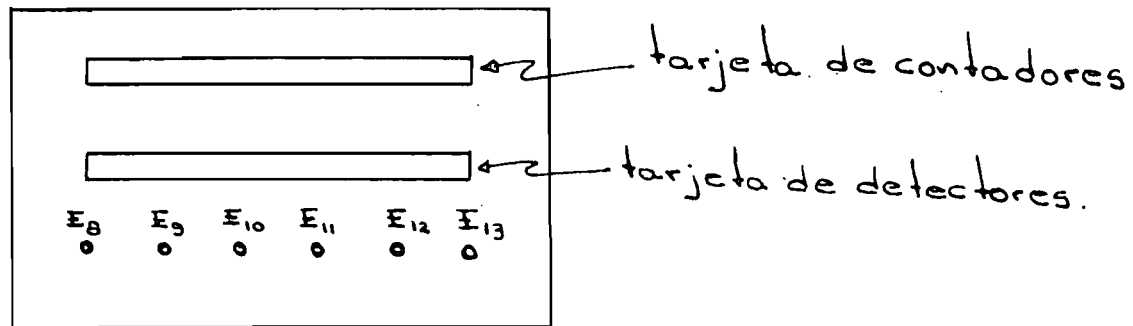


Figura C8.- Soporte de tarjetas.

Consumo de corriente:

+5 volts 250 miliamperes.

+15 volts 2 amperes.