



**UNIVERSIDAD NACIONAL AUTÓNOMA  
DE MÉXICO**

**ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES  
CAMPUS ARAGÓN**

**DISEÑO DE UN CIRCUITO DIGITAL PARA ALARMA CON  
ASISTENCIA TELEFÓNICA IMPLEMENTADO CON EL  
MICROCONTROLADOR 68HC11**

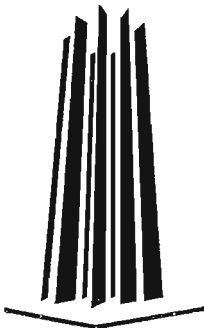
**T E S I S**

**QUE PARA OBTENER EL TÍTULO DE :  
INGENIERO MECÁNICO ELECTRICISTA**

**AREA: INGENIERÍA ELÉCTRICA Y ELECTRÓNICA**

**P R E S E N T A :**

**JORGE MAURICIO PALACIOS CHÁVEZ**



**DIRECTOR DE TESIS: ING. ELEAZAR M. PINEDA DÍAZ**

**MÉXICO,**

**2005**

m342187



Universidad Nacional  
Autónoma de México



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.



UNIVERSIDAD NACIONAL  
AUTÓNOMA DE  
MÉXICO

ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES  
ARAGÓN  
DIRECCIÓN

JORGE MAURICIO PALACIOS CHÁVEZ  
Presente

Con fundamento en el punto 6 y siguientes, del Reglamento para Exámenes Profesionales en esta Escuela, y toda vez que la documentación presentada por usted reúne los requisitos que establece el precitado Reglamento; me permito comunicarle que ha sido aprobado su tema de tesis y asesor.

TÍTULO:  
"DISEÑO DE UN CIRCUITO DIGITAL PARA ALARMA CON ASISTENCIA TELEFÓNICA  
IMPLEMENTADO CON EL MICROCONTROLADOR 68HC11

ASESOR: Ing. ELEAZAR M. PINEDA DÍAZ

Aprovecho la ocasión para reiterarle mi distinguida consideración.

Atentamente  
"POR MI RAZA HABLARÁ EL ESPÍRITU"  
San Juan de Aragón, México, 21 de abril de 2003.

LA DIRECTORA

ARQ. LILIA TURCOTT GONZÁLEZ



C p Secretaria Académica  
C p Jefatura de Carrera de Ingeniería Mecánica Eléctrica  
C p Asesor de Tesis

LTG/AIR/la

---

A Raquel, Jorge y Alejandro.

Agradecimientos:

A mis revisores:

Ing. Eleazar Margarito Pineda Díaz

Ing. Arturo Ocampo Álvarez

Ing. Martín Hernández Hernández

Ing. Francisco Raúl Ortiz González

Ing. Adrián Paredes Romero

Al Ing. Miguel Ángel Zapata Ferrer (q.e.p.d), por ser más que un amigo.

A Victoria por todas tus enseñanzas, tu amor, tu paciencia, tu comprensión y estar en todos los momentos conmigo.

A Osvaldo, Carlos, René por su amistad.

A todos los que han hecho posible que haya llegado hasta este momento.

A la Universidad Nacional Autónoma de México

“Por mi raza hablará el espíritu”

José Vasconcelos

---

## TEMARIO

INTRODUCCIÓN	2
CAPÍTULO I. DESCRIPCIÓN DEL MICROCONTROLADOR 68HC11	4
1.1 Antecedentes	4
1.2 Descripción	10
1.3 Valores del Fabricante	16
1.4 Diagrama esquemático	21
1.5 Función de los pines	23
1.6 Instrucciones para las entradas y salidas	31
1.7 Instrucciones para la lectura y escritura	33
1.8 Instrucciones de control	36
CAPÍTULO II. DISEÑO DEL CIRCUITO DIGITAL	39
2.1 Introducción	39
2.2 Diagrama a bloques	40
2.3 Modulo de Alimentación	41
2.4 Modulo de Almacenamiento y procesamiento de datos	43
2.5 Modulo de Entrada de datos	46
2.6 Modulo de detección de personas	50
2.7 Modulo de generación de alerta y llamada telefónica	55
2.8 Diagrama eléctrico del circuito	60
CAPÍTULO III. PROGRAMACIÓN DEL MICROCONTROLADOR	61
3.1 Introducción	61
3.2 Requerimientos	63
3.3 Lista de programa	64
3.4 Programación	73
CONCLUSIONES	74
BIBLIOGRAFÍA.	75

---

## INTRODUCCIÓN

La necesidad de proteger los bienes materiales, así como la vida, han provocado el desarrollo de sistemas de alerta (alarmas) para prevenir la intrusión de ladrones, asaltantes, o terroristas, a un bien, a un área restringida, o un país.

Las alarmas han evolucionado conforme a las necesidades que se van presentando y también con el fin de ir un paso delante de las personas que se dedican a desactivar las alarmas. Las alarmas se han vuelto después de los ataques en los E.U. en parte importante de inversión en las empresas, ya que las políticas internacionales se han modificado de tal forma que las empresas exportadoras como PEMEX (Petróleos Mexicanos) o empresas en donde la energía es muy importante para una nación como CFE (Comisión Federal de Electricidad) ahora requieren de un sistema de protección (alarma) para proteger de un ataque sobre todo terrorista.

Las alarmas o sistemas de protección van desde un sensor infrarrojo con una sirena donde el sensor detecta y acciona la sirena para saber que hay una presencia humana o mayor a 30 Kg., hasta sistemas mucho más complejo que van desde sistemas de protección perimetral con sensores de fibra óptica, sensores de campos magnéticos conectados en red a sensores magnéticos, infrarrojos, biométricos, de humo, tarjetas magnéticas, circuito cerrado de televisión etc., lo cual hace que esa nueva necesidad de protección se deba de contar con sistemas completos y eficientes; los equipos con estas características serán los que rápidamente se colocaran en el mercado.

Los microcontroladores han hecho de las alarmas sistemas más completos, eficientes y con un bajo costo, en donde desde la aparición de los microcontroladores se puede decir que las alarmas comenzaron a tomar forma y formar parte de la vida cotidiana de las personas.

**Objetivo General:** Detectar la intrusión a un área restringida y notificar a través de una señal digital y una llamada telefónica la existencia de una intrusión implementada con un microcontrolador 68HC11.

**Objetivos particulares:**

- 1- Mostrar las características funcionales del microcontrolador 68HC11
- 2- Listar las instrucciones de programación que utiliza este microcontrolador.
- 3- Diseñar un circuito digital con las siguientes características:
  - a) Capacidad para detectar la presencia de personas
  - b) Que se pueda programar y almacenar un No. Telefónico.
  - c) La capacidad de hacer llamadas telefónicas.
  - d) Que genere un tono de aviso a la persona llamada.
  - e) Que corte la llamada después de 30 segundos.



---

El primer capítulo describe el microcontrolador desde sus antecedentes y sus antecesores. Se encontrará también los valores del fabricante, la descripción de cada uno de los pines y su función de cada uno con los que cuenta el microcontrolador, el diagrama esquemático, y cada una de sus instrucciones para poder controlar las entradas, salidas, escritura y lectura así como las de control, lo cual nos dará un mejor panorama sobre el funcionamiento del microcontrolador.

El segundo capítulo indica el desarrollo del circuito digital, cada una de sus partes son mostradas en el diagrama a bloques, así como el diseño en un diagrama de cada uno de los circuitos que conforman el diseño del circuito digital para alarma. El módulo de alimentación proveerá voltaje a todo el circuito, y el microcontrolador es el módulo de almacenamiento, procesamiento de datos y de entrada de datos. El módulo de detección de personas se constituye de un comparador que como interfaz utiliza fotodiodos, y los capacitores conmutados son los que nos generarán las frecuencias para así generar la llamada al número indicado en el programa y ya teniendo lo anterior se indica el diagrama eléctrico del circuito.

En el tercer capítulo encontraremos, cuales son los comandos e instrucciones que son utilizados para poder realizar las ordenes que el programador le indica a través del programa que se grabará de forma directa desde la computadora al microcontrolador, así como las formas en como se programa y los requerimientos para su programación.

---

## CAPÍTULO I. DESCRIPCIÓN DEL MICROCONTROLADOR

### 1.1 Antecedentes

En la historia humana siempre se ha necesitado estar "protegido", por ejemplo: lejos de los predadores, de las enfermedades, y de los ladrones. Los ladrones que en nuestra actualidad ya no buscan comida sino objetos de valor monetario, y es a partir de este momento que el ser humano busca formas de protegerse, los cuales sean cada vez más complejos para imposibilitar al ladrón para descifrar la alarma. Las alarmas eléctricas y electrónicas surgen en los años 60, donde se dispone de una tecnología como el transistor que es a un menor costo y mayor eficiencia que el bulbo.

El principio básico de una alarma es un circuito cerrado, el cual al ser interrumpido o abierto este circuito mandará un impulso eléctrico. Pero ahora no es sólo el hecho de enviar un pulso, ahora las alarmas tienen que ser seguras, estables y realizar diferentes funciones para no ser tan vulnerables tanto como los lugares que se protegen, hay alarmas que son activados por Radio Frecuencia (RF), vía telefónica (Dual Tone MultiFrecuency), por biometría (reconocimiento de huellas dactilares), y la más común es por combinación de números (contraseñas), etc. Y fue a finales de los años 80, que comenzaron a surgir las alarmas con alta tecnología, pero fue gracias al surgimiento de los microcontroladores, y a la capacidad en memoria de los mismos, que revolucionó la creación en masa y por consecuencia el bajo costo de las mismas, y aun así siguen siendo inaccesibles para la mayoría de la población.

Para hablar del microcontrolador tenemos que hablar primero del microprocesador Z80 microprocesador de 8 bits, Creado en 1974 por Zilog compatible con Intel. El Z80 era capaz de funcionar a 2,5MHz, siendo uno de sus hermanos mayores, el Z80A, el más usado de la época, ya que alcanzaba los 4MHz. Existiendo el Z80, Z80A, Z80B, Z80H y otros. Podía usar hasta 64k de memoria, algo que suena tal vez ridículo hoy en día, pero que en aquella época sólo estaba reservado a las máquinas más potentes. Entre sus 158 instrucciones figuraban las 78 del 8080, por lo que la compatibilidad era total. Incorporaba más registros de trabajo interno y, al igual que todos los microprocesadores de 8 bits, carecía de la instrucción de multiplicación. Pero no todos, pues el 6809 de Motorola la incluyó años después. Por desgracia, llegó tarde a la arena de los 8 bits y su contribución fue más modesta de lo que merecía. Durante la edad de oro de los 8 bits, más del 80% de los ordenadores usaban o bien el Z80 o bien el 6502 o alguna de sus variantes. El resto se lo repartían el 6809 y otros, 8088, 80186 etc. de Intel, que es muy eficaz en realizar tareas específicas

En el año 1974 suceden muchas cosas. Intel saca al mercado el 8080, Zilog el Z80 y un señor llamado Gary Kildall crea el primer sistema operativo transportable para estas máquinas binarias: el CP/M (posteriormente, funda Digital Research, principal competidor de Microsoft en los 80 y los 90 en el terreno de los sistemas operativos). El microprocesador, cerebro de los ordenadores de pequeño tamaño,

---

aún es caro, por lo que las máquinas que se fabrican tienen poca memoria (también es cara, pero aunque con poca memoria se puede hacer poco, sin microprocesador no se puede hacer nada.)

Durante 2 años, un equipo de desarrolladores proyecta un ordenador para montar en *kit*: el Altair. Usando un 8080 de Intel (el cual se creó para controlar semáforos, pero se hizo famoso por incorporarle el Altair), vio la luz en 1975. La memoria del Altair: 256 octetos.

En 1976, Tandy saca al mercado el TRS-80, con un Z80 y 4k de memoria. Compacto y con posibilidad de ampliación, tuvo bastante éxito en su país de origen, EU.

Llega 1977 y con él, el Apple II. Sucesor del Apple I, fue el primero que se fabricó en serie para un público no necesariamente técnico (aunque la mayoría de sus usuarios lo son). Llevaba un 6502 y 4k de memoria. Entre las muchas tarjetas de ampliación disponibles, estaba la de Z80 para ser usada por CP/M. Este ordenador y sus sucesores usaron el 6502 y sus variantes, llegando hasta 1986, año en el que Apple decidió acabar para siempre con esta línea de ordenadores que le hacía la competencia a su nuevo producto: el Macintosh. El éxito de su línea anterior se plasma en montones de copias piratas en su mayoría fabricadas en Taiwan. Dicho ordenador se muestra en la figura 1.1.



Figura 1.1 el ordenador APPLE II

La preferencia de usar el Z80 en vez del 8080 para CP/M o como procesador principal tenía varios motivos. En primer lugar, el Z80 podía ir más rápido que su competidor. En segundo lugar, sólo necesitaba una tensión de alimentación y no 3 (inconveniente común con algunos tipos de memorias dinámicas de la época, posteriormente superado). En tercer lugar, es probable que fuera más barato. Intel arregló algunos de estos problemas en su versión mejorada, el 8085, pero el Z80 ya se había distanciado mucho.

Ya en 1981, en este año 2 ordenadores significativos salen dispuestos a repartirse el mercado en áreas muy distintas y con características técnicas y precios muy diferentes: el ZX81 de Sinclair y el Osborne 1. El primero tiene un Z80A a 3'5MHz y 1k de memoria, una carcasa negra muy pequeña, un teclado plano de membrana que lo caracteriza, conectándose a un televisor doméstico para

---

visualizar el funcionamiento y a un *cassette* para almacenar programas y datos. El segundo tiene un Z80A a 4MHz, 64k de memoria, un monitor de 5 pulgadas de fósforo blanco y 2 unidades de disco flexible de 5 1/4 pulgadas y una capacidad de 90k, todo en una maleta que permite transportarlo a cualquier sitio. El precio en diferencia para el ZX81 de un 16.40 % menor que el Osborne 1. De 1981, recuerden que IBM comienza a vender su PC a precios no aptos para todos los bolsillos. Con un 8088 a 4,77MHz y 64k de memoria, los cuales aparecen en la figura 1.2.

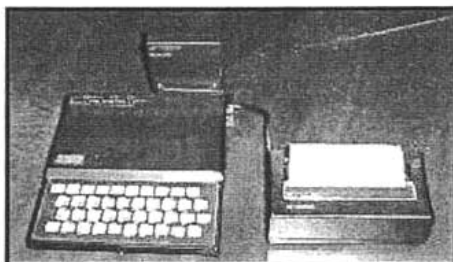


Figura 1.2 el ordenador e impresora Sinclair ZX81 y ZX

Regresemos al ZX81/Osborne1. Observando ambos vemos que el mismo Z80 con el que comenzamos formar parte de una máquina considerada por muchos como un juguete y de un ordenador orientado a un público profesional (especialmente periodistas y profesionales liberales al incorporar CP/M y WordStar, el más famoso procesador de textos de la época). Estos se muestran en la figura 1.3.



Figura 1.3 el ordenador Sinclair ZX Spectrum y ZX Microdrive

La saga del Sinclair ZX Spectrum, nacido en 1982, una de las más legendarias y carismáticas, surgió a raíz de un concurso de la BBC, que ganó Acorn. La mayoría de los ordenadores de los que más se oye hablar (Apple, Atari, Commodore y ahora también Acorn/BBC) usan el 6502. El Z80 lo usan Sinclair y algunos fabricantes que lanzan 1 modelo o 2 y luego no se sabe nada de ellos en el terreno de los microordenadores educativos (de los cuales, por sus cualidades únicas se destaca al Jupiter Ace, que incorpora el lenguaje Forth en lugar de un dialecto del BASIC y aparece en la figura 1.4).



Figura 1.4 Júpiter Ace

En lo profesional, Kaypro, Bondwell y otros tienen ya desde hace años ordenadores similares en características al Osborne, pero de sobremesa, con mucho éxito. Sin embargo, es un hecho que para 1983 la mayoría de usuarios profesionales comienza a mirar hacia los 16 bits a la hora de adquirir un ordenador: Sinclair QL, Apricot F1, IBM PC, Olivetti M20 y Apple Lisa (sucedido por el Macintosh) son algunos de los nombres que comienzan a sonar. En la figura 1.5 se muestra al ordenador sinclair 1.5.



Figura 1.5 Sinclair QL

Pero los partidarios del Z80 no se quedan atrás y Spectravideo saca al mercado 2 modelos (el 318 y el 328) que lo incorporan y que forman la base de la norma MSX: muchos fabricantes japoneses (incluyendo a Sony, Mitsubishi, Yamaha, Yashica, etc) y algunos no tan japoneses (Philips y Spectravideo) se ponen de acuerdo para fabricar ordenadores compatibles entre sí en todos los sentidos. 1983 es el año. El venerable Z80 se rejuvenece una vez más al acoplarle circuitería capaz de manejar más de 64k de memoria (teóricamente hasta 1M). Hablamos de la época en que 64k de memoria costaba unas 15000 pts., es decir, más de 4 veces lo que ahora cuestan 64M y aparece en la figura 1.6.

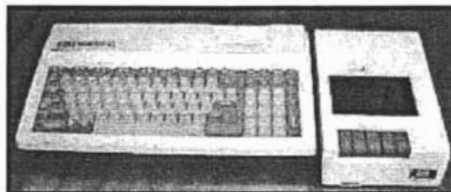


Figura 1.6 Spectravideo 328

En 1984, Amstrad recoge los restos del gastado mercado del CP/M con su CPC464 más unidad de discos, seguido por el efímero CPC664 y el glorioso CPC6128. Estamos en 1985 y comienza la batalla por los 128k. Todas las casas

---

se apresuran a tener un modelo con la mágica cantidad de memoria. Sinclair, en colaboración con Investrónica (la importadora española, filial de El Corte Inglés), desarrolla el ZX Spectrum+ 128K. Commodore presenta el 128, con 3 procesadores, uno de los cuales, por supuesto, es un Z80 que aparece en la figura 1.7.



Figura 1.7 Amstrad CPC6128

A partir de aquí, los paladines del Z80 son Sinclair, Amstrad y el pacto MSX. ¡Pero no! En 1984, SEGA crea su primera consola de videojuegos doméstica (la Master System) que también lleva un Z80. Y la siguiente generación (Megadrive) lo lleva por compatibilidad con la anterior. Así mismo, muchas placas de videojuegos de finales de los 70 y hasta más allá de mediados de los 80 llevan también un Z80 mostrado en la figura 1.8.



Figura 1.8 Sony HB55P

Sin embargo un Z80 a unos 4MHz y 8k de memoria, con una resolución de 160x160 en 4 tonos de gris y 2 canales de onda cuadrada para el sonido como el GameBoy de Nintendo. Aunque ahora lo hay en color la consola portátil japonesa lleva vendiéndose desde 1989 y ha colocado en el mercado 125 millones de unidades, todas con las mismas características (la de color es compatible con la otra). No hay en el mundo tantos ordenadores con las características perfectamente uniformadas y definidas. Los cartuchos de juegos tienen hasta 512k ilustrado en la figura 1.9.



Figura 1.9 Nintendo Game Boy

Pero podemos ver un Atari Mega STE indicado en la figura 1.10, con un procesador 68000 de 16 *bits* a 16MHz y 4M de. La historia se vuelve a repetir una y otra vez, pues el R3000, cerebro de la consola de Sony, PlayStation, era anteriormente el procesador principal (de 32 bits) de estaciones de trabajo informáticas (carísimas, por cierto) y ahora ha quedado para la historia.



Figura 1.10 Atari Mega STE

Esta tendencia se vio hace mucho tiempo, por lo que los fabricantes comenzaron a producir lo que se denominan *microcontroladores*, que tienen un procesador, memoria y algunos periféricos (curiosa palabra que se aplica a los dispositivos que facilitan la vida del diseñador de sistemas, y entre los que se incluyen puertos de entrada/salida serie y paralelo, temporizadores, contadores, comparadores, conversores de digital a analógico y de analógico a digital, etc.). Algunos llegan a 20MHz y más, y la mayoría son de 8 *bits*, aunque también se usan de 16 y de 32.

Ya sin darnos cuenta, ya que estas exiguas cualidades son sobradas para dispositivos de cierta inteligencia, como videograbadoras, reproductores de CD, cadenas musicales, relojes, hornos de microondas, etc. Multitud de dispositivos

---

que podemos encontrar a lo largo del día, sin contar con los típicos de los ordenadores (monitores inteligentes, teclados, ratones, etc).

Quizá el ejemplo más común de sistema con esas características sea el teléfono móvil, por varios el símbolo de nuestro tiempo en lo tecnológico y social, y del uso y abuso que la naturaleza humana acostumbra a hacer de las cosas. Efectivamente, cualquier teléfono de hoy en día usa un microcontrolador con características parecidas a las de un Osborne 1 o ZX Spectrum (a veces incluso más potente) para llevar a cabo sus funciones de gestión de todo el sistema: pantalla, teclado, tarjeta, infrarrojos o comunicaciones serie, control de canales y gestión del tiempo del canal y, por supuesto, el sistema de codificación/decodificación de voz. Casi nada.

Es necesario considerar que el 98% de los procesadores que se fabrican a lo largo del año no van a parar a PC o portátiles, sino que son microcontroladores o procesadores que se usarán en lo que se denominan *sistemas empotrados*, es decir, que van metidos en un aparato para cumplir una misión concreta. Y sus características son similares a las de los ordenadores de hace 10 o 15 años.

Entonces a partir de este es que el *microcontrolador* por hacer funciones específicas es que lleva su nombre, y hoy en día su accesibilidad tanto en precio como en programación los hacen una herramienta de uso común.

## 1.2 Descripción:

El microcontrolador es una de las formas más básicas de un sistema de computo y son construidos de los mismos elementos básicos.

En el sentido simple, las computadoras producen un patrón específico de salidas basado en entradas comunes y en las instrucciones de un programa de computadora.

Como muchas computadoras, los microcontroladores tienen como propósito general ejecutar instrucciones. El comienzo real de un sistema de computo es un programa de instrucciones que es provisto por un programador humano. Este programa instruye a la computadora para ejecutar largas secuencias de acciones muy simples para realizar útiles tareas como lo intentado por el programador.

### *Vista completa de un sistema de computadora*

La Figura 1.11 muestra una vista de alto nivel de un *sistema de computadora*. Por cambiar simplemente los tipos de dispositivos de entradas y salidas, esto podría ser una vista de una *computadora personal*, un espacio medido de una *computadora central*, o un simple microcontrolador (MCU). Los dispositivos de entrada y salida (I/O) muestran en la figura lo que sucede en un típico dispositivo de I/O basado en un sistema de computadora microcontrolador.



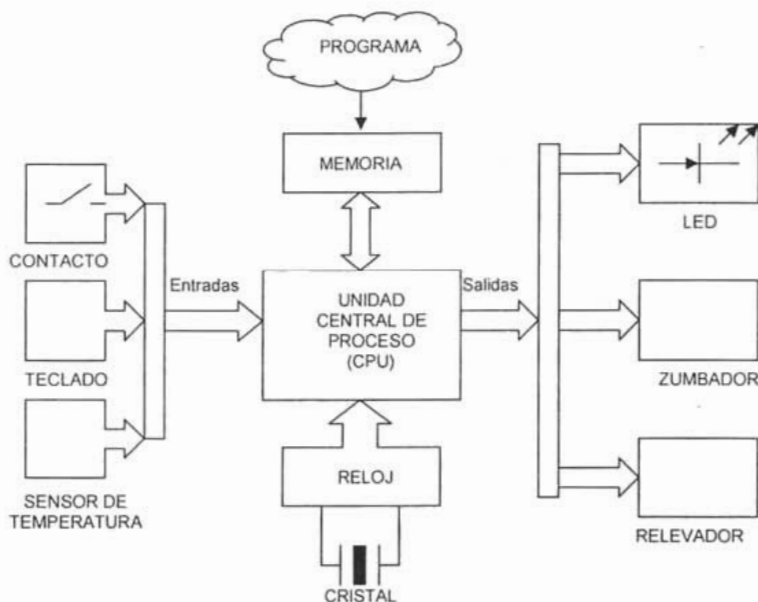


Figura 1.11 Vista completa de un sistema de computadora

#### Entradas del sistema de la computadora

Los dispositivos de entrada proveen información al sistema de la computadora del mundo exterior. En una computadora personal, el dispositivo de entrada más común es el teclado. Los computadores centrales utilizan teclados y en su momento tarjetas perforadas como dispositivos de entrada. El sistema de computo del microcontrolador usualmente utiliza dispositivos simples de entrada como un contacto individual o un pequeño teclado, si bien muchos más exóticos dispositivos de entrada son fundados en muchos sistemas basados del microcontrolador. Un ejemplo de un dispositivo exótico de entrada para un microcontrolador es el censer de oxígeno en un automóvil que mide la eficiencia de combustión para catalizar el vaciado de los gases.

Muchas entradas del microcontrolador pueden sólo procesar señales de entrada digital en los mismos niveles de voltaje como la principal fuente de poder lógica. El nivel 0 o tierra es llamado  $V_{SS}$  y el positivo ( $V_{DD}$ ) es normalmente 5 Vcd (corriente directa). Un nivel de aproximadamente 0 volts indica una señal *lógica 0* y un voltaje aproximadamente igual al positivo indica una señal *lógica 1*.

El mundo real esta lleno de señales análogas o señales que son algún otro nivel de voltaje. Algunos dispositivos de entrada convierten señales de voltaje de algún otro nivel a niveles de  $V_{DD}$  y  $V_{SS}$  necesitados por el microcontrolador. Otro dispositivo de entrada convierte señales *análogas* en señales digitales (valores binarios hechos de 1's y 0's) que la computadora puede entender y manipular.

---

Algunos microcontroladores hasta incluyen tal circuito convertidor analógico digital en el mismo circuito integrado.

Los *Transductores* pueden ser usados para convertir otra señal del mundo real en señales de nivel lógico que un microcontrolador pueda entender y manipular.

Algunos ejemplos incluyen transductores de temperatura, sensores de presión, detectores de nivel de luz, entre otros. Con tal transductor, casi cualquier propiedad física puede ser usada como una entrada al sistema de la computadora.

#### *Salidas del sistema de la computadora.*

Dispositivos de salida son usados para comunicar información o acciones del sistema de la computadora al mundo exterior. En una computadora personal, el dispositivo de salida más común es el Tubo de rayos catódicos ( TRC ) exhibidor. El microcontrolador a menudo utiliza muchos dispositivos simples de salida tal como indicadores individuales, Diodos Emisores de Luz (LED's) o zumbadores (Buzzer) .

La traducción de circuitos (algunas veces construidos dentro del mismo circuito integrado como la microcomputadora) pueden convertir señales digitales en señales de niveles de voltaje análogas. Si es necesario , otros circuitos pueden traducir niveles de positivo y negativo Voltaje de corriente directa que son originales de para un MCU en otros niveles de voltaje.

El "controlador en el microcontrolador viene del hecho que estas pequeñas computadoras comúnmente controlan algo como comparar una computadora personal que usualmente procesa información. En el caso de la computadora personal, muchas salidas es información (cualquiera mostrada en una pantalla de TRC o impresión en papel). En contraste, en un microcontrolador, muchas salidas son señales de niveles lógicos que son usadas para controlar al exhibidor (display) LED's o dispositivos eléctricos tales como relevadores o motores.

#### *Unidad Central de Proceso (CPU)*

El *CPU* es el centro de cada sistema de computo. El trabajo de la CPU es de ejecutar obedientemente el programa de instrucciones que fue provisto por el programador. Un programa de computo instruye al CPU para *leer* información de entradas, y escribir información para que trabaje la memoria, y para *escribir* información para salidas. Algún programa de instrucciones involucra decisiones simples que causa el programa, para que cualquiera de las dos continúe con la siguiente instrucción o para saltar un nuevo lugar en el programa.

---

En la computadora central y la computadora personal, hay una capa actual de programas, comenzando con programas internos ese control son las más básicas operaciones de la computadora. Otras capas incluyen programas de usuario que son cargados en el sistema de la memoria de la computadora cuando ellos están a punto de ser usados. Ésta estructura es muy compleja y no sería un buen ejemplo para mostrar a un principiante como una computadora trabaja.

En un microcontrolador, usualmente sólo un programa es para un trabajo en una aplicación de particular de control. Por ejemplo, el M68HC05 CPU reconoce sólo alrededor de 60 *instrucciones* diferentes, pero estos son representativos de la instrucción de cualquier sistema computarizado. Esta clase de sistema computarizado es un buen modelo para prender las operaciones básicas de la computadora esto es posible porque para conocer que esta sucediendo por cada diminuto paso como el CPU ejecuta un programa.

### *Reloj*

Con muy pocas excepciones, los computadores usan un pequeño reloj *oscilador* para disparar el CPU para mover de un paso de una secuencia a la siguiente. Cada uno de estos pasos en la operación de la computadora toma un ciclo del reloj del CPU.

### *Memoria de la computadora*

Varios tipos de memoria de computadora son usados para varios propósitos en el sistema de la computadora. Los principales tipos de memoria establecidos en el microcontrolador son:

- Memoria de sólo lectura (ROM)
- Memoria de escritura y lectura de acceso aleatorio (RAM)

La ROM es principalmente usada para programas y datos permanentes que deben permanecer sin cambiar aun cuando no haya energía aplicada al microcontrolador.

La RAM es usada para almacenar datos temporalmente y cálculos de resultados intermedios durante la operación.

Algunos microcontroladores incluyen otro tipo de memorias, tales como:

- Memoria de sólo lectura borrable programable (EPROM)
- Memoria de sólo lectura eléctricamente borrable programable (EEPROM)

---

La unidad más pequeña unidad de es un *bit* que puede almacenar un valor de 0 ó 1. Los bits son agrupados dentro de juegos de ocho bits para hacer un *byte*. Muchas computadoras añaden grupos de bits en juegos de 16 o 32 para hacer una unidad a la que se le denomina una *palabra*. El tamaño de una palabra puede ser diferente por distintas computadoras, pero un byte es siempre de ocho bits.

Las computadoras personales trabajan con muy largos programas y grandes cantidades de datos, sólo ellas usan formas especiales de memoria llamados dispositivos de *almacenaje en masa (mass storage)*. El disco flexible, disco duro y el disco compacto son dispositivos de memoria de este tipo. Esto no es inusual para buscar varios millones de bytes de la memoria RAM en una computadora personal. Aunque el almacenaje en masa no es suficiente para guardar los grandes programas y datos usados por las computadoras personales, por lo que la mayoría de las computadoras personales también incluyen disco duro con decenas ó cientos de millones o hasta billones de bytes de capacidad de almacenaje. Un ejemplo: discos compactos, muy similares a aquellos usados grabadores de música popular, tiene una capacidad de alrededor de 600 millones de bytes de memoria de sólo lectura.

#### *Programa de computadora*

La figura 1.12 muestra el programa como una nube porque esto se origina en la imaginación de un programador de computadoras o ingeniero. Esto es comparable a un ingeniero eléctrico pensando en un nuevo circuito o un ingeniero mecánico deduciendo un nuevo juego de piezas. Los componentes de un programa son instrucciones del juego de instrucciones del CPU. Justamente como un proyectista de circuitos puede construir un circuito víbora fuera de simples elementos AND, OR y NOT, un programador puede escribir un programa para agregar números juntos fuera de las simples instrucciones.

Los programas son almacenados en la memoria de una computadora donde ellos pueden ser ejecutados secuencialmente por el CPU.

#### *El Microcontrolador*

Ahora que se han discutido las varias partes de una computadora, podremos hablar sobre que es un microcontrolador. Un *microcontrolador* puede ser definido como una computadora completa incluyendo al CPU, memoria, un reloj oscilador, e I/O en un solo circuito integrado. Cuando alguno de estos elementos tal como las I/O o memoria están faltando, el circuito integrado sería llamado un *microprocesador*. El CPU en una computadora personal es un microprocesador. El CPU en una computadora central esta compuesta de muchos circuito integrados.

En la parte superior de la Figura 1.12 muestra una computadora genérica con una porción encerrada en una línea punteada. Esa línea es un microcontrolador y en la parte inferior es un diagrama a bloques mostrando esta estructura interna en gran detalle. El cristal no esta contenido dentro del microcontrolador, pero esta

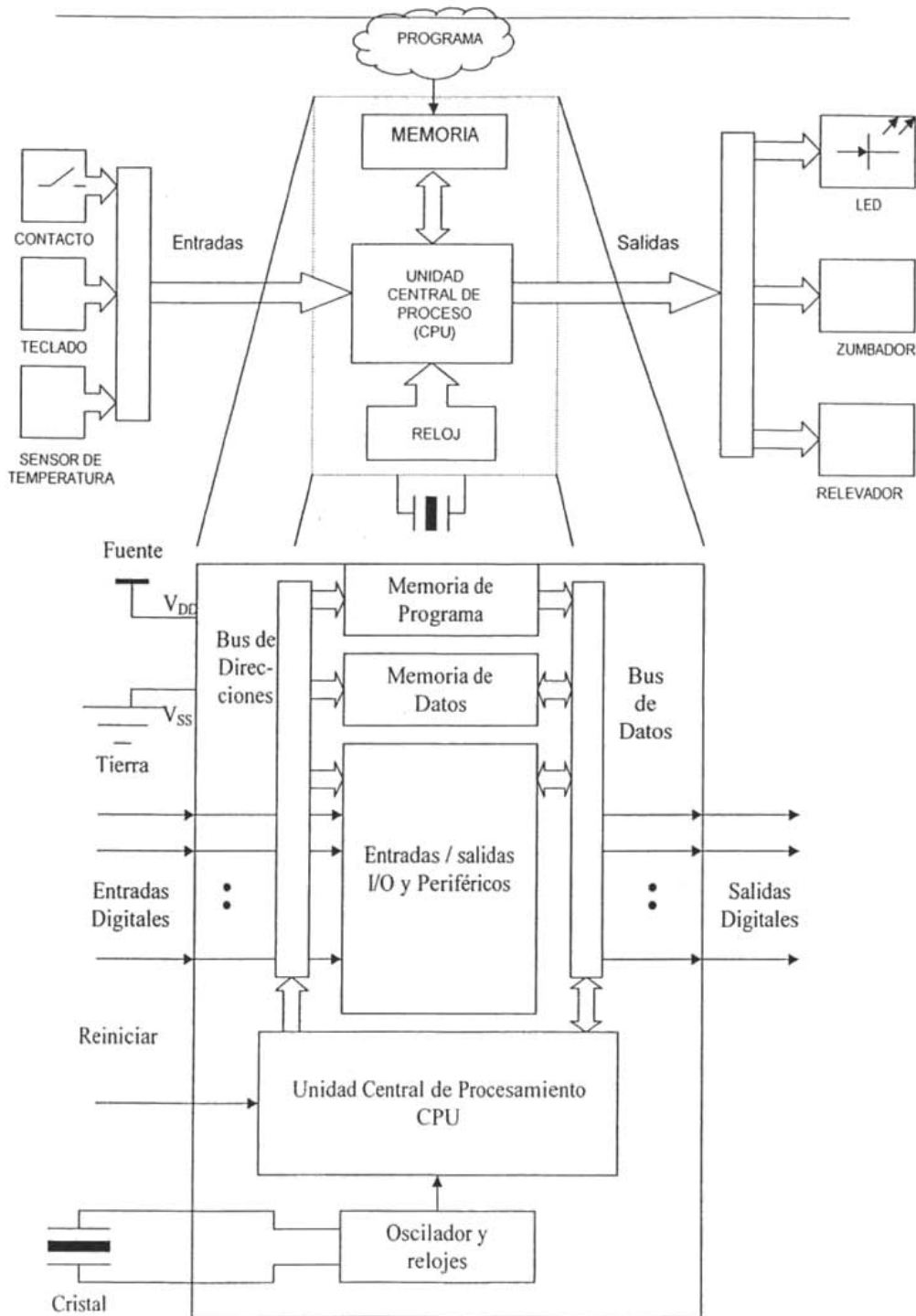


Figura 1.12. Vista Expandida de un microcontrolador

---

parte es requerida del circuito oscilador. En algunos casos, un componente expansivo menor tal como un resonante cerámico o un circuito resistivo-capacitivo (R-C) puede ser usado en lugar de ese cristal.

### 1.3 Valores del Fabricante

#### Descripción general del MC68HC11A8

La alta densidad complementaria del semiconductor metal-óxido (HCMOS) MC68HC11A8 es un avanzado MCU de 8 bit altamente sofisticado, con capacidad periférica en el chip. Nuevas técnicas de diseño son usadas para lograr un bus nominal de velocidad de 2 MHz. En suma, el su diseño completamente estático permite la operación a frecuencias debajo de la corriente directa (cd), además reduciendo el consumo de energía.

La tecnología HCMOS usada en el MC68HC11A8 combina pequeño tamaño y alta velocidad con el baja energía y alta inmunidad al ruido de CMOS. Dentro del sistema del chip incluye:

- 8 Kbytes de memoria de sólo lectura (ROM)
- 512 bytes de memoria programable eléctricamente borrable (EEPROM)
- 256 bytes de memoria de acceso aleatorio (RAM)

Mejores funciones periféricas son provistas en el Chip. Un 8vo canal convertidor analógico – digital (A/D) es incluido con ocho bits de resolución.

Una interfase de comunicación serial asíncrona (SCI) y una interfase periférica serial sincronía separada (SPI) están incluidas.

El principal bit 16, corriendo libre en el sistema temporizado tiene tres líneas de entrada de captura, cinco líneas de salida comparadoras, y una función de interrupción en tiempo real. Un subsistema pulso acumulador de 8 bit puede contar eventos o medir periodos externos.

Es incluido en el Chip un monitoreo en su circuitería para proteger contra errores. Una computadora operando apropiadamente (COP) perro guardián del sistema protege contra fallas del software. Un sistema de reloj monitor genera un sistema de reinicio en caso de que se pierda o corra muy lento. Un código ilegal detectado en el circuito provee una interrupción no enmascarable si un código es detectado.

Dos instrucciones controlan modos de ahorro de energía, WAIT y STOP, son validos para conservar energía adicional. Estos modos hacen a la familia M68HC11 especialmente atractiva para automotivos y aplicaciones de manejo de batería.

Figura 1.14 es un diagrama a bloques del MCU MC68HC11A8. Este diagrama muestra los subsistemas mayores y cómo se relacionan a los pines del MCU. En la esquina inferior derecha de este diagrama, el subsistema de I/O paralelo se muestra dentro de un cuadro punteado. Las funciones de este subsistema se pierden cuando el MCU se opera en los modos extendidos, pero el puerto MC68HC24 unidad de reemplazo puede usarse para recobrar las funciones que estaban perdidas. Las funciones se restauran de tal forma que el programador del

software es incapaz para decir cualquier diferencia entre un sistema de un único-chip o un sistema extendido que contiene el MC68HC24. Usando un sistema extendido que contiene un MC68HC24 y un EPROM externo, el usuario puede desarrollar software pensado para una aplicación de un único-chip.

### El Modelo de programador

Además de ejecutar todas las instrucciones del M6800 y del M6801, el juego de instrucciones del M68HC11 incluye 91 nuevos opcodes. La nomenclatura M68xx se usa junto con una arquitectura de CPU específica y la instrucción puso como opuesto a la nomenclatura de MC68HC11xx que es una referencia a un miembro específico de la Familia de M68HC11 de MCUs.

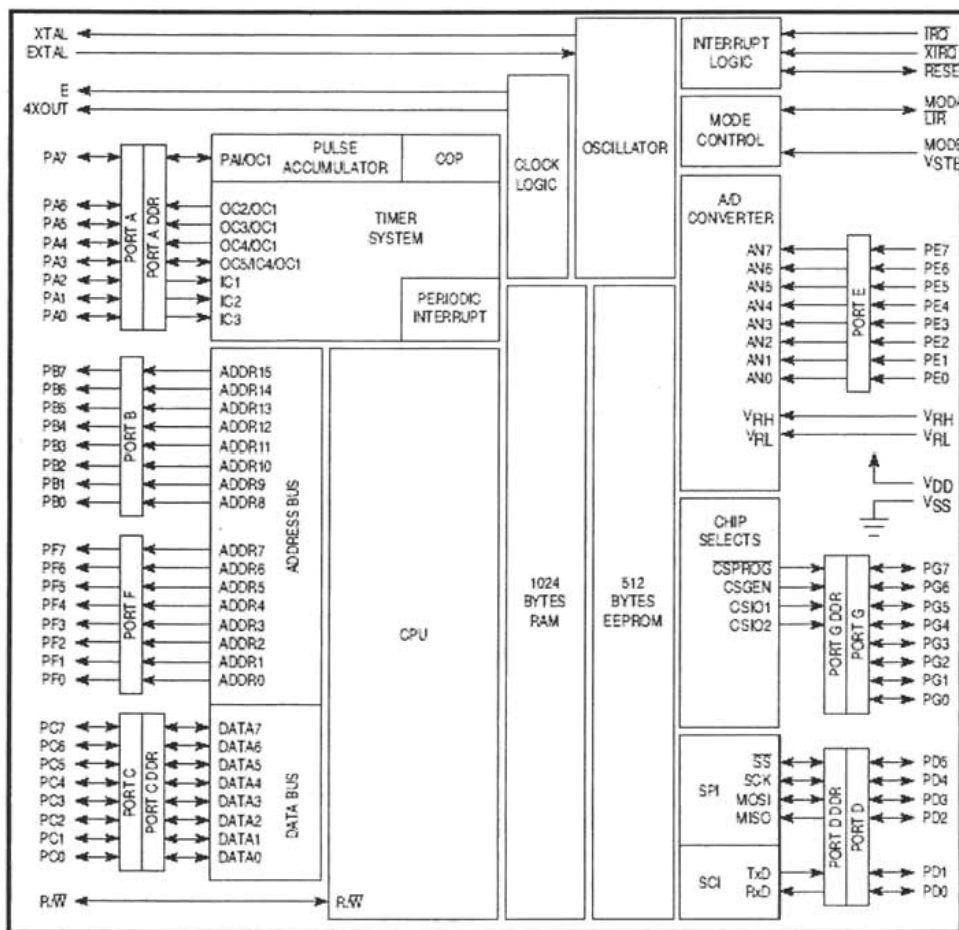


Figura 1.14 Diagrama a bloques del MCU

La Figura 1.15 muestra los siete registros del CPU disponibles al programador. Los dos acumuladores de 8-bit (A y B) puede usarse por algunas instrucciones cuando un solo acumulador de 16-bit llamado el registro D, que permite un juego de operaciones de 16-bit aunque el CPU es técnicamente un procesador de 8-bit. El grupo más grande de instrucciones agregado involucra al índice de registro Y. Doce instrucciones de manipulación de bits que pueden operar en cualquier memoria o ubicación de registro se agregan. El intercambio D con X e intercambio D con las instrucciones de Y pueden usarse para traer rápidamente el índice de valores dentro del acumulador doble (D) donde la aritmética de 16-bits puede usarse. Dos 16-bit por 16-bits divide las instrucciones que también son incluidas.

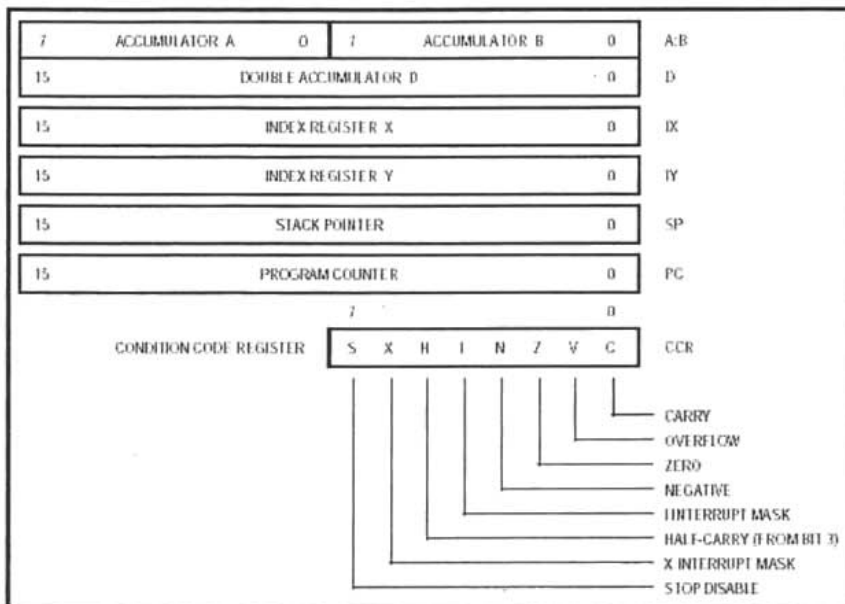


Figura 1.15 MC68HC11 Modelo del programador

### Los Derivados del producto

La Familia M68HC11 de MCU está compuesta por los miembros del producto listado en la tabla 1.1. En la tabla 1.1 y 1.2 se explica cómo los números de parte del producto son construidos.



Product	ROM (KBytes)	RAM (Bytes)	EPROM/OTP (KBytes)	EEPROM (Bytes)	Timer <sup>1)</sup>	Serial	A/D	PWM	Operating Voltage (V)	Bus Frequency (Max) (MHz)
MC68HC11D0	—	192	—	—	3/4 IC 4/5 OC	SCI SPI	—	—	3.0, 5.0	3
MC68HC11D3	4	192	—	—	3/4 IC 4/5 OC	SCI SPI	—	—	3.0, 5.0	3
MC68HC11E0	—	512	—	—	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	3.0, 5.0	3
MC68HC11E1	—	512	—	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	3.0, 5.0	3
MC68HC11E2	—	256	—	2048	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	5.0	2
MC68HC11E9	12	512	—	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	3.0, 5.0	3
MC68HC11E20	20	768	—	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	5.0	3
MC68HC11F1	—	1	—	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	3.0, 5.0	5
MC68HC11K0	—	768	—	—	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	4-CH 8-bit or 2-CH 16-bit	3.0, 5.0	4
MC68HC11K1	—	768	—	640	3/4 IC 4/5 OC	SCI+ SPI	8-CH 8-bit	4-CH 8-bit or 2-CH 16-bit	3.0, 5.0	4
MC68HC11K4	24	768	—	640	3/4 IC 4/5 OC	SCI+ SPI	8-CH 8-bit	4-CH 8-bit or 2-CH 16-bit	3.0, 5.0	4

Tabla 1.1 Familia del HC11

Continua

Product	ROM (KBytes)	RAM (Bytes)	EPROM/OTP (KBytes)	EEPROM (Bytes)	Timer <sup>(1)</sup>	Serial	A/D	PWM	Operating Voltage (V)	Bus Frequency (Max) (MHz)
MC68HC11KS2	—	1	32	640	3/4 IC 4/5 OC	SCI+ SPI	8-CH 8-bit	—	5.0	4
MC68HC11KW1	—	768	—	640	3/4 IC 4/5 OC	SCI+ SPI	10-CH 10-bit	4-CH 8-bit or 2-CH 16-bit	5.0	4
MC68HC11P1	—	1	—	640	3/4 IC 4/5 OC	Triple SCI SPI	8-CH 8-bit	4-CH 8-bit or 2-CH 16-bit	5.0	4
MC68HC11P2	32	1	—	640	3/4 IC 4/5 OC	Triple SCI SPI	8-CH 8-bit	4-CH 8-bit or 2-CH 16-bit	5.0	4
MC68HC711D3	—	192	4	—	3/4 IC 4/5 OC	SCI SPI	—	—	5.0	3
MC68HC711E9	—	612	12	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	3.0, 5.0	4
MC68HC711E20	—	768	20	512	3/4 IC 4/5 OC	SCI SPI	8-CH 8-bit	—	5.0	4
MC68HC711KS2	—	1	32	640	3/4 IC 4/5 OC	SCI+ SPI	8-CH 8-bit	—	5.0	4

Tabla 1.2 Familia del HC11

La matricula de estas componentes contiene caracteres alfanuméricos para que el fabricante anote las diferentes características. EN la figura 1.16 aparece la descripción de cada uno de los caracteres del microcontrolador HC11

Todos los M68HC11 incluyen un cronómetro de 16-bits de 8-canales con interrupción de tiempo-real y pulso acumulador. Todos los cronómetros tienen tres entradas de captura, cuatro salidas comparan, y un octavo canal que puede configurarse como una cuarta entrada de la entrada o una quinta salida de comparación.

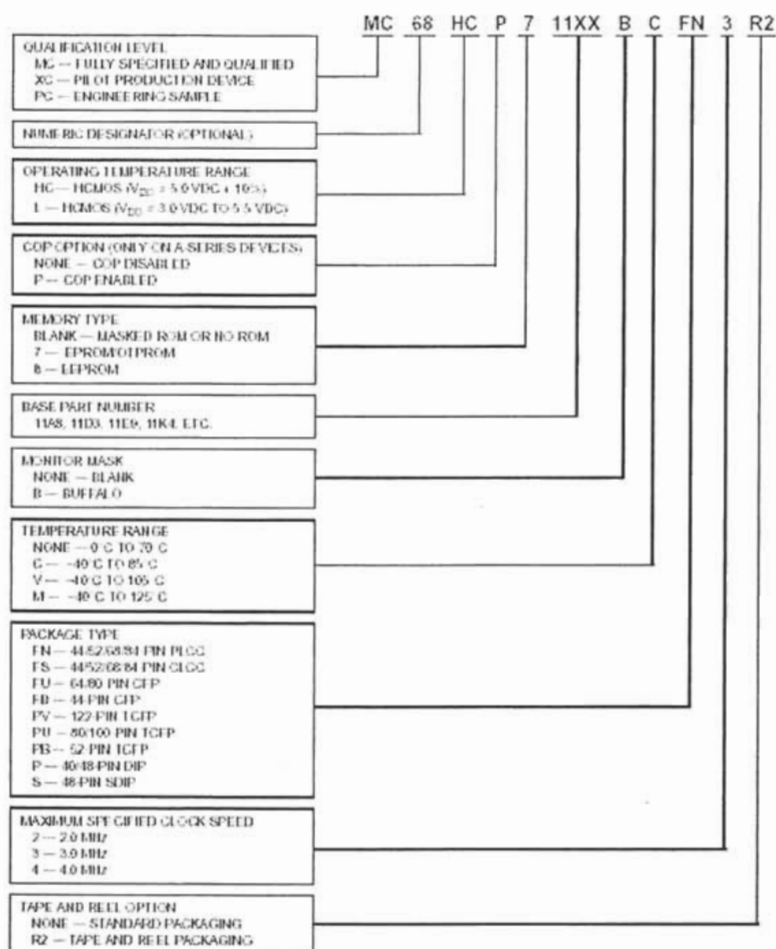


Figura 1.16 Caracteres del HC11.

## 1.4 Diagrama esquemático

La figura 1.17 muestra los bloques que conforman el funcionamiento del microcontrolador en su modo expandido (AD0 – A15), además de que se pueden ver los bloques de memoria en caso de requerir de más capacidad de almacenamiento, y los puertos de entrada y salida.

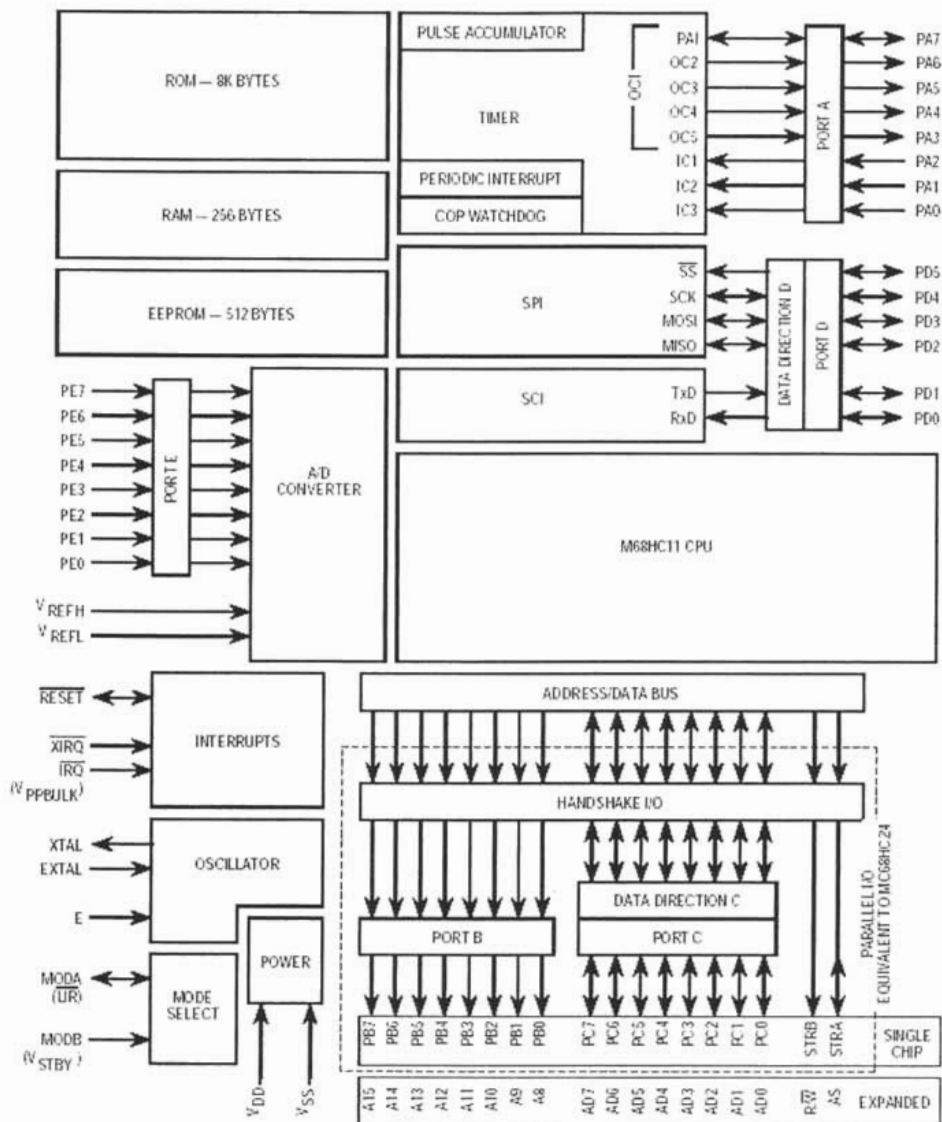


Figura 1.17 Diagrama a bloques del Microcontrolador

El grupo más grande de instrucciones sumado involucra al registro del índice Y. Doce instrucciones de manipulación de bits que pueden operar en cualquier memoria o se agrega en una locación de registro. El intercambio D con X y el intercambio D con las instrucciones de Y puede ser usada rápidamente tomando los valores del índice dentro del doble acumulador (D) donde 16-pedazo

aritméticos pueden usarse. Dos 16-bits por 16-bits divide las instrucciones también son incluidos.

## 1.5 Funciones de los pines

El Modelo MC68HC11F1 esta disponible sólo en un circuito integrado de 68 pines. El MC68HC11F1 fue el primer direccionador de bus de datos no multiplexado en la familia M68HC11. Este MCU incluye un Kbyte de RAM en el chip y selector de chip inteligente para una simple conexión para un programa de memoria sin la necesidad de cualquier chip lógico externo Y se muestra en la figura 1.18.

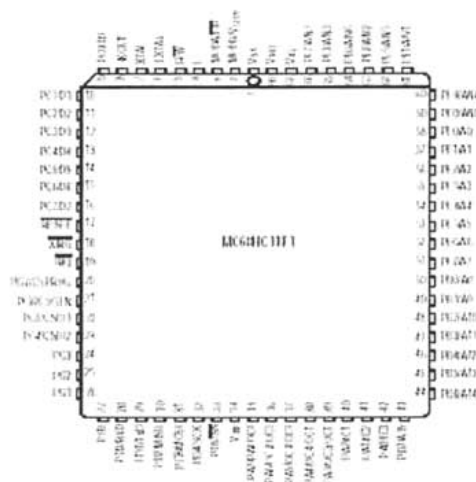


Figura 1.18 Diagrama esquemático

El Pin  $V_{DD}$  y  $V_{SS}$ :

La fuente de poder para alimentar al MCU es proveída a través de estos pines.  $V_{DD}$  es la entrada del positivo, y  $V_{SS}$  es tierra (ground). El MCU usa una sola fuente de poder, pero en algunas aplicaciones es opcional como fuente de poder para referencia A/D y /o batería de respaldo de una memoria de acceso aleatoria (RAM). Estas fuentes adicionales son opcionales, y el MCU, incluye RAM y A/D, puede operar con una fuente de 5V (nominal).

El Pin MODB/ $V_{STBY}$  y MODA/LIR:

Pines de selección de modos. El modo B/standby fuente RAM (MODB/ $V_{STBY}$ ) selecciona entre el pin de modo de entrada y el pin de una fuente de poder standby. El pin de modo de instrucción de registro A/load (MODA/LIR) es usado

para seccionar el modo de operación del MCU cuando el MCU esta en restablecimiento (reset), y esta operando como una señal de salida de diagnóstico cuando el MCU esta ejecutando instrucciones.

El modo hardware selecciona mecanismos de inicio con los niveles lógicos de los pines MODA y MODB cuando el MCU esta en estado de reset. El modo A selecciona entre el modo de un solo chip y modo expandido; mientras que el modo B selecciona entre la variación normal y la variación especial del modo de operación escogida.

Inputs		Mode Description	Control Bits in HPRIO (Latched at Reset)			
MODE	MODA		RBOOT	SMOD	MDA	IRV
1	0	Normal single chip	0	0	0	0
1	1	Normal expanded	0	0	1	0
0	0	Special bootstrap	1	1	0	1
0	1	Special test	0	1	1	1

Tabla 1.3 Modo selección de hardware.

El pin modo A sirve de función alternante de carga de instrucción de registro (Siglas en inglés LIR) cuando el MCU no esta en reset. La salida abierto-drenado activo-bajo LIR manda bajo cuando el primer E ciclo de cada instrucción. El pin modo B sirve de función alternante de una fuente de poder standby ( $V_{STBY}$ ) para mantener los contenidos de RAM cuando  $V_{DD}$  no esta presente.

Durante la ejecución del programa, en el pin pasa un nivel lógico bajo durante el primer ciclo de cada instrucción por la señal LIR y es levantada entre señales LIR a través de la resistencia externa 4.7 k $\Omega$ .

\*En sistema de modo expandido, la resistencia de 4,7 k $\Omega$  es importante para minimizar la fuente de corriente, lógico deberá ser usado para mandar por el pin MODA/LIR, lo que resulta mejor que solo usar un simple nivel lógico alto (ver fig. 1.19)

Durante el restablecimiento, el pin MODA se manejaría alto para seleccionar el modo extendido. Después de que se restablezca, los pines LIR se manejarían bajos por la lógica. La lógica no debe ser operada contra una detención pullup, sino debe ser un lógica-compuerta-tipo salida con algunas resistencias en serie para proteger contra un evento improbable de un conflicto entre una señal de LIR activo-bajo y un activo-alto la señal de rendimiento de compuerta-lógica. Tal como un conflicto sólo podría ocurrir brevemente al borde cayente de restablecimiento. Desde que LIR es activo por aproximadamente uno fuera de cada tres ciclos durante la ejecución normal (las medias instrucciones toman aproximadamente tres ciclos),  $I_{DD}$  podría reducirse por aproximadamente 350  $\mu$ A ( $5\text{ V} \div 4.7\text{ k} \times 33\%$  deber por ciclo).

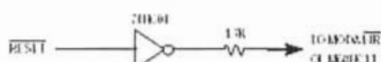


Figura 1.19 Conexiones reducidas  $I_{DD}$  MODA/LIR

---

La función de  $V_{STBY}$  es cumplida por un transistor interruptor que conecta  $V_{STBY}$  o  $V_{DD}$  a la RAM y restablece la lógica, mientras dependiendo en los niveles relativos de  $V_{STBY}$  y  $V_{DD}$ . El interruptor conecta  $V_{DD}$  a menos que  $V_{STBY}$  está superior más de que el umbral que  $V_{DD}$ . Un umbral es aproximadamente una gota del diodo (0.7 V) pero varía de la porción a la porción debido a procesar las variaciones. Durante el funcionamiento normal del MCU,  $V_{DD}$  es el poder abastecedor de la RAM. En una situación de reserva,  $V_{STBY}$  debe mantenerse a un nivel válido, y RESTABLEZCA debe activarse (tiró bajo) cuando  $V_{DD}$  las gotas debajo de los límites legales. RESTABLEZCA que siempre debe sostenerse bajo siempre que  $V_{DD}$  sea

Pines EXTAL; XTAL; y E (Cristal Oscilador y Reloj):

El pin del oscilador puede ser usado con un cristal externo o un generador externo CMOS-compatible con un reloj. La frecuencia aplicada a estos pines es cuatro veces mayor que el bus deseado de frecuencia (medida E-Clock). El reloj E es la salida del reloj de bus de frecuencia, cuando esto es usado como una señal de referencia básica. Cuando el reloj E esta en bajo (direcciona una porción del ciclo del bus), un proceso interno esta ocurriendo; cuando E esta alto, esta comenzando el dato a existir. El reloj E esta corriendo libre a un cuarto la frecuencia del cristal es tan largo como el oscilador este activo (modo "stop" para todos los relojes).

El Oscilador en el MC69HC11 consiste de una grande de 2 entradas de compuertas NAND. Una de las entradas para esta compuerta es comandada por una señal interna deshabilitando el oscilador cuando el MCU esta en el modo "stop".

La otra entrada es el pin de entrada EXTAL del MCU. La salida de esta compuerta NAND es el pin de salida XTAL del MCU.

EL pin XTAL es normalmente inconcluso cuando usan una entrada de reloj externa de CMOS compatible al pin EXTAL. Sin embargo, de 10 k $\Omega$  a 100k $\Omega$  de resistencia de carga a tierra puede ser usado para reducir interferencia generada por radio frecuencia (RFI) emisión de ruido. La salida XTAL esta normalmente intencionado para mandar un solo cristal, pero XTAL puede ser usado como una salida de reloj 4x hay que tomar especial cuidado para evitar cargas indeseadas. La salida XTAL puede ser amortiguada con un buffer de alta impedancia tal como el 74HC04. o este puede ser usado para mandar la entrada EXTAL a otro M68HC11 MCU. En todos los casos, el layout del circuito de la tarjeta alrededor de los pines del oscilador es manejada con precaución.

La figura 1.20 y figura 1.21 muestran los componentes internos y externos que forma el cristal oscilador, llamado oscilador Pierce, también conocido como un cristal oscilador paralelo resonante.

Figura 1.20 muestran la conexión para cristales de alta frecuencia (mayores que 1 MHz). La figura 1.21 muestra la conexión para la operación de baja frecuencia (menos que 1 MHz). El resistor,  $R_f$ , provee una corriente directa para la entrada y sólo la NAND opera en esta región lineal. En la conexión de baja frecuencia,  $R_s$  y  $C_2$  provee un cambio de fase.

$R_S$  también limita la alimentación dentro del cristal, lo cual es importante para muchos cristales pequeños porque ellos son diseñados para muchos niveles bajos (típicamente  $1\text{-}\mu\text{W}$  máximo). En aplicaciones de alta frecuencia (ver figura 1.20), la impedancia de salida de la compuerta NAND, combinada con la baja impedancia de  $C_1$  y  $C_2$ , provee el mismo efecto con  $R_S$  en diseños de baja frecuencia. Frecuencia alta cristales "a-corte" son diseñados para manejar niveles altos. Valores exactos para componentes externos son una función de procesamiento ancho de parámetros, capacitores, circuito impreso (PCB) capacitancia e inductancia, conector de capacitancia, operación de voltaje, tecnología de cristal, y frecuencia.

Valores típicos son:

$R_f = 1\text{ M}\Omega - 20\text{ M}\Omega$  Valores altos son sensibles a la humedad; valores bajos reducen ganancia y pueden prevenir inicios repentinos.

$C_1 = 5\text{ pF} - 25\text{ pF}$  Valores usualmente fijos.

$C_2 = 5\text{ pF} - 25\text{ pF}$  Valores pueden variar para ajustar frecuencia.

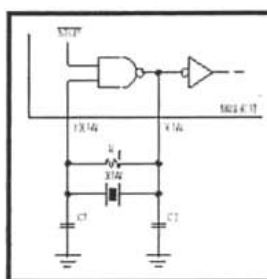


Figura 1.20 Conexión del cristal de alta frecuencia.

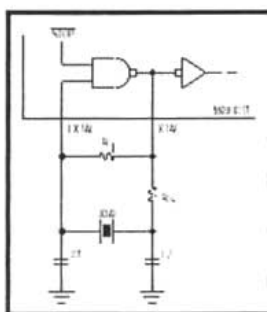


Figura 1.21 Conexión del cristal de baja frecuencia.

Líneas potencialmente ruidosas deberán ser alejadas tan lejos como sea posible de los componentes del oscilador. Conexiones a tierra deberán ser evitados alrededor de los componentes del oscilador.



El Pin de Reinicio "RESET":

Este esta activo en bajo, control de señales bidireccional, es usado como una entrada para inicializar el MC68HC11F1 para un reconocimiento de estado de inicio y como una salida de compuerta abierta para indicar que hay un fallo interno que puede ser detectado en cualquiera de los dos ya sea el reloj del monitor o el circuito guardián de la operación apropiada de la computadora (COP). Esta señal de RESET es significativamente diferente de la señal de RESET usada en antiguos MCU's.

El circuito de reset esta especificamente diseñado para trabajar con bajos niveles de  $V_{DD}$  que otro circuito MCU. De esta forma, puede ser usado para prevenir un funcionamiento indeseado como cuando es aplicado  $V_{DD}$  o decae, lo cual es importante para aplicaciones en lo cual el contenido dentro de RAM debe ser mantenida en la ausencia de  $V_{DD}$ . En esta situación, la memoria RAM y la entrada lógica de reset en el MCU será energizado de la fuente de poder de standby conectado al pin MODB/ $V_{STBY}$  sin embargo  $V_{DD}$  es también bajo para soportar la operación apropiada del MCU. Segundo, RESET deberá ser controlado cuando  $V_{DD}$  esta operando legalmente en los limites, para prevenir una no intencionada corrupción de los datos de EEPROM. Aun si una aplicación no esta usando los 512-byte EEPROM, el registro CONFIG esta fijo en EEPROM y deberá ser protegido de corrupción.

Virtualmente todos los sistemas MC68HC11 deberán incluir automáticamente control de RESET para manejar este bajo siempre y cuando  $V_{DD}$  este legalmente dentro de los limites. Un simple y barato, voltaje bajo inhibe el dispositivo (LVI) tal como el MC34064 o MC34164 pueden ser usados. El MC34064 es valido en paquetes plásticos TO-92 o SOT-8 y provee una salida de compuerta abierta para mandar directamente al pin de RESET del MC68HC11. Este componente es conectado a  $V_{DD}$ ,  $V_{SS}$ , y el pin RESET del MCU. Un paro de la resistencia de RESET a  $V_{DD}$  es el único componente requerido para el circuito de reset en muchas aplicaciones. La figura 1.22 muestra un típico circuito de reset.

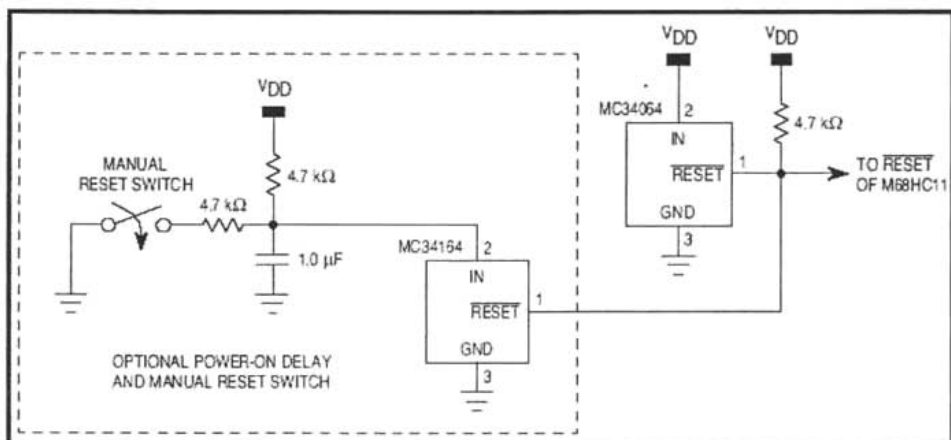


Figura 1.22 Circuito de reset

---

### El pin de salida Reloj-E (E)

E es la conexión de salida para el reloj E internamente generado, La señal de E es usada como una referencia de sincronización. La frecuencia de salida del reloj E es un cuarto que de la frecuencia de entrada al pin EXTAL. Cuando la salida del reloj-E es baja, un proceso interno esta tomando lugar. Cuando este es alto, los datos están siendo accesados. Todos los relojes, incluyen el reloj-E, son detenidos cuando el MCU esta en modo STOP. El reloj E puede ser apagado en el modo de chip simple para reducir los efectos de interferencia de radio frecuencia (RFI).

### Los Pines de Interrupción (XIRQ e IRQ):

El pin XIRQ provee un recurso para solicitar interrupciones no enmascarables después de la inicialización de reset. Mientras esta reset, el bit X es un juego en el registro de código de condición (CCR), y cualquier interrupción es enmascarada hasta que el software del MCU los habilita. Desde que la entrada XIRQ es nivel sensitivo, esto puede ser conectado a múltiples fuentes de conexión OR con una resistencia de salto. XIRQ es frecuentemente usado como un detector de bajo poder.

La entrada IRQ provee un recurso para solicitar interrupciones asíncronas para el MC68HC11F1. IRQ es programa elegible (registro OPTION), teniendo una elección de cualquier nivel sensitivo o caída de margen sensitivo disparado. Después reset, IRQ es configurado para operación de nivel sensitivo por falta.

Siempre que XIRQ o IRQ son usados con fuentes de interrupción múltiple (IRQ puede ser configurado para operación de nivel sensitivo si hay más que una fuente de interrupción IRQ), cada fuente puede mandar la interrupción de entrada con un tipo de compuerta abierta para evitar conexión entre las salidas. Ahí deberá ser una única resistencia de salto cerca del pin de interruptor de entrada del MCU (normalmente 4.7K).

Ahí debe ser también un mecanismo engrane mecánico a cada fuente de interrupción aunque la fuente mantiene la línea baja de interrupción hasta que el MCU reconoce y acepta la solicitud de interrupción. Si una u otras más fuentes de interrupción están fijos esperando después que el MCU entrega una solicitud, la línea de interrupción se fijará en bajo, de esta manera, el MCU será interrumpido otra vez tan pronto como el bit de mascara de interrupción en el MCU comience a limpiar (normalmente regresa encima de una interrupción).

El pin IRQ es usado durante la fabricación de pruebas como un volumen de  $V_{PP}$  programando fuentes de voltaje, lo cual permite por el paralelo programar de tanto como la mitad de los bytes en la EEPROM en una simple operación de programación. Desde dentro del chip hace una carga que no tiene suficiente capacidad de mando para programar simultáneamente a muchas locaciones EEPROM, la fuente externa de 20 - V es necesaria para suplementar la carga dentro del chip.

El mecanismo de sobre conmutación, el cual decide si la EEPROM esta energizada por la carga interna o la fuente externa de voltaje, es similar para la lógica  $V_{STBY}$  al pin MODB/ $V_{STBY}$ . Cuando el voltaje externo es mayor que el voltaje

---

de la carga interna, la conmutación conecta la fuente externa de alto voltaje a la línea interna  $V_{pp}$ .

El circuito añadido a este pin no resulta en las funciones normales de IRQ, pero esto hace tener algún efecto dentro del camino el pin responde a niveles ilegales.

En adición a XIRQ e IRQ, otros cinco pines en el MC68HC11F1 pueden ser usados también para generar solicitud de interrupciones al MCU. Estos pines están asociados con otros periféricos de chip interno tal como el regulador "timer" o los sistemas de coloquio I/O "handshake". Los pines son PA0/IC3, PA1/IC2, PA2/IC1, PA7/PAI/OC1, Y AS/STRA. El pin de entrada de captura puede ser configurado para detectar un margen de subida o ascendente, margen de bajada o descendente, o cualquier margen. Las entradas PAI y STRA pueden ser configuradas para detectar márgenes ascendentes o descendentes. La entrada STRA sólo es valida se el MCU esta operando en modo de un único chip porque el pin es usado como la salida de dirección "strobe" (AS), cuando el MCU esta en modo expandido. Estos cinco pines tienen ventajas sobre los pines IRQ y XIRQ en que cada uno de estas cinco interrupciones esta independientemente enmascarada con un control local de bit tan bueno como el bit I global en el CCR. Cada una de estas cinco interrupciones también tiene una indicación de estado legible, y una solicitud en espera que puede ser limpiada sin existir entrega.

Los Pines de Referencia A/D y Puerto E ( $V_{REFL}$ ,  $V_{REFH}$ , y PE7- PE0):

Los pines  $V_{REFL}$  y  $V_{REFH}$  proveen las referencias de voltaje para el circuito convertidor A/D. Desde que el convertidor A/D es un circuito convertidor de redistribución toda carga capacitiva, esencialmente no hay corriente  $i_d$  asociada con estos pines. Muchas dinámicas corrientes pequeñas son causadas por conmutación de redistribución de cargas durante las conversiones. Estos pines son normalmente conectados a  $V_{DD}$  y  $V_{SS}$  a través de una conexión de un filtro paso bajas (ver figura 2-13) para aislar el ruido en la fuente lógica de poder de la relativamente sensitiva medición análoga. Una referencia de fuente de precisión de bajo ruido puede ser usada alternativamente. Ahí deberá ser menor a 2.5 V entre  $V_{REFL}$  y  $V_{REFH}$  para una completa exactitud de A/D. Bajos valores resultaran en más inexactitud, pero el convertidor continuará la operación. El sistema A/D es probado a 4.5 V y 5.5 V a través de los pines de fuente de referencia.

Hay un diodo inherente de  $V_{REFL}$  a  $V_{SS}$ . Si  $V_{REFL}$  va por debajo de  $V_{SS}$  por más que este diodo pequeño diodo, cualquier conversión en progreso puede ser corrompida, pero no un daño físico permanente resultará hasta que una corriente significativa este retirada. Los únicos casos documentados de daño han sido causados por una bramarante mala aplicación, tal como conectar 12 V directamente al pin  $V_{REFL}$ . Desde ningún dispositivo canal P son asociados con el pin  $V_{REFL}$ , no hay diodo manteniendo  $V_{DD}$ . Las compuertas del conmutador análogo asociada con la referencia A/D y pines de entrada son controlados por señales que conmutan entre  $V_{SS}$  y alrededor de 7V. Esto es mayor que la fuente  $V_{DD}$  y es la salida de la carga (separado de la carga usada para programar en el chip EEPROM).

No hay requerimiento especial para mantener a  $V_{REFH}$  debajo de  $V_{DD}$ . De hecho, el convertidor continuará produciendo buenos resultados arriba de aproximadamente 6 V en  $V_{REFH}$ .

---

Los pines de entrada del puerto E son usadas para propósitos generales de entradas análogas and/or A/D. Estas entradas son diseñadas así que la entrada del buffers son inhabilitadas todo el tiempo excepto para parte del ciclo durante un lectura actual del puerto E; de este modo, niveles análogos cercanos al punto de conmutación de la entrada digital del buffer no resulta en fuente de alto poder de compuerta de corriente como en una entrada normal de buffer CMOS. Los buffers son habilitados por un dispositivo extra canal N en serie con el dispositivo canal N en la entrada invertida. Durante una lectura digital de puerto E, estos dispositivos canal N extra son encendidos por parte del ciclo de lectura. Porque de este circuito especial, no es necesario para no terminar usado los pines del puerto E.

Las funciones análogas y digitales del puerto E no hace normalmente interferencia con cada otro, así que, cualquier combinación de pines puede ser usada como una entrada digital mientras que los pines restantes del puerto E son usados para entradas análogas. Encendiendo el buffer digital durante una muestra análoga puede causar pequeños disturbios en la línea de entrada, la cual puede causar pequeños errores en el nivel análogo mostrado. Las supuestas perturbaciones causadas por la pequeña compuerta a drenado y compuerta a fuente capacitiva y debe tener para existir una muy cerrada llevando al borde de un periodo muestra para tener cualquier efecto perceptible. Las perturbaciones son tan pequeños (si ellos existen) que ellos probablemente no puedan causar cualquier medición inexacta. Desde que esto es fácil para ordenar el software para evitar esta condición, esto es probablemente fácil para evitar disturbios potenciales.

El Pin Timer del puerto A:

El puerto A incluye sólo 3 pines de entrada, sólo cuatro pines de salida, y un pin que puede ser configurado para operar como una entrada o como un salida. Los pines de sólo salida (PA0/IC3, PA1/IC2 y PA2/IC1) también sirve como unos pines reguladores de captura de entrada de margen sensitivo. Los cuatro pines de sólo salida (PA3/OC5/OC1, PA4/OC4/OC1, PA5/OC3/OC1 y PA6/OC2/OC1) también sirve como un timer principal de pines de comparador de salida. Siempre que una función de salida compara si esta habilitado, este pin no puede ser usado para una salida de propósitos generales. Estos cuatro pines pueden ser controlados por una salida comparadora1 (OC1) and/or otra salida comparadora. El Pin PA7/PAI/OC1 pueden ser usados como pines de I/O de propósito general, como una entrada de pulso acumulador, o como un pin de salida OC1.

Pines del Puerto Serial D

El Puerto D incluye seis fuentes generales, pines I/O bidireccionales que pueden ser configurados individualmente como entradas o como salidas. Cuando la interfase de comunicaciones serial (SCI) receptor esta habilitado, el pin PD0/RxD se convierte en una entrada dedicada a la función RxD. Cuando el transmisor SCI esta habilitado, el pin PD1/TxD se convierte en una salida dedicada para la función TxD. Cuando la interfase del puerto serial (SPI) esta habilitado, los pines PD2/MISO, PD3/MOSI, PD4/SCK y PD5/SS se convierten a dedicados a funciones SPI. Aun mientras el sistema SPI esta habilitado, el pin PD5/SS puede ser usado como una salida de propósito general correspondiendo al local del bit

---

DDR5 bit, tal que el sistema SPI esta configurado por modo de operación maestro.

Los seis pines del puerto D puede ser configurado (puerto D conectado-OR modo (DWOM) bit de control en SPI registro de control (SPCR)) para operación conexión OR. Esta opción habilita el canal-P en la salida drivers por lo tanto la salida del puerto D puede activamente conducir en bajo pero no alto, permitiendo dos o más como salidas para ser conectadas sin conexión. Desde el canal P esta físicamente presente (sólo se apaga), hay un diodo inherente del pin de salida a VDD así que el pin no puede ser sacado por el nivel alto que VDD (diferente a una salida Lógica transistor-transistor (TTL) colector abierto). Una resistencia externa de paro es requerido en todas las salidas de los puertos D cuando la opción conexión OR es usada. La conexión fija el programa bootloader configura el puerto D para operación en conexión OR cuando el MCU este reiniciado en modo bootstrap.

Si la aplicación esta usando modo bootstrap cualquiera de los dos apagará la opción conexión OR después de descargado o fuente externa para sobre los resistores de los pines de salida del puerto D.

## 1.6 Instrucciones para las entradas y salidas

La familia 68HC11 está compuesta por microcontroladores (MCU) de 8 bits de gama media-alta (equiparable al conocido 8051 en prestaciones y precio). El 68HC11 se introdujo en el año 1985 como actualización de un MCU más antiguo, el 6801, siendo su orientación inicial las aplicaciones de automoción, como encendido electrónico, control electrónico del motor, etc. (compañías como General Motors, Chrysler, Volkswagen o Toyota lo emplean en sus automóviles). No obstante, el HC11 se viene empleando en todo tipo de aplicaciones de consumo, telecomunicaciones e industriales (cámaras fotográficas y video, teléfonos, instrumentación biomédica, etc.), siendo uno de los MCU más populares en todo el mundo.

Se comercializan ejemplares del 68HC11 que operan a 3 y 5V, y a frecuencias de reloj de 2 a 5 MHz. Nuestro kit está diseñado para ejemplares que se alimentan a 5V y operan a 2 MHz (que el HC11 genera a partir de un cristal externo de 8 MHz, que internamente divide por 4). Estas frecuencias relativamente pequeñas no deben llevar a engaño, pues aunque algunos MCU de otros fabricantes operan a frecuencias más altas, los de Motorola realizan un ciclo de bus (acceso a memoria) en un único ciclo de reloj, mientras que otros (como los Intel) precisan tres, cuatro o más, de modo que los MCU de Motorola operando a frecuencias inferiores pueden obtener un rendimiento superior. Por otro lado, debido a que el diseño del HC11 es estático no necesita refrescar sus registros internos, por lo tanto, no presenta un límite inferior en su frecuencia de reloj (de modo que en las aplicaciones de bajo consumo puede reducirse todo lo que sea preciso).

Su bus de direcciones es de 16 líneas, por lo tanto puede direccionar hasta 64 KB (aunque algunos de sus miembros pueden direccionar más de un megabyte), y aunque el bus de datos es de 8, trabaja fácilmente con datos de 16 bits. Todas las

versiones del 68HC11 pueden presentar sus buses al exterior para trabajar con memoria externa.

El 68HC11 posee dos registros acumuladores de 8 bits (Fig. 1), el A y el B; ambos juntos constituyen además un acumulador D de 16 bits (A y B pueden utilizarse libremente como dos registros independientes o como uno único D). También dispone de dos registros índice de 16 bits, el X y el Y, un registro contador de programa PC y un puntero de pila, SP, también de 16 bits. El registro de estado, denominado CCR (*condition code register*), incluye 8 señalizadores o *flags*: C (acarreo), V (desbordamiento), Z (resultado cero), N (resultado negativo), H (acarreo a la mitad), I (máscara de las interrupciones IRQ), X (máscara de las interrupciones XRQ) y S (máscara de la instrucción STOP empleada para el estado de bajo consumo).

El 68HC11 cuenta con siete modos de direccionamiento (los mismos que el 6800): directo, extendido, inmediato, indexado, inherente, acumulador y relativo. Su juego de instrucciones posee más de 300 códigos de operación (incluyendo los del 6800 como subconjunto); algunos códigos de operación se componen de un byte y otros de dos (pre-byte y opcode), de modo que una instrucción en total ocupa entre 1 y 4 bytes.

Vector interrupción	Dispositivo	Máscara en el CCR	Máscara Especifica
FFC0 a FFD5	Direcciones reservadas	Ninguno	Ninguno
FFD6, FFD7	SCI: Registro receptor de datos lleno	I	RIE
	SCI: Receptor sobre-escrito	I	RIE
	SCI: Detección de línea inactiva	I	ILIE
	SCI: Registro transmisor de datos vacío	I	TIE
	SCI: Transmisión completa	I	TCIE
FFD8, FFD9	SPI: Transmisión serie completa	I	SPIE
FFDA, FEB	Fianco de entrada acumulador de pulsos	I	PAII
FFDC, FFDD	Acumulador de pulsos lleno	I	PAOVI
FFDE, FFDF	Temporizador desbordado	I	TOI
FFE0, FFE1	Temporizador OC5	I	OC5I
FFE2, FFE3	Temporizador OC4	I	OC4I
FFE4, FFE5	Temporizador OC3	I	OC3I
FFE6, FFE7	Temporizador OC2	I	OC2I
FFE8, FFE9	Temporizador OC1	I	OC1I
FFEA, FFEB	Temporizador IC3	I	IC3I
FFEC, FFED	Temporizador IC2	I	IC2I
FFEE, FFEF	Temporizador IC1	I	IC1I
FFF0, FFF1	Interrupción en tiempo real (RTI)	I	RTII
FFF2, FFF3	IRQ (pin externo o E/S paralelo)	I	Ninguno
	IRQ: Puerto E/S paralelo		STAF
FFF4, FFF5	Pin XIRQ	X	Ninguno
FFF6, FFF7	SWI	Ninguno	Ninguno
FFF8, FFF9	Opcode ilegal	Ninguno	Ninguno
FFFA, FFFB	COP desbordado	Ninguno	NOCOP
FFFC, FFFD	Monitor de reloj	Ninguno	CME
FFFE, FFFF	RESET	Ninguno	Ninguno

Tabla 1.4 Tabla de vectores de interrupción del 68HC11.

El sistema de interrupciones del 68HC11 es muy amplio (Tabla 1.4), comprendiendo las clásicas RESET, interrupción enmascarable IRQ, no



enmascarable XIRQ (similar a la NMI del 6800) y software SWI, más una veintena adicionales asociadas a los bloques internos (COP, monitor de reloj, RTI, temporizadores, acumulador de pulsos, SCI y SPI).

Los mC de la familia del 68HC11 pueden trabajar en cuatro modos de operación, dos normales y dos especiales: sencillo (*single-chip*) y expandido (*expanded*), especial de test (*special test*) y especial de arranque (*bootstrap*). Estos modos se establecen mediante dos patillas, MODA y MODB. Tras la señal de reset la CPU mira el estado de estos pines y establece su modo de operación según los valores presentes en ellos (Tabla 1.5), el cual no es modificable posteriormente por software. En modo simple el HC11 utiliza únicamente sus recursos integrados. El modo expandido se emplea sólo si la memoria interna no es suficiente o se necesitan más puertos; en este caso el HC11 sacrifica dos de sus puertos (el B y el C), cuyas 16 patillas se convierten en los buses multiplexados del sistema. El modo especial de *bootstrap* se utilizará para programar desde un PC la EEPROM interna; finalmente, el modo especial de test es empleado por Motorola para la comprobación del chip.

MODB	MODA	Modo seleccionado
1	0	Sencillo
1	1	Expandido
0	1	Especial: test
0	0	Especial: arranque externo ( <i>bootstrap</i> )

Tabla 1.5 Modos de operación del MC68HC11.

## 1.7 Instrucciones para la lectura y escritura

La nomenclatura siguiente se usa en las definiciones subsecuentes.

### 1. operadores:

() = Los contenidos de registro mostrados dentro de los paréntesis

← = Se transfiere a

↑ = Se saca de la pila

↓ = Es colocada en la pila

• = And Booleana

+ = El símbolo de suma aritmético excepto dónde es usado como el símbolo de inclusivo-OR en la fórmula de Booleana

+ = OR exclusivo

x = Multiplicación

: = Concatenación

---

- = Símbolo de la substracción aritmética o símbolo de la negación (dos complemento)

## 2. los registros en el CPU:

ACCA = el Acumulador A

ACCB = el Acumulador B

ACCX = el Acumulador ACCA o ACCB

ACCD = el acumulador Doble. El acumulador A concatenado con el acumulador B dónde A es el byte más significativo.

CCR = el registro de código de Condición

IX = el registro del Índice X, 16 bits,

IXH = el registro del Índice X, orden alto 8 bits

IXL = el registro del Índice X, orden bajo 8 bits

PC = Programa contador, 16 bits,

PCH = Programa contador, orden alto (más significativo) 8 bits

PC = Programa contador, orden bajo (menos significativo) 8 bits

SP = indicador de la Pila, 16 bits,

SPH = indicador de la Pila, orden alto 8 bits

SPL = indicador de la Pila, orden bajo 8 bits

## 3. La memoria y direccionamiento:

M = Una localidad de memoria (un byte)

M+1 = El byte de la memoria a \$0001 más la dirección de la localidad de memoria indicada por "M"

Rel = Desplazamiento Relativo (es decir, los dos números del complemento guardado en el último byte del código de máquina correspondiendo a la instrucción de la bifurcación)

(opr) = El Operando

(msk) = Máscara usada en las instrucciones de manipulación de un bit

(rel) = Desplazamiento Relativo usado en las instrucciones de la rama

## 4. Bits [7:0] del registro de código de condición:

S = Alto desactivado, bit 7

X = X mascara de interrupción, bit 6,

H = Medio acarreo, bit 5

I = I Máscara de interrupción, bit 4,

N = Indicador Negativo, bit 3,

Z = Indicador cero, bit 2,

V = Indicador de desbordamiento de dos complementos, bit 1,

C = Acarreo/ Préstamo, bit 0

## 5. El estado de del bit individual antes de la ejecución de una instrucción:

An = Bit n de ACCA (n = 7, 6, 5... 0)



Bn = Bit n de ACCB (n = 7, 6, 5... 0)  
Dn = Bit n de ACCD (n = 15, 14, 13... 0) donde los bits [15:8] se refieren a ACCA y los bits [7:0] se refieren a ACCB  
IXn = Bit n de IX (n = 15, 14, 13... 0)  
IXHn = Bit n de IXH (n = 7, 6, 5... 0)  
IXLn = Bit n de IXL (n = 7, 6, 5... 0)  
IYn = Bit n de IY (n = 15, 14, 13... 0)  
IYHn = Bit n de IYH (n = 7, 6, 5... 0)  
IYLn = Bit n de IYL (n = 7, 6, 5... 0)  
Mn = Bit n de M (n = 7, 6, 5... 0)  
SPHn = Bit n de SPH (n = 7, 6, 5... 0)  
SPLn = Bit n de SPL (n = 7, 6, 5... 0)  
Xn = Bit n de ACCX (n = 7, 6, 5... 0)

6. El estado de bits individuales del resultado de ejecución de una instrucción:  
Para los resultados del 8-bits:

Rn = Bit n del resultado (n = 7, 6, 5... 0). Esto aplica a instrucciones que proporcionan un resultado contenido en un solo byte de memoria o en un registro del 8-bit.

Para los resultados de 16-bits:

RHn = Bit n del byte más significativo del resultado  
(n = 7, 6, 5... 0)

RLn = Bit n del byte significativo del resultado (n = 7, 6, 5... 0). Esto aplica a las instrucciones que proporcionen un resultado contenido en dos bytes consecutivos de memoria o en un registro de 16-bits.

Rn = Bit n del resultado (n = 15, 14, 13... 0)

7. la anotación usó en la actividad de CCR las figuras sumarias:

—= Bit no afectado

0 = Bit forzado a 0

1 = Bit forzado a 1

⬆ = Bit puso o aclaró según los resultados de funcionamiento

⬇ = El bit puede cambiar de 1 a 0, puede seguir siendo 0, o puede seguir siendo 1 como resultado de este funcionamiento, pero no puede cambiar de 0 a 1.

8. la anotación usó en las mesas de ejecución de ciclo-por-ciclo:

—= Dato irrelevante

ii = Un byte de datos inmediatos

jj = El byte del Alto-orden de los datos inmediatos de 16-bits

kk = El byte del Bajo-orden de los datos inmediatos de 16-bits

hh = El byte del Alto-orden de dirección extendida de 16-bits

ll = El byte del Bajo-orden de dirección extendida de 16-bits

---

dd = Ocho bits de dirección directa \$0000-\$00FF de bajo orden  
 (el byte alto se asume para ser \$00)  
 mm = La máscara de 8-bit (el juego de bits corresponde al operando de los bits  
 serán afectados)  
 ff = Desplazamiento de 8-bit \$00 (0) a \$FF (255) (se agrega a  
 el índice)  
 rr = Desplazamiento firmado relativo \$80 (-128) a \$7F (+127)  
 (desplazamiento relativo siguiendo la dirección del código de maquina de  
 desplazamiento)  
 OP = Dirección de byte del opcode  
 OP+n = Dirección de n th situación después del byte del opcode  
 SP = Dirección apuntada por el valor del puntero de pila (a la salida  
 de una instrucción)  
 SP+n = Dirección de th de n, dirección más alta más allá que el puntero de la pila  
 SP-n = Dirección de th de n, dirección más baja que el puntero de la pila  
 Sub = Dirección de subrutina llamada  
 Nxt op = Opcode de próxima instrucción  
 Rtn hi = El byte de orden alto de dirección de retorno  
 Rtn lo = El byte de orden bajo de dirección de retorno  
 Svc hi = El byte de orden alto de dirección para la rutina de servicio  
 Svc lo = El byte de orden bajo de dirección para la rutina de servicio  
 Vec hi = El byte de orden alto del vector de la interrupción  
 Vec lo = El byte de orden bajo del vector de la interrupción

## 1.8 Instrucciones de control.

Instrucción	Descripción
ABA	Agrega un acumulador B a un acumulador A
ABX	Agrega un acumulador B al índice del registro X
ABY	Agrega un acumulador B al índice de registro Y
ADC	Suma con acarreo
ADD	Suma sin acarreo
ADDD	Suma de doble acumulador
AND	Y lógica
ASL	Cambio aritmético a la izquierda
ASLD	Cambio aritmético a la izquierda de doble acumulador
ASR	Cambio aritmético a la derecha
BCC	Bifurcación si lleva acarreo borrado
BCLR	Limpiar bit(s) en memoria
BCS	Bifurcación si hay juego de acarreo
BEQ	Ramificación si hay igualdad
BGE	Bifurcación si es mayor que o igual a cero
BGT	Bifurcación si es mayor que cero
BHI	Bifurcación si es mayor que
BHS	Bifurcación si es mayor que o igual

---

BIT	Prueba de bit
BLE	Bifurcación si es menor que o igual a cero
BLO	Bifurcación si es menor que
BLS	Bifurcación si es menor que o igual
BLT	Bifurcación si es menor que cero
BMI	Bifurcación si es negativo
BNE	Bifurcación si no es igual a cero
BPL	Bifurcación si es positivo
BRA	Bifurcación siempre
BRCLR	Bifurcación si hay bit(s) borrados
BRN	Bifurcación nunca
BRSET	Bifurcación si hay juego de bit(s)
BSET	Juego de Bits en memoria
BSR	Bifurcación para subrutina
BVC	Bifurcación si hay sobre cupo limpio
BVS	Bifurcación si hay juego de sobre cupo
CBA	Comparación de acumuladores
CLC	Borrado del acarreo
CLI	Mascara de interrupción borrada
CLR	Borrar / Limpiar
CLV	Limpiar dos bits de sobre llenado de complemento
CMP	Comparación
COM	Complemento
CPD	Compara doble acumulador
CPX	Compara índice del registro X
CPY	Compara índice del registro Y
DAA	Ajuste decimal del acumulador A
DEC	Decremento
DES	Decremento del puntero de la pila
DEX	Decremento en el índice del registro X
DEY	Decremento en el índice del registro Y
EOR	OR exclusivo
FDIV	División de fracciones
IDIV	División de enteros
INC	Incremento
INS	Incremento del puntero de la pila
INX	Incremento en el índice del registro X
INY	Incremento en el índice del registro Y
JMP	Salto
JSR	Salto a una subrutina
LDA	Carga del acumulador
LDD	Carga del doble acumulador
LDS	Carga del puntero de la pila
LDX	Carga del índice del registro X
LDY	Carga del índice del registro Y
LSL	Cambio lógico a la izquierda
LSLD	Cambio lógico doble a la izquierda

---

LSR	Cambio lógico a la derecha
LSRD	Cambió lógico doble a la derecha
MUL	Multiplicación anónima
NEG	Negación
NOP	No operación
ORA	OR Inclusiva
PSH	Colocar datos en la pila
PSHX	Colocar el índice de registro X en la pila
PIS	Colocar el índice de registro Y en la pila
PUL	Sacar datos de la pila
PULX	Sacar el índice de registro X de la pila
PULY	Sacar el índice de registro Y de la pila
ROL	Rotar a la izquierda
ROR	Rotar a la derecha
RTI	Regresar a la interrupción
RTS	Regresar a la subrutina
SBA	Acumuladores de substracción
SBC	Substracción con acarreo
SEC	Juego de acarreo
SEI	Juego de mascara de interrupciones
SEV	Establecer dos bits de desbordamiento de complemento
STA	Acumulador de almacén
STD	almacén de doble acumulador
STOP	Alto al proceso
STS	El puntero de la pila del almacén
STX	Almacén del índice del registro x
STY	Almacén del índice del registro y
SUB	Substracción
SUBD	Substracción de doble acumulación
SWI	Interrupción del software
TAB	Transferencia del acumulador A a B
TAP	Transferencia del acumulador A a CCR
TBA	Transferencia del acumulador B a A
TEST	Prueba de operación (sólo en modo de prueba)
TPA	Transferencia de CCR al acumulador A
TST	Prueba
TSX	Transferencia de SP al índice del registro X
TSY	Transferencia de SP al índice del registro Y
TXS	Transferencia del índice de registro X a SP
TYS	Transferencia del índice de registro Y a SP
WAI	Esperando para interrumpir
XGDX	El intercambio del acumulador doble y registro del Índice X
XGDY	El intercambio del acumulador doble y registro del Índice Y

---

## CAPITULO II DISEÑO DEL CIRCUITO DIGITAL

### 2.1. Introducción

El diseño del circuito digital que aquí se presenta, se inicia con un diagrama a bloques para indicar la manera de como esta conformado el circuito digital (en forma general); el circuito digital consta de una circuito de alimentación para proveerse de energía eléctrica; tenemos en este circuito digital el microcontrolador que será el circuito capaz de almacenar y procesar los datos introducidos por el circuito de entrada de datos (teclado) y por el circuito de detección de personas. El circuito de generación de alerta y llamada telefónica como su nombre lo dice es el encargado de generar los tonos para realizar una llamada telefónica y al ser atendida esta llamada se podrá escuchar un tono de alerta indicando la intrusión.

## 2.2. Diagrama a bloques

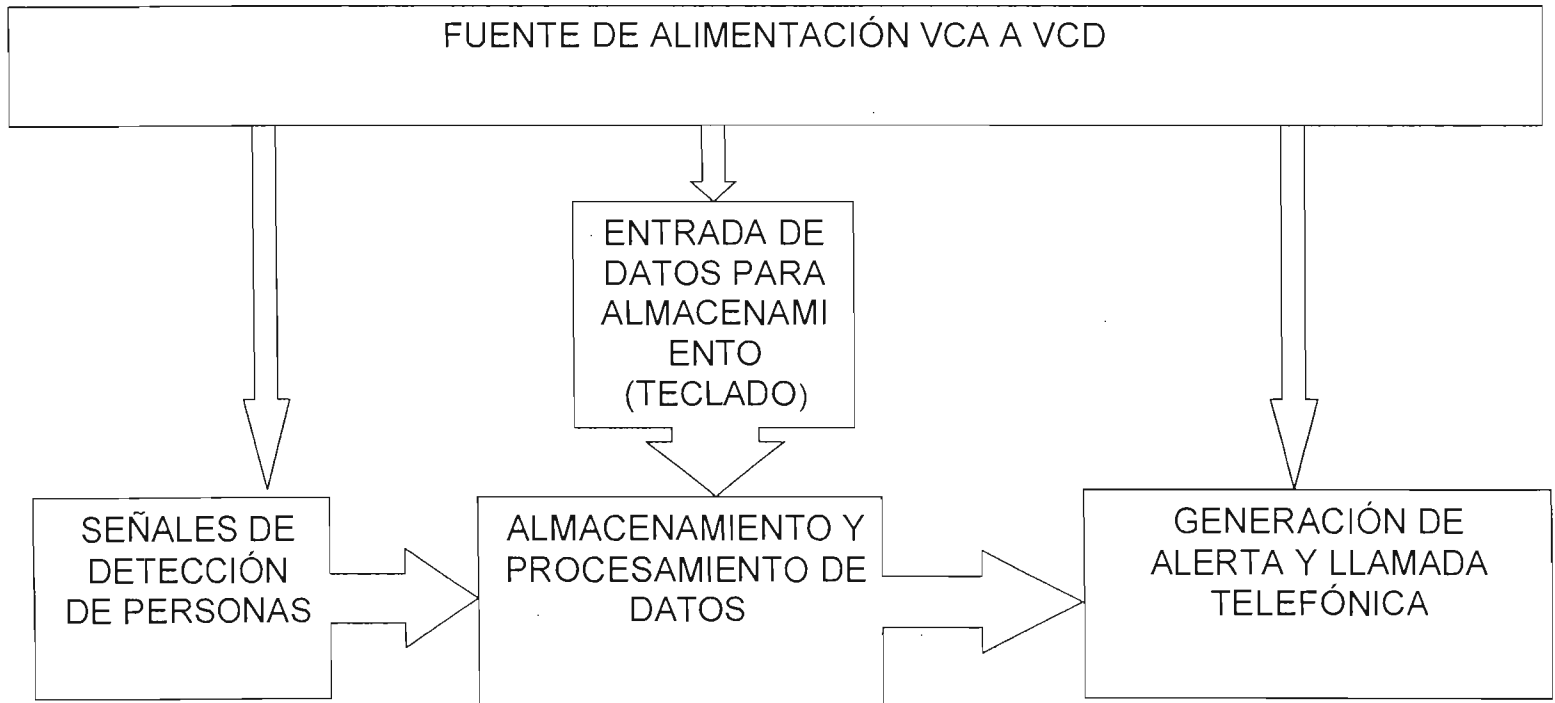


Figura 2.1 Diagrama a Bloques

## 2.3. Modulo de alimentación

El modulo de alimentación se conforma principalmente de una entrada de 127 Vca que con un transformador se reduce el voltaje. Se rectifica con un puente de diodos de onda completa. Se filtra con un capacitor electrolítico. Se regula con un circuito integrado para poder proporcionar las diferentes salidas que alimentan a los diferentes módulos del sistema. Lo anterior se muestra en la figura 2.2.

1. Para el transformador. Se requiere de una salida de 12 V con 100mA. En este caso no es necesario su cálculo ya que existe comercialmente este transformador con estas características;
2. Para el puente de diodos. Sabemos que los diodos tienen la característica de un interruptor que puede conducir corriente en una sola dirección y una de sus aplicaciones más comunes es la de rectificar ca en una onda completa, para lograr esto requerimos de la elección de cuatro diodos que soporten el voltaje de corriente alterna proveída por el transformador que es de 12 v y una corriente de al menos 1 ampere; y no es necesario un calculo ya que se cuenta comercialmente con un diodo 1N4001 que es el diodo que reúne las características necesarias para el diseño de este circuito rectificador.
3. Para el capacitor electrolítico. Se sabe que una de sus propiedades y características es almacenar energía, la cual en este módulo la tomará da la fuente del puente de diodos, por lo que dicho puente entrega un voltaje rectificado de aproximadamente 12 V, por lo tanto su voltaje de carga debe ser mayor a este para el valor de su capacitancia, se requiere que filtre ó elimine las componentes de su "rizo" por lo que recomendación es de 1000  $\mu\text{F}$ .
4. Para el primer regulador que proveerá de energía al módulo de detección de personas, este deberá proveer un voltaje de salida  $V_{o1}$  de 12 Vcd, en este caso también contamos con un circuito integrado de valor comercial, como es el caso del 7812A.
5. Para el segundo regulador que alimentará al microcontrolador y al resto del circuito digital, donde no será necesario un cálculo ya que existe un circuito integrado comercial el 7805A que proveerá 5 Vcd y cumple con los requerimientos para el diseño de este circuito.

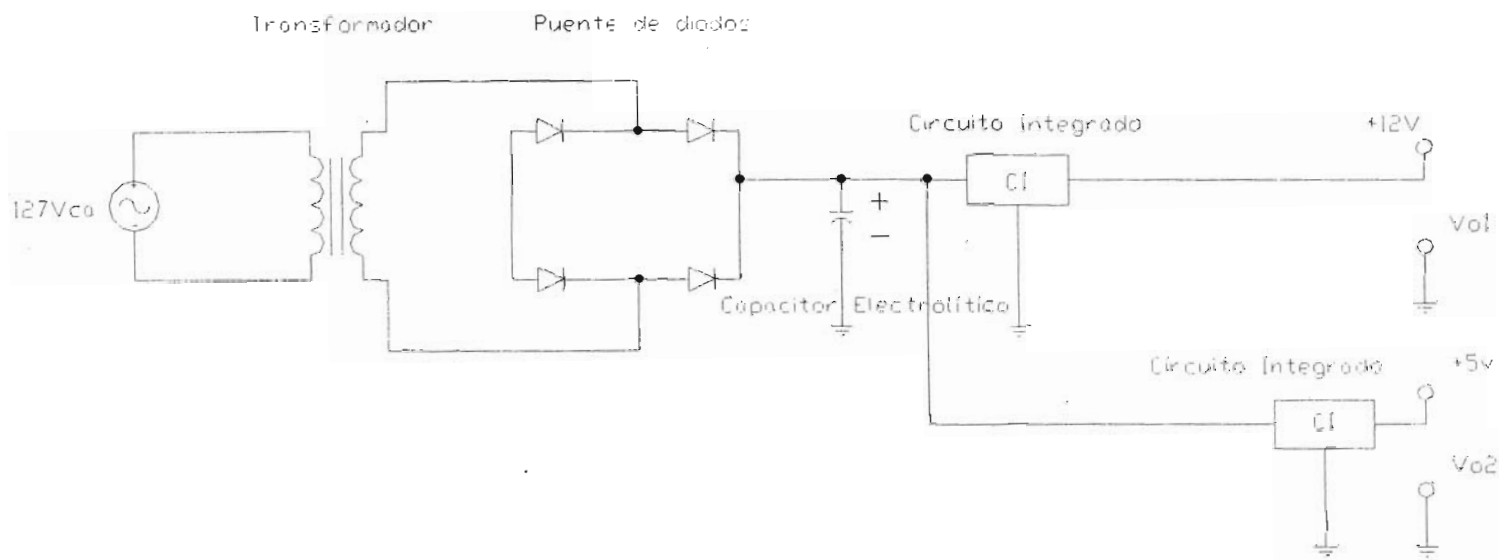


Figura 2.2 Circuito de alimentación



## 2.4. Modulo de Almacenamiento y procesamiento de datos

Este modulo almacenará en el MCU los datos proporcionados por los demás módulos. Todas las señales que se generen en el modulo de detección de personas, se procesarán en este módulo para tomar las acciones que el programador le indico y guardo también este modulo hará que la señal de alerta sea generada, así como la asistencia telefónica para saber de la intrusión. En la figura 2.3 aparece el diagrama de este módulo donde se observa:

1. En los pines de alimentación  $V_{DD}$  y  $V_{SS}$  de voltaje se recibirán 5 volts a través del módulo de alimentación y por recomendación del fabricante colocar capacitores cerámicos de 1  $\mu F$  y de 0.01  $\mu F$  entre  $V_{DD}$  y  $V_{SS}$  respectivamente.
2. En los pines EXTAL y XTAL se conecta un cristal oscilador de 8.0 MHz y en su configuración de fabrica la se indica colocar una resistencia de 10 M ohms en paralelo, y dos capacitores de 18pF en serie
3. En el Pin de Reset negado, el fabricante pide que se conecte el circuito integrado MC34064 con una resistencia conectada en su pin de salida Reset y el voltaje  $V_{DD}$  de 5 Volts.
4. El MCU requiere entre los pines de interrupción XIRQ negado, IQR negado, Moda/LIRnegado y MODB/ $V_{STBY}$  resistencias de 4.7K conectadas a  $V_{DD}$ .
5. Los pines que proveen voltajes de referencia  $V_{RH}$  y  $V_{RL}$  y entre estos un capacitor de 1 $\mu F$  y una resistencia de 1 K ohms.
6. En los pines de entrada se requiere la conexión de una resistencia de 10 K ohms, en los pines de salida no requiere conexión de ningún componente pero en el pin de entrada y salida se requiere de una resistencia de 10 K ohms.
7. En los pines del puerto serial D que son pines de entrada y salida bidireccional son la salida del Bus de datos. Estos pines durante el primer medio ciclo sirve para que se conecten al multiplexor 74HC373, donde la información de dirección esta presente. Y en el otro medio ciclo del bus, se convierten estos pines en un bus de datos bidireccional para intercambio de datos.

- 
8. Los pines A13, A15, E y RW alimenta con señales de entrada a compuertas NAND de 2 entradas.
  9. Los pines A00 al A08 alimentan con señales digitales al 74HC138 es un decodificador que provee señales de dirección calificada de lectura habilitada y escritura habilitada para dos 8 K bytes por 8 estáticas RAMs. Donde las otro cuatro salidas de este provee selección adicional del chip para RAM adicionales o dispositivos periféricos. Desde que la señal R/W negada conduce una de las direcciones seleccionadas del 74HC138, hay cuatro salidas activada en bajo de lectura habilitadas. La temporización de estas salidas es controlada por la señal reloj E y el retardo de propagación será a través del decodificador 74HC138.

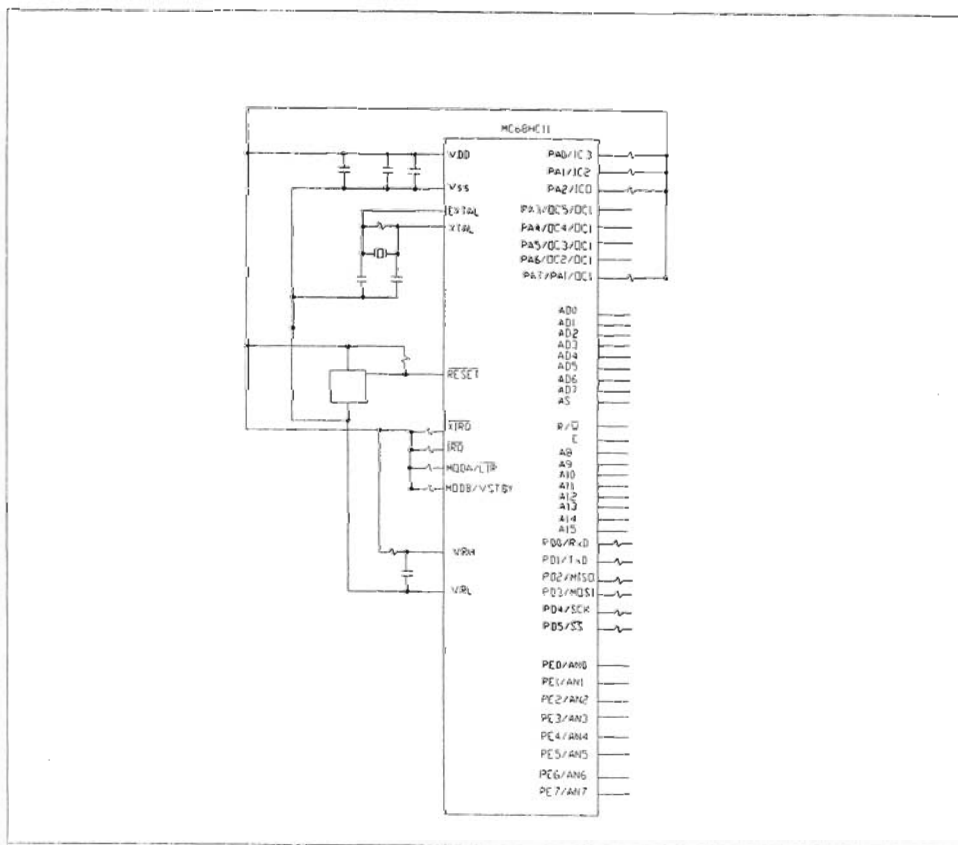


Figura 2.3 Pines de conexión del MCU.

## 2.5. Módulo de entrada de datos

El modulo de entrada de datos consta de un teclado comercial de matriz de cuatro por cuatro que al recibir las frecuencias provenientes del filtro capacitivo conmutado estas frecuencias de entradas combinadas dará como resultado diferentes frecuencias que serán traducidas en valores de volts y a través del modulo de procesamiento y almacenamiento de datos se guardará y estos valores para así obtener la asistencia telefónica. Este módulo se representa en la figura 2.4. Cabe mencionar que en este caso la programación se realizará directamente en el programa.

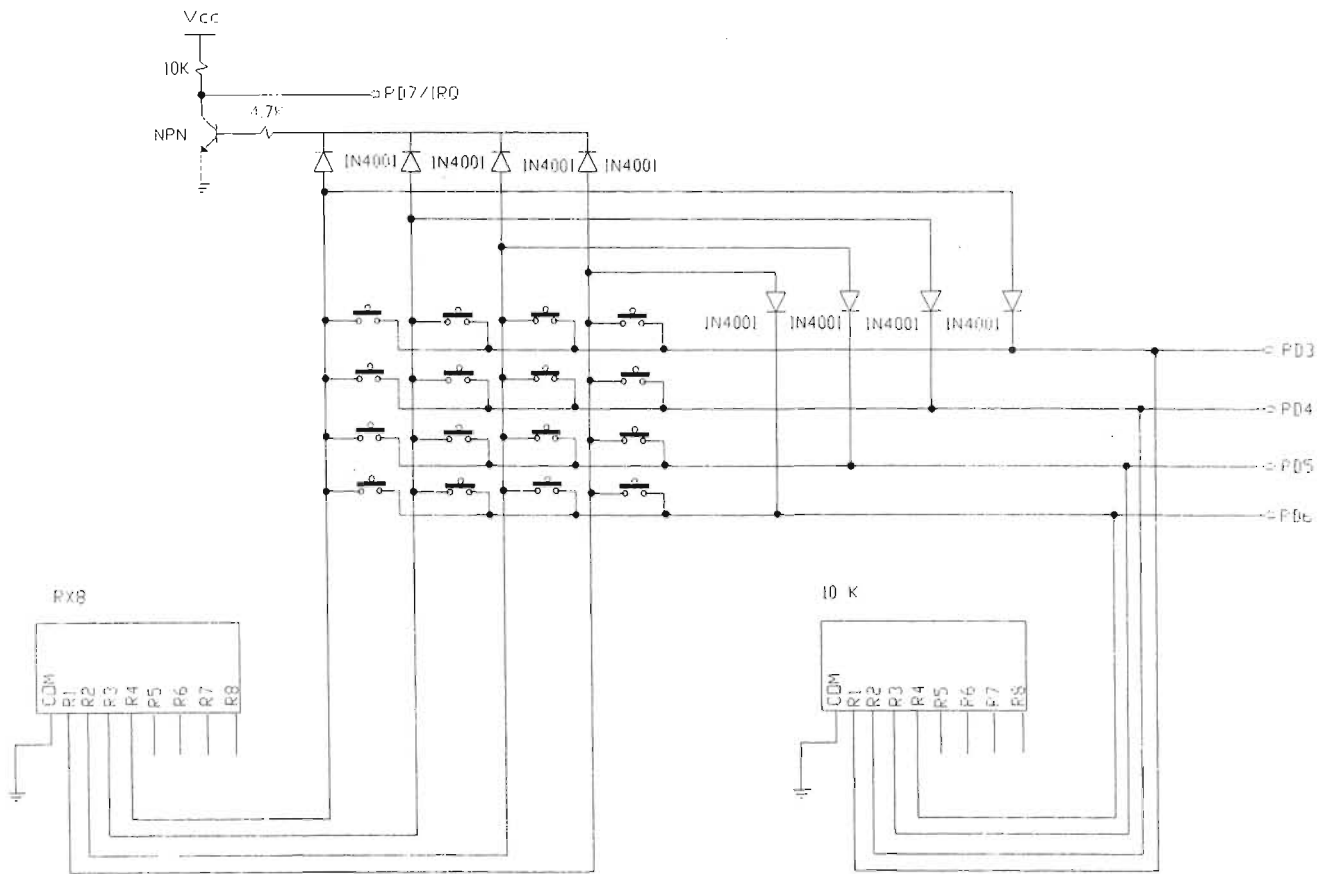


Figura 2.4 Circuito de interfase (Teclado).

En la tabla 2.1 se muestran las combinaciones con sus valores correspondientes de frecuencias, que se obtienen al oprimir a cada una de las teclas del módulo de entrada de los datos.

En este caso al pulsar alguna tecla del teclado, se le ordena al circuito generador de señalización DTMF, que sume las frecuencias de la matriz y las envíe por la línea telefónica, así se transmiten señales por cada tecla.

Tecla	Frecuencia	Tecla	Frecuencia
1	697+1209 Hz.	7	852+1209 Hz.
2	697+1336 Hz.	8	852+1336 Hz.
3	697+1477 Hz.	9	852+1477 Hz.
A	697+1633 Hz.	C	852+1633 Hz.
4	770+1209 Hz.	*	941+1209 Hz.
5	770+1336 Hz.	0	941+1336 Hz.
6	770+1477 Hz.	#	941+1477 Hz.
B	770+1633 Hz.	D	941+1633 Hz.

Tabla 2.1 Matriz de combinación.

	1209 Hz	1336 Hz	1477 Hz	1633 Hz
697 Hz	1	2	3	A
770 Hz	4	5	6	B
752 Hz	7	8	9	C
941 Hz	*	0	#	D

Tabla 2.2 Diseño del teclado comercial y matriz de frecuencias.

Los teclados normales utilizan el teclado comercial y los teléfonos o aparatos especiales utilizan además las teclas A, B, C y D, que junto con el teclado convencional constituyen el teclado extendido.

---

Así por ejemplo cuando la tecla 4 se pulsa se envía la señal que es la suma de dos senoidales una de frecuencia 770 Hz. y la otra de 1209 Hz, y la central telefónica podrá decodificar esta señal como el dígito 4 y obrará en consecuencia. Los tonos de las señales de Multifrecuencias fueron diseñados de forma que no sean armónicos de frecuencias muy usadas como de 60 Hz. de modo que si los tonos son enviados con exactitud y así también son decodificados, la señalización DTMF supera a la de pulsos al ser más rápida, tener más dígitos (16 en lugar de 10), para ser más inmune al ruido, estar en la banda audible.

Además suenan melodiosos al oído y se puede recordar también, para aquellas personas con oído musical, podrán recordar un número telefónico por como suena la melodía al marcarlos.

Los tonos solo pueden tener variaciones de  $\pm 1.5\%$  de su fundamental, y normalmente la señal de tono alto es 3 a 4 dB más fuerte que la de tono bajo. Actualmente existen una gran variedad de circuitos integrados, tanto generadores, como detectores DTMF, así mismo ya empiezan a aparecer en el mercado circuitos microcontroladores que incluyen el detector y generador de DTMF como parte interna de los mismos y con capacidad de control del programa.

En los accesorios telefónicos se utiliza frecuentemente la señalización DTMF, para programar alguna función, para ordenar que el aparato haga alguna operación, para activar / desactivar alguna característica, para cambiar las claves de contraseñas, y muchas otras aplicaciones, sin embargo siempre es necesario que se utilice un teléfono de teclas ó de señalización de tonos.

## 2.6. Modulo de detección de personas

El módulo de detección de personas esta conformado por dos fotodiodos que se activan de acuerdo al cambio de luz que reciben. De un amplificador operacional (op-amp) operando en forma de comparador de voltaje, dicho comparador hace una comparación del voltaje lineal de entrada con otro voltaje de referencia; la salida es una condición digital que representa si el voltaje de entrada excede el voltaje de referencia.

La salida es una señal digital que permanece a un nivel de voltaje alto cuando la entrada no inversora (+) es mayor que el voltaje en la entrada inversora (-), y cambia a un nivel de voltaje bajo cuando el voltaje cuando el voltaje de entrada no inversora cae por abajo del voltaje de la entrada inversora.

Mientras que el voltaje en la entrada no inversora sea menor que el nivel del voltaje de referencia de +2 V, la salida permanece al nivel de voltaje bajo (cercano a -10). Cuando la entrada se eleva por encima de +2 V, la salida cambia rápidamente a un nivel de voltaje alto (cercano a +10 V). Por lo tanto, la salida alta indica que la señal de entrada es mayor de +2 V. En esta aplicación utilizaremos el op-amp comercial CI 741 como comparador.

Así mismo se utiliza de un Circuito Integrado (CI) temporizador, los temporizadores proporcionan circuitos lineales y digitales para usarse en diversas operaciones de temporización, como una alarma . El temporizador CI 555 ha sido, desde hace mucho un oscilador controlado por voltaje que proporciona una señal de reloj cuya frecuencia puede variarse o ajustarse por un voltaje de entrada. En nuestro caso el CI 555 se utilizará para mantener la señal de salida del CI comparador en por lo menos 1 segundo ya que así aseguraremos que el microcontrolador en conjunto con el modulo de procesamiento de datos reciba la señal y realice su "tarea".

En la figura 2.5 se muestra el diagrama eléctrico del módulo de detección, donde se observa:



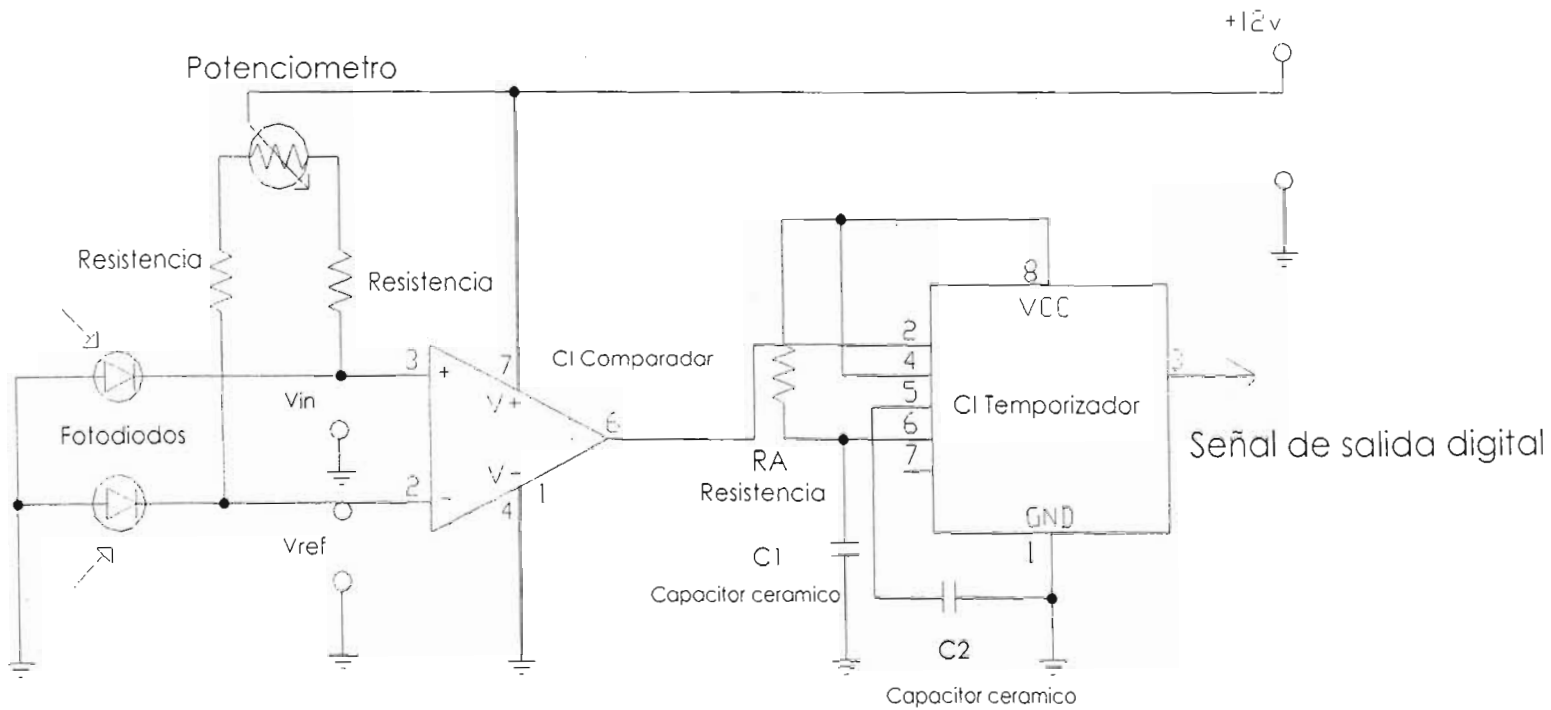


Figura 2.5 Circuito comparador

1. Para los fotodiodos podemos seleccionarlos de cualquier tipo pero es conveniente utilizar aquellos que su costo sea el más bajo, pero los dos con las mismas características eléctricas.
2. La matrícula y datos básicos del fotodiodo son los siguientes: Cabe hacer mención del funcionamiento del fotodiodo, que al recibir cierta cantidad de energía proveniente de la iluminación llamada fotones, tienen un nivel relacionado con la frecuencia de la onda de la luz, determinada por la siguiente ecuación:

$$W = h f \quad \text{joules}$$

Donde  $h$  es la constante de Planck y es igual a  $6.624 \times 10^{-34}$  joules-segundo, y la energía asociada con las ondas de luz incidentes está directamente relacionada con la frecuencia de la onda.

La frecuencia está, a su vez, relacionada directamente con la longitud de onda ( distancia entre picos sucesivos) de la onda por la siguiente ecuación:

$$\lambda = v / f$$

donde  $\lambda$  = longitud de onda en metros  
 $v$  = velocidad de la luz,  $3 \times 10^8$  m/s  
 $f$  = frecuencia de la onda, en Hertz

La longitud de onda se mide, por lo general, en unidades ángstrom (Å) o micrómetros ( $\mu\text{m}$ ), donde

$$1 \text{ \AA} = 10^{-10} \text{ m} \quad \text{y} \quad 1 \mu\text{m} = 10^{-6} \text{ m}$$

El flujo luminoso se mide, por lo general en *lumens* (lm) o Watts. Las dos unidades están relacionadas por

$$1 \text{ lm} = 1.496 \times 10^{-10} \text{ W}$$

La intensidad de la luz se mide normalmente en  $\text{lm/ft}^2$ , pies candela (fc) o  $\text{W/m}^2$ , donde

$$1 \text{ lm/ft}^2 = 1 \text{ fc} = 1.609 \times 10^{-9} \text{ W/m}^2$$

El fotodiodo es un semiconductor de unión  $p-n$  cuya región de operación está limitada a la región de polarización inversa, donde la corriente de saturación inversa está limitada a unos cuantos microamperes. Esto se debe solamente a los portadores minoritarios generados térmicamente en los materiales tipo  $n$  y  $p$ . La aplicación de la luz a la unión dará como resultado una transferencia de energía de las ondas de luz incidentes (en forma de fotones) a la estructura atómica, dando como resultado un aumento en la cantidad de portadores minoritarios y un incremento del

nivel de la corriente inversa. Esto se indica en la figura 2.6 para diferentes niveles de intensidad. La corriente de *oscuridad* es aquella que existe cuando no se ha aplicado iluminación.

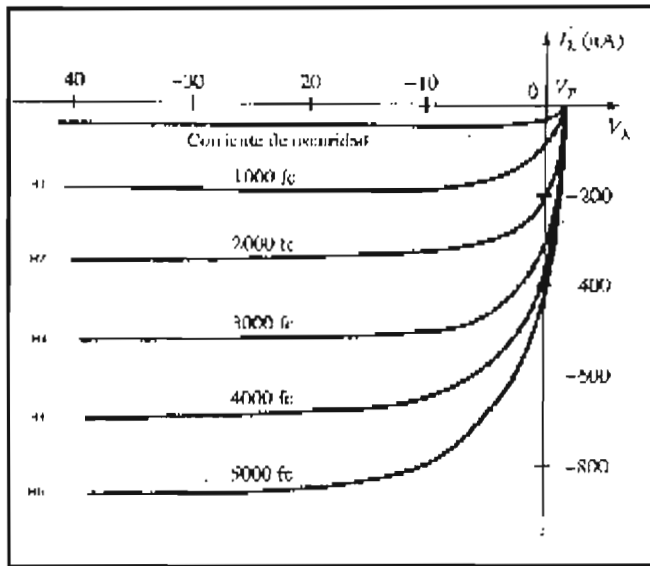


Figura 2.6 características del fotodiodo.

3. Para las resistencias de 12 K ohms ( $K\Omega$ ) y el potenciómetro se requiere que sea de 25 K ohms para poder mantener el mismo valor que la configuración de un CI comparador donde el potenciómetro es de 25 K ohms porque se dividen los ohms en 12.5 K ohms por partes iguales en la entrada inversora y la no inversora aunque debería ser el mismo valor de 12 k ohms pero el valor comercial mas cercano es de 25, ya que por su alta ganancia de voltaje en la entrada normalmente se usa 10 K ohms.
4. El CI comparador es un amplificador operacional modelo 741 los datos básicos del fabricante son:  $\pm V_{cc} \leq 22 \text{ V}$ ,  $V_i \leq \pm V_{cc}$  y  $P = 100 \text{ mW}$ .
5. En la salida del CI comparador se conecta la entrada del CI temporizador 555 que tiene la capacidad de configurarse de forma astable o monoestable la cual configuraremos de la forma monoestable, donde el circuito multivibrador se dispara cuando la señal de entrada de disparo pasa a negativo, con la salida en la terminal 3 yendo a alto por un periodo de tiempo definido por la siguiente ecuación:

$$T = 1.1 R_A C$$

*Donde: 1.1 (100K) (10 $\mu$ F) = 1.1 segundos*

6. Donde el capacitor C2 es de 0.001 $\mu$ F sugerido por el fabricante y  $R_A$  es de 100 Kohms y el capacitor en el pin 6 a gnd es de 10  $\mu$ F para poder obtener el valor de T = 1.1 segundos en salida del pin 3.

---

## 2.7. Módulo de generación de alerta y llamada telefónica

El Módulo de control como tal consta de el Microcontrolador en si sobre todo esta en su programación, aun siendo así el microcontrolador no sería capaz de realizar la tarea sin un modulo que sea capaz de convertir las señales provenientes del microcontrolador en frecuencias y sólo sería capaz con un oscilador y otro microcontrolador o la selección que hicimos de un producto nuevo llamado: filtros capacitores conmutados, que después de un estudio por parte del fabricante lo sugiere para generar las frecuencias requeridas para nuestro caso y es entonces aquí en el software donde se rigen las formas de actuar e interactuar del microcontrolador y en consecuencia el filtro de capacitores conmutados, y donde el programador puede realizar y programar lo que se desea controlar dentro del mismo.

Sus componentes básicos han sido sugerencia del fabricante, pero la parte importante es el filtro compuesto de un capacitor conmutado en circuito integrado de 8 pines que se describirán a continuación,

Pin 1 CLKIN Reloj de entrada  
Pin 2 CLKR Reloj de reinicio  
Pin 3 LS  
Pin 4 Vss Voltaje negativo  
Pin 5 Vo Voltaje de salida  
Pin 6 AGND Conexión de referencia  
Pin 7 V<sub>DD</sub> Voltaje positivo  
Pin 8 Vi Voltaje de entrada

Lo que describiremos ahora es la forma en como trabaja el filtro y también si deseamos como podemos cambiar los valores para otras aplicaciones.

Como un ejemplo, considere un 8-MHz reloj maestro y una muestra senoidal de 256-byte. El reloj maestro de 8-MHz se aplica a un divisor de 16-bits programable que se usa para poner la proporción de la muestra. Para obtener los tonos reconstruidos cerca de-DC a 3 kHz, el divisor iría de  $65535 (8 \times 10^6 / 65535 / 256 = 0.477 \text{ Hz})$  a  $10 (8 \times 10^6 / 10 / 256 = 3.125 \text{ kHz})$ .

Al final del rango de frecuencia de menor valor, éste valor se puede calcular con la ecuación siguiente:

$F_{step} = F_{div2} - F_{div1}$ , donde  
 $F_{div2} = (8 \times 10^6 / 65534 / 256)$  y  $F_{div1} = (8 \times 10^6 / 65535 / 256)$ ; entonces  
sustituyendo se tiene:  
 $F_{step} = 0.47685 - 0.47684$   
 $= 0.00001 \text{ Hz}$

---

Mientras al final del rango de frecuencia más alto, la solución de dicha ecuación será:

$$\begin{aligned} F_{\text{step}} &= F_{\text{div2}} - F_{\text{div1}} \\ &= (8 \times 10^6 / 10 / 256) - (8 \times 10^6 / 11 / 256) \\ &= 3125 - 2841 \\ &= 284 \text{ Hz} \end{aligned}$$

Este ejemplo ilustra que se exhibiría una variación de  $F_{\text{step}}$  de varios órdenes de magnitud por el paso banda indicado. No sólo habrían estos cálculos de frecuencia de tiempo real complicados en el sistema designado, pero las pequeñas frecuencias de  $F_{\text{step}}$  a las frecuencias más altas limitarían la utilidad del sistema severamente. (Típicamente,  $F_{\text{step}}$  debe ser por lo menos 0.5 Hz para la mayoría de las aplicaciones.)

A cada punto de la muestra, la porción del entero del acumulador de la fase se incrementa por exactamente 1. Desde que esto corresponde al índice en la tabla del seno, el rendimiento de D/A seguirá la tabla del seno simplemente. Desde que la tabla sostiene un ciclo, la frecuencia del rendimiento será  $1/t_{\text{gen}}$ , donde el  $t_{\text{gen}}$  es el tiempo requerido durante un ciclo lleno.

Con la tabla de entradas  $N$  enviadas a las  $1/F_s$  por la entrada, con  $F_s =$  Frecuencia de rendimiento, se tiene:

$$t_{\text{gen}} = N * 1 / F_s.$$

Si  $\Delta$  se duplica, la entrada será por la mitad de los ciclos de las muestras que resultan, es decir:

$$t_{\text{gen}} = N / (2F_s)$$

Así, el  $t_{\text{gen}}$  es inversamente proporcional al valor de  $\Delta$ . Desde  $F = 1/t$ , la frecuencia de la señal generada es dada por la siguiente ecuación:

$$F_{\text{gen}} = (F_s * \Delta) / N$$

Donde,  $\Delta$  es una cantidad fraccionaria válida en el siguiente rango:

$$0 \leq \Delta < N / 2$$

Para las aplicaciones del microcontrolador,  $\Delta$  se representa más fácilmente como la cantidad de 2-byte (se refirió a aquí como impurezas) con el byte superior que sostiene la porción del entero y el más bajo byte que sostiene la porción fraccionaria, así, el resultado queda entre los 7 y 8 bits. El valor decimal de  $\Delta$  se representaría como resultado:

---

$$\text{Delta} = \text{Impureza [15:0]} / \text{mod}(\text{fraccional})$$

Donde: Impureza [15:0] = Impureza con relación 15 a 0 y mod (fraccional) = cantidad de fracciones ó intervalos.

Desde que la porción fraccionaria se representa aquí como un valor de 8-bits, el mod(fraccional) = 256 por lo anterior si se substituye este resultado en la ecuación de Delta, se obtiene:

$$\text{Delta} = \text{Impureza [15:0]} / 256$$

Las aplicaciones como DTMF y señalización de progreso de llamada requieren síntesis del tono dual que simplemente es la generación de dos tonos combinados de frecuencias no relacionadas. El término "cordón" a veces se usa para describir esta técnica, aunque los dos tonos necesariamente no se relacionan por las armónicas. En la síntesis de búsqueda directa, la generación del tono dual está la extensión del caso del tono que se describió en el ejemplo. Dos tonos separados pueden ser generados manteniendo dos Impurezas separadas y registros de acumulador de fase. Para cada período de la muestra, el sistema agrega Dreg1 al accumulator1 y Dreg2 al accumulator2. El índice extraído de cada acumulador se usa para extraer los valores de D/A separadamente de la misma tabla de búsqueda. Antes de enviar al D/A, estos dos valores se agregan en el software, con el rendimiento de D/A resultante que representa la suma algebraica de los dos tonos duales no relacionados.

El método de filtrado más efectivo para los diseños de filtros con orden más alto, es un filtro capacitivo conmutado tal como el filtro conmutado MF-4.

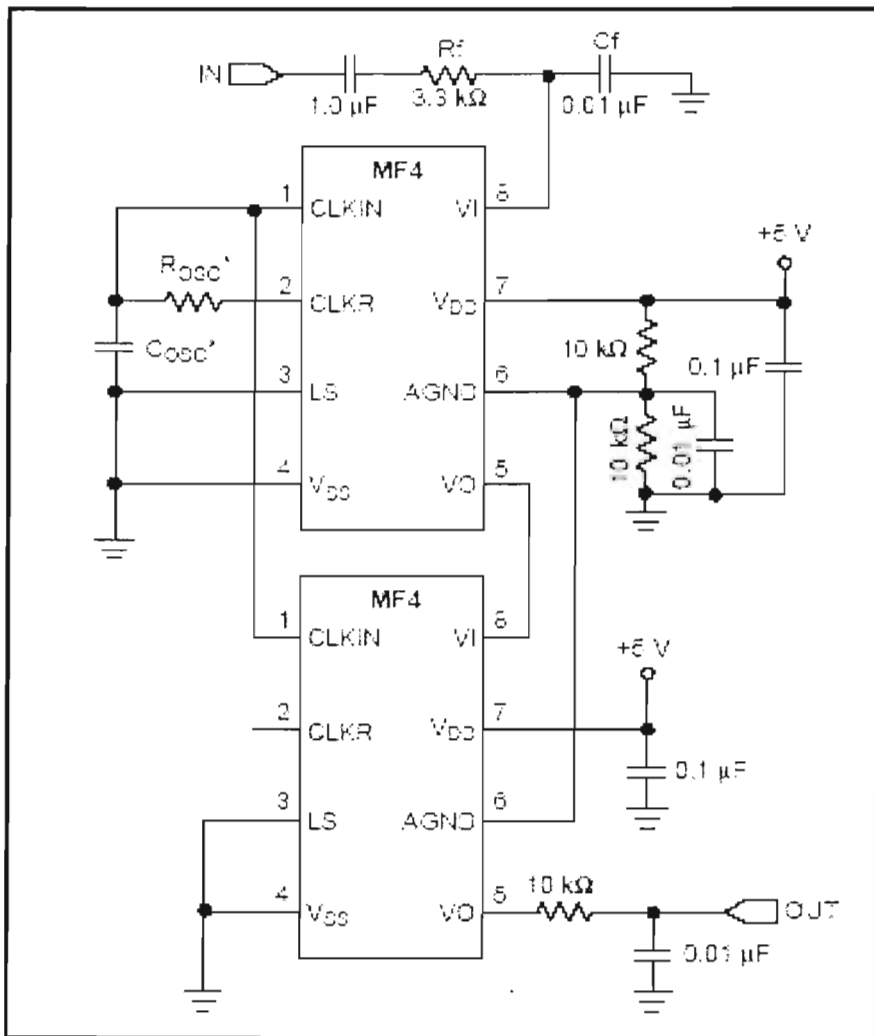


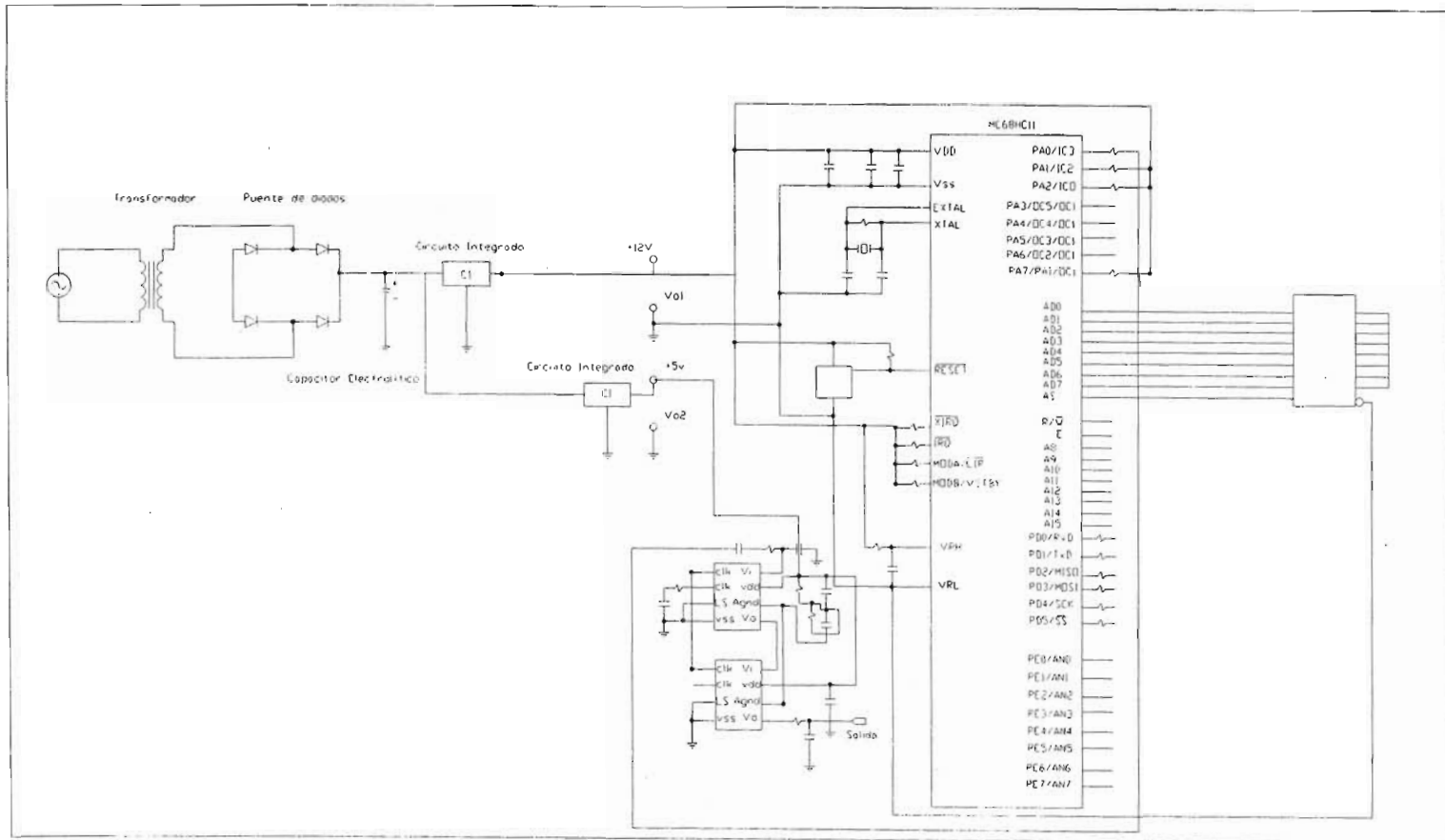
Figura 2.6 Circuito de generación de llamada telefónica



State Description	High Tone	Low Tone (Hz)	F <sub>0</sub> = 7.512 kHz	
			High Tone (Freq ID/olmar)	Low Tone (Freq ID/olmar)
Dial tone	440 ± 5%	350 ± 0.5%	3591	2935
Busy *	600 ± 5%	480 ± 0.5%	5001	4025
Ringback *	480 ± 5%	440 ± 0.5%	4025	3591
Note: All DTM F <sub>0</sub> ± 0.5%				
DTMF *1*	1209 ± 5%	697 ± 5%	10142	5547
DTMF *2*	1336	697	11207	5547
DTMF *3*	1477	697	12316	5547
DTMF *4*	1209	770	10142	5459
DTMF *5*	1336	770	11207	5459
DTMF *6*	1477	770	12316	5459
DTMF *7*	1209	852	10142	7147
DTMF *8*	1336	852	11207	7147
DTMF *9*	1477	852	12316	7147
DTMF *0*	1336	941	11207	7594
DTMF *1*	1209	941	10142	7594
DTMF *2*	1477	941	12316	7594
DTMF *A*	1533	697	13656	5547
DTMF *B*	1533	770	13656	5459
DTMF *C*	1533	852	13656	7147
DTMF *D*	1533	941	13656	7594

Tabla 2.3 Lista de progreso de llamada y frecuencias de TDMF.

## 2.8 Diagrama eléctrico del circuito



2.8. Diagrama eléctrico del circuito.

## CAPÍTULO III. PROGRAMACIÓN DEL MICROCONTROLADOR

### 3.1 Introducción

El listado del programa enuncia los comandos necesarios para la programación y ejecución de las ordenes indicadas en este listado y que serán interpretadas por el microcontrolador y las instrucciones dadas por este listado realizarán en principio el procesamiento de las señales de entrada provenientes del módulo detector de personas, y del módulo de entrada de datos. Las siguientes tareas a realizar serán el interpretar las señales de entrada como una señal de "alarma" , y en este momento el microcontrolador generará la señal de llamada para enviar el mensaje sonoro de "alarma" y hasta que se haya logrado escuchar el mensaje el microcontrolador terminará con su trabajo.

El diagrama de flujo muestra más claramente el funcionamiento del programa, el microcontrolador se inicializa o esta en espera a recibir una señal proveniente del sensor; conectados a través del puerto A de salida y el puerto B de entradas; en el rombo de decisión, optará por un si (1) o un no (0) en donde al recibir un 1 por parte del puerto el programa de control actuará y enviará una 1 a la rutina de marcado, a su vez habrá que tomar otra decisión en el caso de obtener una respuesta (Contestación por parte del número telefónico marcado como puede ser el de la policía 060) al no obtener respuesta la rutina de marcado iniciará nuevamente en el caso de obtener respuesta se emitirá una frecuencia de alarma, y volverá a un estado de espera para estar "listo" para otra alarma.

El diagrama de flujo correspondiente se muestra en la figura 3.1

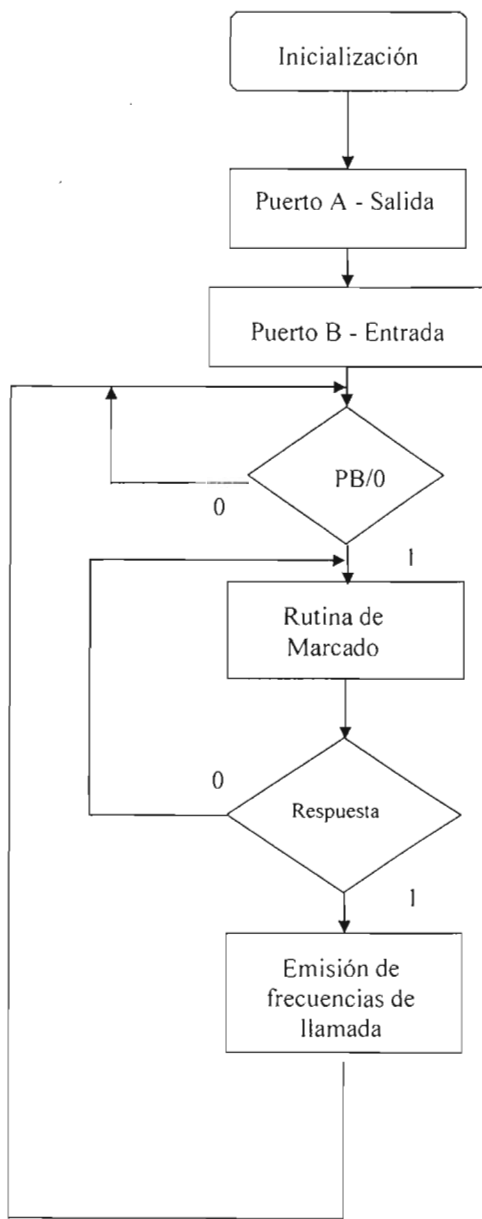


Figura 3.1 Diagrama de flujo.

---

## 3.2 Requerimientos

Para que la alarma funcione se deben presentar ciertas condiciones las cuales requiere para el diseño, desarrollo, programación e implementación de lo siguiente:

- ❖ Computadora personal con procesador de 700 MHz de velocidad mínimo
- ❖ Puerto serial DB9
- ❖ Tarjeta de programación para microprocesador
- ❖ Microprocesador 68HC11 Motorola
- ❖ Espacio de 4 m x 3 m x 3 m
- ❖ Lugar iluminado artificialmente
- ❖ Una puerta para entrar en el lugar y generar cambio en la iluminación y podamos generar la alarma.
- ❖ La posición del sensor debe de colocarse entre 50 cm. a 60 cm. de altura

### 3.3 Lista de programa

Este es el listado de control que hace que se cumpla cada una de las instrucciones. Es apartir de aquí que el microcontrolador se encuentra en estado de espera, para que al recibir la señal de "alarma" que en realidad es un 1 lógico, pueda comenzar a trabajar y realizar la indicación de alarma con la asistencia telefónica.

```
*****
*          UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO.          *
*          ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES.        *
*          CAMPUS ARAGON.                                     *
*
*  TITULO:   ALARMA CON ASISTENCIA TELEFONICA (VERSION 1.0). *
*  AUTOR:    JORGE MAURICIO PALACIOS CHAVEZ                  *
*  REVISORES: ELEAZAR MARGARITO PINEDA DIAZ, ARTURO OCAMPO *
*  ALVAREZ                                       *
*****
```

```
ORG $B600 ;EEPROM
PORTA EQU $1000 ;SALIDAS
PORTB EQU $1004 ;ENTRADAS
```

\*INICIALIZACION

```
LDS #$00FE ;INICIALIZAR LA PILA EN LA DIR.00FE
LDAB $00
LDY $0000 ;INICIALIZA EL INDICE 'Y' EN 0.
LDX $0000 ;INICIALIZA EL INDICE 'X' EN 0.
MENU:
```

SENSOR

```
LDAA PORTB
ANDA #$01
CMPA #$01
BEQ MARCADO
```

TECLADO\_L1

```
LDAA PORTB
ANDA #$02
CMPA #$02
BEQ CODIF
```

TECLADO\_L2

```
LDAA PORTA
ANDA #$03
```

---

CMPA #\$03  
BEQ CODIF

TECLADO\_L3  
LDAA PORTA  
ANDA #\$04  
CMPA #\$04  
BEQ CODIF

TECLADO\_L4  
LDAA PORTA  
ANDA #\$05  
CMPA #\$05  
BEQ CODIF

JMP MENU

MARCADO  
BSR MF4  
BSR REINICIO  
JMP MENU

CODIF  
INX  
CICLO\_NUM  
BSR MEMORIA  
JMP MENU

END

→

---

Este listado de programa genera las frecuencias requeridas para que el MF4 realice la llamada por tonos al número de emergencia de la policía que es el 060. Esta sección del programa minimiza el uso de más microcontroladores y componentes para la generación de frecuencias para la generación de tonos de llamada telefónica, el MF4 como ya se ha hecho mención es un filtro capacitor conmutado que permite generar las frecuencias del número programado.

Genera el tono de llamada

```
443 ;TON habilita oc1 generador de tono
444
445 8064 8640TONLDAA #OC1M6 ; oc1 juego PA6
446 8066 B7100C STAA OC1M
447 8069 8640 LDAA #OC1D6
448 806B B7100D STAA OC1D
449 806E B61020 LDAA TCTL1 ; oc2 limpia PA6
450 8071 843F ANDA #~(OM2|OL2)
451 8073 8A80 ORAA #OM2
452 8075 B71020 STAA TCTL1
453 8078 FC100E LDD TCNT ; inicia oc1 tasa
454 807B C30133 ADDD #TSAMP
455 807E FD1016 STD TOC1
456 8081 961E LDAA TMIN ; inicia d2a
457 8083 9708 STAA D2A
458 8085 FC100E LDD TCNT ; predeterminar OC2 cerca de bajo
459 8088 D31E ADDD TMIN
460 808A D31E ADDD TMIN
461 808C FD1018 STD TOC2
462 808F 86C0 LDAA #OC1F|OC2F ; prelimpiar oc flags
463 8091 B71023 STAA TFLG1
464 8094 B61022 LDAA TMSK1 ; habilita interrupción oc1
465 8097 8A80 ORAA #OC1F
466 8099 B71022 STAA TMSK1
467 809C 39 RTS
468 ;
469 ;
470 ; TOFF deshabilita oc1 generador de tono
471
472 809D B61022 TOFF LDAA TMSK1 ; deshabilita interrupción oc1
473 80A0 847F ANDA #~OC1F
474 80A2 B71022 STAA TMSK1
475 80A5 7F100C CLR OC1M ; desconecta pines timer
```



---

476 80A8 B61020 LDAA TCTL1  
477 80AB 843F ANDA #~(OM2|OL2)  
478 80AD B71020 STAA TCTL1  
479 80B0 39 RTS

Servicio de interrupción:

482 ; OC1II maneja la interrupción oc1 poniendo fsamp  
483 ; pasando y calculando nuevo SIN\_TAB punteros para  
484 ; el siguiente periodo de muestra. ¡D2A es sólo 8bits! Ciclo  
485 ; times assume DIR addressing for non-MCU  
486 ; locs, y direccionamiento EXT para todos los otros locs.  
487  
488 ;~14 para la interrupción  
489 80B1 DC08 OC1I LDD D2A ;~4 obtiene pwm de la última d/a  
490 80B3 F31016 ADDD TOC1 ;~6  
491 80B6 FD1018 STD TOC2 ;~5  
492 ; ~~= ~14 + ~15 = ~29  
493  
494 80B9 FC1016 LDD TOC1 ;~5 juego de frecuencia pwm  
495 80BC C30133 ADDD #TSAMP ;~4  
496 80BF FD1016 STD TOC1 ;~5  
497 80C2 DC00 LDD DX ;~4 do acumular para tono 1  
498 80C4 D304 ADDD ACFX ;~5  
499 80C6 DD04 STD ACFX ;~4  
500 80C8 DC02 LDD DY ;~4 do acumular para tono 2  
501 80CA D306 ADDD ACFY ;~5  
502 80CC DD06 STD ACFY ;~4  
503 80CE CE80F3 LDX #SIN\_TAB ;~3 busca tono 1  
504 80D1 D604 LDAB ACFX ;~3  
505 80D3 3A ABX ;~3  
506 80D4 A600 LDAA 0,X ;~4  
507 80D6 CE80F3 LDX #SIN\_TAB ;~3 busca tono 2  
508 80D9 D606 LDAB ACFY ;~3  
509 80DB 3A ABX ;~3  
510 80DC AB00 ADDA 0,X ;~4 agrega al 1er tono  
511 80DE 46 RORA ;~2 div entre 2 para obtener 8 bits  
512  
513 IF BIT8 ; el método más lento (8 bit d/a)  
514 80DF 16 TAB ;~2  
515 80E0 4F CLRA ;~2  
516 80E1 C3001E ADDD #TMIN ;~4 add TMIN to d/a  
517 80E4 DD08 STD D2A ;~4 salvar para la siguiente muestra  
518  
519 ELSE ; método rápido( < 8 bit d/a)  
520 ENDIF

---

521  
522 80E6 DE0A LDX tontimer ;~5 actualiza duración de tono  
523 80E8 2703 BEQ :03 ;~3 hecho,  
524 80EA 09 DEX ;~3  
525 80EB DF0A STX tontimer ;~5  
526 80ED 86C0:03LDAA #OC1F|OC2F ;~2  
527 80EF B71023 STAA TFLG1 ;~4  
528 80F2 3B RTI ;~12  
529 ; ~~ = 134 (BIT8 = falso)  
530 ; ~~ = 143 (BIT8 = verdadero)

### Subrutinas

1036 0F42 halfsecEQU 3906 ; = time \* Fsamp  
1037 04B0 toneon EQU 1200 ; = time \* Fsamp  
1038 0258 toneoffEQU 600 ; = time \* Fsamp  
1039 000D EOL EQU \$0D ; fin de línea  
1040 0B78 dialow EQU 2936 ; marca tono bajo  
1041 0E6B dialhi EQU 3691 ; marca tono alto  
1042 0032 ringcount EQU 50 ; max # ciclos de llamada  
1043 0E6B ringlowEQU 3691 ; llamar tono bajo  
1044 0FBA ringhi EQU 4026 ; llamar tono alto  
1045 3D09 ringon EQU 15625 ; llamar ton = 2 s  
1046 7A12 ringoffEQU 31250 ; llamar toff = 4 s  
1047 0032 busycount EQU 50 ; max # ciclos ocupados  
1048 0FBA busylowEQU 4026 ; tono ocupado bajo  
1049 1451 busyhi EQU 5201 ; tono alto ocupado  
1050 0F42 busyon EQU 3906 ; ocupado ton = 0.5 s  
1051 0F42 busyoffEQU 3906 ; ocupado toff = 0.5 s  
1052 ;  
1053 ;  
1054  
1055 0823 doapp  
1056  
1057 ; La siguiente demostración de códigos envía la prueba test\_str  
1058 ; cadena como señales DTMF. Las veces de tono on/off son  
1059 ; 40ms/40ms. Cualquier carácter de SCI recibió las interrupciones  
1060  
1061 0823 TESTDTMF  
1062 0823 CC0000 LDD #0  
1063 0826 7C0806 STD ACFX ; limpia acumulador de fase  
1064 0829 7C0808 STD ACFY ; limpia acumulador de fase  
1065 082C 7C0804 STD tontimer ; limpia cronómetro de tono  
1066 082F 7C0800 STD DX ; inicia tono 1 (off)  
1067 0832 7C0802 STD DY ; inicia tono 2 (off)  
1068

---

1069 ; envía tono de llamada  
1070  
1071 0835 8644 LDAA #'D'  
1072 0837 1608E9 JSR CPsub  
1073  
1074 ; envía alguna señal DTMF  
1075  
1076 083A CE085C LDX #test\_str ; trae la cadena de prueba  
1077 083D 072B BSR DTMFstr ; envíelo  
1078  
1079 ; envía la cadena atrás  
1080  
1081 083F 8652 LDAA #'R'  
1082 0841 1608E9 JSR CPsub  
1083  
1084 ; envía ocupado  
1085  
1086 0844 8642 LDAA #'B'  
1087 0846 1608E9 JSR CPsub  
1088  
1089 0849 CC0000 LDD #0  
1090 084C 7C0800 STD DX  
1091 084F 7C0802 STD DY  
1092 0852 86C0 LDAA #C0  
1093 0854 7A0806 STAA ACFX  
1094 0857 7A0808 STAA ACFY  
1095 085A 20FE L1BRA L1 ; detiene ejecución  
1096  
1097  
1098 085C 392C35353537test\_str FCB "9,5557579,,," ,EOL  
1099  
1100 ; DTMFstr envía la cadena apuntada a (X) como  
1101 ; los dígitos DTMF hasta EOL es detectado.  
1102 ; USES: A,B,X,Y  
1103  
1104 086A A600 DTMFstr LDAA 0,X ; trae carácter de cadena  
1105 086C 08 INX  
1106 086D 810D CMPA #EOL ; fin de la cadena?  
1107 086F 2704 BEQ L2 ; si,  
1108 0871 0703 BSR ASCdtmf ; envía el tono  
1109 0873 24F5 BCC DTMFstr ; no la interrupción  
1110 0875 3D L2 RTS  
1111 ;  
1112 ;  
1113 ; ASCdtmf convierte el ASCII en (A) a frecuencias DTMF en DX  
1114 ; y DY y veces t-on. Caracteres NON-DTMF resulta en una pausa de 0.5  
1115 ; seg. Caracteres DTMF son: {0-9}, {A-D}, {\*}, y {#}

ESTA TESIS NO SALE  
DE LA BIBLIOTECA

---

1116 ; USES: A,B,Y  
1117  
1118 0876 C7 ASCdtmf CLR B  
1119 0877 CD08C9 LDY #ASC\_T ; tabla índice de inicio  
1120 087A A140 L3CMPA 0,Y ; en tabla?  
1121 087C 270B BEQ gotASC ; si,  
1122 087E 02 INY  
1123 087F 52 INCB  
1124 0880 C10F CMPB #maxDTMF ; ¿fin de tabla?  
1125 0882 23F6 BLS L3 ; no,  
1126 0884 CC0F42 LDD #halfsec ; retardo de 1/2 seg  
1127 0887 2034 BRA waitone  
1128  
1129 0889 37 gotASC PSHB ; guarda para después  
1130 088A C403 ANDB #\$03 ; mascarará de tono alto  
1131 088C 58 LSLB ; índice de estructura (\*2)  
1132 088D CD08E1 LDY #DTMFhi  
1133 0890 19ED ABY  
1134 0892 ED40 LDY 0,Y ; trae tono alto  
1135 0894 7D0800 STY DX  
1136 0897 33 PULB  
1137 0898 C40C ANDB #\$0C ; mascara de tono bajo  
1138 089A 54 LSRB ; = hinyb \* 2  
1139 089B CD08D9 LDY #DTMFlo  
1140 089E 19ED ABY  
1141 08A0 ED40 LDY 0,Y ; trae tono bajo  
1142 08A2 7D0802 STY DY  
1143 08A5 CC04B0 LDD #toneon ; Pone a tiempo  
1144 08A8 7C0804 STD tontimer  
1145 08AB 3E L4 WAI  
1146 08AC FC0804 LDD tontimer  
1147 08AF 26FA BNE L4 ; no hecho todavía,  
1148 08B1 CC0000 LDD #0 ; tonos apagados  
1149 08B4 7C0800 STD DX  
1150 08B7 7C0802 STD DY  
1151 08BA CC0258 LDD #toneoff ; Pone tiempo apagado  
1152 08BD 7C0804 waitone STD tontimer  
1153 08C0 3E L5 WAI  
1154 08C1 FC0804 LDD tontimer  
1155 08C4 26FA BNE L5 ; no hecho todavía,  
1156 08C6 10FE CLC  
1157 08C8 3D RTS  
1158  
1159 ; Tabla de dígitos ASCII DTMF digits  
1160  
1161 08C9 313233413435 ASC\_T FCB "123A456B789C\*0#D"  
1162 000F maxDTMF EQU 15

---

1163  
1164 ; tabla de tonos altos por carácter DTMF .  
1165 ; Valores de tono calculado de:  
1166 ;  $D = (F_{gen} * 65536) / F_{samp} = F_{gen} * 8.3886$   
1167  
1168 08D9 16D5 DTMFlo FDB 5845 ; 697 Hz  
1169 08DB 193B FDB 6459 ; 770 Hz  
1170 08DD 1BEB FDB 7147 ; 852 Hz  
1171 08DF 1ED6 FDB 7894 ; 941 Hz  
1172  
1173 08E1 279E DTMFhi FDB 10142 ; 1209 Hz  
1174 08E3 2BC7 FDB 11207 ; 1336 Hz  
1175 08E5 3066 FDB 12390 ; 1477 Hz  
1176 08E7 3583 FDB 13699 ; 1633 Hz  
1177 ;  
1179 ;  
1180 ;  
1181 ; CPsub usa (A) para seleccionar uno de los tonos pares del siguiente  
1182 ; progreso de llamada:  
1183 ; (A) estado de señal  
1184 ; "D" llamado de tono (8 sec max)  
1185 ; "R" llamado del regreso de tono (100 rings)  
1186 ; "B" tono ocupado (50 burst cycles)  
1187 ; USES: A,B,Y  
1188  
1189 08E9 D6C4 CPsub LDAB SC0SR1 ; prelimpiar sci  
1190 08EB D6C7 LDAB SC0DRL  
1191 08ED 8144 CMPA #'D' ; ¿marcado de tono?  
1192 08EF 262E BNE nodial ; no,  
1193 08F1 CC0B78 LDD #dialow ; juego de tonos  
1194 08F4 7C0800 STD DX  
1195 08F7 CC0E6B LDD #dialhi  
1196 08FA 7C0802 STD DY  
1197 08FD CCFFFF LDD #\$\$\$\$ ; juego de máxima duración  
1198 0900 7C0804 STD tontimer  
1199 0903 3E waitall WAI  
1200 0904 96C4 LDAA SC0SR1  
1201 0906 8520 BITA #RDRF  
1202 0908 1401 SEC ; preestablecer SCI detectar flag  
1203 090A 2607 BNE killall ; conseguido SCI chr,  
1204 090C FC0804 LDD tontimer  
1205 090F 26F2 BNE waitall ; mantiene a' goin'...  
1206 0911 10FE CLC ; limpia SCI detecta flag  
1207 0913 96C7 killall LDAA SC0DRL  
1208 0915 CC0000 LDD #0 ; apaga tonos  
1209 0918 7C0800 STD DX  
1210 091B 7C0802 STD DY

---

1211 091E 3D RTS  
1212  
1213 091F 8152 nodial CMPA #'R' ; ¿llama tono de regreso?  
1214 0921 262D BNE noring ; no,  
1215 0923 8632 LDAA #ringcount ; juego de contador llamada  
1216 0925 7A080B STAA count  
1217 0928 CC0E6B ringlp LDD #ringlow ; juego de tonos  
1218 092B 7C0800 STD DX  
1219 092E CC0FBA LDD #ringhi  
1220 0931 7C0802 STD DY  
1221 0934 CC3D09 LDD #ringon ; juego de llamada a tiempo  
1222 0937 7C0804 STD tontimer  
1223 093A 07C7 BSR waitall ; esperar...  
1224 093C 2511 BCS CPexit ; conseguido un SCI, dejar  
1225 093E CC7A12 LDD #ringoff ; apaga la cadena de tiempo  
1226 0941 7C0804 STD tontimer  
1227 0944 07BD BSR waitall ; esperear otra vez...  
1228 0946 2507 BCS CPexit ; conseguido un SCI, dejar  
1229 0948 73080B DEC count ; ¿hecho 'em todo todavía ?  
1230 094B 26DB BNE ringlp ; no,  
1231 094D 10FE CLC ; no SCI detectado  
1232 094F 3D CPexit RTS  
1233  
1234 0950 10FE noring CLC ; pre limpia SCI detectado  
1235 0952 8142 CMPA #'B' ; ¿tono ocupado?  
1236 0954 26F9 BNE CPexit ; no,  
1237 0956 8632 LDAA #busycount ; juego de conteo de llamada  
1238 0958 7A080B STAA count  
1239 095B CC0FBA busylp LDD #busylow ; juego de tonos  
1240 095E 7C0800 STD DX  
1241 0961 CC1451 LDD #busyhi  
1242 0964 7C0802 STD DY  
1243 0967 CC0F42 LDD #busyon ; juego de llamadas a tiempo  
1244 096A 7C0804 STD tontimer  
1245 096D 0794 BSR waitall ; espera..  
1246 096F 25DE BCS CPexit ; conseguido un SCI, deja  
1247 0971 CC0F42 LDD #busyoff ; juego de llamada fuera de tiempo  
1248 0974 7C0804 STD tontimer  
1249 0977 078A BSR waitall ; esperar otra vez...  
1250 0979 25D4 BCS CPexit ; conseguido un SCI, deja  
1251 097B 73080B DEC count ; hecho 'em todo aun?  
1252 097E 26DB BNE busylp ; no,  
1253 0980 10FE CLC ; no detectado SCI  
1254 0982 3D RTS

---

### 3.4 Programación

Para programarle al microcontrolador todas los comandos en su memoria se utiliza un programa que el fabricante sugiere para poder llevar a cabo esta operación el cual es instalado en la computadora y es aquí que se introducen todos los comandos que le indicaran al microcontrolador que hacer, y esta información se pasará por un puerto serial a una tarjeta que puede ser diseñada con las indicaciones del fabricante o puede ser también comprada al mismo fabricante, en esta tarjeta se colocará el microcontrolador 68HC11 en donde se transferirá toda la información al microcontrolador.

El proceso es de la siguiente forma: el archivo de programa es en extensión ASM, el cual después de haber sido terminado se ensambla para verificar que no existan errores, y así genera valores en hexadecimales para su grabación, no habiendo errores se carga al microcontrolador a través del programa Bufalo que es el nombre que el fabricante le asignó a este programa para poder ser cargado.

---

## CONCLUSIONES

Se puede concluir desde puntos particulares lo siguiente, el microcontrolador es una herramienta desde el punto de vista electrónico que por sus características como son el poder tener varios puertos de entrada y salida tanto analógicos como digitales y su capacidad de procesamiento de datos lo vuelven una potente herramienta en el desarrollo de equipos y o sistemas electrónicos, y debido a esto que se han podido desarrollar equipos de bajo consumo de energía eléctrica y han hecho también que se puedan hacer portátiles muchos equipos en donde se requiere de su presencia como equipos médicos o equipos de medición en donde el acceso a ciertas localidades es muy complicado, pero sobre todo el microcontrolador surge por necesidades bélicas o militares y esta necesidad de desarrollar equipo dan pie a buscar desarrollar más y mejores equipos, y uno de muchos equipos en donde se utiliza el microcontrolador son en las alarmas o sistemas de detección, y el microcontrolador cumple con estas funciones para poder llevar a cabo las tareas que se sugieren aquí.

En el caso del diseño del circuito se concluye que lo propuesto en este trabajo cumple con los valores y componentes así como en su funcionamiento, la fuente de poder es capaz de alimentar el circuito en su totalidad sin tener variaciones ni provocar cambios considerables en la programación del microcontrolador.

También el que cumple con su función a partir de lo propuesto es el sensor de movimiento que lleva a cabo a través del comparador y sus fotodiodos como transductores un pulso positivo al microcontrolador como indicación de intrusión, en el tiempo calculado. El teclado de matriz que gracias al filtro de capacitores conmutados realiza y cumple con la propuesta de indicar la marcación o los números propuestos para hacer la marcación de emergencia y el Filtro de capacitores conmutados genera las frecuencias indicadas para hacer el marcado.

El programa propuesto cumple con el objetivo general y los objetivos particulares, ya que no presentó errores en el momento de ensamblar el programa y cada uno de los comandos se ejecutaron sin ningún error, lo cual denota que el circuito en su forma de armado y su programación propuesta cumplen.



---

## BIBLIOGRAFÍA

P. Spasov. Microcontroller Technology: The 68HC11. Editorial Prentice-Hall, 1996.

H.W. Huang. The MC68HC11: An Introduction. Editorial West Publishing Company, 1996.

F.F. Driscoll, R.F. Coughling, R.S. Villanucci. Data Acquisition and Process Control with the M68HC11. Prentice-Hall, 1994.

J.A. González Vázquez. Introducción a los microcontroladores (8X52 y 8X51). MacGraw-Hill, 1992.

J. Martínez Pérez, M. Barrón. Prácticas con microcontroladores de 8 bits (familia 8051). MacGraw-Hill, 1993.

H. N. Norton. Sensores y analizadores. Edit. Gustavo Gili, 1984.

J.D. Díaz Rodríguez, J.A. Jiménez, F.J. Meca. Introducción a la Electrónica de Medida (I y II). Universidad de Alcalá de Henares, 1994.

W. Bolton. Mediciones y pruebas eléctricas y electrónicas. Ed. Marcombo, 1995.

A. Creus. Instrumentación Industrial. Editorial Marcombo, 1993

James M. Sibigroth, HC05 Understanding Small Microcontrollers, Rev. 2.0  
Motorola Inc., 1998.

---

M68HC11 Reference Manual

Motorola, Inc., 2002

Robert L. Boylestad, Louis Nashelsky, Electrónica: Teoría de Circuitos

Pearson Prentice Hall, Sexta edición, 1994.

Luces M. Faulkenberry, Eduardo Ramírez Sánchez, Introducción a los  
amplificadores operacionales; con aplicaciones a CI lineales, Limusa 1992.

Morris Mano, Diseño Digital, PHH Prentice Hall 1984.

Paginas Web consultadas:

[www.ieee.org](http://www.ieee.org)

[www.motorola.com](http://www.motorola.com)

[www.freescale.com](http://www.freescale.com)

[www.texas.com](http://www.texas.com)

[www.nte.com](http://www.nte.com)