

143  
2el.

**UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO**

**FACULTAD DE INGENIERIA**

Localización y direccionabilidad de un vehículo  
usando un controlador difuso implementado  
con microcontroladores.

**T E S I S**

QUE PARA OBTENER EL TITULO DE:

**INGENIERO MECANICO ELECTRICISTA**

P R E S E N T A N :

**JUAN CARLOS / PRIEGO LEON**

**ERICK ALONSO SALAZAR MOLINA**

DIRECTOR: ING. JESUS ALVAREZ CASTILLO

MEXICO, D. F.

1997

TESIS CON  
FALLA DE ORIGEN





Universidad Nacional  
Autónoma de México

Dirección General de Bibliotecas de la UNAM

**Biblioteca Central**



**UNAM – Dirección General de Bibliotecas**  
**Tesis Digitales**  
**Restricciones de uso**

**DERECHOS RESERVADOS ©**  
**PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

*La presente tesis simboliza la culminación de una etapa y el inicio de una nueva. detrás de este documento, hay muchos años de esfuerzo, un sueño, una ilusión y un porvenir.*

*Agradezco a las instituciones que me brindaron la oportunidad de prepararme en sus aulas, a los profesores que me difundieron sus conocimientos y a las personas que me han apoyado y alientado a seguir adelante.*

*Juan Carlos Priego*

*Quiero agradecer a todas las personas que han colaborado con  
migo a lo largo de mi vida y que me apoyaron para poder  
concluir esta primera meta que me propuse desde niño.  
Especialmente doy las gracias a los que fueron mis  
profesores, a mi familia, a un viejo que ha influido  
enormemente en mi vida, amigos y a la universidad por la  
oportunidad que me dio.*

*Erick Alonso Salazar Molina*

# Índice

<b>1.</b>	<b>Introducción</b>	<b>1</b>
<b>2.</b>	<b>Sensores</b>	<b>3</b>
2.1	Introducción	3
2.2	Sensores de microondas	3
2.3	Sensores ultrasónicos	4
2.3.1	Transductores piezoeléctricos	5
2.3.2	Transductores magnetostrictivos	6
2.3.2.1	El oscilador magnetostrictivos	6
2.4	Transductores electro-ópticos	7
<b>3</b>	<b>Lógica y control difuso</b>	<b>8</b>
3.1	Introducción	8
3.2	Conceptos y teoría básica de conjuntos y lógica difusa	8
3.3	Operaciones simples en los subconjuntos difusos	10
3.4	Propiedades de los conjuntos difusos	12
3.5	Función Miembro y características	12
3.6	Estructura de un algoritmo basado en lógica difusa	13
3.7	Estabilidad	16
3.8	Autosintonización	17
<b>4</b>	<b>Selección de los microcontroladores y procesamiento en paralelo</b>	<b>19</b>
4.1	Introducción	19
4.2	Importancia y efectos de la selección de un microcontrolador	19

<b>4.3</b>	<b>Análisis del problema</b>	<b>19</b>
4.3.1	Considerar la tarea	19
4.3.2	Requerimientos de operación	20
4.3.3	Carga de trabajo al microcontrolador	20
4.3.4	Otras consideraciones	20
<b>4.4</b>	<b>Características de los microcontroladores</b>	<b>21</b>
4.4.1	Tamaño de palabra	21
4.4.2	Componentes o dispositivos internos	21
4.4.3	Velocidad de procesamiento	21
4.4.4	Conjunto de instrucciones	22
4.4.5	Características eléctricas	22
4.4.6	Interrupciones	22
4.4.7	Costo	22
4.4.8	Soporte	22
4.4.9	Estudio de algunos microcontroladores	23
<b>4.5</b>	<b>Procesamiento en paralelo</b>	<b>23</b>
4.5.1	Procesadores de Segmentación encaminada	23
4.5.2	Procesadores Matriciales	24
4.5.3	Sistemas Multiprocesadores	24
4.5.3.1	Características de un procesador para multiprocesamiento	24
4.5.3.2	Multiprocesadores estrechamente acoplados	25
4.5.3.3	Multiprocesadores ligeramente acoplados	25
4.5.3.4	Bus común de tiempo compartido	25
4.5.3.5	Conmutador de barras cruzadas	26
4.5.3.6	Memorias multipuerto	26
<b>5</b>	<b>Diseño y desarrollo del sistema</b>	<b>27</b>
5.1	Introducción	27
5.2	Evaluación de los requerimientos de operación	27

<b>5.3</b>	<b>Implementación de los módulos del sistema</b>	<b>28</b>
5.3.1	Diseño y construcción del módulo de defusificación y control	28
5.3.1.1	Descripción funcional del circuito	29
5.3.2	Diseño y constitución del módulo de adquisición de datos y fusificación	30
5.3.2.1	Descripción funcional del circuito	31
5.3.3	Diseño y construcción de la interface entre módulos	31
5.3.4	Interface con la PC	32
5.3.4.1	Descripción del funcionamiento	33
5.3.5	Etapas de potencia	33
5.3.5.1	Descripción funcional del circuito	33
5.3.5.2	Cálculos	33
<b>5.4</b>	<b>Acoplamiento de módulos</b>	<b>34</b>
5.4.1	Desarrollo de algoritmos y programas	34
5.4.1.1	Programa para los módulos de adquisición de datos	34
5.4.1.2	Programa para el módulo de control	37
<b>5.5</b>	<b>Análisis para uno de los puntos del sistema coordinado</b>	<b>40</b>
5.5.1	Fusificación	40
5.5.2	Toma de decisiones y evaluación de reglas	42
5.5.3	Proceso de inferencia	43
5.5.4	Defusificación	44
<b>5.6</b>	<b>Cronogramas y Diagramas de tiempo</b>	<b>44</b>
<b>5.7</b>	<b>Direccionabilidad de un móvil</b>	<b>46</b>
<b>5.8</b>	<b>Evaluación y pruebas del sistema</b>	<b>47</b>
<b>6</b>	<b>Conclusiones y comentarios</b>	<b>48</b>
<b>7</b>	<b>Bibliografía</b>	<b>50</b>

<b>Apéndice A</b>	<b>EI 8031 y EI MC68HC11A</b>	<b>53</b>
<b>Apéndice B</b>	<b>Datos técnicos</b>	<b>61</b>
<b>Apéndice C</b>	<b>Programas</b>	<b>66</b>
<b>Apéndice D</b>	<b>Diagrama eléctrico del circuito</b>	<b>76</b>

<b>Apéndice A</b> El 8031 y El MC68HC11A	<b>53</b>
<b>Apéndice B</b> Datos técnicos	<b>61</b>
<b>Apéndice C</b> Programas	<b>66</b>
<b>Apéndice D</b> Diagrama eléctrico del circuito	<b>76</b>

# Capítulo 1

## Introducción

Faltan pocos años para que principie el nuevo siglo, época en la que las computadoras y las comunicaciones forman parte de la vida cotidiana, el vertiginoso desarrollo de la tecnología nos ha quitado la capacidad de asombro, ya pocas cosas logran causar admiración.

El presente trabajo no pretende innovar pero si utilizar algunos conceptos relativamente nuevos y fusionarlos para dar origen a un sistema de control. El objetivo que se persigue es utilizar un algoritmo difuso y este utilizarlo en una arquitectura paralela en un sistema distribuido.

Los algoritmos de control se pueden clasificar como de lazo abierto o cerrado, dependiendo del modelo matemático, ya sea si es continuo o discreto, según su estructura proporcional, integral, derivativo, adaptativos, robustos, autosintonizables, difusos, etc. Acorde a su diseño pueden ser representados por ecuaciones diferenciales o en diferencias según corresponda a excepción del controlador difuso, que no es representado por un modelo matemático sino por reglas de inferencia que simulan el comportamiento del proceso, el conocimiento del problema y la experiencia para resolverlo. En términos generales, los sistemas difusos son convenientes cuando existe incertidumbre o razonamiento aproximado. De esta forma, la lógica difusa, maneja conceptos ambiguos llamados variables lingüísticas.

Los sistemas de control están teniendo al procesamiento distribuido y en paralelo. Esto debido a las grandes ventajas que ofrece, por ejemplo, imaginemos una planta en la que se llevan a cabo infinidad de procesos. Si se centraliza el control, el dispositivo encargado de realizar dicha labor debe ser de gran capacidad y la red de monitoreo y control se vuelve más compleja. Por otro lado, con pequeños módulos dispersos de tal manera que cada tarea sea manejada localmente y solo viaje la información para ser desplegada en un panel de control donde se vigile el estado del proceso con la capacidad de interrumpir al controlador para atender mandatos provenientes de la consola. Con respecto al paralelismo este brinda versatilidad, eficiencia y fiabilidad, ya que los sistemas multiprocesadores con sus diferentes configuraciones, dan solución rápida a muchas aplicaciones.

Los métodos de comunicación determinan en mucho el desempeño de los sistemas en los cuales existe el intercambio de información. Los canales, protocolos y técnicas utilizados pueden ser el cuello de botella o el éxito de un prototipo.

El presente proyecto forma parte de un sistema el cual está compuesto de varios módulos similares, interactuando con una PC. El contenido de esta Tesis está organizado de la manera siguiente: Capítulo 1, Introducción. Capítulo 2, trata sobre sensores de proximidad, retroalimentados únicamente a los sistemas y transductores que emplean la emisión de algún tipo de señal y mediante la recepción del eco y el procesamiento del mismo determinan que tan cerca está el objeto de interés. Capítulo 3, se da un resumen de conceptos básicos de la teoría de conjuntos difusos, se definen algunas operaciones y propiedades que se aplican a este tipo de conjuntos y técnicas utilizadas en control difuso, se mencionan también los criterios de estabilidad y autosintonización para un controlador de este tipo. Capítulo 4, hablamos de los efectos e importancia de la correcta selección del microcontrolador, aspectos a tomar en cuenta al momento de la evaluación de las necesidades funcionales y operativas, entre otros, se describirán algunas de las características de los microcontroladores, siguiendo con un estudio del procesamiento paralelo donde se enfocará la atención en los sistemas multiprocesadores, y para concluir se hará un análisis de algunos microcontroladores comerciales. Capítulo 5, comprende lo que es el desarrollo del proyecto. Se definen las funciones y tareas del sistema así como los requerimientos de operación necesarios para lograr un buen desempeño en la ejecución de las acciones de adquisición de datos y control, brevemente se detalla la construcción de los dos diferentes tipos de módulos, determinando cual microcontrolador se utilizará para la construcción

de cada uno de los módulos basándose en lo expuesto en el Capítulo 4. Se da una lista de partes y un diagrama a bloques de la arquitectura, así como una breve descripción del funcionamiento del circuito. De manera similar se explican: la interface para interconectar a los módulos entre sí, la interface con la PC y la etapa de potencia. Con diagramas de flujo se exponen los algoritmos de control, adquisición de datos y comunicaciones. Los programas se han puesto en los anexos al final del libro para dar mayor continuidad al texto. El Capítulo 6, comprende lo que son los comentarios y conclusiones.

## Capítulo 2 Sensores

### 2.1 Introducción

Un sensor de proximidad se define como aquel dispositivo capaz de reaccionar en una forma predeterminada ante la presencia de algún objeto de interés [16]

**Métodos para sensar.** Muchos transductores miden desplazamientos, detectan movimientos o miden posición por medio de sus ejes sensores, que están mecánicamente unidos a través de algún mecanismo. Excepciones a lo anterior vienen dadas por dispositivos sensores sin contacto en los que se utiliza un acople óptico, inductivo, capacitivo, sónico u otros similares

Los sensores por microondas y ultrasonido se utilizan generalmente para la detección de objetos a gran distancia (mayor a un metro), donde no pueden utilizarse otro tipo de sensores, aunque son capaces de detectar a distancias menores, las aplicaciones de este tipo no son prácticas, debido a su costo. Estos tipos de sensores tienen principios de funcionamiento muy semejantes, la diferencia radica principalmente en la frecuencia y en la forma de propagación de las ondas (los objetos que reflejan el ultrasonido son diferentes a los que reflejan una onda electromagnética)

Dentro de las aplicaciones de detección, ambos sensores pueden detectar objetos en movimiento (a través del efecto Doppler) u objetos inmóviles.

Un tipo muy utilizado de transductores de desplazamiento lo forman los lasers debido a que ofrecen un haz luminoso monocromático y coherente.

Para distancias menores resulta más conveniente emplear los sensores que detectan variaciones en el campo eléctrico o magnético. Los sensores capacitivos o inductivos presentan características que los hacen adecuados para usarse en distancias mayores de unos cuantos centímetros hasta un metro aproximadamente. Por lo que respecta a los sensores capacitivos, su uso más extenso está en los detectores de desplazamiento lineal, mientras que los inductivos se usan ampliamente para distinguir entre diferentes materiales.

Para distancias milimétricas, se emplean los sensores de efecto Wiegand, de efecto Reed y de efecto Hall, por sus características de conmutación. Se utilizan comúnmente como dispositivos indicadores de ausencia o presencia de campo magnético ("on/off"). Además, los sensores de efecto Hall, debido a sus características, pueden emplearse para mediciones más precisas relacionadas con la intensidad del campo magnético. [16]

En las siguientes secciones haremos un breve estudio de sensores de proximidad en los que no existe contacto físico entre el sensor y el objeto de interés. Por lo anterior, pueden detectar objetos para los cuales el contacto mecánico es difícil, o aun más, imposible de realizar. Básicamente hablaremos de los de microondas, ultrasonicos y ópticos. [16],[13]

### 2.2 Sensores de microondas

Se denomina microondas a las señales electromagnéticas comprendidas en el intervalo de frecuencias de  $10^7$  a  $10^{11}$  Hz, sus correspondientes longitudes de onda de 30 cm a 0.3 mm, [16], [21], [22]

El radar es un dispositivo electrónico que puede detectar y localizar objetos a distancia; opera transmitiendo un tipo particular de onda (generalmente un tren de pulsos que modula a una portadora senoidal) y detecta la naturaleza de la señal de eco.

Una forma elemental de Radar consiste de una antena transmisora, que emite una radiación electromagnética generada por un oscilador de algún tipo, una antena receptora y un dispositivo detector de energía o receptor. Una parte de la señal transmitida es interceptada por un objeto reflejante y es reirradiada en todas direcciones. La energía reirradiada en dirección contraria a la de transmisión es la que le interesa al radar. La antena receptora recoge la energía reflejada y la entrega al receptor, donde se procesa para detectar la presencia de un objeto y extraer su localización y velocidad relativa.

La distancia al objetivo se determina midiendo el tiempo  $T$ , que toma el pulso para viajar al objetivo y regresar, ya que la energía electromagnética se propaga a la velocidad de la luz,  $c = 3 \times 10^8$  m/s, la distancia al objetivo es

$$R = \frac{cT}{2} \quad \text{ecu 2.1}$$

donde el factor  $\frac{1}{2}$  se debe al recorrido de ida y vuelta de la onda electromagnética. Cada microsegundo de viaje redondo de la onda equivale a 150 metros. Una vez que el pulso de transmisión es emitido por el radar, se debe dejar transcurrir suficiente tiempo para permitir que cualquier señal de eco regrese antes de enviar el siguiente pulso. La dirección o posición angular puede ser determinada por medio de la dirección de arribo de la onda reflejada.

Se pueden usar formas de onda continua para aprovechar el efecto Doppler, el cual permite distinguir objetos estacionarios de objetos en movimiento, y aunque no es posible medir con este tipo de ondas la distancia al objetivo, permite medir la velocidad radial.

Un modulador genera un tren de pulsos (fig. 2.1); el modulador puede ser del tipo línea, el cual consiste en un elemento almacenador de energía (arreglo de bobinas y capacitores) y un interruptor que es el que permite descargar al elemento almacenador hacia el magnetron. La duración y forma del pulso las determina el elemento almacenador.

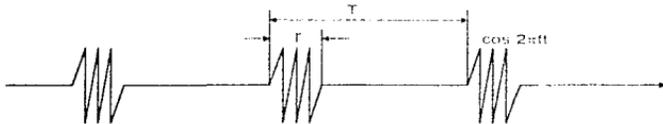


fig. 2.1 Señal de un tren de pulsos en la salida de un radar

La forma de onda generada por el transmisor, vuela a través de una línea de transmisión hacia la antena, donde es irradiada hacia el espacio. Generalmente se usa una sola antena para transmitir y recibir; es por esta razón que se debe proteger al receptor de posibles daños causados por la alta potencia de transmisión, esto se hace normalmente con un conmutador, conectando la antena al transmisor durante la transmisión y al receptor durante la recepción. [16]

### 2.3 Sensores ultrasónicos

Sonido es la vibración mecánica de la materia. Las ondas acústicas que producen la sensación de sonido son parte de una variedad de perturbaciones de presión que pueden propagarse a través de un medio compresible.

Para entender el potencial de esta herramienta, es necesario comprender el carácter de las vibraciones ultrasónicas. A diferencia de las ondas electromagnéticas, las vibraciones mecánicas

requieren de un medio físico para permitir la propagación de la onda. A excepción de lo anterior, estos dos tipos de ondas tienen mucho en común. Pueden reflejarse y enfocarse. Sus energías se atenúan por las sustancias por las que viajan, etc.

El desarrollo de transductores electroacústicos, es decir, de dispositivos capaces de transformar una señal de tipo eléctrico en una vibración mecánica correspondiente de frecuencia adecuada, ha permitido la difusión de técnicas de medida basadas en la propagación de ondas acústicas en los fluidos.

Existen dos tipos básicos de ondas ultrasónicas. Cada tipo causa un movimiento específico en los elementos del medio por el cual se propaga y las rutas que estos elementos siguen en respuesta a la onda son llamados orbitas. El primero es el tipo longitudinal, en el cual el movimiento u órbita de una partícula en el medio acústico se desarrolla solamente en la dirección de propagación. De tal manera que cuando se aplica una fuerza al medio, se expande o se comprime. Estas ondas son denominadas frecuentemente como de compresión. El segundo tipo de onda es el transversal, en la cual el movimiento de la partícula en el medio es transversal a la dirección de propagación.

En nuestro caso, el tipo de onda de interés son las longitudinales, que a menudo se les refiere como ondas L. Las ondas tipo L son las que más se usan en ultrasonido, debido a que como ya se comentó, pueden viajar a través de líquidos, sólidos o gases y pueden detectarse y generarse fácilmente. Las ondas L tienen una velocidad alta en la mayoría de los medios y por tanto las longitudes de onda son relativamente pequeñas en comparación al área de la sección transversal del transductor que es el elemento que produce la onda. Estas propiedades permiten que pueda enfocarse la energía en un haz el cual sólo diverge ligeramente.

Las ondas L no deben confundirse con la vibración total de un medio por el cual viaja una onda ultrasónica. Tales vibraciones son características de la geometría del medio y resultan de la interacción de las ondas con él.

En un sistema ultrasónico, debe existir un medio para producir, recibir y desplegar señales ultrasónicas. Existen dos tipos principales de transductores, magnetostriictivos y piezoeléctricos, para interconversión de energía mecánica y energía eléctrica. Los transductores piezoeléctricos se utilizan en aplicaciones de baja potencia y alta exactitud, mientras que los transductores magnetostriictivos, debido a su constitución y principio de funcionamiento, se utilizan en aplicaciones robustas y donde la exactitud de la frecuencia generada no es el factor más importante. [16], [13].

### 2.3.1 Transductores piezoeléctricos

Estos utilizan el efecto piezoeléctrico que se presenta en los cristales de ciertos no metales. La palabra piezoeléctricidad significa literalmente "electricidad por presión". La producción de una polarización eléctrica por medio de la aplicación de un esfuerzo a un cristal se llama efecto piezoeléctrico directo. También existe el efecto inverso, es decir, la producción de esfuerzos mecánicos por medio de la aplicación de un campo eléctrico de polarización. Este efecto se llama efecto piezoeléctrico inverso. El efecto piezoeléctrico inverso suele confundirse algunas veces con el efecto electrostrictivo, el cual aparece en sólidos dieléctricos como el vidrio. Estos dos efectos difieren en dos importantes aspectos. La deformación piezoeléctrica usualmente es mayor por algunos órdenes de magnitud que la deformación electrostrictiva, y la deformación piezoeléctrica es proporcional a la intensidad del campo eléctrico que se aplique y cambia de signo con éste, mientras que la deformación electrostrictiva es proporcional al cuadrado de la intensidad del campo y por lo tanto independiente de su sentido. El efecto electrostrictivo ocurre simultáneamente con el efecto piezoeléctrico pero (al menos en el cuarzo) puede ignorarse para propósitos prácticos. [16].

En cualquier sólido sin carga eléctrica, la carga total positiva en un cristal cancela la carga total negativa; sin embargo, cuando un cristal se somete a un esfuerzo, algunas de las cargas positivas se mueven ligeramente hacia una dirección y parte de las cargas negativas se mueven a la dirección opuesta. Debido a lo anterior, aparece una diferencia de carga neta entre las caras del cristal. (Para que el efecto ocurra debe existir una asimetría atómica en la dirección que se aplica el esfuerzo). [16]

### 2.3.2 Transductores magnetostrictivos

La magnetostricción, en un sentido general, define mediante un conjunto de efectos físicos el estado magnético de un material y viceversa. Este efecto aparece más ostensiblemente en los metales ferromagnéticos, hierro, níquel, cobalto, y algunas aleaciones especiales.

Existen muchos cambios físicos en un material bajo prueba, y esto da como resultado, un gran número de efectos magnetostrictivos. Los cambios mecánicos que se deben a variaciones en el campo magnético se conocen como efectos directos. Estos se dan en dimensiones lineales, circulares o volumétricas. El efecto Joule, que es el cambio de longitud de una varilla o una barra debido a un campo magnético, está entre los primeros. [16]

#### 2.3.2.1 El oscilador magnetostrictivo

Si se enrolla una bobina a una varilla magnetizada, esta se fuerza a variar su longitud mediante tensión o compresión, se induce un voltaje en las terminales de la bobina. Cuando se permite que la varilla recupere su forma original, se induce otro voltaje pero de polaridad opuesta. Entonces si se hace vibrar la varilla continuamente a una frecuencia, es obvio que un voltaje de la misma frecuencia se induce en las terminales de la bobina, y la magnitud del voltaje será proporcional a la amplitud de la vibración. Lo anterior describe la acción de un receptor magnetostrictivo cuando se excita por ondas de sonido. Cada varilla tiene una frecuencia de resonancia, en la cual se induce un voltaje máximo en las terminales de la bobina.

En una manera similar ocurre el efecto inverso, es decir, al proporcionar un voltaje a los extremos de la bobina esta vibra a la frecuencia del voltaje que se aplica y la vibración tiene una amplitud proporcional a la magnitud del voltaje. Al realizar lo anterior, se radian ondas ultrasónicas desde el extremo de la varilla. A la frecuencia de resonancia será mayor el efecto, produciéndose ondas de mayor amplitud.

Cuando la barra se encuentra totalmente desmagnetizada, cada vez que el flujo crece, la barra se acorta independientemente de la dirección del flujo, por lo tanto, la barra vibrará a dos veces la frecuencia del voltaje de excitación. En las aplicaciones magnetostrictivas, es más común trabajar con varillas magnetizadas, agregando medios para mantener esta magnetización.

La longitud de la barra de un material en particular se calcula cuando se conoce la velocidad o la longitud de onda mediante la siguiente expresión:

$$l = \frac{K \sqrt{E}}{2f \rho} \quad \text{ecu. 2.2}$$

donde  $K$  = orden de la armónica  
 $L$  = longitud de la barra  
 $f$  = frecuencia de la onda  
 $E$  = Módulo de Young  
 $\rho$  = densidad del material

La terminación de una barra, cualquiera que sea su forma, se acopla usualmente a un diafragma, el cual envía las ondas ultrasónicas al medio. Un diafragma es una lámina grande (con respecto a la longitud de onda de la frecuencia radiada).

Un transductor magnetostrictivo se constituye de dos secciones. El núcleo, el cual es hecho de material magnetostrictivo y la bobina, la cual se enrolla alrededor del núcleo y a través de la cual se suministra o se detecta la energía del sistema.

Un sistema de medición ultrasónico, consiste de un transmisor ultrasónico, el medio de transmisión y el receptor ultrasónico

El principio en el que basan su funcionamiento es muy sencillo y semejante al que emplean los sensores ópticos, salvo que en este caso se utilizan ondas acústicas en lugar de ondas electromagnéticas.

Un transductor electroacústico genera un breve tren de ondas se propagan en el aire, se reflejan en la superficie del excitador y aquí se detecta como señal de eco en un transductor igual al primero, pero que realiza la función opuesta.

Debido a la baja velocidad de propagación de las ondas acústicas en el aire y aceptando distancias mínimas de operación superiores a algunos centímetros, es posible usar un mismo transductor como receptor y transmisor conmutando electrónicamente sus funciones

Las tres partes principales de un sensor de proximidad ultrasónico son: el transductor piezoeléctrico, el circuito de excitación para el mismo transductor y para la detección de la señal del eco y el circuito lógico de la elaboración de la señal. [16].

## 2.4 Transductores electro-ópticos

La luz es una forma de energía radiante, una radiación electromagnética propagada en forma de onda. Por definición estricta, únicamente la radiación visible (380 a 780 nm) puede ser considerada como luz. La banda de longitudes de onda entre 10 y 380 nm se denomina preferentemente radiación ultravioleta (UV) y la banda entre 780 y  $10^5$  nm radiación infrarroja (IR). [21]. [22].

La mayor parte de la banda IR se traslapa con la banda de radiación calorífica de la radiación electromagnética. Las magnitudes ópticas se pueden definir en términos de magnitudes visuales y no visuales (radiación) y los sensores destinados a detectar magnitudes ópticas se pueden dividir en dos grupos principales: sensores fotónicos y sensores de radiación. [13].

# Capítulo 3

## Lógica y Control Difuso.

### 3.1 Introducción

Nuestro pensamiento formado de modelos más o menos independientes es difuso, de tal manera que, ¡somos diferentes de una computadora! Una computadora es una máquina secuencial lógica que no permite por su naturaleza y definición, ningún error teórico. El hombre, posee además de la facultad de cálculo y de pensamiento lógico, la de considerar las cosas globalmente, como todos los seres vivos. Esta consideración global, es borrosa. Un ser vivo dotado de la posibilidad de iniciativa que percibe y trata con información más o menos confusa se adapta. En otras palabras; puede escoger, decidir, evolucionar, equivocarse, rectificar, recomenzar, comprender un poco y construir su conocimiento sin programa formal. ¿ Que significa para un matemático la palabra difuso ? Significa que un elemento es miembro de un subconjunto, solo de manera incierta; mientras que, por el contrario, la matemática tradicional nos enseña que sólo hay dos situaciones aceptables para un elemento: pertenecer o no pertenecer al subconjunto. Toda la lógica formal y la booleana reposa en esta base. [17].

El mérito de L.A. Zadeh, (creador de la lógica difusa), ha sido intentar salir del estancamiento introduciendo la noción de membresía ponderada. Un elemento puede entonces pertenecer más o menos a un subconjunto, y de ahí, engendrar un concepto fundamental, el de subconjunto difuso.

El presente capítulo trata dos temas la lógica difusa y control difuso; en lo que respecta a la lógica difusa, introducimos la noción de conjuntos difusos, sus representaciones y se dan algunas operaciones básicas con estos conjuntos. En lo concerniente al control difuso se presenta la estructura de un controlador difuso donde se explica cada una de sus partes, para concluir con los temas de estabilidad y autosintonización.

### 3.2 Conceptos y teoría básica de conjuntos y lógica difusa

La teoría de los subconjuntos difusos permite estructurar mejor todo lo que está separado por fronteras poco precisas, como el pensamiento, el lenguaje y la percepción en el hombre.

*Noción de membresía.* Sea  $X$  un conjunto y  $A$  un subconjunto de  $X$ .

$$A \subseteq X. \quad \text{ecu. 3.1.}$$

Se acostumbra indicar con el símbolo  $\in$  que un elemento  $x$  de  $X$  pertenece a  $A$ :

$$x \in A. \quad \text{ecu. 3.2.}$$

Se puede utilizar también para indicar esta membresía otro concepto, el de "función característica"  $\mu(x)$ , cuyo valor indica si  $x$  pertenece o no a  $A$ , [17].

$$\begin{aligned} \mu_A(x) &= 1 & \text{si} & \quad x \in A \\ &= 0 & \text{si} & \quad x \notin A. \end{aligned} \quad \text{ecu. 3.3.}$$

*Concepto de subconjunto difuso.* Consideremos el subconjunto  $A$  de  $X$ . Imaginemos ahora que la función característica pueda tomar un valor cualquiera en el segmento  $[0,1]$ . Así, un elemento  $x$  de  $X$  podría no pertenecer a  $A$  ( $\mu_A = 0$ ), pertenecer un poco a  $A$  ( $\mu_A$  cercano a 0), pertenecer bastante a  $A$  ( $\mu_A$  no muy cercano a 0 ni muy cercano a 1), pertenecer fuertemente a  $A$  ( $\mu_A$  cercano a 1) ó

por último, pertenecer a  $A$  ( $\mu_A = 1$ ). De esta forma la noción de membresía puede tomar una extensión interesante. [17]

Esto nos permitirá construir una estructura matemática con la que se podrán manipular conceptos que están difusamente definidos, pero cuya membresía a los subconjuntos difusos se puede jerarquizar. Demos ahora una definición rigurosa de este concepto según Zadeh.

Sea  $X$  un conjunto enumerable o no enumerable, y  $x$  un elemento de  $X$ ; entonces, un "subconjunto difuso"  $A$  de  $X$  es un conjunto de pares ordenados:

$$\{x, \mu_A(x)\}, \forall x \in X \quad \text{ecu. 3.4}$$

Donde  $\mu_A(x)$  podrá tener valores entre  $[0,1]$  y se le conoce como "función característica de membresía" que toma sus valores en un conjunto totalmente ordenado  $M$  (que indica el "grado" o "nivel" de membresía).  $M$  se denominará "conjunto de membresía". [17]

Así la noción de subconjunto difuso está vinculada a la noción de conjunto y permite su estudio empleando estructuras matemáticas

Los subconjuntos difusos pueden ser representados de diferentes maneras como se listan a continuación:

1. Matemática, si la relación entre  $x$  y  $\mu_A(x)$  es una función matemática que describa el grado de pertenencia y dicha función genera un par ordenado, como se indica en la ecuación 3.5.

$$\{x, \mu_A(x)\}, \forall x \in X \quad \text{ecu. 3.5.}$$

2. Diagramas de Venn, los elementos del subconjunto  $A$  que están contenidos en el universo  $X$ , se mapean con los elementos de un conjunto de membresía  $M$ .

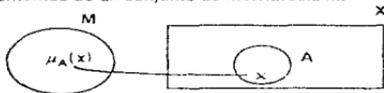


fig. 3.1 Representación en un diagrama de Venn de un conjunto difuso y su correspondiente mapeo en su conjunto de membresía

3. Gráfica, es la representación visual de las funciones matemáticas.

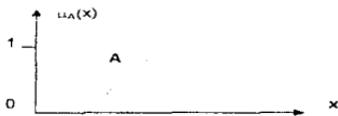


fig. 3.2 Representación gráfica de un conjunto difuso

4. Geométrica, se representa en forma de coordenada con ordena y abscisa, dentro de una retícula, como se muestra en la figura 3.3.

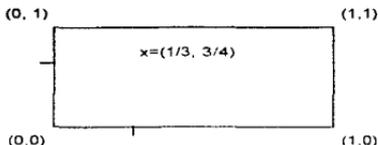


fig 3.3. Representación reticular de un conjunto difuso

### 3.3 Operaciones simples en los subconjuntos difusos

A continuación se dan algunas operaciones simples que se pueden efectuar con los conjuntos difusos como son, [17]:

**Inclusión.** Sea  $X$  un conjunto y  $M$  su conjunto de membresía asociado.  $A$  y  $B$  dos subconjuntos difusos de  $X$ ; se dirá que  $A$  está incluido en  $B$  si:

$$\forall x \in X : \mu_A(x) \leq \mu_B(x) \quad \text{ecu. 3.6}$$

Esto se representará por:

$$A \subseteq B \quad \text{ecu. 3.7.}$$

**Igualdad.** Sea  $X$  un conjunto y  $M$  su conjunto de membresía asociado.  $A$  y  $B$  dos subconjuntos difusos de  $X$ ; se dirá que  $A$  y  $B$  son iguales, si y solamente si:

$$\forall x \in X : \mu_A(x) = \mu_B(x) \quad \text{ecu. 3.8.}$$

Esto se representará por:

$$A = B \quad \text{ecu. 3.9.}$$

Si al menos un  $x$  de  $X$  es tal que la igualdad  $\mu_A(x) = \mu_B(x)$  no se satisface, se dirá que  $A$  y  $B$  no son iguales, y esto se representará por:

$$A \neq B \quad \text{ecu. 3.10}$$

**Complementación.** Sea  $X$  un conjunto y  $M = [0,1]$  su conjunto de membresía asociado.  $A$  y  $B$  dos subconjuntos difusos de  $X$ ; se dirá que  $A$  y  $B$  son complementarios si:

$$\forall x \in X : \mu_B(x) = 1 - \mu_A(x) \quad \text{ecu. 3.11.}$$

Esto se representa por:

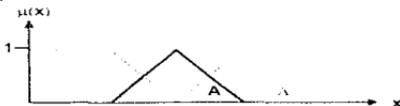


fig 3.4. Representación del complemento de un conjunto difuso.

**Intersección.** Sea  $X$  un conjunto y  $M = [0, 1]$  su conjunto de membresía asociado.  $A$  y  $B$  dos subconjuntos difusos de  $X$ ; se define la intersección:

$$A \cap B \quad \text{ecu. 3.12}$$

como el subconjunto difuso más grande contenido en  $A$  y  $B$ , es decir:

$$\forall x \in X : \mu_{A \cap B}(x) = \text{MIN}\{\mu_A(x), \mu_B(x)\} \quad \text{ecu. 3.13.}$$

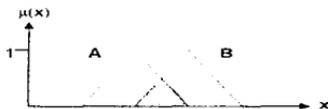


fig. 3.5 Representación de la intersección de dos conjuntos difusos.

**Unión.** Sea  $X$  un conjunto y  $M = [0,1]$  su conjunto de membresía asociado,  $A$  y  $B$  dos subconjuntos difusos de  $X$ ; se definirá la unión:

$$A \cup B \quad \text{ecu. 3.14.}$$

por el conjunto difuso más pequeño que contiene tanto a  $A$  como a  $B$ . Es decir:

$$\forall x \in X : \mu_{A \cup B}(x) = \text{MAX}\{\mu_A(x), \mu_B(x)\} \quad \text{ecu. 3.15.}$$

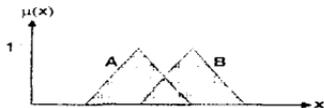


fig. 3.6 Representación de la unión de dos conjuntos difusos

Por ejemplo, si tenemos dos Conjuntos Difusos  $F$  y  $G$ , la unión y la intersección quedará representada por:



fig. 3.7. Representación de la unión e intersección de dos conjuntos difusos.

Definiendo

$$\mu_{A \cup B}(x) = \mu_A(x) \vee \mu_B(x) = \text{MAX}\{\mu_A(x), \mu_B(x)\} \quad \text{ecu. 3.16.}$$

$$\mu_{A \cap B}(x) = \mu_A(x) \wedge \mu_B(x) = \min\{\mu_A(x), \mu_B(x)\} \quad \text{ecu. 3.17.}$$

### 3.4 Propiedades de los conjuntos difusos

Si  $A, B, C$  son subconjuntos difusos de  $X$ , se verifican las siguientes propiedades, [17]:

$$A \cap B = B \cap A \quad \text{conmutatividad,} \quad \text{ecu. 3.18.}$$

$$A \cup B = B \cup A \quad \text{ecu. 3.19.}$$

$$(A \cap B) \cap C = A \cap (B \cap C) \quad \text{asociatividad} \quad \text{ecu. 3.20.}$$

$$(A \cup B) \cup C = A \cup (B \cup C) \quad \text{ecu. 3.21.}$$

$$A \cap A = A \quad \text{idempotencia} \quad \text{ecu. 3.22.}$$

$$A \cup A = A \quad \text{ecu. 3.23.}$$

$$A \cap (B \cup C) = (A \cap B) \cup (A \cap C) \quad \text{distributividad} \quad \text{ecu. 3.24.}$$

$$A \cup (B \cap C) = (A \cup B) \cap (A \cup C) \quad \text{ecu. 3.25.}$$

$$\overline{(\overline{A})} = A \quad \text{involución} \quad \text{ecu. 3.26.}$$

$$\overline{A \cap B} = \overline{A} \cup \overline{B} \quad \text{Teoremas de Morgan} \quad \text{ecu. 3.27.}$$

$$\overline{A \cup B} = \overline{A} \cap \overline{B} \quad \text{ecu. 3.28.}$$

### 3.5 Función miembro y características

De acuerdo a la figura 3.8, se tendrán los elementos de una función miembro de un conjunto difuso, donde se aprecian las partes que componen dicha función, [18], [19]:

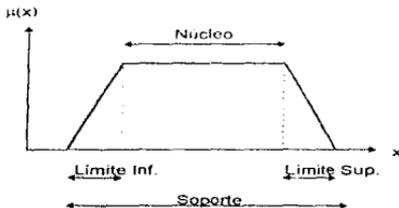


fig 3.8 Elementos de una función miembro.

El subconjunto A del conjunto X estará definido por:

$$A = \left\{ \frac{\mu_A(x)}{X_1} \right\} + \left\{ \frac{\mu_A(x)}{X_2} \right\} + \dots + \left\{ \frac{\mu_A(x)}{X_n} \right\} = \sum_{i=1}^n \left\{ \frac{\mu_A(x)}{X_i} \right\} = \int_x \left\{ \frac{\mu_A(x)}{X} \right\} \quad \text{ecu. 2.29.}$$

Donde los elementos de soporte están escritos en el denominador y el grado en el numerador. Usando esta última ecuación, podemos expresar la unión, la intersección y el complemento de la siguiente forma:

$$A \cup B = \int_x \left\{ \frac{\mu_A(x) \vee \mu_B(x)}{X} \right\} \quad \text{ecu. 3.30.}$$

$$A \cap B = \int_x \left\{ \frac{\mu_A(x) \wedge \mu_B(x)}{X} \right\} \quad \text{ecu. 3.31.}$$

$$\bar{A} = \int_x \left\{ \frac{1 - \mu_A(x)}{X} \right\} \quad \text{ecu. 3.32.}$$

Un concepto muy importante es el de variable lingüística, siendo este el nombre que se le da a una característica que representa "algún" conocimiento sobre "algo". Y esta variable no es otra cosa que un subconjunto del conjunto universal X, donde a dicha variable se le podrán cargar ciertos atributos, que no serán otra cosa que los subconjuntos difusos, donde las funciones miembro  $\mu(x)$ , indican el grado de pertenencia a cada uno de ellos, [18].

### 3.6 Estructura de un algoritmo basado en lógica difusa

Un algoritmo difuso lo constituyen 3 bloques, los cuales se relacionan de tal forma que operan sistemáticamente para desempeñar cierta función, [18], [20].

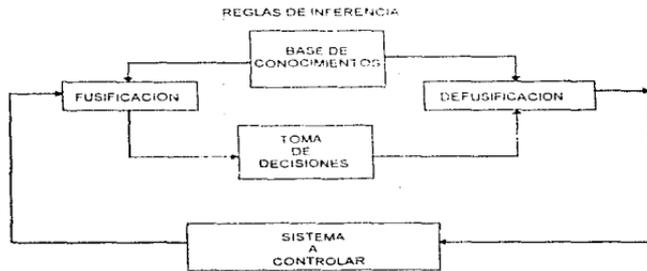


fig. 3.9 Diagrama a bloques de un controlador difuso.

1. **Fusificación.** Este bloque convierte las entradas en un lenguaje difuso. Toma muestras de los valores de las variables de entrada, ubicándolas en las diferentes regiones cualitativas del universo, también llamadas variables lingüísticas y determina el grado de pertenencia a cada una de ellas. A estos subconjuntos difusos se le asocia un conjunto de membresía que es generado por una función miembro, la cual permite describir el comportamiento de la variable lingüística en términos de valores, conforme lo define la experiencia humana. Según se disponga, se pueden generar traslapes entre conjuntos adyacentes provocando que un elemento pertenezca a ambos:

- a) Definición funcional, es para universos continuos, gráficamente tienen semejanza a las distribuciones gaussianas, matemáticamente cada una estará representada por:

$$\mu(x) = \frac{1}{\sigma\sqrt{2\pi}} e^{-\frac{(x-\mu)^2}{2\sigma^2}} \quad \text{ecu. 3.33}$$

donde  $\mu$  y  $\sigma$  son parámetros de normalización que sirven para determinar las funciones miembro.

- b) Definición numérica, se utiliza para universos discretos, donde los conjuntos difusos estarán representados por trapecios o triángulos y matemáticamente por,

$$\mu(x) = \sum_{i=1}^n a_i / \mu_i \quad \text{ecu. 3.34}$$

donde  $a_i$  son los posibles valores entre 0 y 1 que se toman dentro de los subconjuntos, [18].

2. **Base de conocimientos, evaluación de reglas y proceso de inferencia.** Contiene las reglas de inferencia y las premisas en las cuales se basará el sistema para desempeñar su trabajo. Ubica las variables involucradas en cierto arreglo que permita su manejo. Simula la experiencia, intuición y conocimiento de un operador humano, o bien, sustituye el o los modelos matemáticos que serían necesarios para la descripción del sistema.

**Base de conocimientos y evaluación de reglas:** Aquí son puestos los mecanismos para la toma de decisiones, dicho razonamiento en su totalidad forma una base de datos que en Lógica Difusa se conoce como base de conocimiento. Las reglas se estructuran de manera tal que cubran todas las situaciones que puedan presentarse, siendo de la forma condición-acción, transformando las entradas en salidas.

Existen dos maneras de representar dicha base de datos

- a) Conformando una matriz de entradas y salidas, implementando reglas de conectividad, donde las intersecciones de las regiones de entrada indicarán la o las regiones de la o las variables de salida.

X\Y	B <sub>1</sub>	B <sub>2</sub>	B <sub>3</sub>
A <sub>1</sub>	C <sub>1,1</sub>	C <sub>1,2</sub>	C <sub>1,3</sub>
A <sub>2</sub>	C <sub>2,1</sub>	C <sub>2,2</sub>	C <sub>2,3</sub>
A <sub>3</sub>	C <sub>3,1</sub>	C <sub>3,2</sub>	C <sub>3,3</sub>

Z<sub>1</sub>

Tabla 3.1. Matriz de entradas y salidas (base de conocimiento para la toma de decisiones)

- b) Mediante la tabulación de cada una de las reglas de evaluación de estado, con el formato si... entonces..., a continuación un esquema de múltiples entradas y múltiples salidas.

$R_1$  : Si X es  $A_1$  ..... "y" Y es  $B_1$  entonces Z es  $C_1$  ..... "y" W es  $D_1$

$R_2$  : Si X es  $A_2$  ..... "y" Y es  $B_2$  entonces Z es  $C_2$  ..... "y" W es  $D_2$

$R_n$  : Si X es  $A_n$  ..... "y" Y es  $B_n$  entonces Z es  $C_n$  ..... "y" W es  $D_n$

O uno con múltiples entradas y salida única.

$R_1$  : Si X es  $A_1$  ..... "y" Y es  $B_1$  entonces Z es  $C_1$

$R_2$  : Si X es  $A_2$  ..... "y" Y es  $B_2$  entonces Z es  $C_2$

$R_n$  : Si X es  $A_n$  ..... "y" Y es  $B_n$  entonces Z es  $C_n$

*Proceso de inferencia.* Realiza el producto lógico o la suma lógica de los grados de pertenencia que dieron origen a una determinada salida, esta evaluación de reglas asocia un grado de verdad o peso a cada salida, dejando todo listo para el proceso de defusificación.

El producto lógico de dos o más grados de pertenencia es igual al mínimo de todos ellos. La suma lógica de dos o más grados de pertenencia es igual al máximo de todos ellos.

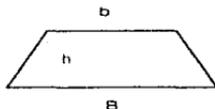
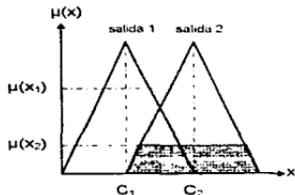
3. *Defusificación.* toma los datos procesados en los pasos anteriores para transformarlo en un valor numérico, es decir, calcular la salida del sistema. Los métodos para la defusificación de las variables de salida involucradas, son los siguientes:
- a) El Método de Centro de gravedad: Consiste en calcular el centro de masa o centroide, del área obtenida en el proceso de inferencia. La salida es el promedio de los puntos centrales de las funciones miembro y las áreas resultantes del paso anterior. [14], [18], [20]

$$y = \frac{\sum_{i=1}^n (\text{área}_i)(C_i)}{\sum_{i=1}^n (\text{área}_i)} \quad \text{ecu. 3.35.}$$

donde:

area, son las áreas de los trapecios resultantes del proceso de inferencia y

$C_i$ , son los centros de gravedad de las funciones miembro de las variables de salida.



$$\text{area} = \frac{(B+b)h}{2}$$

$$h = \mu(x)$$

$$b = (1-h) \cdot B$$

fig 3 10 Método de centro de gravedad

- b) El método de los Centroides: Cuando las funciones miembro de todas las variables son iguales geoméricamente, el área resultante será proporcional al grado de verdad asignado a dicha salida, en estos casos podemos simplificar el proceso de cálculo y sólo utilizar los valores de los centros de gravedad que corresponden a los cruces sobre el eje horizontal de las verticales que pasan por ellos. El cálculo se reduce al promedio de los puntos centrales sobre el eje horizontal y el grado de pertenencia como peso, [14], [18], [20].

$$y = \frac{\sum_{i=1}^n (\mu_i(x)) (C_i)}{\sum_{i=1}^n \mu_i(x)} \quad \text{ecu. 3.36}$$

donde:

$\mu_i(x)$ , son los grados de ponderación para las variables de salida determinados en el proceso de inferencia.

$C_i$ , son los centros de gravedad de las funciones miembro de las variables de salida.

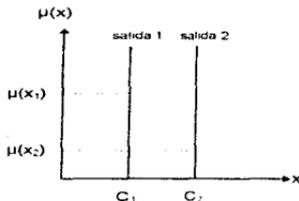


fig 3.11 Método de Los Centroides

Hemos descrito los bloques básicos de un controlador difuso. El camino para el diseño y elaboración de estos no es precisamente el mismo en todos los casos, debido a que en este proceso introducimos la experiencia y conocimiento de un operador en el manejo de "algo" y simulamos su razonamiento humano en la ejecución de las acciones de control.

Un análisis minucioso del problema para extraer los datos necesarios, con los cuales podremos definir las variables de entrada y las de salida, los rangos de operación, las transformaciones que sufren las señales dentro del sistema, velocidad a la cual se realizan los pasos de control y la estimación de tiempos para el proceso de control. Con toda esta información procedemos a la construcción e implementación de las diferentes etapas del controlador.

### 3.7 Estabilidad

Para poder determinar la estabilidad es necesario conocer el comportamiento parcial del sistema, es decir, examinar como reacciona al aplicar cierta regla de inferencia, si alguna no cumplen con los requisitos, se deben encontrar los parámetros que estabilicen el controlador y así poder asegurar que todas las reglas son estables, [18].

En forma general, podemos decir que el universo de salidas esta acotado y entre estos límites se encuentran todos los valores.

¿Como podemos determinar si nuestro control es estable?

1. Si al aplicar una regla o conjunto de ellas la salida no diverge y tiende a un estado de equilibrio, mientras la entrada no cambie.
2. Si al aplicar una regla o conjunto de ellas no genere diferentes salidas o alternancia de valores para una misma entrada.
3. Entre las reglas no existan conflictos o dualidades siendo la relación siempre única.
4. Para todas y cada una de las reglas se cumplan los puntos 1 y 2.

En los casos que se realmente la salida para corregir ciertos errores de distorsión o exactitud, emplear métodos de autosintonización que no interfieran con el bloque de control

### 3.8 Autosintonización

La autosintonización nos permite aproximar poco a poco y de una manera óptima al valor adecuado de la salida dentro del rango asignado. Tratando la acción de control en cuanto a su exactitud, se determina el error absoluto entre la salida calculada y los diferentes elementos de un conjunto de valores conocidos, los cuales tipifican bastante bien las salidas idóneas para el sistema. Todo esto con la finalidad de minimizar la señal de error, [18].

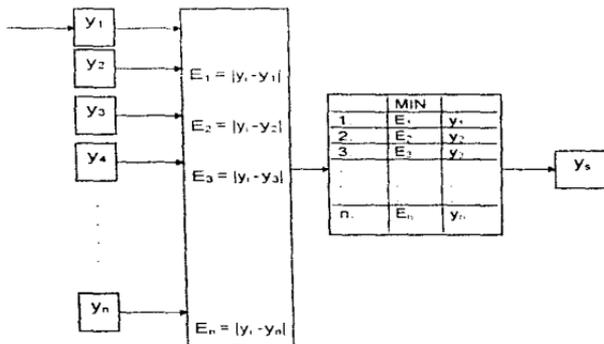


fig 3 12 Diagrama a bloques de un Sintonizador por Exactitud.

¿Cómo se logra esto? Se compara el valor de referencia con todos y cada uno de los valores conocidos, el que resulte más apegado, será el elegido.

Si almacenamos algunas diferencias podemos generar una diferencia de segundo orden y del mismo modo se pueden obtener diferencias de ordenes mayores. De esta forma se puede estimar el comportamiento de las variables involucradas.

## Capítulo 4

# Selección de los Microcontroladores y Procesamiento Paralelo

### 4.1 Introducción

Este capítulo trata los puntos importantes que se deben tomar en cuenta al momento de seleccionar un microcontrolador. No es una regla general bien definida ya que cada caso exige un planteamiento específico al proceso de selección, pero si es bien cierto que hasta en estos casos se tomarán en cuenta algunos de los puntos que aquí se exponen.

Para el éxito del sistema, la selección correcta juega un papel decisivo. Por eso la importancia de evaluar el problema determinando los alcances, necesidades, requerimientos actuales y estimar las posibles modificaciones a un mediano plazo. Una vez teniendo bien definidos los pormenores, se procederá al análisis de diferentes microcontroladores para ver cual nos ofrece mejores opciones y mayor versatilidad para la implementación de la arquitectura.

Por último se tratará el tema del procesamiento en paralelo, donde veremos algunos tipos de paralelismo, daremos las principales características de cada uno.

### 4.2 Importancia y efectos de la selección de un microcontrolador

Como el microcontrolador es el elemento central, sus características tienen un gran efecto sobre el circuito y las interfaces. La complejidad y la filosofía para el diseño está determinada por los componentes internos. Por ejemplo, que cantidad de RAM y ROM, temporizadores, puertos en paralelo y puertos en serie. Ya que, si el integrado cuenta con varios dispositivos internos reduce en mucho el número de periféricos para dar soporte al sistema.

Todo sistema construido con un microcontrolador tiene ciertas especificaciones y objetivos particulares, pero debe tener ciertas características universales que son deseables en cualquier caso: alta fiabilidad, baja disipación de potencia, reducido tamaño, fácil operación, bajo costo y adecuada velocidad. La construcción debe basarse sobre todas estas características. En muchos casos se le da especial importancia a alguno o algunos de estos rubros. [3]

Desde el diseño la capacidad de expandirse o escalabilidad es un aspecto que debe cuidarse por que en la actualidad, se convierte en requisito: poder crecer para satisfacer mayores demandas.

### 4.3 Análisis del problema

El mejor punto de partida es determinar cual microcontrolador se usará según la aplicación, evaluando los requerimientos del problema. No es simple ir analizando paso a paso todas las circunstancias bajo las cuales trabajará el circuito y llegar a la decisión correcta. A continuación se explican algunas técnicas de análisis:

#### 4.3.1 Considerar la tarea

Hay ciertos microcontroladores diseñados con características orientadas para satisfacer ciertas necesidades. Por ejemplo:

Para la adquisición de datos, algunos microcontroladores poseen convertidores A/D, estos a su vez con diferentes características como son: velocidad de conversión, resolución y un conjunto de instrucciones para controlar todas y cada una de las funciones que posee.

Para el procesamiento de información, aquí la característica importante es la capacidad para la manipulación de datos, como son las operaciones aritméticas y/o lógicas que pueda efectuar sobre los bytes y bits o bloques de estos.

Para Comunicaciones, algunos microcontroladores poseen componentes para transmisión/recepción serie y/o facilidades para conexiones paralelas a través de sus puertos o bus de datos, lo cual reduce la complejidad en la interconexión con otros dispositivos.

Esto por tan solo citar algunas de las tareas a las que puede estar orientado el sistema o que tenga mayor importancia en su ejecución. Una vez que se ha determinado el tipo de tarea a la que estará dedicado el sistema, se procede a ver que integrados ofrecen mayores ventajas en su diseño interno, y así, satisfacer más fácilmente las necesidades.

### 4.3.2 Requerimientos de operación

Un factor a evaluar es el rendimiento en la operación. El microcontrolador debe ser capaz de operar las tareas con cierta holgura, es decir, tener un margen adecuado para seguir expandiéndose. Los recursos con los que cuenta no deberán estar al límite, por ejemplo, en velocidad para que en futuras modificaciones del programa en las que se agreguen o amplíen rutinas, no se vuelva lento, tardado y no pueda responder con la rapidez adecuada; por parte del hardware, también es necesario que pueda crecer, teniendo la opción de adicionar nuevos dispositivos para futuras ampliaciones.

### 4.3.3 Carga de trabajo al microcontrolador

Estimando las necesidades de procesamiento, se seleccionan candidatos y se escribe el programa que realizará la tarea con el tamaño real para cada uno de ellos, esto sirve para darnos una idea general de la carga de trabajo. Y tener una aproximación del tiempo de ejecución.

Una buena selección será el microcontrolador que realice el trabajo en un 50% del tiempo requerido. Esto deja un margen adecuado entre el tamaño inicial del programa y las futuras expansiones. En el caso de que la capacidad de operación del integrado se utilice en un 75% es recomendable cambiarlo debido a que puede ser fácilmente sobrecargado en cualquier ampliación del programa. En contra parte puede estar sobrado, esto sucede cuando se utiliza sólo un 20 % del la capacidad. El criterio del 50% es la regla general. En algunas aplicaciones alternativamente se puede dedicar a diferentes cargas de trabajo, por instantes a gran demanda y en otros momentos un trabajo ligero. [3].

No es lo mismo carga de trabajo a utilizar los recursos del sistema al 100%, ya que el microcontrolador puede tener un gran potencial pero ser lento para la aplicación.

### 4.3.4 Otras consideraciones

Una gran ayuda es la elaboración de un diagrama de bloques para la evaluación del proceso. El microcontrolador, circuitos lógicos discretos, interfaces y periféricos son puestos para su interpretación y análisis.

Todas las características físicas, consumo de potencia, disipación térmica, condiciones externas como temperatura y humedad, deben entrar en el proceso de evaluación. En forma iterativa se va obteniendo un resultado balanceado entre costo y efectividad.

## 4.4 Características de los microcontroladores

La selección de un determinado microcontrolador afecta todas las características del sistema, por eso la importancia de conocer y entender bien su funcionamiento, poseer la habilidad para identificar las principales cualidades durante la etapa de evaluación es fundamental. El diseñador debe recurrir a las hojas de especificaciones de los fabricantes para consultar datos técnicos que le ayuden en su estudio.

### 4.4.1 Tamaño de palabra

El tamaño o ancho de palabra es definido por el número de líneas en paralelo que conforman el bus de datos (para algunos casos 8, 16 y 32 bits). La capacidad y complejidad del sistema están en cierta forma muy ligados con esta característica. También determina el rango de valores aritméticos que puede manejar (precisión), de igual manera, el juego de instrucciones de una sola palabra.

### 4.4.2 Componentes o dispositivos internos

Una de las principales características de los microcontroladores son los dispositivos internos con los que vienen dotados. Los componentes más usuales son RAM, ROM, UVPRM, EEPROM, interfaces seriales y/o paralelas, temporizadores, oscilador, convertidores A/D y D/A, CPU y líneas de datos, direcciones y control. Entre ellos mismos existen diferencias que los distinguen. Poseen una arquitectura integral que con solo la adición de unos pocos circuitos externos se tiene realmente un sistema completo.

### 4.4.3 Velocidad de procesamiento

Es la rapidez con la que un microprocesador ejecuta un programa y esto depende de tres factores: velocidad del reloj, número de ciclos requiendo para ejecutar una instrucción y del repertorio de instrucciones. Al ver la manera en la cual se interrelacionan, podemos tener una idea de sus contribuciones funcionales.

**Velocidad del reloj.** Es definida como la frecuencia de entrada al microcontrolador, es decir, el número de pulsos producidos en un segundo. Este gobierna el tiempo de operación del sistema, siendo la mayor velocidad; otras operaciones pueden ser de un mayor periodo, el cual es y determinado por divisores de frecuencia.

**Velocidad de adquisición/ejecución.** Puede ser expresada por el número de microciclos o pasos operacionales requeridos para llevar a cabo una instrucción y consta de uno o más ciclos de reloj. La mayoría de microcontroladores requiere de varios de estos para ejecutar una instrucción. Típicamente, uno es utilizado para ir por el código de control, uno o dos más para acceso a datos, y varios más para realizar la operación. El número de microciclos requeridos es afectado por el modo de direccionamiento y la complejidad de la instrucción.

Es obvio que la velocidad del reloj no es un indicador válido del desempeño del chip. En ocasiones el reloj interno tiene una menor frecuencia que la del oscilador externo, el número de ciclos requerido para efectuar cierta instrucción varía de un integrado a otro. Es necesario evaluar programas que realicen tareas similares para implantarlos en las arquitecturas que serán utilizadas para la aplicación y con ello determinar cual es el más apropiado. [3].

#### 4.4.4 Conjunto de instrucciones

El repertorio de instrucciones de un microcontrolador determina para lo que es idóneo, es decir, lo que puede hacer cada una de ellas y no cuantas son. El conjunto puede estar orientado a diferentes tipos de proceso. Aplicaciones de control (adquisición de datos), instrucciones entrada/salida (comunicaciones e interfaces), procesamiento de datos (operaciones aritméticas, lógicas, corrimientos, operaciones con bits, etc.). Esto influye fuertemente en la selección.

#### 4.4.5 Características eléctricas

La tecnología con la que fue construido el microcontrolador determina los voltajes y corrientes que puede manejar a la salida y/o entrada de sus pines. Y en función de esto la cantidad de dispositivos que se pueden conectar directamente al integrado, otro factor que está ligado a la fabricación es el consumo de potencia. Por ejemplo, los TTL consumen niveles altos de potencia, los NMOS y PMOS medios y los CMOS bajos. En sistemas donde el consumo de potencia es crítico, el ahorro de energía toma mayor importancia.

En un circuito CMOS la demanda de corriente está en función de la velocidad del reloj, ya que, al momento de las transiciones de nivel consumen corriente y esto se efectúa a un ritmo proporcional al oscilador del sistema.

#### 4.4.6 Interrupciones

Normalmente diversos dispositivos o aplicaciones requieren de inmediata atención por parte del sistema y es necesario dar servicio a estas peticiones externas, obligándonos a dejar el bloque principal del programa e ir a pequeñas sub-rutinas. Un microcontrolador adecuado será aquel que tenga la posibilidad de encargarse del número de interrupciones como se requiera y que además posea un sistema que administre la prioridad de las mismas, es decir, si múltiples dispositivos simultáneamente solicitan ser atendidos por el controlador, el automáticamente determinará cuál tarea ejecutará primero.

#### 4.4.7 Costo

El costo de un sistema es uno de los puntos de mayor importancia, especialmente en los casos que el producto será comercializado. Para la evaluación de los costos, será necesario tomar en cuenta el sistema completo, no solamente el microcontrolador. Además siempre deben ser utilizados los precios de lista actuales, debido a que estos cambian rápidamente y en forma drástica.

#### 4.4.8 Soporte

Otro punto importante en la selección es el contar con software y hardware para desarrollo, que normalmente es muy costoso, por esta razón, los microcontroladores con mayor soporte son más recomendables, entre otros podríamos considerar editores, ensambladores, simuladores, emuladores y lenguajes de alto nivel que nos ayuden a desarrollar rápidamente el sistema, así como tarjetas de evaluación que nos permitan comprobar que los programas funcionan bien con los dispositivos con los que normalmente operan. [3].

#### 4.4.9 Estudio de algunos microcontroladores

A continuación se da a manera de tabla algunas características representativas de tres microcontroladores y un DSP, las cuales ilustran claramente con qué recursos cuenta cada uno de ellos, estas son básicas al momento de seleccionar a un microcontrolador para cierta aplicación, factores como, costo, disponibilidad en el mercado y soporte para desarrollo entre otras, no se incluyeron en la tabla ya que están sujetos a cambios, [4], [5], [6], [7], [12].

	8031	HC11	HC16	DSP56000
Reloj	12 Mhz	8 Mhz	16 Mhz	10.25 MIPS
Memoria interna	128 Bytes de RAM	256 Bytes de RAM	1024 bytes de RAM	256 bytes de RAM X 256 bytes de RAM Y 3.75K para Programa
Memoria externa	64k para programa 64k para datos	64k para programa y datos	1M para programa 1M para datos	65K datos X 65K datos Y
Puertos	4 paralelos 1 serie asincrono	5 paralelos 1 serie asincrono 1 serie sincrono	6 paralelos 1 serie asincrono 1 serie sincrono	4 paralelos 1 serie asincrono 1 serie sincrono
Tamaño de palabra	8 bits	8 bits	16 bits	24 bits
Interrupciones	5 con 3 niveles de prioridad	17 con prioridades fijas	17 con prioridades fijas	20 con 4 niveles de prioridad
Temporizadores	2 de 16 bits	1 de 16 bits	1 de 16 bits	Ninguno
Convertidor A/D	Ninguno	4 canales de 8 bits	6 canales de 10 bits	Ninguno
Acumuladores	2	7	9	2 de 95 bits

Tabla 4.1 Principales características de los microcontroladores, 8031, MC68HC11A1, MC68HC1621 y el DSP56000

En el capítulo correspondiente al desarrollo del proyecto utilizaremos esta información para determinar cual o cuales microcontroladores se utilizarán para construir el sistema de control.

#### 4.5 Procesamiento en paralelo

El procesamiento paralelo permite la ejecución de dos o más eventos al mismo tiempo mejorando el desempeño del sistema. El paralelismo es un fenómeno que se presenta en software y hardware y esta implícito en la arquitectura. Son tres las configuraciones básicas:

- Segmentación encaminada
- Matriciales
- Multiprocesadores

Estos no son mutuamente excluyentes y la tendencia es hacer combinaciones de las mismas para aumentar el rendimiento. [1]

##### 4.5.1 Procesadores de Segmentación encaminada

La ejecución de una instrucción implica cuatro pasos principalmente: *búsqueda, decodificación, adquisición del operando y ejecución*. En un procesador no encaminado, estas cuatro etapas deben finalizar antes de que se procese la siguiente instrucción. En un controlador encaminado se ejecutan sucesivamente, en modo traslapado, en etapas o segmentos dispuestos en cascada lineal para realizar la operación.

Un reloj común controla y sincroniza a todas las etapas y el flujo de datos entre ellas. Registros de interconexión son empleados para almacenar los resultados intermedios entre segmentos adyacentes

Sin embargo, debido a conflictos de memoria, dependencias de datos, bifurcaciones e interrupciones, este incremento ideal de velocidad no puede lograrse.

El buen desempeño de este tipo de procesadores está en función de los mecanismos de dependencia de datos y/o instrucciones, predicción de saltos y las técnicas empleadas para vaciar el cause y reconfigurarlo. [1]

## 4.5.2 Procesadores Matriciales

Constan de múltiples unidades aritmético/lógicas llamadas elementos de proceso los cuales están sincronizados para efectuar todos la misma función al mismo tiempo y actúan bajo la supervisión de una unidad de control, esta realiza la búsqueda de la instrucción y su decodificación.

Las características importantes en este tipo de procesadores son: mecanismos de encaminamiento de datos, modo de operación (síncrona, asíncrona y combinada), estrategia de control (distribuido o centralizado), clases de redes de interconexión (estáticas o dinámicas) y topología de la red. Este tipo de aspectos son determinantes en la fiabilidad y eficiencia del procesador. [1].

## 4.5.3 Sistemas Multiprocesadores

Estos sistemas poseen dos o más procesadores de capacidades similares, compartiendo el acceso a módulos de memoria, canales E/S y dispositivos periféricos. Permitiendo la interacción entre procesos los cuales se comunican y cooperan a diferentes niveles (interinstrucción, ininstrucción, variables, procesos, etc.). El objetivo básico es soportar operaciones simultáneas en aplicaciones que requieren control distribuido e incrementar el rendimiento, desempeño y fiabilidad.

### 4.5.3.1 Características de un procesador para multiprocesamiento

La mayor parte de los multiprocesadores se han construido utilizando procesadores que no se diseñaron originalmente para este tipo de arquitecturas. Una razón para utilizar componentes no especializados estriba en acortar el tiempo de desarrollo, lo cual, puede tener efectos indeseables en el sistema. A continuación se describen algunas características para que un controlador sea eficiente en un entorno multiprocesador. [1]

**Recuperabilidad del proceso.** Proceso y procesador son dos entidades diferentes. Si un procesador falla, debe ser posible que otro recupere el estado del proceso inconcluso de manera que la ejecución pueda continuar.

**Comutación eficiente de contexto.** Es necesario que el procesador soporte más de un dominio de direccionamiento y, por tanto, proporcionar operaciones de cambio de dominio o comutación de contexto. La operación de comutación de contexto salva el estado del proceso actual y conmuta al proceso seleccionado. Disponiendo de un amplio número de conjuntos de registros, la comutación de tareas puede realizarse eficientemente mediante el cambio del contenido del registro de proceso actual por el nuevo.

**Mecanismos de sincronización.** La exclusión mutua, que se requiere cuando dos o más procesos están en ejecución concurrente y deben cooperar los procesadores en el intercambio de datos y colas.

**Mecanismo de comunicación inter-procesador.** El conjunto de procesadores utilizados en un multiprocesador debe disponer de un medio eficiente para comunicaciones entre ellos.

**Conjunto de instrucciones.** Será conveniente un conjunto completo de modos de direccionamiento e instrucciones que permitan el control de temporizadores vigilantes (watchdog).

Los modelos multiprocesador son dos, estrechamente acoplados y ligeramente acoplados. La organización del sistema hardware multiprocesador viene determinada principalmente por la estructura de las conexiones entre las memorias, dispositivos E/S y los procesadores. Por ejemplo bus de tiempo compartido, red conmutadora de barras cruzadas y memorias multipuerto.

#### 4.5.3.2 Multiprocesadores estrechamente acoplados

El rasgo característico de este tipo de multiprocesadores es que comparten la memoria principal a través de la que se comunican. Estas unidades están conectadas por un conjunto de tres redes de interconexión, [1].

*La red de interconexión procesador-memoria*, es un conmutador que puede conectar cada procesador a cada módulo de memoria.

*La red de interconexión E/S-procesador*, permite al procesador comunicarse con un canal E/S que está conectado a los dispositivos periféricos.

*La red de interconexión señal-interrupción*, permite a cada procesador dirigir una interrupción a cualquier otro facilitando la sincronización entre procesos.

En este tipo de sistemas existe un alto grado de interacciones entre las tareas sin deterioro significativo en el rendimiento.

#### 4.5.3.3 Multiprocesadores ligeramente acoplados

Aquí cada procesador tiene un conjunto de dispositivos de entrada/salida y una gran memoria local a donde residen la mayor parte de las instrucciones y datos (resultan eficientes cuando las interacciones entre las tareas son mínimas). Los procesos se ejecutan sobre diferentes módulos y se comunican a través de un sistema de transferencia de mensajes. El factor que determina el grado de acoplamiento es la topología del sistema de comunicación.

La característica principal, es la posibilidad de que cada procesador comparta un conjunto de módulos de memoria principal y dispositivos de E/S. Se consigue a través de redes de interconexión, entre las que podemos citar: Bus común de tiempo compartido, Conmutador de barras cruzadas y Memorias multipuerto, [1].

#### 4.5.3.4 Bus común de tiempo compartido

Es el sistema de interconexión más simple para múltiples procesadores es un bus de comunicación común que conecta a todas las unidades funcionales. El camino común se denomina frecuentemente bus común de tiempo compartido. Esta organización es la menos compleja y la más fácil de reconfigurar. Una red de interconexión de este tipo suele ser con frecuencia una unidad totalmente pasiva. Las operaciones de transferencia son controladas completamente por las unidades de envío y recepción. Ya que el bus es un recurso compartido, se debe disponer de un mecanismo para resolver los conflictos de acceso. Aunque la organización del bus único es bastante fiable y relativamente barata, introduce un único componente crítico que puede ocasionar el fallo del sistema completo como resultado de un mal funcionamiento en cualquiera de los circuitos. Al añadir más procesadores o memorias, incrementa los conflictos del bus, degradando la productividad e incrementa la lógica de arbitraje. La razón de transferencia total dentro del sistema está limitada por el ancho de banda y a la velocidad de este único camino. Algunas de las técnicas o algoritmos comúnmente utilizados para administrar el bus se mencionan a continuación, [2].

**Prioridad estática.** Asignando prioridades únicas a cada uno de los dispositivos. Cuando múltiples módulos piden al mismo tiempo el uso del bus, el dispositivo de mas alta prioridad obtiene el acceso.

**Intervalo fijo de tiempo.** Este divide el ancho de banda del bus en unidades de tiempo de longitud fija que se asigna a cada elemento en forma rotatoria. Si el dispositivo seleccionado opta por no usar su tiempo, éste se pierde para los demás. Esta técnica, denominada multiplexación por división en el tiempo. También permite una asignación flexible de intervalos a los dispositivos y se utiliza normalmente con buses síncronos en las que todos se gobiernan con un reloj común.

**Prioridad dinámica.** Equilibran la carga, sin incurrir en la penalización de elevados tiempos de espera. Reasignando prioridades después de cada ciclo de bus. Si el algoritmo para permutar las prioridades no favorece a dispositivos individuales, entonces equilibra las peticiones.

**Colas.** En este esquema se respeta el orden de recepción de las peticiones. Es simétrico porque no favorece ningún dispositivo en el bus, por tanto, equilibra la demanda. Se debe proporcionar un mecanismo para memorizar el orden de llegada de todas las solicitudes pendientes.

#### 4.5.3.5 Conmutador de barras cruzadas

Si se incrementa el número de buses de tiempo compartido, al punto que haya un bus disponible para cada unidad de memoria. La red se denomina conmutador de barras cruzadas. El cual ofrece una conectividad completa con respecto a los módulos de memoria.

Entre sus características mas importantes podemos citar. Utiliza una matriz de interconexión, simplicidad extrema de las interfaces conmutador/unidad funcional, posibilidad de soportar transferencias simultáneas para todas las unidades de memoria y un mayor ancho de banda. Cada punto de cruce debe ser capaz no solo de conmutar transmisiones paralelas, sino también de arbitrar y multiplexar las múltiples peticiones de acceso al mismo módulo. [2].

#### 4.5.3.6 Memorias multipuerto

Si el control, la conmutación y la lógica de arbitraje de prioridad se distribuyen por toda la matriz del conmutador y en las interfaces de los módulos de memoria, el resultado es un sistema de memoria multipuerto.

Exceptuando la prioridad asociada a cada uno de los puertos normalmente son idénticos desde el punto de vista eléctrico y operacional. [1].

## Capítulo 5. Diseño y desarrollo del sistema

### 5.1 Introducción

Primeramente daremos una descripción de lo que hará el sistema, obtiene información de sensores de proximidad la cual es alimentada a la etapa de control y de esta forma se determina la ubicación del objeto y así posicionar una cámara de tal forma que la lente este direccionada hacia el móvil, adicional a esto se mantiene comunicación con una computadora personal la cual monitoréa el proceso y emite acciones de control. Ahora sabemos a grandes rasgos las funciones del proyecto. Dividiremos las tareas con el objeto de hacer un sistema distribuido en el cual se realicen en forma paralela la mayoría de las operaciones, empezaremos asignando tareas de tal forma que las diferentes labores queden en etapas individuales bien definidas, como son: la adquisición de datos, la interfaz entre procesos, el procesamiento de la información, las acciones de control y la comunicación con la PC.

La estructura del capítulo es la siguiente primero evaluamos los requerimientos de operación, posteriormente describimos brevemente la construcción de los diferentes módulos del sistema para después pasar a las secciones donde exponemos con diagramas de flujo la operación de los algoritmos empleados, más adelante hacemos todo el proceso para la implementación de un control difuso donde se detallan los conjuntos difusos, los nombre de las variable lingüísticas, rangos que cubren y las representaciones gráficas de sus conjuntos de membresía asociados, se dan las reglas para la toma de decisiones, el proceso de inferencia y la defusificación se realizan tomando los resultados generados por una entrada propuesta, luego hacemos un análisis de tiempo con el cual determinamos que tan bueno es el rendimiento sistema/algoritmos. Para concluir el capítulo se planteará el problema de la direccionabilidad de un móvil con el fin de mostrar la facilidad para modificar el sistema de control y ser empleado en otra aplicación.

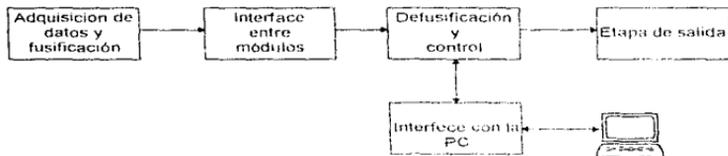


fig. 5.1 Diagrama a bloques del controlador

### 5.2 Evaluación de los requerimientos de operación

Empecemos por considerar el tipo de tarea a la que estara entocado cada módulo:

El sistema de adquisición de datos y fusificación (fig. 5.1) debe tener la capacidad de obtener lecturas de origen analógico y/o digital, ejercer algún tipo de control sobre los sensores, procesar la información y comunicarse ya sea en forma paralela o serie con el siguiente módulo.

La interface entre módulos (fig. 5.1), deberá ofrecer por lo menos un camino entre el o los módulos de entrada y la etapa de control, su función principal sera administrar el canal de comunicación.

El módulo de defusificación y control (fig. 5.1), tendrá a su cargo generar las salidas para los actuadores, comunicarse con los módulos de adquisición y la PC. Para dicho fin, necesitará un puerto paralelo con el cual accionará los actuadores, uno más para conectarse con los otros componentes del sistema mediante la interfaz anteriormente expuesta, uno serie para comunicarse con una Computadora Personal la cual actuará como dispositivo periférico para el despliegue del estado del proceso.

El módulo que conecta a la PC con el controlador (fig. 5.1): adecuará la señal al estándar RS 232 utilizado en el puerto de comunicación serie de una PC.

La etapa de salida (fig. 5.1) deberá tener un acoplamiento que aisle eléctricamente la parte de potencia y el sistema de control para evitar introducir ruido y/o variaciones indeseables en los niveles de voltaje.

El consumo de potencia no será un factor determinante en el diseño. Por otro lado, las dimensiones del prototipo no tienen relevancia. Referente a la disipación térmica solo los dispositivos de potencia se analizarán.

### 5.3 Implementación de los módulos del sistema

Ahora solo resta construir los módulos para cada proceso de acuerdo a los requerimientos indicados en la sección anterior, primero se seleccionarán los componentes, posteriormente se armarán los circuitos para probar su funcionamiento en forma individual. El sistema será implementado con microcontroladores de diferentes familias aprovechando las ventajas que cada una nos brinda para una mejor relación costo-desempeño.

#### 5.3.1 Diseño y construcción del módulo de defusificación y control

Se determinó utilizar 8 bits como estándar para el tamaño de palabra del bus de datos esto debido a que la mayoría de microcontroladores, memorias y otros dispositivos tales como latches, flip-flops, computas tres estados, etc. Se adaptan fácilmente a este. De esta manera descartamos al MC68HC16 y al DSP56000.

Según el análisis de los requerimientos de operación para este módulo expuesto es la sección 5.2, y tomando como base la información de la tabla 4.1, podemos determinar cual de los microcontroladores cubre óptimamente las necesidades ya previstas.

Característica	Comentario sobre los requerimientos	8031	MC68HC11
Velocidad	1 Mhz como mínimo para el ciclo de máquina	SI	SI
Conjunto de Instrucciones	No tiene importancia por requerir funciones especiales	N/A	N/A
Interrupciones	1 para puerto serie 2 externas	SI SI	SI SI
Tamaño de palabra	8 bits	SI	SI
Temporizador	No se utiliza	N/A	N/A
Convertidor A/D	No se utiliza	N/A	N/A
Acumulador	No se utiliza	N/A	N/A
Memoria de Datos	128 Bits	SI	SI
Memoria de Programa	4 Kbytes	SI	SI
Soporte	Software para DMS-arrullo	SI	SI
Costo	Bajo	SI	SI*

N/A

No Aplica.

\* El costo del 8031 es menor que el del MC68HC11

Tabla 5.1 Análisis comparativo del 8031 con el MC68HC11.

Si observamos la tabla comparativa (tabla 5.1), vemos que ambos microcontroladores cumplen con los requerimientos, pero el costo más bajo del 8031, lo hace la mejor elección.

El 8031 con solo una memoria para programa, un reloj, un reset y un latch, puede operar un extenso número de tareas, no es necesario implementar RAM externa debido a que el integrado internamente cubre las necesidades. Para conectarnos con los otros módulos utilizaremos el bus de datos asignando direcciones de RAM a estos. El puerto 1 será el encargado de accionar los actuadores. Utilizando las funciones especiales del puerto 3 se dará soporte a las comunicaciones con la PC, las interrupciones y líneas de control para interactuar con el resto del circuito. Una arquitectura básica cuenta con los siguientes componentes, ver apéndice B, [4]:

1. Un microcontrolador 8031.
2. Una UVPR0M de 4 Kbytes (2732B).
3. Un latch de 8 bits (74LS373).
4. Circuito para restablecimiento
  - Un capacitor de 10  $\mu$ F y
  - Una resistencia de 8.2 k
5. Circuito oscilador,
  - Un cristal de 11.0579 Mhz y
  - Dos capacitores de 18 pF

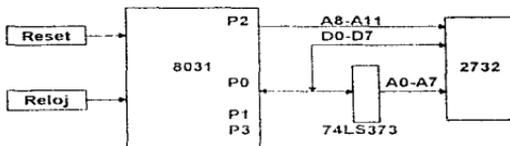


fig. 5.2 Diagrama de bloques del módulo del 8031

### 5.3.1.1 Descripción funcional del circuito

El 8031 para operar necesita la información almacenada en la 2732, la cual es solicitada por él a la memoria, indicándole que localidad desea leer y que ponga dicho dato en su salida para que este a su vez pase al bus de datos. Esto se realiza de la siguiente manera. Para proporcionar la localidad a leer el 8031 utiliza, el puerto 2 y el puerto 0 el cual multiplexa direcciones y datos. El puerto 0 se conecta a la entrada del 74LS373, este almacena la parte baja de las direcciones durante la primera mitad del ciclo de memoria para tenerlas disponibles la segunda mitad, esta función es coordinada por el pin ALE\*, el cual va conectado al habilitador de lectura del latch, con esto quedan a la salida de este último las direcciones de la A0 a la A7, el complemento de la A8 a la A11 provienen del puerto 2. Las salidas de la memoria D0 a la D7 se conectan al bus de datos, por ellas pasa la información al procesador, el selector de dispositivo se pone a 0V para mantenerlo activo todo el tiempo y la pata que acciona las salidas es controlada por PSEN\* (señal de lectura al bloque de programa).

El reloj está formado por un cristal de 11.0579 Mhz conectado entre las patas X1 y X2 del 8031, para estabilizar la oscilación se adicionan dos capacitores de 18 pF, uno para X1 y otro para X2, conectando a tierra la terminal libre de ambos.

\* Referirse al apéndice A

El circuito de restablecimiento esta compuesto por un resistor para pull down y un capacitor a  $V_{CC}$  para filtrar el ruido, con la adición de un interruptor para disparo es posible tener un control manual de esta función.

Los puertos 1 y 3 quedan libres, los cuales serán utilizados para las interfaces con el resto del sistema, [4], [8], [9].

### 5.3.2 Diseño y construcción del módulo de adquisición de datos y fusificación

De la misma manera como se hizo en la sección anterior compararemos al 8031 con el MC68HC11, pero ahora con los requerimientos del módulo de adquisición de datos y fusificación.

Característica	Comentario sobre los requerimientos	8031	MC68HC11
Velocidad	1 MHz como mínimo para el ciclo de máquina	si	si
Conjunto de instrucciones	No tiene importancia por no requerir funciones especiales	N/A	I, A
Interrupciones	No se utilizan	N/A	N/A
Tamaño de palabra	8 bits	si	si
Temporizador	No se utiliza	N/A	N/A
Convertidor A/D	1 canal de 8 bits	no	si
Acumulador	No se utiliza	N/A	N/A
Memoria de Datos	128 Bits	si	si
Memoria de Programa	4 Kb/16K	si	si
Soporte	Software para Desarrollo	si	si
Costo	Bajo	si	si*

N/A

No Aplica

El costo del 8031 es menor que el del MC68HC11

Tabla 5.2. Análisis comparativo del 8031 con el MC68HC11

El microcontrolador MC68HC11 cubre las necesidades a nivel componentes, ganándolo al 8031, ya que este no posee un convertidor A/D. El costo del HC11 es relativamente bajo comparado con otros de características similares, la disponibilidad del software para simulación y hardware para emulación, lo hacen favorito. Ofrece la posibilidad de ser utilizado en modo simple o expandido, para nuestro proyecto se implemento en modo expandido por las ventajas que representa; un bloque de memoria de mayor tamaño y facilidad de actualizar las versiones de los programas sin tener que mover el chip. Hay que mencionar que pedimos dos de los puertos del controlador para dedicarlos para bus de datos y bus de direcciones, ver apéndice A, [5], [6].

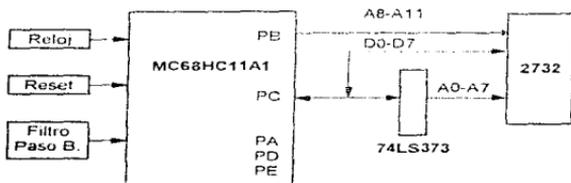


fig. 5.3 Diagrama a bloques de un módulo de adquisición

1. Un microcontrolador MC68HC11A1.
2. Una UVPR0M de 4K Bytes (2732B).
3. Un latch de 8 bits (74LS373).
4. Un circuito integrado para restablecimiento (MC34064).
5. Una NAND de 2 entradas para la lógica de control (74LS00).
6. Un filtro paso bajas para los voltajes de referencia del convertidor A/D.
  - Un capacitor de 1µF.
  - Una resistencia de 1k.
7. Un oscilador.
  - Un cristal de 8 Mhz.
  - Dos capacitores de 18 pF.
  - Una resistencia de 10 M.
8. Cuatro resistencias de 4.7 k.

### 5.3.2 Descripción funcional del circuito

Al igual que el 8031 el MC68HC11 necesita leer el programa grabado en la memoria, para esto se requiere la dirección de la localidad a la cual se quiere acceder y la señal que indique que se está realizando el proceso de lectura. Esto se hace por el puerto C que multiplexa direcciones y datos, el cual está conectado a través del 74LS373 al bus de direcciones. Durante la primera parte del ciclo de memoria cuando la dirección es puesta en el puerto, AS\* habilita la lectura del latch, almacenado la información, la cual permanece el resto del ciclo a la salida y junto con el puerto B conforman todas las líneas de direcciones. Posteriormente el puerto C funciona como bus de datos. Las salidas de la 2732 se conectan al puerto C para que este realice la lectura de la información. El habilitador de la memoria va a tierra para mantenerla siempre activa, el pin de control de salidas lo maneja una compuerta 74LS00, la cual es accionada por R/W\* y E\*. E durante la primera mitad del ciclo tiene nivel bajo y la segunda nivel alto que es cuando realiza acceso externo. R/W indica la dirección del dato, nivel alto para lectura y bajo para escritura.

El MC34064, genera automáticamente el restablecimiento cuando se presenta un nivel de voltaje inadecuado para la operación del sistema, permitiendo el reinicio cuando se corrige, esto con el fin de que no existan fallas en la operación. Su conexión es de la siguiente manera: la entrada va Vcc, la salida al reset y a tierra la pata de referencia.

El oscilador que genera la señal de reloj para el sistema, emplea, un cristal de 8 Mhz, conectado entre XTAL\* y EXTAL\*, dos capacitores para estabilizar al oscilador y generar un corriente de fase y una resistencia para proporcionar una corriente de bias.

Para configurar el sistema y establecer el modo de operación expandido se coloca una resistencia de pull up en MODA\* y otra en MODB\*. Dos más son utilizadas en XIRQ\* e IRQ\*, las cuales evitan falsas interrupciones y da la posibilidad de conectar múltiples fuentes de interrupción. [5], [6], [8], [9].

### 5.3.3 Diseño y construcción de la interface entre módulos

La interface permite conectar a los módulos de adquisición de datos con el de control, funcionará unidireccionalmente, es decir, la información fluye en un solo sentido. En cierta forma puede considerarse una extensión del 8031, como si fueran puertos de entrada mapeados en la memoria externa de datos. A que nos referimos con esto, cada uno de los latches funciona como puerto de entrada del 8031, las direcciones que les asignaron son 0000H y 0001H, pudiendo estas estar en el rango de 0000H-0007H. El 74LS138 es el encargado de habilitar la salida (tres estados del registro seleccionado), las líneas que controlan estas funciones son A0, A1, A2 y RD del 8031. RD indica que se está realizando una lectura externa y A0, A1, A2 indica la dirección.

\* Retenerse al apéndice A

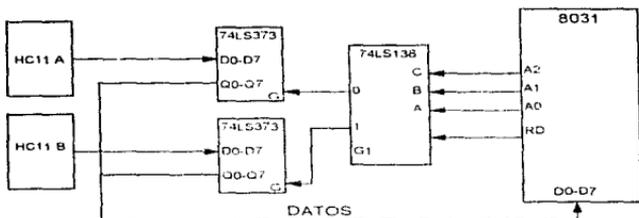


Fig. 5.4 Diagrama de bloques de la interfaz paralela

Los componentes utilizados en la elaboración son:

- Dos registros de 8 bits con salidas tres estados (74LS373)
- Un decodificador de 3 a 8 (74LS138).

Es conveniente decir que no se pretende crear un estándar de comunicaciones y solamente cubrir las necesidades del proyecto (Hacer llegar la información al controlador). [8].

### 5.3.4 Interface con la PC

La conexión con la computadora se hará de manera serie. Este tipo de comunicación no es más que el ir pasando uno a uno cada bit, es decir, hacer la conversión paralelo a serie lo cual se logra mediante un registro de comentario, el 8031 realiza esta función por dos de sus patas (TXD y RXD). Pero existe la necesidad de adecuar la señal para el canal de transmisión al estándar RS 232. El objetivo es tener un dispositivo de salida, medio por el cual podamos monitorear la variables del sistema, visualizar su comportamiento e interactuar con la tarjeta a través de la PC (mandatos, actualizar datos, etc.). Los componentes necesarios son:

- Un circuito para transmisión/recepción señal RS 232 (MAX 232).
- Cuatro capacitores de 1 $\mu$ F a 25 V.
- Un conector DB9 hembra.

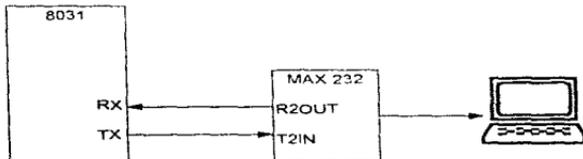


Fig. 5.5 Diagrama de bloques de la interfaz serial.

### 5.3.4.1 Descripción del funcionamiento

El MAX 232 convierte los niveles de voltaje 0 y 5 provenientes de TX en -12 y 12 respectivamente, y a la inversa para los datos de entrada provenientes de la PC. Solo necesita una fuente de 5 V e internamente genera los -12 V y 12 V.

### 5.3.5 Etapa de potencia

Normalmente los actuadores utilizan para su funcionamiento corrientes y voltajes mucho mayores a los suministrados por los circuitos lógicos y para energizarlos utilizamos dispositivos especializados. El bloque que comprende a estos componentes se le denomina etapa de potencia. Es práctica común aislar eléctricamente al controlador empleando algún tipo de acoplamiento, no importado la variable física que estemos manejando (electromecánica, calorífica, luminosa, sonora, etc.).

#### 5.3.5.1 Descripción funcional del circuito

Las resistencias limitan la corriente y dan la diferencia de potencial adecuada para conectar el puerto 1 del 8031 a los 4N26. Los transistores de salida de los opto-acopladores con los tip 110 forman un Darlington configurado como emisor-seguidor, estos pasan de corte a saturación al momento de ser excitados, haciendo la función de interruptor normalmente abierto. El elemento a controlar es un motor de pasos y los transistores son los encargados de alimentar sus bobinas. Una fuente de voltaje independiente suministrará energía a esta etapa, ver apéndice D. [10], [11].

#### Componentes

- Cuatro 4N26 (opto-acopladores)
- Cuatro tip 110 (Transistores bipolares Darlington)
- Cuatro resistencias de 330 Ohms

#### 5.3.5.2 Cálculos

$$V_{CC(\text{transistor})} = 13 \text{ V}, V_{BE(\text{transistor})} = 1.2 \text{ V}, V_{CE(\text{transistor})} = 0.8 \text{ V y } I_{\text{sat}(\text{fototransistor})} = 2 \text{ mA.}$$

$$V_{\text{motor}} = V_{CC} - V_{BE(\text{sat})} = 13 \text{ V} - 0.8 \text{ V} = 12.2 \text{ V}$$

$$I_{\text{motor}} = 0.8 \text{ A con una polarización de } 12 \text{ V}$$

$$I_B = 0.8 \text{ A} / 2500 = 0.32 \text{ mA}$$

$$I_{\text{sat}(\text{fototransistor})} \gg I_B \quad 2 \text{ mA} / 0.32 \text{ mA} = 6.25 \text{ veces}$$

Lo cual muestra que  $I_{\text{sat}(\text{fototransistor})}$  satura fácilmente al tip 110.

Disipación de potencias

$$P_{\text{Etapa}} = (0.8 \text{ V})(0.8 \text{ A}) + (1.2 \text{ V})(2 \text{ mA}) = 0.64 \text{ Watts}$$

Cálculo de disipación térmica para los transistores de potencia

$$T_J = P_D(R_{\text{th}(J-A)}) + T_A$$

ecu. 5.1.

$$0.64\text{W}(62.5^\circ\text{C/W}) + 25^\circ\text{C} = 65^\circ\text{C}$$

La temperatura de la juntura será de  $65^\circ\text{C}$  y la temperatura máxima aceptable es  $125^\circ\text{C}$ , con lo cual podemos concluir que no es necesario utilizar disipador, [10].

## 5.4 Acoplamiento de módulos

Este es uno de los puntos más importantes en lo que respecta a diseño e implementación del sistema. La conexión de las unidades y desarrollo del software que de soporte al intercambio de información.

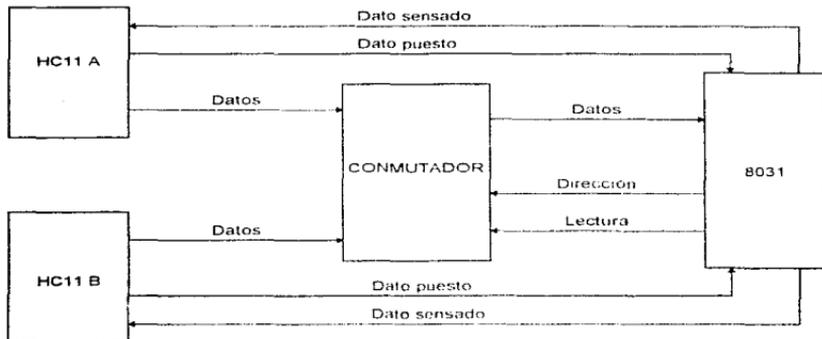


fig. 5-6 Diagrama a bloques del sistema

El sistema es una arquitectura paralela con múltiples microcontroladores. Un bus común de tiempo compartido es el vínculo entre los diferentes procesos. Un conmutador es el encargado de acoplar las líneas de datos de los módulos de sondeo (HC11 A y HC11B) y el de control (8031), el flujo de información es regulado por las banderas de dato puesto y dato sentido.

### 5.4.1 Desarrollo de algoritmos y programas

Para llevar a cabo todas y cada una de las funciones son necesarios programas, los cuales se adaptarán a los recursos que ofrece el sistema.

#### 5.4.1.1 Programa para los módulos de adquisición de datos

##### Estructura del algoritmo



fig. 5-7 Diagrama a bloques del programa del módulo de adquisición de datos y fusificación

**Lectura de datos.** Esta se realiza a través de los convertidores A/D de los HC11, el rango de lecturas es de 0 a 5 volts, estos valores se cuantifican a 8 bits en el intervalo de 00 a FF

**Asignación de subconjuntos difusos.** Al valor cuantizado, se le ubica dentro del o de los subconjuntos difusos del universo, según el rango que le corresponda. La figura 5.8. muestra el diagrama de flujo que realiza el proceso de asignación de conjuntos de pertenencia a la variable en cuestión.

- i** contador e indentificador del subconjunto
- x** valor de la variable de entrada
- j** contador de elementos del subconjunto
- H<sub>i</sub>** número de elementos del subconjunto "i"
- $\alpha$  y  $\beta$**  límites inferior y superior resp del subconjunto en cuestión
- $\mu_i, \mu(x)$**  grados de pertenencia

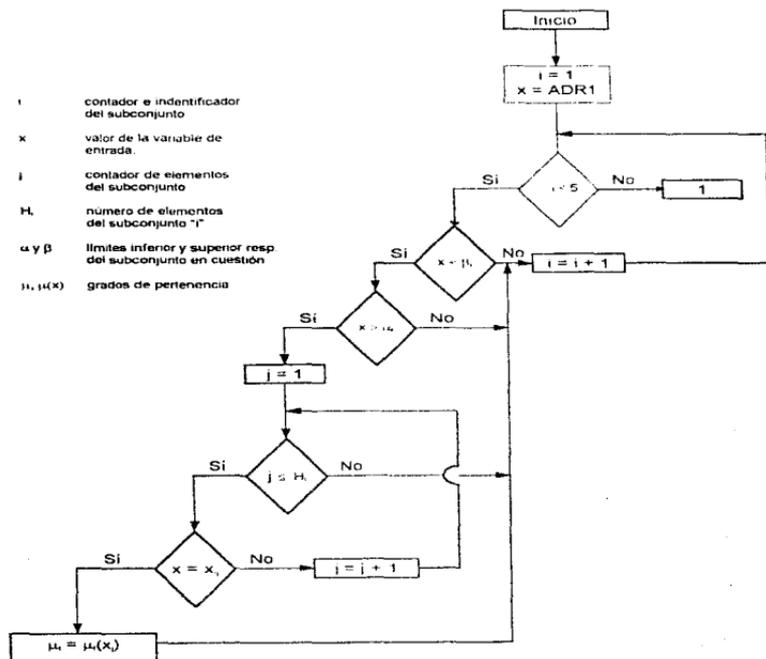
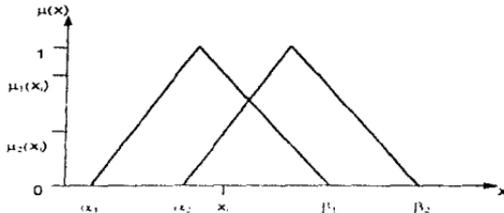


fig 5.8 Diagrama de flujo del fusificador

**Determinar el de grado de pertenencia.** Una vez localizado el o los subconjuntos en los cuales el valor esta implícito, se determina el grado de membresía a cada uno de ellos. La figura 5.9. nos presenta un caso en el cual "x" pertenece a dos subconjuntos y el grado de pertenencia a cada uno. La figura 5.8. muestra como por comparación determina el grado de membresía a los subconjuntos difusos.

fig. 5.9. Gráfica de  $\mu(x)$  contra  $x$ 

**Transmisión de la información.** Ya terminado el proceso de fusificación se procede a enviar los datos por pares al módulo de control, es decir, identificador del subconjunto y su grado de pertenencia. En la figura 5.10 se muestra un diagrama de flujo que realiza dicha función.

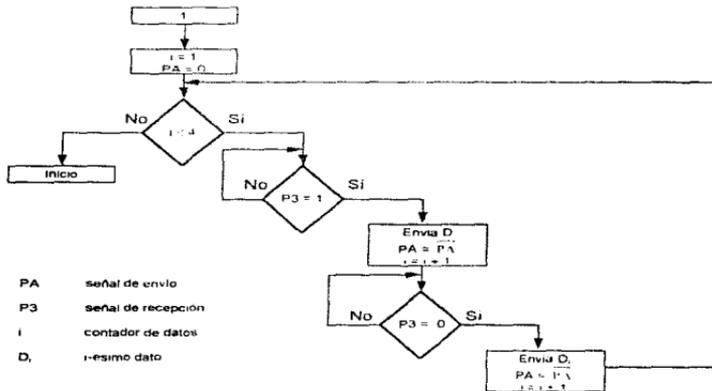


fig. 5.10. Diagrama de flujo para la transmisión de información de los HC11 al 8031

## 5.4.1.2 Programa para el módulo de control

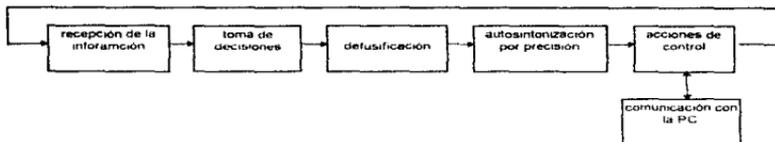


fig. 5.11 Diagrama a bloques del programa del módulo de control

**Recepción de datos.** Este proceso da inicio al momento en que se atiende la interrupción externa correspondiente a uno de los HC11s, que provoca un salto a la subrutina encargada de recibir la información, va tomando uno a uno cada dato ubicándolo en su respectiva localidad de memoria, una vez terminada la recepción, comienza a ejecutarse el algoritmo de control, ver figura 5.12.

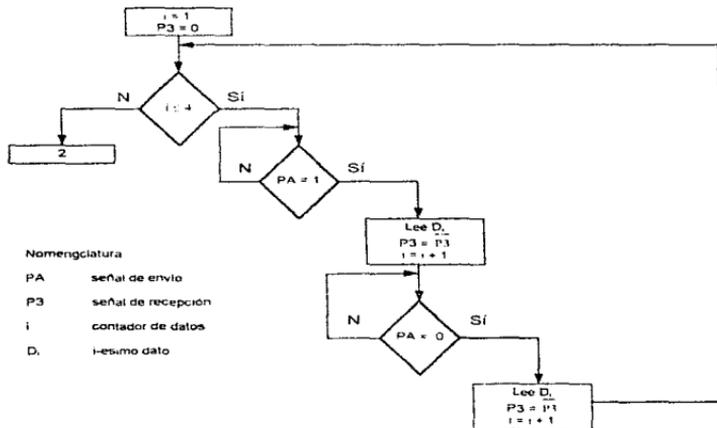


fig. 5.12 El diagrama de flujo recibe la información en paquetes de dos

**Toma de decisiones y proceso de inferencia.** Empleando la matriz de reglas de la cual se toman las intersecciones de los rangos de entrada para determinar el o los subconjuntos de salida.

La tabla con los valores de las variables se encuentra en ROM, la cual posee una dirección inicial, "n" renglones y "m" columnas (realmente se almacena como un vector de  $n \times m$  elementos).

Con los identificadores de las variables de entrada y su respectivo grado de pertenencia, obtendremos las cuatro intersecciones correspondientes a los conjuntos difusos de salida. A la dirección inicial de la tabla se le suma la posición relativa del elemento deseado.

$$C_1 = \text{Dir}_{m_1} + (\text{Ren}_1 \times m) + \text{Col}_1 \quad \text{ecu. 5.2.}$$

$$C_2 = \text{Dir}_{m_2} + (\text{Ren}_2 \times m) + \text{Col}_2 \quad \text{ecu. 5.3.}$$

$$C_3 = \text{Dir}_{m_3} + (\text{Ren}_3 \times m) + \text{Col}_3 \quad \text{ecu. 5.4.}$$

$$C_4 = \text{Dir}_{m_4} + (\text{Ren}_4 \times m) + \text{Col}_4 \quad \text{ecu. 5.5.}$$

donde

$$1 \leq \text{Col}_{1,2,3,4} \leq m \quad \text{y} \quad 1 \leq \text{Ren}_{1,2,3,4} \leq n \quad \text{ecu. 5.6.}$$

De otra manera existe posibilidad de salirse del campo.

**Defusificación.** Con los datos obtenidos anteriormente y empleando el método del centroide se calcula la "y" de salida. La ecuación 5.7 además de obtener el valor defusificado tiene implícito el proceso de inferencia, [14], [18], [20].

$$y = \frac{C_1 * A \# N \mu_1(x_1) \mu_2(x_2) + C_2 * A \# N \mu_1(x_1) \mu_2(x_2) + C_3 * A \# N \mu_1(x_1) \mu_2(x_2) + C_4 * A \# N \mu_1(x_1) \mu_2(x_2)}{A \# N \mu_1(x_1) \mu_2(x_2) + A \# N \mu_1(x_1) \mu_2(x_2) + A \# N \mu_1(x_1) \mu_2(x_2) + A \# N \mu_1(x_1) \mu_2(x_2)} \quad \text{ecu. 5.7.}$$

$C_i$  son los centroides de los ángulos de las variables intermedias  
 $\mu_i$  son los grados de membresía a cada subconjunto

**Autosintonización.** Una vez calculada la salida, buscamos cual de las posiciones del motor se aproxima más, es decir, la que da un menor error absoluto. En un proceso iterativo comparamos todas las posibles salidas con respecto al ángulo "y", siempre conservando la que nos da la menor diferencia absoluta, ver figura 5.13.

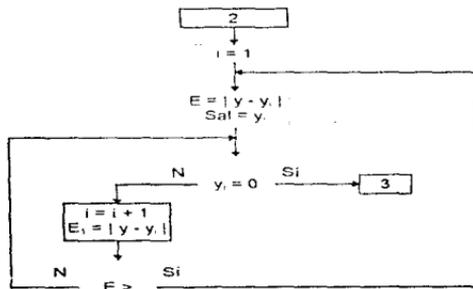


fig 5.13. Diagrama de flujo del Autosintonizador

**Acciones de control.** Ya conociendo cual es la salida óptima, se emiten las señales correspondientes a los actuadores

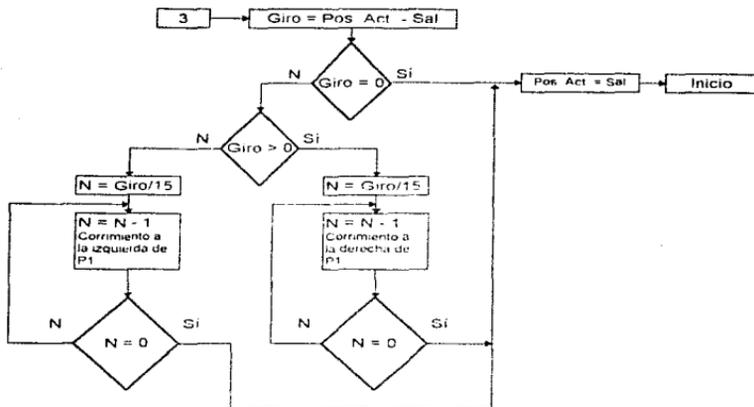


fig 5.14 Diagrama de flujo del control de la salida al motor

La salida es la nueva posición del motor y como consecuencia el giro para llegar a ella, dicha rotación es igual a la diferencia entre la Posición Actual y la nueva, la cual puede ser cero, positiva o negativa. Como utilizamos directamente los pasos discretos del motor, las variaciones son cada 15°, la magnitud del giro la dividimos entre el valor del intervalo para obtener el número de corrimientos necesarios para generar la rotación correspondiente. Por otra parte, el signo nos indica el sentido.

**Comunicación con la PC.** Una computadora personal monitorea e interactúa con el controlador, la comunicación es atendida por una interrupción del puerto serie. Las acciones que se realizan son, [15]:

- Transmisión de información
- Desactivar el proceso de control y asumir el control de mismo
- Control de las funciones desde la PC

La ventaja de disfrutar de este servicio es la observabilidad y manejo del proceso por un medio más amigable, que cuenta con un monitor, teclado y software que de soporte a un despliegue gráfico y por medio de menús emitir órdenes según el criterio del operador.

## 5.5 Análisis para uno de los puntos del sistema coordinado

Primeramente es necesario definir las variables de entrada y las de salida. Las entradas serán la distancia horizontal (m) y distancia vertical (m) y la salida la posición angular de un motor de pasos.

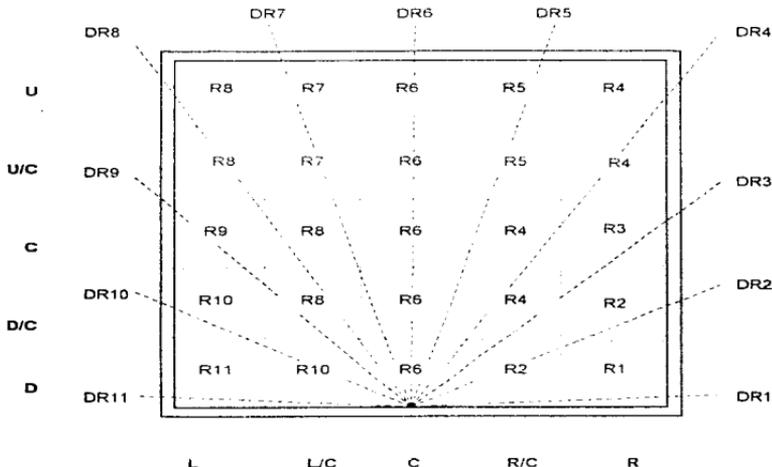


fig. 5.15 Seccionamiento del área a monitorear

En la figura 5.15 se observa como se dividió el área en regiones, las cuales tienen asociadas sus correspondientes posiciones de la cámara, lo cual se tomo como base para generar la tabla y la matriz de reglas.

### 5.5.1 Fusificación

En las tablas 5.1, 5.2 y 5.3 se muestran los diferentes conjuntos difusos, el nombre de la variable lingüística asociada a cada uno, así como su identificador y el rango del universo en el que esta comprendido.

Entrada Horizontal		
Nombre de la Variable	Identificador	Rango (m)
Left	L	$0 < L < 2$
Left Center	LC	$1 < LC < 3$
Center	C	$2 < C < 4$
Right Center	RC	$3 < RC < 5$
Right	R	$4 < R < 6$

tabla 5 1 Conjuntos difusos para la entrada horizontal

Entrada Vertical		
Nombre de la Variable	Identificador	Rango (m)
Down	D	$0 < D < 2$
Down Center	DC	$1 < DC < 3$
Center	C	$2 < C < 4$
Up Center	UC	$3 < UC < 5$
Up	U	$4 < U < 6$

tabla 5 2 Conjuntos difusos para la entrada vertical

Salida angular		
Nombre de la variable	Identificador	Rango (grados)
Región 1	R1	$0 < R1 < 30$
Región 2	R2	$15 > R2 < 45$
Región 3	R3	$30 < R3 < 60$
Región 4	R4	$45 < R4 < 75$
Región 5	R5	$60 < R5 < 90$
Región 6	R6	$75 < R6 < 105$
Región 7	R7	$90 < R7 < 120$
Región 8	R8	$105 < R8 < 135$
Región 9	R9	$120 < R9 < 150$
Región 10	R10	$135 < R10 < 165$
Región 11	R11	$150 < R11 < 180$

tabla 5 3 Conjuntos difusos de salida

En las figuras 5 16 y 5 17 se observa la distribución de los conjuntos difusos de entrada, así como la forma de su correspondiente conjunto de membresía los cuales se grafican mediante triángulos y trapecios, que a su vez se representan por líneas rectas que hacen más fácil la solución del problema.

Ahora supongamos que el móvil se localiza en el punto  $x = 2.3$  m. y  $y = 3.2$  m. las figuras 5.16 y 5.17 muestran a cuales conjuntos difusos pertenecen y con que grado de pertenencia. A continuación se realizara el proceso de control difuso para este punto.

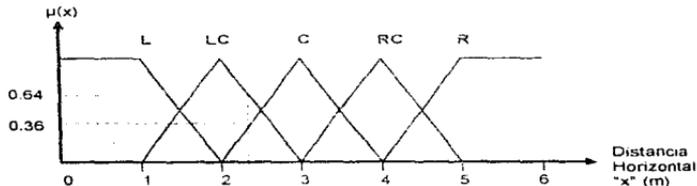


fig 5 16 Gráfica de las funciones miembro de las entradas horizontales

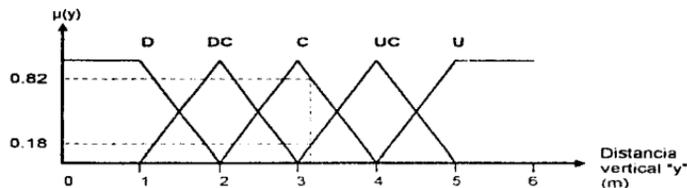


fig. 5.17 Gráfica de funciones miembro de las entradas verticales

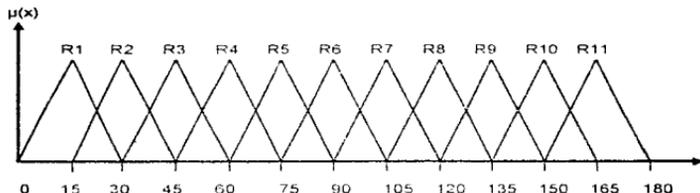


fig. 5.13 Gráfica de las funciones miembro de las salidas.

Las variables quedan de la siguiente manera

**Entrada horizontal:**

pertenece a los subconjuntos, LC con un grado de 0.54 y a C con 0.36

**Entradas verticales:**

pertenece a los subconjuntos, C con un grado de 0.82 y a UC con 0.18

### 5.5.2 Toma de decisiones y evaluación de reglas

Como se mencionó en la sección 3.6 el conjunto de todas las reglas forman una base de conocimientos, la cual se puede representar por una matriz (matriz 5.1) de reglas o mediante la tabulación de las mismas (tabla 5.4):

	L	LC	C	RC	R
U	R8	R7	R6	R5	R4
UC	R8	R7	R6	R5	R4
C	R9	R8	R6	R4	R3
DC	R10	R8	R6	R4	R2
D	R11	R10	R6	R2	R1

Matriz 5.1 Base de conocimientos para la toma de decisiones

Regla 1:	Si "x" = L	y	"y" = U	Entonces	"r" = R8
Regla 2:	Si "x" = LC	y	"y" = U	Entonces	"r" = R7
Regla 3:	Si "x" = C	y	"y" = U	Entonces	"r" = R6
Regla 4:	Si "x" = RC	y	"y" = U	Entonces	"r" = R5
Regla 5:	Si "x" = R	y	"y" = U	Entonces	"r" = R4
Regla 6:	Si "x" = L	y	"y" = UC	Entonces	"r" = R8
Regla 7:	Si "x" = LC	y	"y" = UC	Entonces	"r" = R7
Regla 8:	Si "x" = C	y	"y" = UC	Entonces	"r" = R6
Regla 9:	Si "x" = RC	y	"y" = UC	Entonces	"r" = R5
Regla 10:	Si "x" = R	y	"y" = UC	Entonces	"r" = R4
Regla 11:	Si "x" = L	y	"y" = C	Entonces	"r" = R9
Regla 12:	Si "x" = LC	y	"y" = C	Entonces	"r" = R8
Regla 13:	Si "x" = C	y	"y" = C	Entonces	"r" = R6
Regla 14:	Si "x" = RC	y	"y" = C	Entonces	"r" = R4
Regla 15:	Si "x" = R	y	"y" = C	Entonces	"r" = R3
Regla 16:	Si "x" = L	y	"y" = DC	Entonces	"r" = R10
Regla 17:	Si "x" = LC	y	"y" = DC	Entonces	"r" = R8
Regla 18:	Si "x" = C	y	"y" = DC	Entonces	"r" = R6
Regla 19:	Si "x" = RC	y	"y" = DC	Entonces	"r" = R4
Regla 20:	Si "x" = R	y	"y" = DC	Entonces	"r" = R2
Regla 21:	Si "x" = L	y	"y" = D	Entonces	"r" = R11
Regla 22:	Si "x" = LC	y	"y" = D	Entonces	"r" = R10
Regla 23:	Si "x" = C	y	"y" = D	Entonces	"r" = R6
Regla 24:	Si "x" = RC	y	"y" = D	Entonces	"r" = R2
Regla 25:	Si "x" = R	y	"y" = D	Entonces	"r" = R1

Tabla 5.4 Base de conocimientos para la toma de decisiones en forma de lista

Las reglas que han sido activadas son

Regla 7:	Si "x" = LC	y	"y" = UC	Entonces	"r" = R7
Regla 8:	Si "x" = C	y	"y" = UC	Entonces	"r" = R6
Regla 12:	Si "x" = LC	y	"y" = C	Entonces	"r" = R8
Regla 13:	Si "x" = C	y	"y" = C	Entonces	"r" = R6

### 5.5.3 Proceso de inferencia

Aquí se determina el producto lógico de las condiciones que generan cierta regla

Entrada Horizontal

LC	(0.64)
C	(0.36)

Entradas Verticales

C	(0.82)
UC	(0.18)

Regla 7:	$\text{MIN}(0.18, 0.64) = 0.18$	Centroide 105 grados
Regla 8:	$\text{MIN}(0.18, 0.36) = 0.18$	Centroide 90 grados
Regla 12:	$\text{MIN}(0.82, 0.64) = 0.64$	Centroide 120 grados
Regla 13:	$\text{MIN}(0.82, 0.36) = 0.36$	Centroide 90 grados

### 5.5.4 Defusificación

Utilizando el método de los centroides, según la ecuación 3 36, obtenemos 106.1°, estos son con respecto a la horizontal y tomando como vértice el punto central del eje x

$$\text{angulo} = \frac{(0.18)(105) + (0.18)(90) + (0.64)(120) + (0.36)(90)}{0.18 + 0.18 + 0.64 + 0.36} = 106.1^\circ$$

Ahora calcularemos la salida mediante fórmulas trigonométricas. Si  $x = 2.3\text{m}$ ,  $y = 3.2\text{m}$ , el punto queda a la izquierda de la cámara, el ángulo se determina mediante el inverso de la tangente sumándole un complemento de 90°. El cateto opuesto es igual a,  $3\text{m} - 2.3\text{m} = 0.7\text{m}$  y el cateto adyacente es igual a 3.2m, entonces:

$$\text{angulo} = \tan^{-1}\left(\frac{0.7}{3.2}\right) + 90^\circ = 12^\circ + 90^\circ = 102^\circ$$

La diferencia entre los resultados es de 4°, con un desvío del 4%, el cual es adecuado y no afecta, ya que en la autosintonización la salida se discretiza a pasos de 15°. Si deseáramos mayor exactitud y precisión se tendrían que definir nuevos conjuntos difusos y redefinir los actuales si fuera necesario.

### 5.6 Cronogramas y Diagramas de Tiempo

Para determinar el tiempo de procesamiento, analizamos los programas, sumando el número de ciclos que utiliza cada una de sus instrucciones al momento de ejecutarse para las subrutinas, así como saltos, se tomaron las condiciones más desfavorables, es decir, en las cuales el tiempo de procesamiento es mayor.

En la tabla 4 5 se detallan los tiempos de las subrutinas que constituyen a los programas empleados en el proyecto, las cuales suman 1.18 ms, eso sin tomar en cuenta las acciones de control y la comunicación con la PC, las cuales no se incluyen ya que pueden o no existir dentro de un ciclo completo, es decir, en un 99% de las ocasiones estas rutinas no operan y los tiempos de duración de estas varían desde 44 49 us (en el caso más favorable) y hasta 2.2 seg para la salida de control más extensa y de manera indeterminada cuando la PC toma el control del proceso.

HC11A		HC11B		8031	
Rutina	Tiempo (µs)	Rutina	Tiempo (µs)	Rutina	Tiempo (µs)
Transferencia de información	200 00	Espera a ser atendido por el 8031	200 00	Recepción de datos del HC11A	200 00
Adquisición de datos	74 50	Transferencia de información	200 00	Recepción de datos del HC11B	200 00
Asignación de subconjunto difuso	28 50	Adquisición de datos	74 50	Toma de decisiones	47 74
Asignación de grado de pertenencia	6 00	Asignación de subconjunto difuso	28 50	Proceso de inferencia	47 74
Espera a ser atendido por el 8031	870 85	Asignación de grado de pertenencia	6 00	Defusificación	336 37
		Espera a ser atendido por el 8031	870 85	Autosintonización	348 00
Total	1179 85	Total	1179 85	Total	1179 85

Tabla 5.5 Tiempos de ejecución y espera de las diferentes subrutinas e interacción entre ellas

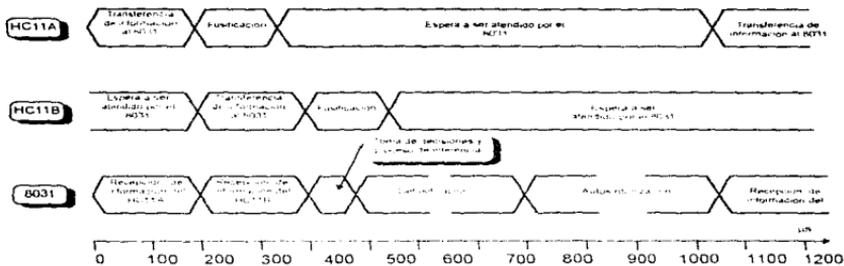


Fig. 5.19. Cronograma de las diferentes etapas del proceso del sistema en general.

En la figura 5.19 aparece el cronograma del sistema el cual contempla una secuencia de proceso entre una iteración y otra, se pueden observar los instantes en los cuales existe interacción entre los módulos y cuando operan independientemente. Ahora haremos un análisis de lo que ocurre con las señales durante la comunicación del 8031 con cualquiera de los HC11s. En la fig. 5.20 se muestra el diagrama de tiempo de la transmisión y recepción de los primeros dos datos, de un total de seis que conforman el bloque, los otros cuatro no se ilustraron, por ser redundantes con el segundo.

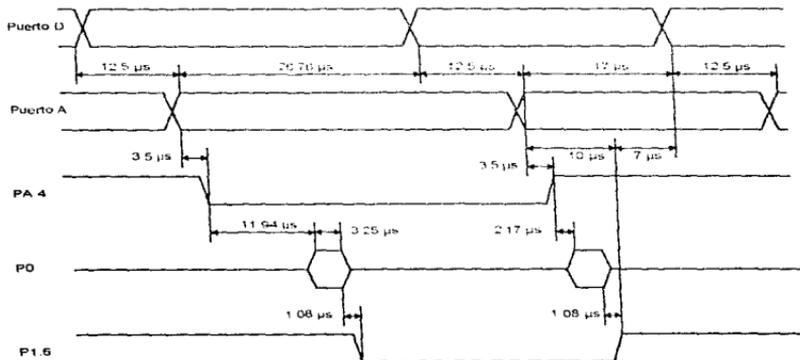


fig. 5.20 Diagrama de tiempo de las señales involucradas en la comunicación entre el 8031 y cualquiera de los HC11.

Cada bus de datos proveniente de los HC11s se conforma por 6 bits del puerto D y 2 bits del puerto A, estos se conectan al puerto 0 del 8031 a través de un circuito con salidas 3 estados. Las líneas que controlan el flujo de información son PA.1 y PA.4 en los HC11s y P1.6, P1.7, INT0 e INT1 en el 8031, a continuación se detallan sus funciones:

Nombre de la señal	Función
Puerto D	Salida de los datos D0 al D5 del HC11
Puerto A	Salida de los datos D6 y D7 del HC11
Puerto 0	Entrada de datos D0 al D7 del 8031
PA.1	Señal de entrada que indica al HC11 que puede enviar el próximo dato.
PA.4	Señal de salida que indica al 8031 que el nuevo dato ha sido puesto en el bus.
INT0 e INT1	Señales de entrada que indican al 8031 que el nuevo dato se puede leer.
P1.6 y P1.7	Señales de salida que indican a los HC11s que el dato en el puerto 0 se leyó y almacenó y puede ser enviado al siguiente.

Tabla 5.6 Funciones de las líneas de control para las comunicaciones entre el 8031 y los HC11s.

## 5.7 Direccionalidad de un móvil

Lo que se pretende con direccionar un móvil, es trasladarlo de un punto inicial a un punto final en un área definida, basándose en los algoritmos anteriormente utilizados para el posicionamiento de la cámara, haciendo las modificaciones necesarias, como son, definición de nuevas variables de entrada y salida, flujo y procesamiento de la información a través de las diferentes etapas del controlador.

Las variables de entrada serán la posición actual del móvil y el parámetro de referencia o entrada de control, la posición final. Los sensores de proximidad deberán ubicarse en el móvil y direccionados en forma paralela a los ejes X, Y para que proporcione la posición.

Como variables de salida se tendrán los desplazamientos en X y Y. En cada desplazamiento realizado el programa de control será el encargado de verificar que este sea el adecuado.

Hemos hablado de los cambios físicos y definido algunas consideraciones prácticas para convertir el sistema utilizado en la localización de un móvil a uno para la direccionalidad del mismo, ahora hablaremos de la modificaciones en los algoritmos.

1. El programa del módulo que se encarga de la adquisición de datos y justificación, no sufre ningún cambio, ya que el sistema sigue proporcionando la misma información pero ahora los sensores están ubicados en el móvil.
2. Las rutinas de transmisión y recepción de datos entre los módulos no cambian.
3. El algoritmo para la toma de decisiones se conserva sin alteraciones, pero si cambia la base de datos, quedando como se muestra en la matriz 5.2.

	L	LC	C	RC	R
R	R4	R3	R2	R1	NA
RC	R3	R2	R1	NA	A1
C	R2	R1	NA	A1	A2
LC	R1	NA	A1	A2	A3
L	NA	A1	A2	A3	A4

L, LC, C, RC y R, son los identificadores de los subconjuntos, grupos de entrada del eje X, las columnas corresponden a la posición actual y los renglones a la posición deseada, de manera similar al eje Y, pero con las variables U, V, C, D6 y D7, R2, R3, RA, A1, A2, A3, A4 y NA, son los subconjuntos o flujos de salida desde NA es por referencia. A por avance y NA es no avance.

Matriz 5.2 Base de conocimiento para la toma de decisiones para la salida sobre el eje X.

4. El algoritmo de inferencia no se altera, conservando la misma estructura.
5. Para la Defusificación se ocupa la misma formula del Centroide empleada en la ubicación de un móvil.
6. En lo que respecta a la salida ahora es un desplazamiento hacia adelante o hacia atrás sobre su eje respectivo
7. Por simplicidad se dividió el proceso en dos partes, primero se determina la salida sobre uno de los ejes y posteriormente sobre el otro.

En este caso, no haremos la rutina para accionar a los actuadores

### 5.8 Evaluación y pruebas del sistema.

Para evaluar el sistema se probó independientemente cada uno de los módulos con los programas definitivos. Para controlar los procesos de entradas y salidas, utilizamos un contador y un monoestable para producir una señal adecuada que nos permitiera controlar y observar los resultados.

**Módulos de adquisición de datos y fusificación,** a la entrada del convertidor analógico digital se colocó un potenciómetro, se hizo un barrido desde 0V hasta 5V a intervalos de 0.5V, observándose que correspondiera el nivel de voltaje a la entrada del convertidor con la conversión y esta al ser operada por el programa de fusificación nos diera el resultado correcto, es decir, se asignaran correctamente los conjuntos en los que se encuentra y el grado de pertenencia correspondiente a cada uno de ellos.

**Módulo de defusificación y control,** Este módulo se conectó al conmutador del bus de datos, se simularon las entradas provenientes de los HC11s, con el contador y el monoestable se controló la lectura de estos datos, para observar el desarrollo del proceso se diseñó una subrutina que transmitiera los resultados por el puerto serie a una PC, donde por medio de un programa de comunicaciones pudimos visualizar dicha información, recepción de datos, toma de decisiones, proceso de inferencia y defusificación, la salida final del sistema se observó en el puerto 1 del 8031.

Posteriormente conectamos todo el sistema y ensayamos con algunos valores, observando los resultados en la PC, estos fueron satisfactorios, es decir, coincidían en un 100% con los valores teóricos esperados.

Por último se cambió el programa del módulo de control por el definitivo el cual permite a la PC monitorear el proceso, teniendo la opción de ceder el control de los actuadores a la computadora, en esta etapa se probó la interacción de la PC con el controlador, que los comandos se realizaran tal cual se tenía previsto. No se presentó ningún problema durante las pruebas.

## Capítulo 6

### Conclusiones y comentarios.

Es conveniente decir que los objetivos se alcanzaron. Se logró la construcción del sistema, cubriendo los requerimientos marcados; procesamiento paralelo como parte de una arquitectura distribuida y desarrollo de los programas según la teoría de control difuso

#### El proyecto se dividió en tres partes

Primero, la implementación de las arquitecturas individuales. En esta etapa básicamente nos concretamos en construir cada uno de los módulos con los mínimos requerimientos de circuitería; un procesador central, memoria de programa y adicionar solamente los componentes necesarios para dar soporte. Posteriormente se elaboraron algunos programas, los cuales se probaron en sus respectivos sistemas, con el fin de evaluar el buen funcionamiento de los circuitos y al mismo tiempo familiarizarnos con las técnicas de programación

Posteriormente, desarrollamos los algoritmos para las tareas locales. Definimos las funciones que el sistema debería realizar, las esquematizamos y luego procedimos al desarrollo de las rutinas que fueran capaces de ejecutarlas

Por último, interconectamos los módulos. En esta parte se realizaron las rutinas que permitieran el paso de información de los HC11s al 8031.

#### Observaciones y comentarios, Respecto a proyecto:

Efectivamente los sistemas distribuidos ofrecen muchas ventajas, procesamiento local, incremento en la velocidad de procesamiento por la división de tareas y mayor fiabilidad, su contraparte es la necesidad de protocolos de comunicación y medios para arbitrar los múltiples accesos, así como tiempos de muertos o latencias. Por ejemplo, en nuestro prototipo empleamos un bus de tiempo compartido, implementado sobre el bus de datos del 8031, este nos permitió lo siguiente: a) Que otros dispositivos puedan conectarse al 8031 mediante este bus, simulándolos como puertos de solo lectura, b) Ahorro de tiempo de procesamiento de los datos externos (adquisición de datos), c) La posibilidad de conectar hasta 8 elementos al bus (con su respectiva degradación del tiempo de respuesta)

Referente a los algoritmos utilizados y particularmente a los de control, los cuales utilizaron lógica difusa, el punto clave fue determinar las variables de entrada y las de salida, definidas en términos lingüísticos y aproximarlas para que pudieran describir el comportamiento físico de sistema, posteriormente crear las reglas necesarias de conectividad que relacionen a las entradas y a las salidas de tal manera que el control realice su función correctamente.

Concerniente a los sensores, tuvimos que prescindir de ellos y simular su función con unos potenciómetros, lo cual dejó en el aire la prueba del sistema sujeta a las circunstancias reales a las que puede enfrentarse

En la transferencia de información entre los MC68HC11s y el 8031, existía el problema de sincronización, el cual se resolvió utilizando la técnica de no retorno a nivel alto o bajo según corresponda hasta que la secuencia de instrucciones subsecuente a la última señalización haya concluido, ver figura 5 20

Se tuvo la necesidad de implementar un algoritmo para que realizara la división entera de un número formado por dos bytes entre uno de un byte, con la cual se determina el centroide o salida defusificada.

La buena administración de las interrupciones del 8031 jugó un papel fundamental, ya que, a través de ellas el bloque de control obtiene la información proveniente de los HC11s e interactúa con la PC, la cual monitoréa el proceso.

En la tabla 6.1 se mencionan algunas de las ventajas y desventajas del proyecto.

Aspecto	Ventajas	Desventajas
Sistema	<ul style="list-style-type: none"> <li>a) Se incrementa la velocidad por el procesamiento en paralelo.</li> <li>b) Independencia de los procesos por la división de tareas (procesamiento distribuido)</li> <li>c) Mayor fiabilidad ya que si un proceso se interrumpe el resto sigue operando.</li> </ul>	<ul style="list-style-type: none"> <li>a) Tiempos y colas de espera para acceder el bus común de comunicaciones</li> <li>b) Software más complejo para administrar la interacción entre módulos.</li> <li>c) Costo más elevado, por requerir más elementos de proceso</li> </ul>
Algoritmo de control	<ul style="list-style-type: none"> <li>a) Simplicidad en el diseño</li> <li>b) Los programas se modifican fácilmente para otras aplicaciones</li> </ul>	<ul style="list-style-type: none"> <li>a) No es recomendable para sistemas sencillos</li> </ul>

tabla 6.1 tabla descriptiva de ventajas y desventajas del proyecto

Se tuvo la necesidad de implementar un algoritmo para que realizara la división entera de un número formado por dos bytes entre uno de un byte, con la cual se determina el centroide o salida defusificada.

La buena administración de las interrupciones del 8031 jugó un papel fundamental, ya que, a través de ellas el bloque de control obtiene la información proveniente de los HC11s e interactúa con la PC, la cual monitorea el proceso.

En la tabla 6.1 se mencionan algunas de las ventajas y desventajas del proyecto.

Aspecto	Ventajas	Desventajas
Sistema	<ul style="list-style-type: none"> <li>a) Se incrementa la velocidad por el procesamiento en paralelo.</li> <li>b) Independencia de los procesos por la división de tareas (procesamiento distribuido).</li> <li>c) Mayor fiabilidad ya que si un proceso se interrumpe el resto sigue operando.</li> </ul>	<ul style="list-style-type: none"> <li>a) Tiempos y colas de espera para acceder el bus común de comunicaciones</li> <li>b) Software más complejo para administrar la interacción entre módulos.</li> <li>c) Costo más elevado, por requerir más elementos de proceso</li> </ul>
Algoritmo de control	<ul style="list-style-type: none"> <li>a) Simplicidad en el diseño</li> <li>b) Los programas se modifican fácilmente para otras aplicaciones</li> </ul>	<ul style="list-style-type: none"> <li>a) No es recomendable para sistemas sencillos</li> </ul>

tabla 6.1 tabla descriptiva de ventajas y desventajas del proyecto

**Bibliografía:**

- [1] **Arquitectura de computadoras y procesamiento paralelo**  
kai Hwang/Fayé A. Briggs  
Mc. Graw Hill  
1ª edición.  
1988
- [2] **Multi-microprocessor systems**  
Paker  
cademic Press, Inc.
- [3] **Microcomputer interfacing**  
Bruce A. Artwick  
Prentice Hall series inpersonal computing  
1980
- [4] **The 8051 Microcontroller/I. Scott Mackenzie**  
Macmillan Publishing Company  
1992.
- [5] **M68HC11 Reference Manual**  
Motorola Inc.  
1991
- [6] **Microcontroller technology / The 68HC11**  
Peter Spasov  
Regents/Prentice Hall  
1993.
- [7] **MC68HC16Z1 (BR754/D)**  
Technical Summary 16-Bit Modular Microcontroller  
Motorola Semiconductor technical data  
1990.
- [8] **TTL logic. Data book.**  
Standar TTL, Schottky, Low-Power Schottky  
Texas Instruments  
1988
- [9] **Memory Data Book**  
intel  
1990
- [10] **Bipolar Power Transistor Data**  
Motorola  
1989
- [11] **The Optoelectronics Data Book for Design Engineers**  
Texas Instruments Incorporated  
1978

- [12] DSP56000/DSP56001  
Digital Signal Processor User's Manual  
Motorola  
1990
- [13] Métodos Experimentales Para Ingenieros  
Jack P. Holman  
Mc Graw Hill  
4ª Edición  
1990.
- [14] Diseño de un Controlador Difuso para la Automatización del Proceso de Hidrólisis en el Tratamiento de Aguas Residuales  
Tesis Profesional  
Juan Manuel Mendoza Franco  
Escuela Militar de Ingenieros  
México, D. F.  
1996.
- [15] Diseño y Desarrollo de un sistema para el Control Distribuido de Procesos usando un sistema Operativo en Tiempo Real  
Tesis Profesional  
Alejandra López Rodríguez  
Facultad de Ingeniería- UNAM  
México, D. F.  
1995
- [16] Estudio Sobre los Sensores de Proximidad  
Tesis Profesional  
José Alberto Fernández Zepeda / Héctor Hernández García / Damian Federico Vargas Sandoval  
Facultad de Ingeniería - UNAM  
México, D. F.  
1991
- [17] Introducción a la Teoría de las Subconjuntos Borrosos  
A. Kaufmann  
C E C S A.  
1982
- [18] Diseño de un Sistema de Monitoreo y Control Distribuido en Tiempo Real  
Tesis de Maestría  
Jesús Álvarez Castillo  
Facultad de Ingeniería - UNAM  
1996
- [19] Fuzzy System Theory and its Applications  
Toshiro Terano, Kiyoji Asai, Michio Sugeno  
Academic Press, Inc.  
San Diego California,  
1987.

- [20] **Fuzzy Logic and Control**  
Mohammad Jamshidi, Nader Vadiie, Timothy J. Ross  
Prentice Hall, Inc.  
Englewood Cliffs N. J. USA  
1993
- [21] **Física Parte 2**  
David Holiday/Robert Rexnick  
C E C S A  
3ª Edición  
1978
- [22] **Electromagnetismo**  
Jhon D. Kraus  
McGraw Hill  
3ª Edición  
1984

## Apéndice A

### El 8031

#### Características del Hardware

- 128 bytes RAM
- Cuatro puertos de 8 bits entrada/salida
- Dos temporizadores de 16 bits
- Interface serie
- 64K para memoria de programa
- 64K para memoria de datos
- Procesador Booleano (operaciones de un solo bit)
- 210 bits direccionables
- 4 ms multiplicación/división

Otros miembros de la familia del 8031 de Intel ofrecen diferentes combinaciones de ROM o EPROM, RAM interna o un tercer temporizador.

#### DESCRIPCIÓN DE PATA5

Una visión externa se da mediante la descripción de las funciones de cada una de las patas del integrado.

**V<sub>cc</sub>**, suministro de voltaje (+5 V)

**V<sub>ss</sub>**, tierra del circuito (0 V)

**Puerto 0**, son 8 bits bidireccionales de doble propósito (patas 32 a la 39) este es usado como entrada/salida de propósito general y multiplexa la parte baja de las direcciones y datos

**Puerto 1**, son 8 bits bidireccionales entrada/salida (patas 1 a la 8), todas las patas pueden ser utilizadas para interface con dispositivos externos como se requiera

**Puerto 2**, son 8 bits (patas 21 a la 28) de doble propósito, sirve como entrada/salida y como la parte alta del bus de direcciones para acceso a los bloques externos de memoria

**Puerto 3**, son 8 bits (patas 10 a la 17) de doble propósito. Como entrada/salida, alternamente las patas de este puerto son multifuncionales, cada una de ellas puede funcionar en relación a sus propiedades o características especiales

BIT	NOMBRE	FUNCION ALTERNNA
P3 0	RXD	Entrada del puerto serie
P3 1	TXD	Salida del puerto serie
P3 2	INT0	Interrupción externa 0
P3 3	INT1	Interrupción externa 1
P3 4	T0	Temporizador/contador 0 entrada externa
P3 5	T1	Temporizador/contador 1 entrada externa
P3 6	WR	Escritura a memoria externa
P3 7	RD	Lectura a memoria externa

Tabla A.1 Funciones especiales de las patas del puerto 3

**PSEN (Program Store Enable)**, pata 29, es la señal de control que habilita al bloque externo de memoria de programa generalmente se conecta al habilitador de salida de las memorias para permitir la lectura del programa.

La señal pulsa con un nivel bajo durante la etapa de búsqueda de una instrucción. El código binario del programa es leído desde la memoria, viajando a través del bus de datos y es puesto dentro de el registro para código de instrucción del 8031

**ALE/PROG (Address Latch Enable)**, pata 30, sirve para multiplexar datos y direcciones en un mismo bus. Cuando se envía por el puerto 0 la parte baja de las direcciones, ALE habilita la lectura de un registro externo para que guarde la dirección, durante el primer medio ciclo de memoria. Esto permite al puerto 0 estar disponible para salida o entrada de datos durante la segunda mitad del ciclo cuando la transferencia de datos tiene lugar.

La señal ALE pulsa a razón de 1/6 de la frecuencia del oscilador interno y puede ser usado como un reloj de propósito general para el resto del sistema. La única excepción es durante ejecución de la instrucción MOVX, cuando direccionamos RAM externa y tiene que esperar a que se efectue la transferencia de datos.

**EA / V<sub>pp</sub> (External Access enable)**, pata 31, es utilizada para seleccionar ROM interna o externa en el 8031 es puesta a nivel bajo (tierra), debido a que no posee memoria interna para programa.

**RST (Reset)**, pata 9, es el reset maestro para el 8031. Cuando esta señal es puesta en nivel alto por lo menos 2 ciclos de maquina, los registros internos del 8031 son cargados con los valores apropiados para un reinicio del sistema.

**XTAL 1**, entrada al inversor del oscilador

**XTAL 2**, salida del inversor del oscilador

**Oscilador interno.** El 8031 posee un oscilador que es típicamente accionado por un cristal conectado a las patas 18 y 19. Sólo se requieren dos capacitores. La frecuencia nominal es de 12 MHz para la mayoría de los integrados de la familia.

**Estructura de puertos entrada/salida.** Cuando escribimos un dato al puerto, se carga el dato dentro del latch que a su vez maneja a un transistor de efecto de campo que está conectado a la pata de salida. La salida tiene la capacidad de manejar una carga de 4 compuertas TTL Schottky de bajo consumo de potencia, esto para los puertos 1, 2 y 3 el puerto 0 puede manejar el doble, figura A 1.

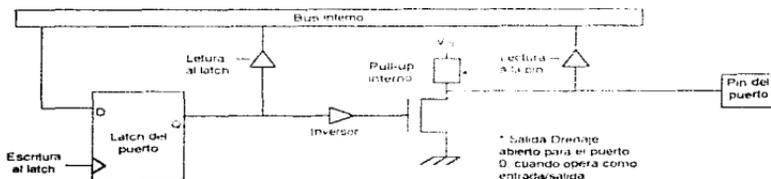


fig. A 1. Estructura de un puerto entrada/salida del 8031

### Organización de la memoria.

La mayoría de los microcontroladores comparten el mismo espacio de memoria para datos y programa (arquitectura Von Neuman). Esto es razonable, cuando los programas se almacenan usualmente en discos y son cargados a RAM para ser ejecutados; así tanto datos y programa residen en la memoria RAM del sistema. Por otro lado los microcontroladores son raramente utilizados en sistemas de cómputo, en cambio, éstos son utilizados como componente central en diseños de control dedicado. Por limitaciones de memoria el programa de control siempre reside en ROM.

En el 8031 están separados los espacios de memoria de datos y de programa (arquitectura Harvard). El 8031 posee 256 bytes de RAM interna y externamente podemos tener un máximo de 64K para memoria de programa y 64K para memoria de datos, figura A 2

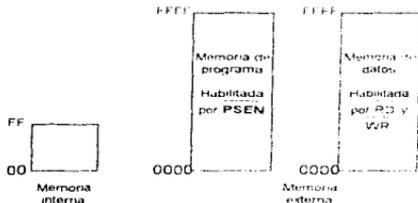


fig. A 2. Mapa de memoria del 8031

En la RAM interna tenemos un arreglo de registros de propósito general, registros bit direccionables, bancos de registros y los registros de funciones especiales.

Dos características notables son:

- Los registros y los puertos de entrada/salida están mapeados en memoria y pueden ser accedidas como cualquier otra localidad de la misma.
- El apuntador a la pila reside dentro de la RAM interna.

La memoria interna se divide en: Bancos de registros (00H - 1FH), RAM bit direccionable (20H - 2FH), RAM de propósito general (30H - 7FH) y los Registros de Propósito General (80H - FFH).

#### Registros de funciones especiales.

Estos 21 registros están configurados como parte de la RAM interna (con excepción del contador de programa y del registro de instrucción); Los SFR (Registros de Funciones Especiales) se localizan en la parte alta de la RAM interna. Hay que hacer notar que de las 128 direcciones de 80H a FFH, sólo las de los 21 SFR están definidas. Algunos de los SFRs son bit direccionables y/o byte direccionables.

**Palabra de estado del programa, PSW.** se localiza en la dirección D0H, contiene los bits que indican el estado y condiciones que se han presentado durante la ejecución del programa. tabla A.2.

BIT	SÍMBOLO	DIRECCIÓN	DESCRIPCIÓN DEL BIT
PSW.7	CY	D7H	Bandera de Acarreo
PSW.6	AC	D6H	Bandera de Acarreo Auxiliar
PSW.5	F0	D5H	Bandera 0
PSW.4	RS1	D4H	Selector de banco de registro 1
PSW.3	RS0	D3H	Selector de banco de registro 0 00 = banco 0, direcciones 00H a 07H 01 = banco 1, direcciones 08H a 0FH 10 = banco 2, direcciones 10H a 17H 11 = banco 3, direcciones 18H a 1FH
PSW.2	OV	D2H	Bandera de sobre flujo
PSW.1	----	D1H	Reservado
PSW.0	P	D0H	Bandera de paridad con el acumulador A

Tabla A.2 Descripción de los bits del PSW

**El registro B,** se ubica en la dirección F0H, es usado junto con el acumulador para operaciones de multiplicación y división. Por ejemplo, en la multiplicación previo a la operación almacena uno de los factores y posterior a ella contiene la parte alta del resultado. En el caso de la división antes efectuarse la instrucción contiene el divisor y después de ejecutarse contiene el residuo. El registro B puede también ser utilizado como un registro de propósito general. Es también bit direccionable las direcciones de estos bits están comprendidas de F0H a F7H

**Apuntador a la pila SP,** es un registro de 8 bits se localiza en la dirección 81H de la RAM interna. Contiene la dirección del dato que actualmente se encuentra en la parte alta de la pila. Es afectado por las instrucciones PUSH, POP, ACALL, LCALL o interrupciones ya que temporalmente ponen y quitan datos de la pila. Al poner un dato en la pila se incrementa el SP y cuando sacamos un dato de la pila se decrementa, estos incrementos y decrementos del SP son automáticos.

**Apuntador de datos DPTR,** usado para acceder los bloques externos de memoria tanto de datos como de programa, es un registro de 16 bits, los bytes que le corresponden están en las localidades 82H (DPL, parte baja) y 83H (DPH, parte alta) de la RAM interna.

**Registros de puertos.** Sus direcciones son: Puerto 0 en la 80H, Puerto 1 en la 90H, Puerto 2 en la A0H y Puerto 3 en la B0H. Los registros de los puertos 0 y 2 no están disponibles para entrada/salida debido a que son utilizados para direcciones y datos de las memorias externas.

**Registros de los temporizadores.** Los registros que les corresponden a los dos temporizadores/contadores de 16 bits utilizados para medir intervalos o contar eventos se organizan de la siguiente manera: Temporizador 0 en las direcciones 8AH (TLO, parte baja) y 8CH (TH0, parte alta), Temporizador 1 en las direcciones 8BH (TL1, parte baja) y 8DH (TH1, parte alta).

**Registros del puerto serie.** El buffer serial de datos SBUF en la dirección 99H, retiene tanto el dato transmitido como el dato recibido. Escribiendo a SBUF se carga el dato para transmisión; Leyendo SBUF recibimos del dato. Y SCON que es el registro de control del puerto serie.

**Registros de interrupciones.** El 8031 tiene cinco diferentes interrupciones y dos niveles de prioridad para cada una de ellas, estas características son controladas por dos diferentes registros; El registro habilitador de interrupciones (IE) en la dirección A8H, puede activar cada una de las

interrupciones y globalmente habilitar o deshabilitar la operación de todas las interrupciones activadas. El registro de nivel de prioridad (IP) en la dirección B8H puede asignar alta o baja prioridad a la interrupción correspondiente. Ambos registros son bit y byte direccionables.

## El MC68HC11A1

### Descripción general

El MC68HC11A1 es un avanzado microcontrolador de 8 bits, posee periféricos integrados altamente sofisticados. Un convertidor analógico/digital de 8 canales con una resolución de 8 bits. Una interface serie asincrónica (SCI) y una interface serie síncrona (SPI). El sistema principal de temporizadores es de 16 bits, tiene tres líneas de entrada para captura y cinco líneas de salida para comparación y un temporizador para interrupción. Un sub-sistema acumulador de 8 bits capaz de contar eventos o medir periodos externos. Posee una RAM interna de 256 bytes.

Dentro del integrado está incluido un circuito de automonitoreo que protege de errores reiterativos de programación y/o del sistema. Un reloj temporizador genera un restablecimiento en caso de que se pierda el programa debido a un mal código, o a una interrupción inadecuada.

Internamente cuenta con 5 registros y 2 acumuladores, dos registros de índice el X e Y (16 bits cada uno), el tercero es el apuntador a la pila de (16 bits), el cuarto es el contador de programa (16 bits), y un último es el registro de condición (8 bits). Los acumuladores A y B son de 8 bits cada uno y ambos conforman el registro D que es de 16 bits (B siendo la parte baja y A la alta).

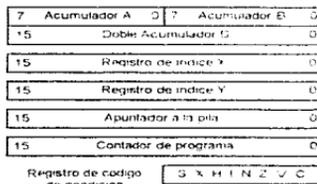


fig. A.3 Registros del MC68HC11

### Descripción de patas.

A continuación se hará una descripción de pata por pata del microcontrolador. En general un diseñador debe considerar todas las posibles funciones de cada una.

$V_{DD}$  y  $V_{SS}$  patas para suministro de potencia.  $V_{DD}$  es la entrada para el positivo, y  $V_{SS}$  es tierra. Un típico sistema en modo expandido debería incluir un capacitor de 1  $\mu F$  y uno de 0.01  $\mu F$ . Ambos capacitores deberían estar tan cerca (física y eléctricamente) como sea posible a el MC68HC11A1 y tener buenas características para altas frecuencias. El capacitor de 1  $\mu F$  suple las demandas de carga generadas por varios cambios de un nivel a otro en forma simultánea en las terminales del integrado y el capacitor de 0.01  $\mu F$  se incluye por que el anterior típicamente no es adecuado para suprimir ruido de alta frecuencia.

**MODB/V<sub>STRB</sub>** y **MODA/LIR** patas para seleccionar el modo de operación. Y alternamente, la pata **MODB/V<sub>STRB</sub>** sirve para el suministro de energía de respaldo para la RAM interna y la pata **MODA/LIR** es usada como una señal para monitoreo durante un proceso de depuración indicando cuando el micro comienza a ejecutar una instrucción.

La selección del modo de operación del hardware se inicializa con los niveles lógicos en las patas **MODA** y **MODB** mientras el micro está en estado de restablecimiento. Los niveles capturados determinan el estado lógico. Mode A selecciona entre los modos simple y expandido, mode B selecciona entre los modos especial (bootstrap y prueba) y normal. Como se muestra en la tabla A.3.

MODB	MODA	MODO	RBOOT	SMOD	MDA	IRV
1	0	Chip sencillo	0	0	0	0
1	1	Expandido	0	0	1	0
0	0	Bootstrap	1	1	0	1
0	1	Prueba	0	1	1	1

Tabla A.3. Configuración de modos de operación

Después del inicio, las patas para selección de modo no tienen ninguna influencia en el modo de operación y cambian a su segunda función.

**EXTAL**, **XTAL** y **E**. Las patas para el oscilador pueden ser utilizadas con un cristal y sus capacitores o una señal de reloj externa compatible. La frecuencia aplicada a estas patas es cuatro veces más alta que la frecuencia del bus (E=velocidad del reloj). La pata **E** es la salida del reloj del bus interno, el cual es usado como una señal básica de referencia. Cuando **E** tiene nivel bajo, un proceso interno está ocurriendo; cuando **E** es alto, se está realizando un acceso externo. El reloj **E** corre libremente a una cuarta parte de la frecuencia del cristal oscilador cuando el oscilador está activo.

El oscilador en el MC68HC11A1 consiste de una compuerta NAND de dos entradas. Una de las entradas de esta compuerta es manejada por una señal interna que deshabilita al oscilador cuando en microcontrolador está en modo de **STOP**. La otra entrada es la pata de entrada **EXTAL** del integrado. La salida de esta compuerta NAND es la pata de salida **XTAL** del integrado.

La pata **XTAL** normalmente queda sin conexión cuando un reloj externo es conectado a la pata de entrada **EXTAL**. No obstante, una resistencia de carga entre 10 k $\Omega$  y 100 k $\Omega$  a tierra puede ser utilizada para reducir la generación de interferencia de radio frecuencia y emisión de ruido.

**RESET**. Pata de restablecimiento, esta se activa con nivel bajo; es una señal de control bidireccional, usada como entrada para inicializar al MC68HC11A1 y como salida para indicar que una falla interna ha sido detectada.

**XIRQ** e **IRQ**. La pata **XIRQ** provee la función para solicitud de interrupción no mascarable. En el inicio, el bit **X** del registro de código de condición es puesto en uno, inhibiendo la interrupción, hasta que por software sea habilitada. **XIRQ** es accionada por nivel, y puede ser conectada a múltiples fuentes mediante una **OR** alambrada.

La pata **IRQ** provee la función para solicitud de interrupción asincrónica. **IRQ** es controlada en el registro **OPCION**, y se puede seleccionar si será accionada por nivel o por flanco de entrada. Por omisión es accionada por nivel. **IRQ** es usada para conectar una fuente de voltaje para programación de 20 V (**V<sub>PR</sub>**).

**V<sub>REFL</sub>**, **V<sub>REFN</sub>**, **PE7-PE0**. Las patas **V<sub>REFP</sub>** y **V<sub>REFN</sub>** proporcionan el voltaje de referencia para el circuito del convertidor A/D. Normalmente se conectan a **V<sub>CC1</sub>** y **V<sub>SS</sub>** a través de un filtro paso bajas para aislar el ruido. Alternativamente puede ser utilizada una fuente de referencia de precisión de bajo ruido.

Las patas de entrada del puerto E son utilizadas como entradas de propósito general y/o entradas analógicas A/D. Estas están diseñadas de tal manera que los buffers de entrada digital estén deshabilitados todo el tiempo excepto la parte del ciclo durante una lectura del puerto E; así las funciones analógica y digital normalmente no interfieren una con la otra. Cualquier combinación de entradas digitales, como analógicas puede ser implementada.

**Puerto A**, esta formado por 8 patas: tres de entrada, cuatro de salida y la octava que puede ser configurada como entrada o salida. PA0/IC3, PA1/IC2 y PA2/IC1 además sirven de entrada de captura para el temporizador siendo sensibles al borde de onda. PA3/OC5/OC1 PA4/OC4/OC1, PA5/OC3/OC1 y PA6/OC2/OC1 también funcionan como salida de comparación del temporizador principal. Siempre que una función de salida de comparación esté habilitada, esa pata no podrá ser usada para salida de propósito general. La pata PA7/PA/OC1 puede ser utilizada como entrada/salida de propósito general, entrada del acumulador de pulsos o una salida OC1.

#### **Puerto serie D**

El puerto D incluye seis patas de bidireccionales de propósito general que pueden ser individualmente configuradas como entradas o salidas. Cuando el receptor de la interfaz de comunicación serie (SCI) es habilitado, la pata PD0/PxD pasa a ser una entrada dedicada a la función Rx/D. Y cuando el transmisor es habilitado la pata PD1/TxD se convierte en la salida dedicada a la función Tx/D. Cuando el sistema de interfaz periférica serie (SPI) es habilitado, las patas PD2/MISO, PD3/MOSI, PD4/SCK y PD5/GS serán dedicadas a las funciones SPI.

#### **Puertos B y C, STRA y STRB.**

Estas 18 patas son utilizadas para entrada/salida de propósito general mientras el HC11 opera en modo simple, en modo expandido, realizan la función de multiplexar el bus de direcciones y datos con las líneas de control AS y R/W, tabla A.4.

El puerto B es un puerto de sólo salida de 8 bits, el puerto C es un puerto bidireccional entrada/salida de 8 bits. Cualquier combinación de bits en el puerto C puede ser configurada como salidas y el resto ser usado como entradas. Algunas funciones de protocolos automáticos están asociadas con los puertos B y C. Estas funciones usará a las patas STRA y STRB como señales de control. La pata STRA es una entrada que detecta el borde de onda y provoca que el dato en el puerto C se guarde en un registro interno especial. La activación de para STRA es seleccionable por software. La pata STRB es un strobe de salida asociado con las funciones de protocolo entrada/salida de los puertos B y C. Si esta función de protocolo no es usada, STRB puede ser utilizada como salida de propósito general.

Cuando el HC11 es operado en modo expandido, estas 18 patas son usadas para los buses de direcciones y datos permitiendo a la unidad de procesamiento central acceder a 64 Kbyte de espacio de memoria. La parte baja de direcciones y las 8 bits de datos son multiplexados en el tiempo sobre las 8 patas del puerto C. Durante la primer media parte de cada ciclo de bus las señales de salida de direcciones A7-A0, están presentes en estas 8 patas, durante la segunda media parte de cada ciclo son usadas como bus bidireccional de datos. La señal AS es para habilitar con nivel alto a un latch externo para las direcciones, la información de la dirección es guardada dentro de este latch mientras AS tiene nivel alto. La señal de reloj E es usada para habilitar dispositivos externos durante la segunda mitad de un ciclo de bus (E tiene nivel alto). La

señal R/W indica la dirección del dato (nivel alto para ciclo de lectura y nivel bajo para ciclo de escritura).

puerto	Bit	Modo simple		Modo Expandido	
B	0	PB0	salida	A8	salida de dirección
B	1	PB1	salida	A9	salida de dirección
B	2	PB2	salida	A10	salida de dirección
B	3	PB3	salida	A11	salida de dirección
B	4	PB4	salida	A12	salida de dirección
B	5	PB5	salida	A13	salida de dirección
B	6	PB6	salida	A14	salida de dirección
B	7	PB7	salida	A15	salida de dirección
C	0	PC0	entrada/salida	AD0	multiplexa direcciones/datos
C	1	PC1	entrada/salida	AD1	multiplexa direcciones/datos
C	2	PC2	entrada/salida	AD2	multiplexa direcciones/datos
C	3	PC3	entrada/salida	AD3	multiplexa direcciones/datos
C	4	PC4	entrada/salida	AD4	multiplexa direcciones/datos
C	5	PC5	entrada/salida	AD5	multiplexa direcciones/datos
C	6	PC6	entrada/salida	AD6	multiplexa direcciones/datos
C	7	PC7	entrada/salida	AD7	multiplexa direcciones/datos
		STRA	strobe de entrada	AS	strobe de direcciones (salida)
		STRB	strobe de salida	R/W	Selector de lectura/escritura

Tabla A.4 Configuración de patas de los puertos B y C cuando el MC68HC11 opera en los modos simple y expandido.

## Apéndice B

### Características de C.D. del 8031

Temperatura de operación:  $0^{\circ}\text{C}$  a  $70^{\circ}\text{C}$   
 Voltaje en la pata EA/ $V_{DD}$  a  $V_{EE}$ :  $-0.5\text{V}$  a  $+21.5\text{V}$   
 Voltaje en cualquier otra pata a  $V_{DD}$ :  $-0.5\text{V}$  a  $7\text{V}$   
 Disipación de potencia:  $1.5\text{W}$

Símbolo	Parámetro	Min	Máx	Unidad	Condiciones de Prueba
$V_{IL}$	Voltaje de entrada bajo	-0.5	0.0	V	
$V_{IH}$	Voltaje de entrada alto	2.0	$V_{DD}+0.5$	V	
$V_{OL}$	Voltaje de salida bajo		0.45	V	$I_{OL} \leq 1.6\text{ mA}$
$V_{OH}$	Voltaje de salida alto	2.4		V	$I_{OH} = -80\text{ mA}$
$I_{IL}$	Corriente de entrada para un 0 lógico		500	$\mu\text{A}$	$V_{OH} = 0.45\text{ V}$
$I_{IH}$	Corriente de entrada para un 1 lógico		500	$\mu\text{A}$	$V_{OH} = 0.45\text{ V}$
$I_{CC}$	Corriente de suministro		160	mA	todas las salidas desconectadas EA = V <sub>DD</sub>

### Características de DC del 74LS373

Temperatura de operación:  $0^{\circ}\text{C}$  a  $70^{\circ}\text{C}$

Símbolo	Parámetro	Min	Nóm	Máx	Unidad	Condiciones de Prueba
$V_{IL}$	Voltaje de entrada bajo			0.9	V	
$V_{IH}$	Voltaje de entrada alto	2.0			V	
$V_{OL}$	Voltaje de salida bajo		0.25	0.4	V	$I_{OL} = 12\text{ mA}$ $I_{OH} = 24\text{ mA}$
$V_{OH}$	Voltaje de salida alto	2.4	3.1		V	$V_{OH} \geq 2\text{ V}, V_{CC} = \text{Min}$ $I_{OL} = \text{Max}$ $V_{OH} \geq 2\text{ V}, V_{CC} = \text{Min}$
$I_{IL}$	Corriente de entrada para un 0 lógico			-0.4	mA	$V_{OH} = 0.4\text{ V}, V_{CC} = \text{Max}$
$I_{IH}$	Corriente de entrada para un 1 lógico			20	$\mu\text{A}$	$V_{OH} = 2.7\text{ V}, V_{CC} = \text{Max}$
$I_{O1}$	Corriente de salida de nivel alto			2.0	mA	
$I_{O2}$	Corriente de salida de nivel bajo			24	mA	
$I_{CC}$	Corriente de suministro		14	40	mA	$V_{OH} = \text{Max}$

### Características de DC de la memoria 2732A

Temperatura de operación:  $0^{\circ}\text{C}$  a  $70^{\circ}\text{C}$

Símbolo	Parámetro	Min	Nóm	Máx	Unidad	Condiciones de Prueba
$V_{IL}$	Voltaje de entrada bajo	-0.1		0.8	V	
$V_{IH}$	Voltaje de entrada alto	2.0		$V_{DD}+1$	V	
$V_{OL}$	Voltaje de salida bajo			0.45	V	$I_{OL} = 2.1\text{ mA}$
$V_{OH}$	Voltaje de salida alto	2.4			V	$I_{OH} = -400\text{ }\mu\text{A}$
$I_{SB}$	Corriente en $V_{CE}$ (inactiva)			35	mA	$CE = V_{IH}, OE = V_{IL}$
$I_{CS}$	Corriente en $V_{CS}$ (activa)			100	mA	$OE = CE = V_{IL}$

### Análisis en el tiempo de la arquitectura del 8031.

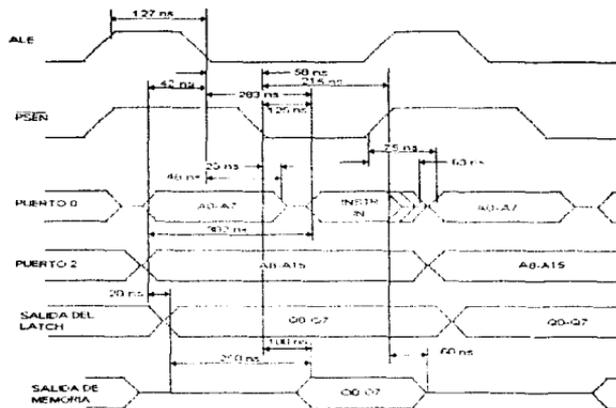


fig. B.1 Diagrama de tiempo del módulo de control

### Análisis en DC de la arquitectura del 8031.

Análisis de los puertos 0 y 2 del 8031, cuando son salidas.

#### Puerto 0

Valor Lógico	Máxima	Capacidad Utilizada		Libre
1	- 400 $\mu$ A	30.0 $\mu$ A	- 370 $\mu$ A	
0	3.2 mA	- 0.4 mA	2.8 mA	

#### Puerto 2

Valor Lógico	Máxima	Capacidad Utilizada		Libre
1	- 80 $\mu$ A	10 $\mu$ A	- 70 $\mu$ A	
0	1.6 mA	- 10 $\mu$ A	1.6 mA	

Los puertos 1,2 y 3 pueden alimentar hasta 4 compuertas LS. y el puerto 0 hasta un máximo de 8.

## Salida del 74LS373

Valor Lógico	Máxima	Capacidad	
		Utilizada	Libre
1	- 2.6 mA	10 $\mu$ A	- 2.6 mA
0	24 mA	- 10 $\mu$ A	2.4 mA

## Salida del 2732A

Valor Lógico	Máxima	Capacidad	
		Utilizada	Libre
1	- 400 $\mu$ A	30 $\mu$ A	- 370 $\mu$ A
0	2.1 mA	- 0.4 mA	1.7 mA

**Análisis en el tiempo de la arquitectura del MC68HC11.**

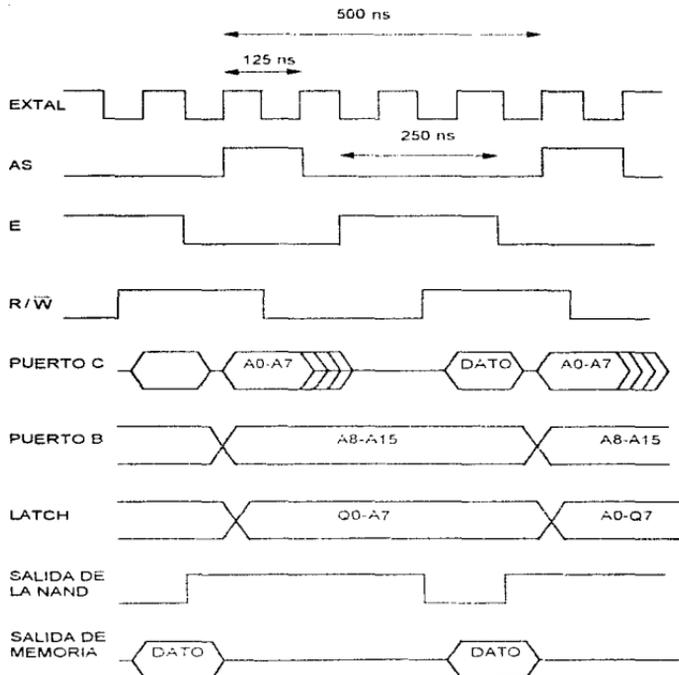


Fig. B-2: Diagrama de tiempo del módulo de adquisición de datos.

Esto es tomando como referencia la frecuencia de un cristal de 8 Mhz el período de EXTAL quedará en 125 ns y el de E en 500 ns

**Análisis en DC de la interface entre módulos.**

**Salidas de los 74LS373**

Valor Lógico	Máxima	Capacidad Utilizada	
		Utilizada	Libre
1	-2.6 mA	50 $\mu$ A	-2.6 mA
0	24 mA	-0.42 mA	23.5 mA

**Salidas del 74LS138**

Valor Lógico	Máxima	Capacidad Utilizada	
		Utilizada	Libre
1	-0.4 mA	20 $\mu$ A	-0.38 mA
0	8 mA	-0.4 mA	7.6 mA

**RD del 8031 contra G del LS138**

Valor Lógico	Máxima	Capacidad Utilizada	
		Utilizada	Libre
1	1.6 mA	-0.4 mA	1.2 mA
0			

**Q0, Q1 y Q2 contra las entradas A, B y C.**

Valor Lógico	Máxima	Capacidad Utilizada	
		Utilizada	Libre
1	-2.6 mA	20 $\mu$ A	-2.58 mA
0	24 mA	-0.2 mA	23.8 mA

**Análisis en el tiempo de la interface entre módulos.**

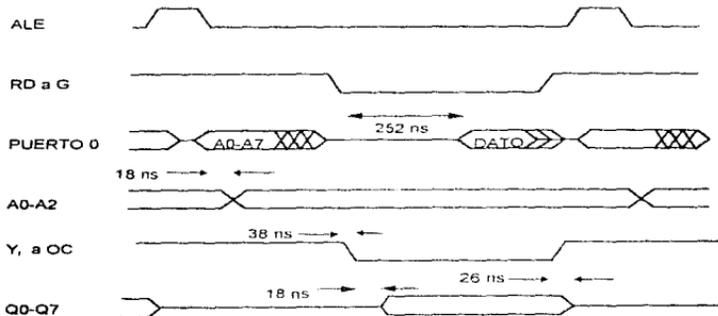


fig. B.3 Diagrama de tiempo de la interface

Lo importante es el retardo que introduce esta etapa, después que RD solicita el dato tenemos 252 ns antes de la lectura y solo utilizamos 56 ns

## Apéndice C

## PROGRAMA DE FUZZIFICACION

## ASIGNACION DE VALORES A VARIABLES

```

ADR1      EQU    $31
PORTD     EQU    $1008
DDRD      EQU    $1009
PORTA     EQU    $00
ADCTL     EQU    $30
OPTION    EQU    $39
PACTL     EQU    $26
PORTE     EQU    $1004

```

## INICIALIZACION Y CONFIGURACION DE REGISTROS DE CONTROL Y PUERTOS

```

ORG    SF000
LDS    #500FF      *** INICIALIZA AL STACK POINTER
LDAA   #5FF
STAA   DDRD        *** PROGRAMA AL PUERTO D PARA SALIDA
LDX    #51000
BSET   PORTA.X,#510
BSET   PACTL.X,#580      *** PROGRAMA PARA SALIDA PA 7
BSET   OPTION.X,#550    *** PRENDE EL CONVERTIDOR A/D

```

## RUTINA DE ADQUISICION DE DATOS Y FUSIFICACION

```

INICIO BSET ADCTL.X,#510
FUZ1   BRSET ADCTL.X,#580 FUZ1
LDAB   ADR1.X      *** GUARDA ADR1
STAB   $00          *** LIMPIA EL ACUMULADOR PARA LA DIV
LDAA   #500         *** CARGA EL DIVISOR EN EL REG. X
LDX    #5002B
IDIV   STX          *** GUARDA LA REGION 1
INX    STX          *** GUARDA LA REGION 2
STAB   $03         *** GUARDA EL % 2
SUBB   #52A
COMB
INCB
STAB   $01

```

## RUTINA DE TRANSMISION DE INFORMACION AL 8031

```

LDX    #51000
LDAB   $00
STAB   PORTD
ANDB   #5C0
LDAA   PORTA.X
ANDA   #512
STAA   $05
ORAB   $05
STAB   PORTA.X

```

```
RX5  BCLR PORTA,X,#$10
      BRSET PORTA,X,#$02 RX5
      LDAB $00
      STAB PORTD
      ANDB #$5C0
      LDAA PORTA,X
      ANDA #$12
      STAA $05
      ORAB $05
      STAB PORTA,X
      BSET PORTA,X,#$10
RX6  BRCLR PORTA,X,#$02 RX6
      LDAA $02
      STAA PORTD
      ANDA #$5C0
      LDAB PORTA,X
      ANDB #$12
      STAB $05
      ORAA $05
      STAA PORTA,X
      BCLR PORTA,X,#$10
RX1  BRSET PORTA,X,#$02 RX1
      LDAA $01
      STAA PORTD
      ANDA #$5C0
      LDAB PORTA,X
      ANDB #$12
      STAB $05
      ORAA $05
      STAA PORTA,X
      BSET PORTA,X,#$10
RX2  BRCLR PORTA,X,#$02 RX2
      LDAA $04
      STAA PORTD
      ANDA #$5C0
      LDAB PORTA,X
      ANDB #$12
      STAB $0012
      ORAA $0012
      STAA PORTA,X
      BCLR PORTA,X,#$10
RX3  BRSET PORTA,X,#$02 RX3
      LDAA $03
      STAA PORTD
      ANDA #$5C0
      LDAB PORTA,X
      ANDB #$12
      STAB $0012
      ORAA $0012
      STAA PORTA,X
      BSET PORTA,X,#$10
RX4  BRCLR PORTA,X,#$02 RX4
      JMP INICIO
      END SF000
```

## PROGRAMA DE DEFUSIFICACIÓN Y COMUNICACIÓN CON LA PC

```

ORG 0000H
AJMP MAIN          ;SALTA AL PROGRAMA PRINCIPAL

ORG 0003H
LJMP IN0           ;SALTA A LA RUTINA DE COMUNICACION CON EL HC11A

ORG 0013H
LJMP IN1           ;SALTA A LA RUTINA DE COMUNICACION CON EL HC11B

ORG 0023H
LJMP SERIE         ;SALTA A LA RUTINA DE COMUNICACION CON LA PC

ORG 0030H
DB 165,165,150,90,30,15,15      ;VALORES DE LOS CENTROIDES DE
DB 150,135,120,90,60,45,30      ;LAS VARIABLES DE SALIDA
DB 135,120,105,90,75,60,45
DB 135,120,105,90,75,60,45
DB 120,120,105,90,75,60,60
DB 120,105,105,90,75,75,60
DB 120,105,105,90,75,75,60

ORG 0070H
DB 15,30,45,60,75,90,105        ;VALORES DE LAS POSICIONES DE SALIDA
DB 120,135,150,165,00          ;DEL MOTOR DE PASOS

MAIN:  ORG 0080H
MOV SP,#40H          ;INICIALIZA EL APUNTAADOR A LA PILA
SETB P1,0           ;INICIALIZA LAS PATAS PARA COMUNICACION CON LOS
CLR P1,7            ;HC11
CLR IT0             ;ESTIPULA QUE LAS INTERRUPCIONES EXTERNAS SEAN
CLR IT1            ;ACCIONADAS POR NIVEL BAJO
MOV 2AH,#88H        ;RUTINA QUE INICIALIZA LA POSICION DEL MOTOR
POSIN: MOV A,2AH
RR A                ;CORRIMIENTO PARA GENERAR UN PASO
MOV 2AH,A           ;ALMACENA LA NUEVA SALIDA
ORL A,#0F0H         ;MASCARA PARA PODER ENVIAR EL DATO AL PUERTO 1
MOV P1,A            ;MANDA LA NUEVA SALIDA AL PUERTO 1
LCALL TIME         ;ESPERA A QUE EL MOTOR RESPONDA
JNB P3,6,POSIN     ;ESPERA LA SEÑAL EN EL PIN 6 DEL PUERTO 3 QUE
                    ;CORRESPONDE A LA POSICION INICIAL DEL MOTOR
MOV 29H,#0FH        ;DA EL VALOR DE 15 GRADOS LA POSICION DEL MOTOR
MOV SCON,#50H       ;PONE EN MODO 1 AL PUERTO SERIE 8 BITS DE DATOS
                    ;UNO DE INICIO, UNO DE PARO Y HABILITA LA RECEPCION
                    ;DE DATOS
MOV TMOD,#20H       ;SELECCIONA EL MODO 2 PARA EL TEMPORIZADOR 1
                    ;(8 BITS AUTO RECARGABLES)
MOV TH1,#0FDH       ;CARGA LA PARTE MAS ALTA DEL TEMPORIZADOR 1
                    ;PARA GENERAR 9600 BPS
SETB TR1            ;PONE EN MARCHA AL TEMPORIZADOR 1
SETB IE,7           ;PONE EL HABILITADOR GENERAL DE INTERRUPCIONES

```

INICIO: SETB IE.0 :HABILITA LA INTERRUPCION INT 0  
 NOP  
 NOP  
 NOP

SUB-RUTINA PARA LA TOMA DE DESICIONES Y EVALUACION DE REGLAS

```

MOV DPTR,#0030H
MOV A,38H
MOV B,#07
MUL AB
ADD A,3CH
MOVC A,@A+DPTR
MOV 32H,A :CENTROIDE DE X1 CON Y1
MOV A,38H
MOV B,#07
MUL AB
ADD A,3EH
MOVC A,@A+DPTR
MOV 33H,A :CENTROIDE DE X1 CON Y2
MOV A,3AH
MOV B,#07
MUL AB
ADD A,3CH
MOVC A,@A+DPTR
MOV 34H,A :CENTROIDE DE X2 CON Y1
MOV A,3AH
MOV B,#07
MUL AB
ADD A,3EH
MOVC A,@A+DPTR
MOV 35H,A :CENTROIDE DE X2 CON Y2
    
```

SUB-RUTINA DE INFERENCIA, DETERMINA LOS MINIMOS DE LOS GRADOS DE PERTENENCIA DE LAS REGIONES QUE DIERON ORIGEN A LOS CENTROIDES

```

MOV A,39H
CLR C
SUBB A,3DH
JNC INF1
MOV 2EH,39H
JMP INF2
INF1: MOV 2EH,3DH
INF2: MOV A,39H
CLR C
SUBB A,3FH
JNC INF3
MOV 2FH,39H
JMP INF4
INF3: MOV 2FH,3FH
INF4: MOV A,3BH
CLR C
SUBB A,3DH
JNC INF5
MOV 30H,3BH
JMP INF6
    
```

ESTA TESIS #7 DEBE  
 SALIR DE LA BIBLIOTECA

```

INF5: MOV 30H,3DH
INF6: MOV A,3BH
      CLR C
      SUBB A,3FH
      JNC INF7
      MOV 31H,3BH
      JMP DFU
INF7: MOV 31H,3FH
    
```

DEFUSIFICACION AQUI CALCULAMOS EL CENTRO DE GRAVEDAD HACIENDO UN PROMEDIO DE LOS CENTROIDES CON SUS GRADOS DE PESO

```

DFU:  MOV A,2EH      ;CALCULA LOS PRODUCTOS DE LOS CENTROIDES CON
      MOV B,32H      ;SUS GRADOS DE PESO Y LOS VA SUMANDO PARA
      MUL AB         ;OBTENER EL ACUMULADO "NUMERADOR"
      MOV 28H,A
      MOV 27H,B

      MOV A,2FH
      MOV B,33H
      MUL AB
      ADD A,28H
      MOV 28H,A
      MOV A,B
      ADDC A,27H
      MOV 27H,A

      MOV A,30H
      MOV B,34H
      MUL AB
      ADD A,28H
      MOV 28H,A
      MOV A,B
      ADDC A,27H
      MOV 27H,A

      MOV A,31H
      MOV B,35H
      MUL AB
      ADD A,28H
      MOV 28H,A
      MOV A,B
      ADDC A,27H
      MOV 27H,A

      MOV A,2EH      ;SUMA LOS GRADOS DE PESO PARA OBTENER EL
      ADD A,2FH      ;DENOMINADOR
      JNC DFU1
      INC 25H

DFU1: ADD A,30H
      JNC DFU2
      INC 25H

DFU2: ADD A,31H
      JNC DFU3
      INC 25H

DFU3: MOV 26H,A
    
```

REALIZA LA DIVISION PARA OBTENER EL TERMINO PROMEDIO O SALIDA DEFUSIFICADA DEL SISTEMA

```

MOV 24H,#00H
MOV 25H,#00H
DIV: MOV B,#10H
      MOV A,2BH
      RLC A
      MOV 28H,A
      MOV A,27H
      RLC A
      MOV 27H,A
      MOV A,25H
      RLC A
      MOV 25H,A
      SUBB A,26H
      JC DIV1
DIV1: MOV 25H,A
      CPL C
      MOV A,24H
      RLC A
      MOV 24H,A
      DJNZ B,DIV
    
```

SINTONIZA POR PRECISION, BUSCANDO CUAL DE LAS POSIBLES SALIDAS GENERA EL MENOR ERROR ABSOLUTO RESPECTO A LA SALIDA CALCULADA

```

PRE:  MOV DPTR,#0070H
PRE1: CLR A
      MOVC A,@A+DPTR
      MOV 23H,A
      CLR C
      SUBB A,24H
      JNC PRE2
      CPL A
      INC A
PRE2: MOV B,A ;EL REGISTRO B GUARDA LA MENOR DIFERENCIA
PRE3: INC DPTR ;QUE A OCURRIDO ENTRE LAS POSIBLES SALIDAS
      CLR A ;Y LA SALIDA CALCULADA
      MOVC A,@A+DPTR
      JZ GIRO
      CLR C
      SUBB A,24H ;COMPARA UN NUEVO DATO CON LA SALIDA
      JNC PRE4
      CPL A
      INC A
PRE4: SUBB A,B ;COMPARA LA ULTIMA DIFERENCIA CON LA ANTERIOR
      JNC PRE3
      JMP PRE1

GIRO: ACALL GIRO1 ;SALTA A LA RUTINA QUE GENERA LA SALIDA AL PUERTO 1
      SETB IE.4 ;HABILITA LA INTERRUPCION DEL PUERTO SERIE
      LJMP INICIO ;SALTA AL INICIO. PARA UN NUEVO CICLO
    
```

RUTINA DE TIEMPO PARA ALARGAR EL PERIODO DEL PULSO DE SALIDA. ESTO ES NECESARIO PARA QUE EL MOTOR PUEDA RESPONDER Y DAR UN PASO ANTES DE ENVIAR EL SIGUIENTE

```

TIME: MOV 2DH,#02H
TIME1: MOV 2CH,#0FFH
TIME2: MOV 2BH,#0FFH
      DJNZ 2BH,S
      DJNZ 2CH,TIME2
      DJNZ 2DH,TIME1
      RET
    
```

RUTINA QUE GENERA LA SALIDA HACIA LOS ACTUADORES, ANALIZA LA NUEVA SALIDAY SI DIFIERE DE LA ACTUAL, PROVOCA CORRIMIENTO DE LOS BITS DEL PUERTO 1 Y CON ESTO HACE QUE EL MOTOR GIRE, HASTA ALCANZAR LA POSICION DESEADA

```

GIRO1: PUSH ACC
      PUSH B
      PUSH PSW
      MOV B,#0FH
      MOV A,23H
      CLR C
      SUBB A,29H
      JNZ NEG
      POP PSW
      POP B
      POP ACC
      RET
    
```

```

NEG: JNC POS ;REALIZA EL GIRO EN SENTIDO DE LAS MANECILLAS DEL
      CPL A ;RELOJ
      INC A
      DIV AB
      MOV 1FH,A
      MOV 29H,23H
NEG1: MOV A,2AH
      RR A
      MOV 2AH,A
      ORL A,#0F0H
      MOV P1,A
      LCALL TIME
      DJNZ 1FH,NEG1
      POP PSW
      POP B
      POP ACC
      RET
    
```

```

POS: DIV AB ;REALIZA EL GIRO EN SENTIDO CONTRARIO DE LAS
      MOV 1FH,A ;MANECILLA DEL RELOJ
      MOV 29H,23H
POS1: MOV A,2AH
      RL A
      MOV 2AH,A
      ORL A,#0F0H
      MOV P1,A
      LCALL TIME
    
```

```
DJNZ 1FH,POS1
POP   PSW
POP   B
POP   ACC
RET
```

SUB-RUTINA DE INTERRUPCION PARA RECIBIR LA INFORMACION DEL HC11A

```
IN0:  PUSH  ACC
      PUSH  DPL
      PUSH  DPH
      PUSH  PSW
      CLR   E0
      MOV  DPTR,#00H
      MOVX A,@DPTR
      MOV  36H,A
      CLR  P1.6
      JNB  P3.2,$
      SETB P1.6
      JB   P3.2,$
      MOVX A,@DPTR
      MOV  3BH,A
      CLR  P1.6
      JNB  P3.2,$
      MOVX A,@DPTR
      MOV  39H,A
      SETB P1.6
      JB   P3.2,$
      MOVX A,@DPTR
      MOV  3AH,A
      CLR  P1.6
      JNB  P3.2,$
      MOVX A,@DPTR
      MOV  3BH,A
      SETB P1.6
      SETB IE.2
      POP  PSW
      POP  DPH
      POP  DPL
      POP  ACC
      RETI
```

SUB-RUTINA DE INTERRUPCION PARA RECIBIR LA INFORMACION DEL HC11B

```
IN1:  PUSH  ACC
      PUSH  DPL
      PUSH  DPH
      PUSH  PSW
      CLR  IE.2
      MOV  DPTR,#01H
      MOVX A,@DPTR
      MOV  37H,A
      CLR  P1.7
      JNB  P3.3,$
      SETB P1.7
      JB   P3.3,$
```

```

MOVX A,@DPTR
MOV 3CH,A
CLR P1.7
JNB P3.3,$
MOVX A,@DPTR
MOV 3DH,A
SETB P1.7
JB P3.3,$
MOVX A,@DPTR
MOV 3EH,A
CLR P1.7
JNB P3.3,$
MOVX A,@DPTR
MOV 3FH,A
SETB P1.7
POP PSW
POP DPH
POP DPL
POP ACC
RETI

```

## SUB-RUTINA DE INTERRUPCION SERIE PARA COMUNICARSE CON LA PC

```

SERIE: CLR RI
      PUSH ACC
      PUSH PSW
      MOV A,SBUF
      CJNE A,#49,SER1 ;TRANSMITE DATOS (X, Y, 0) A LA PC Y RETORNA AL
      MOV SBUF,36H ;PROGRAMA PRINCIPAL
      CLR TI
      JNB TI,$
      MOV SBUF,37H
      CLR TI
      JNB TI,$
      MOV SBUF,29H
      CLR TI
      JNB TI,$
      JMP SALIR
SER1: CJNE A,#50,SER17 ;DESACTIVA EL CONTROL Y POSICIONA EL MOTOR
      MOV 23H,#90 ;A 90 GRADOS
      LCALL GIRO1
      JMP SER2
SER17: JMP SALIR
SER2: JNB RI,$ ;ESPERA EL SIGUIENTE COM@ND... POR EL PUE...@O
      CLR RI ;SERIE
      MOV A,SBUF
      CJNE A,#51,SER3
      MOV SBUF,A
      CLR TI
      JNB TI,$
      JMP SALIR
SER3: CJNE A,#52,SER4
      MOV 23H,#15
      LCALL GIRO1
      JMP SER2
SER4: CJNE A,#53,SER5

```

```

MOV    23H,#30
LCALL  GIRO1
JMP    SER2
SER5:  CJNE  A,#54,SER6
MOV    23H,#45
LCALL  GIRO1
JMP    SER2
SER6:  CJNE  A,#55,SER7
MOV    23H,#60
LCALL  GIRO1
JMP    SER2
SER7:  CJNE  A,#56,SER8
MOV    23H,#75
LCALL  GIRO1
JMP    SER2
SER8:  CJNE  A,#57,SER9
MOV    23H,#90
LCALL  GIRO1
JMP    SER2
SER9:  CJNE  A,#65,SER10
MOV    23H,#105
LCALL  GIRO1
JMP    SER2
SER10: CJNE  A,#66,SER11
MOV    23H,#120
LCALL  GIRO1
JMP    SER2
SER11: CJNE  A,#67,SER12
MOV    23H,#135
LCALL  GIRO1
JMP    SER2
SER12: CJNE  A,#68,SER13
MOV    23H,#150
LCALL  GIRO1
JMP    SER2
SER13: CJNE  A,#69,SER15
MOV    23H,#165
LCALL  GIRO1
JMP    SER2
SER15: CJNE  A,#49,SER16  .TRANSMITE DATOS (X, Y, 0) A LA PC
MOV    SBUF,36H
CLR    TI
JNB    TI,S
MOV    SBUF,37H
CLR    TI
JNB    TI,S
MOV    SBUF,29H
CLR    TI
JNB    TI,S
SER16: JMP    SER2
SALIR: CLR    TI
CLR    RI
POP    PSW
POP    ACC
RETI
FIN:   END

```

## Apéndice D

## Diagrama eléctrico del circuito

