

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

225
105

DIGITALIZADOR RAPIDO

T E S I S

QUE PARA OBTENER EL TITULO DE:

INGENIERO MECANICO ELECTRICISTA

PRESENTA:

BENJAMIN ROGEL FAVILA

MEXICO, D.F.

JUNIO, 1982



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

INTRODUCCION

Este trabajo trata sobre el diseño, construcción y pruebas de un digitalizador. La aplicación principal que se considerará será registrar la onda característica de voltaje de una prueba de impulso a equipo eléctrico. Hasta ahora, el instrumento de medición más utilizado para este fin, ha sido el osciloscopio de impulso. Debido a la escasez de fabricantes y a su baja producción, estos aparatos son muy caros y su mantenimiento es difícil.

El digitalizador aprovecha el uso de los recientes convertidores analógico/digitales rápidos para registrar los voltajes de impulso. En su forma más simple, el digitalizador convierte una señal de entrada analógica a su correspondiente forma digital y la almacena en memoria. El almacenamiento digital permite el análisis y procesamiento posteriores de la señal.

Se escogió la prueba de impulso como aplicación principal del digitalizador, debido a su relevancia en el establecimiento de la confiabilidad de equipo eléctrico.

Ya que los fenómenos transitorios son comunes en todos los campos de la Ingeniería, la aplicación y uso del digitalizador se pueden extender más allá de la prueba de impulso. En la rama eléctrica, se pueden citar como ejemplos las características de encendido de fuentes de alimentación y los transitorios de conmutación en multiplexores de señales. La importancia del conocimiento de las características de un transitorio, que se presenta en un sistema o en un fenómeno físico, radica en el hecho de que el transitorio contiene más información sobre la dinámica del sistema o del fenómeno, que la que muestra el estado estable.

Además de su precisión y confiabilidad, uno de los objetivos durante el diseño del digitalizador fué el de lograr facilidad en su operación. Con este fin se realizó un enlace al usuario en base a un microprocesador. Por medio de éste, el usuario puede seleccionar los diferentes modos de operación del digitalizador y asignar valores específicos a los parámetros de interés en la prueba.

Otro de los objetivos en el diseño, fué la eliminación de la interferencia electromagnética inducida por las descargas rápidas de el generador de impulsos, que afectaría el funcionamiento correcto del digitalizador. Lo anterior se logra aplicando técnicas de reducción de ruido que, en general, son sencillas, pero muy a menudo olvidadas.

CAPITULO 1	DEFINICION DEL PROBLEMA	
1.1	Prueba de Impulso	1
1.2	Definiciones	1
1.3	Características de la Onda de Impulso	2
1.4	Aparatos de Medición	4
1.5	Especificaciones	5
CAPITULO 2	TECNICAS DE CONVERSION ANALOGICO/DIGITAL	
2.1	Aproximaciones Sucesivas	8
2.2	Integración (Tipos Rampa y V-a-f)	9
2.3	Tipo Contador y "Servo"	11
2.4	Tipo Paralelo	12
2.5	Errores de un Convertidor	13
2.6	Aplicación de un Convertidor A/D a la Prueba de Impulso	15
CAPITULO 3	FILOSOFIA DE DISEÑO	
3.1	Diagrama de Bloques	20
3.2	Convertidor A/D	21
3.3	Elección del Rango e Impedancia de Entrada	22
3.4	Elección del Código de Salida	23
3.5	Temporización	23
3.6	Memoria	24
3.7	Generador de Dirección	27
3.8	Reloj	28
3.9	Síntesis del Digitalizador	30
CAPITULO 4	UNIDAD DE PROCESO Y ENLACE AL USUARIO	
4.1	Selección del Nivel de Disparo	36
4.2	Selección del Pre y Post-disparo	36
4.3	Selección del Tiempo de Muestreo	37

4.4	Despliegue	38
4.5	Teclado	38
4.6	Comunicación	38
4.7	Lectura	38
4.8	Detección del Fin de Prueba	38
4.9	Unidad de Proceso	39
4.10	Asignación de Líneas	42
CAPITULO 5 PROGRAMACION DEL MICROPROCESADOR		
5.1	Modos de Operación y Diagramas de Flujo	44
CAPITULO 6 CONSTRUCCION		
6.1	Definiciones	50
6.2	Trayectoria Típica de Ruido	50
6.3	Acoplamiento de Ruido	51
6.3	Supresión de Ruido	51
	CONCLUSIONES	54

CAPITULO 1

DEFINICION DEL PROBLEMA

Una de las fases más importantes en el proceso de diseño de un nuevo equipo, es el establecimiento de las especificaciones que debe cumplir. En lo que sigue, se estudiarán brevemente las características principales de una prueba de impulso, con el fin de obtener los requerimientos que debe cumplir el digitalizador.

1.1 PRUEBA DE IMPULSO

De alguna forma, todos los circuitos y partes constitutivas de un sistema de potencia están expuestos a descargas atmosféricas. Al ocurrir una descarga atmosférica cerca o directamente sobre el sistema de potencia, se generan sobrevoltajes y sobrecorrientes que pueden dañar al sistema o a alguna de sus partes. Es por esto que, antes de instalar el equipo, se le somete a la prueba de impulso, que simula la ocurrencia de una descarga atmosférica sobre éste.

1.2 DEFINICIONES

Las definiciones generales y los requerimientos de la prueba de impulso han sido normalizados por la Comisión Electrotécnica Internacional (IEC). En sus publicaciones 60-1 y 2, esta Comisión define al impulso como sigue:

IMPULSO.- Un impulso es un voltaje o corriente transitorio, aperiódico aplicado intencionalmente que, en general, alcanza rápidamente un valor pico y decae, más lentamente, hasta cero.

IMPULSO COMPLETO.- Un impulso completo debido a una descarga atmosférica es aquel que no es interrumpido por una descarga disruptiva.

IMPULSO CORTADO.- Un impulso cortado debido a una descarga atmosférica es aquel que es interrumpido repentinamente por una descarga disruptiva, causando una rápida caída de voltaje, prácticamente a cero. La caída puede ocurrir en el frente, en la cresta o en la cola del impulso.

IMPULSO ESTANDAR.- Un impulso estandar debido a una descarga atmosférica es un impulso completo que tiene un tiempo de frente virtual de 1.2 μ s y un tiempo virtual al valor medio del de cresta de 50 μ s.

1.3 CARACTERÍSTICAS DE LA ONDA DE IMPULSO

Las características más importantes de una descarga atmosférica son su corriente, voltaje, forma de onda, polaridad, carga y la frecuencia con que se presentan.

CORRIENTE.- Generalmente es considerada como la propiedad más importante de una descarga atmosférica. El valor pico de corriente de la descarga atmosférica tiende a ser independiente de la resistencia que presenta el punto de descarga a tierra. En la figura 1.3.1 se muestra una curva de probabilidad descarga-corriente, obtenida a partir de mediciones de corriente hechas en líneas de transmisión de alto voltaje para más de 4,000 descargas.

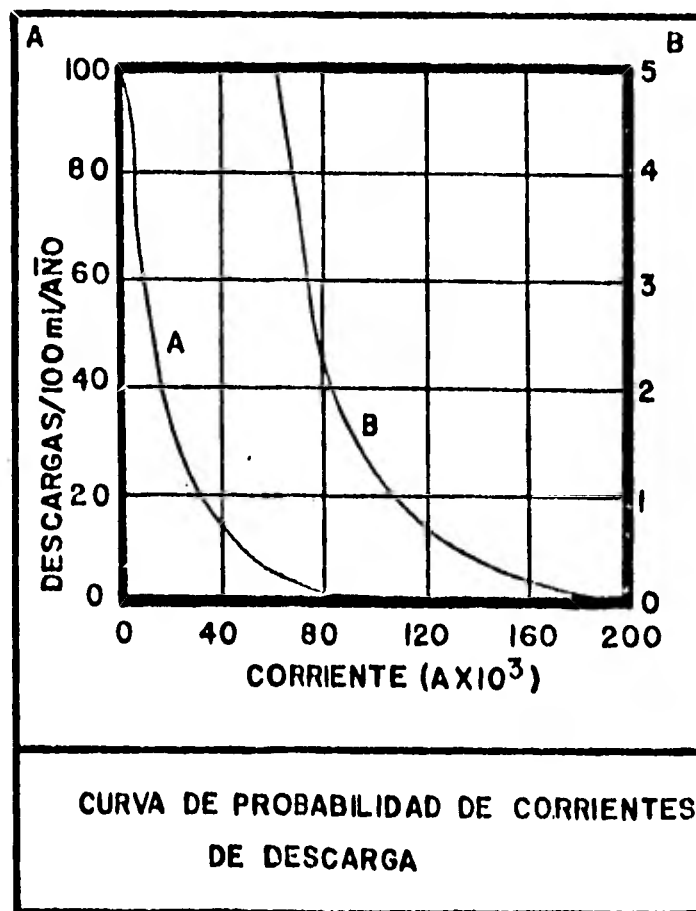


FIGURA 1.3.1

En estas mediciones el menor valor registrado fué de 2,400 A. y el mayor de 218,000 A. El 50% de las corrientes de descarga fueron iguales o mayores de 14,000 A.

VOLTAJE.- El voltaje de una descarga atmosférica es difícil de medir. Se ha estimado que la diferencia de potencial entre una nu-

- a) October 1961 "The Lightning Stroke II" AIEE Transactions III, 80:622-42
- b) Beck, E. 1954 "Lightning Protection for Electric Systems" New York Mc Graw Hill Book Corporation

de tormenta eléctrica y tierra es del orden de 5 a 50MV.

FORMA DE ONDA.- Las formas de onda típicas de una descarga atmosférica aparecen en la figura 1.3.2.

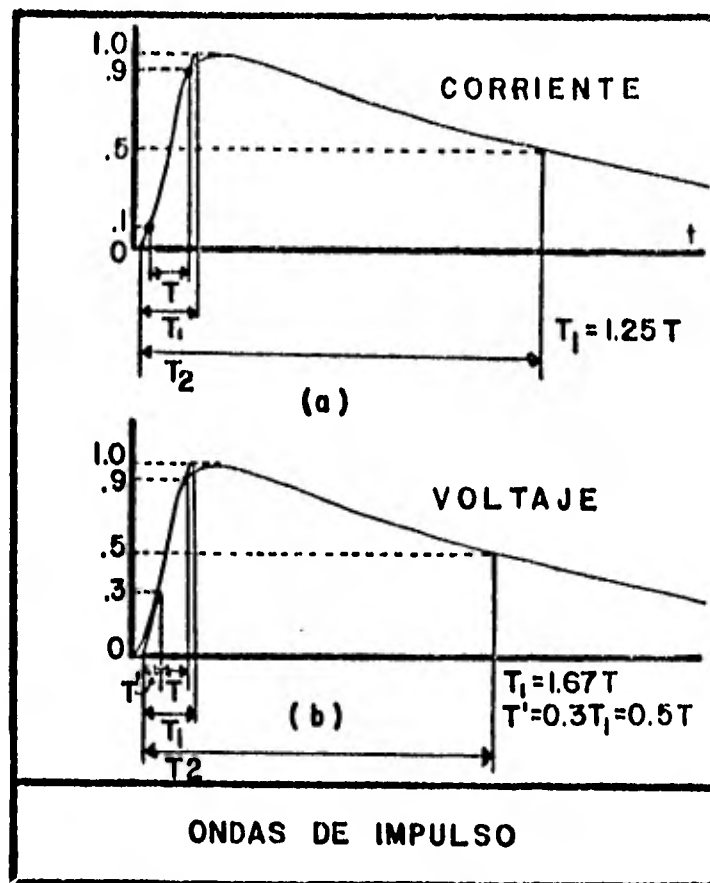


FIGURA 1.3.2

La descarga no oscilatoria alcanza su valor pico característicamente en varios microsegundos y decae a la mitad de su valor pico en un lapso que varía desde $20\mu s$ hasta más de $100\mu s$.

La forma de onda de una descarga atmosférica se especifica, normalmente, por su frente y su cola. El frente es esencialmente el tiempo en el que alcanza su valor pico, y la cola es el tiempo en el que decae a la mitad de ese valor pico. Por ejemplo, -- una onda de $1.2/50\mu s$ es un impulso que alcanza su valor pico en $1.2\mu s$ y decae a la mitad de ese valor en $50\mu s$.

Debido a que es difícil definir con precisión el principio y la cresta de un impulso, los frentes de onda que, en los laboratorios, simulan descargas atmosféricas son definidos de tal manera que sean eliminados los juicios individuales al leer los oscilogramas.

Como se indica en la figura 1.3.2a el frente de onda de una descarga de corriente se define usando los puntos correspondientes al 10% y al 90% del valor de cresta. Una línea recta dibujada entre estos dos puntos intercepta las líneas de corriente cero y corriente de cresta. Por definición, el tiempo entre estos dos puntos de intercepción, T_1 , es el frente de onda. El frente de onda es igual a $1.25xT$, donde T es el intervalo en tiempo entre los puntos correspondiente al 10% y al 90%.

El frente de onda de voltaje se define de manera similar, usando dos puntos que corresponden al 30% y al 90%. Como se muestra en la figura 1.3.2b, el frente de onda T_1 es $1.67xT$, donde T es el tiempo entre los puntos del 30% y del 90%.

POLARIDAD.- Basados en miles de mediciones¹, el 90% de las -- descargas a tierra presentaron polaridad negativa. Por defini-- ción, una descarga de polaridad negativa entrega carga negativa a tierra. Tales descargas son resultados de un centro de carga - negativa en la parte baja de la nube y carga positiva en tierra.

CARGA.- A pesar de que una descarga atmosférica puede tener - un pico de corriente de mas de 200,000A la duración de este im-- pulso de alta corriente es muy pequeña para involucrar un número grande de Coulombs (Amp-seg). Mientras que la cantidad total de carga en una descarga es, en promedio, 20 Coulombs, los valores extremos pueden variar desde 2 hasta 200 Coulombs.

FRECUENCIA DE OCURRENCIA.- Un análisis de varios miles de me-- diciones¹ hecho a las descargas atmosféricas sobre líneas de trans_{misión}, indica que una línea con una sola línea de guarda a apro_{ximadamente} 30m. de altura recibe 100 descargas por 100 millas - por año. Una línea similar con 2 líneas de guarda recibe más des_{cargas}. El número total de descargas sobre una línea tiende a in_{crementarse} a mayor altura y a decrementarse con menor altura.

1.4 APARATOS DE MEDICION

Existen 3 ejemplos típicos de instrumentos para la medición - de impulsos.

- a) Osciloscopios
- b) Voltmetros de Cresta
- c) Registrador Digital de Transitorios

Los osciloscopios de impulso se caracterizan por tener un CRT de muy buena calidad, con una velocidad alta de escritura y con una base de tiempo de barrido única que puede ser disparada en sincronía con el impulso a medir. Estos instrumentos presentan el inconveniente de ser de importación, lo que aumenta considerablemente su costo y la dificultad en su mantenimiento. Además como su barrido es único, se deben tomar fotografías de la forma de onda desplegada, lo cual aumenta, también, el costo de cada prueba.

El voltmetro de cresta es, en principio, un instrumento que medirá la magnitud del mayor pico de impulso. En general, es necesario conocer tanto el pico como la forma de onda de impulso, por lo que el voltmetro de cresta debe usarse en conjunto con un instrumento que registre ésta última.

Basados en lo anterior surgió el interés de desarrollar un equipo, llamado digitalizador, para registrar la onda de voltaje de impulso. En su forma básica, el digitalizador consiste en un convertidor analógico-digital (A/D), una memoria digital y circuitería de control. Conceptualmente la operación es sencilla, el convertidor A/D convierte una señal analógica de entrada a su correspondiente forma digital que es almacenada en la memoria; la circuitería de control proporciona todas las señales necesarias para efectuar el proceso.

1.5 ESPECIFICACIONES

En lo que sigue se enunciarán las especificaciones que, por norma, debe cumplir cualquier aparato de medición utilizado para registrar la forma de onda de voltaje en una prueba de impulso. Las normas emitidas para la I.E.C. establecen lo siguiente:

Los requerimientos generales para la medición de voltajes de impulso son:

a) Medir el valor de pico de impulsos completos y de impulsos cortados en la vecindad del valor pico o en la cola, con un error que no exceda el 3%.

b) Medir el valor de pico de impulsos cortados en el frente con un error Δ el cuál es dependiente del tiempo en el que ocurre el corte, T_c , de la manera siguiente:

$$\text{Si } T_c > 2\text{Ms} , \Delta \leq 3\%$$

$$\text{Si } 0.5\text{Ms} \leq T_c \leq 2\text{Ms} , \Delta \leq 5\%$$

Para tiempos menores de 0.5Ms pueden permitirse errores mayores del 5%, pero no es posible dar una guía general.

c) Medir los parámetros temporales que definen la forma del impulso con un error que no exceda el 10%, con excepción de aquellas que definen el tiempo virtual de caída de voltaje durante el corte en un impulso cortado. Para éstos últimos parámetros no se dan especificaciones de precisión debido a la dificultad extrema de hacer mediciones confiables de estos parámetros.

d) Medir las oscilaciones en un impulso con suficiente precisión para asegurar que no excedan los niveles siguientes: a) oscilaciones en la vecindad del valor de cresta son toleradas siempre y cuando su amplitud pico no sea mayor del 5% del valor de cresta. b) Oscilaciones en la primera parte del impulso (bajo el 50% del valor de cresta) son toleradas siempre y cuando su amplitud pico no exceda el 25% del valor de cresta.

e) Requerimientos de respuesta: Los requerimientos de tiempo de respuesta para sistemas de medición dependen de la forma de los impulsos a registrar, como se muestra en la siguiente tabla.

IMPULSO A MEDIR	REQUERIMIENTOS
Impulso completo debido a descargas atmosférica de 1.2/50 e impulsos cortados en el pico o en la cola.	$ T \leq 0.2 \mu s$
Impulso cortado debido a descarga atmosférica con frente de subida lineal, tiempo de subida T_r .	$ T \leq 0.05 T_r$ $\leq 0.2 \mu s$
Impulsos cortados en T_c debidos a descarga atmosférica con subida no lineal.	$ T \leq 0.05 U_{MAX}/S_L$
Todos los impulsos de conmutación	$ T \leq 0.03 T_c$ y $\leq 0.03 T_{cr}$

Nota: Un impulso de con frente de subida no lineal será aproximado por una serie de líneas rectas. Suponiendo que el corte sucede rápidamente y que la última línea recta cubre el 10% o más de el frente, la pendiente S_L de esta línea junto con el valor pico U_{MAX} medido son usados para determinar los requerimientos de T.

CAPITULO 2

TECNICAS DE CONVERSION ANALOGICO/DIGITAL

Existe un gran número de circuitos convertidores analógico/digitales. Los enfoques más populares y que están disponibles en el mercado se describen a continuación.

2.1 APROXIMACIONES SUCESIVAS

Los convertidores A/D por aproximaciones sucesivas son ampliamente usados, especialmente como enlace con computadoras, ya que ofrecen alta resolución (hasta 16 bits) y alta velocidad (1 MHz). El tiempo de conversión es fijo e independiente de la magnitud del voltaje de entrada. Cada conversión es única e independiente de los resultados de conversiones previas. La técnica de conversión consiste en comparar la entrada con un voltaje interno generado por un convertidor D/A. La entrada del convertidor D/A es el código digital de salida del convertidor A/D.

Después de que el comando de conversión ha sido aplicado y de que el convertidor ha sido borrado, el bit más significativo de salida del convertidor D/A es comparado con la entrada. Si la entrada es mayor, este bit permanece en "1" y el siguiente bit es probado. Si la entrada es menor, el BMS es "borrado" y se prueba el siguiente bit. Si el segundo bit no añade suficiente peso a la palabra digital para exceder la entrada, se deja en "1" y se prueba el 3er. bit. Si el segundo bit añade demasiado peso, es borrado y se prueba el 3er. bit. El proceso continúa probando bits de peso descendente hasta que se prueba el último. Cuando el proceso es terminado, la línea de status cambia para indicar que el contenido del registro de salida es válido, y que representa el código digital binario de la señal de entrada.

La figura 2.1.1 es un diagrama de bloques de un convertidor A/D por aproximaciones sucesivas y del diagrama temporal de una conversión de 3 bits.

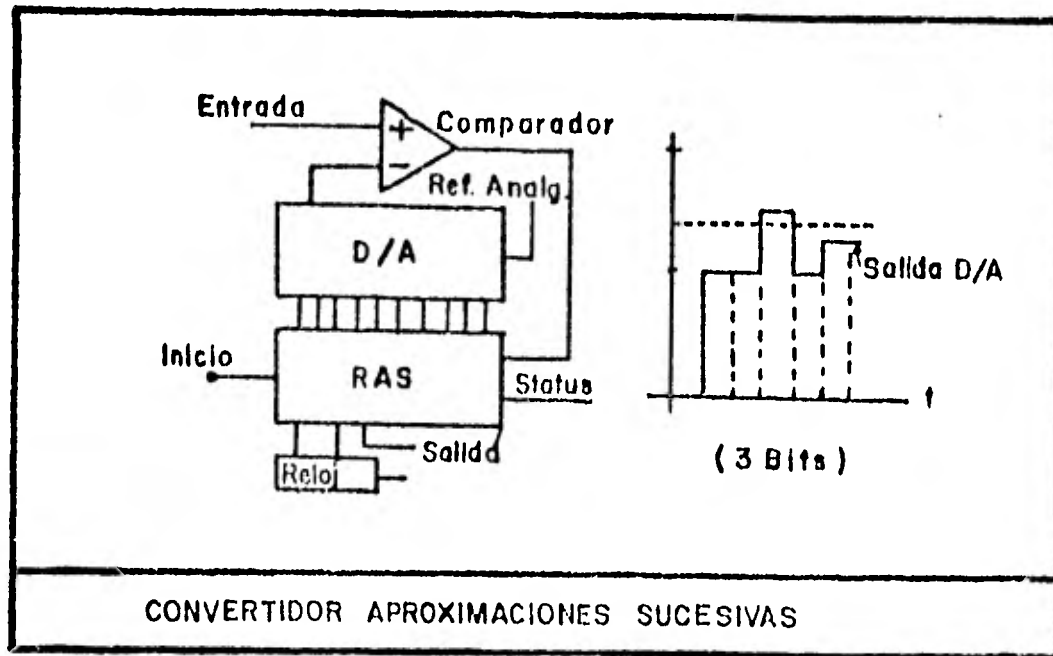


FIGURA 2.1.1

2.2. INTEGRACION (TIPOS RAMPA Y V-a-f)

Esta familia de convertidores también es muy popular. Sus miembros realizan una conversión "indirecta"; se convierte primero, la señal de entrada a una función del tiempo que a su vez es convertida a una palabra digital usando un contador. El tipo doble rampa es especialmente adecuado para voltmetros digitales y aquellas aplicaciones en las cuales se dispone de un tiempo relativamente grande para realizar la conversión, obteniendo como beneficio, reducción del ruido.

La operación del tipo doble rampa es como sigue: la señal de entrada es aplicada a un integrador; al mismo tiempo se inicia un contador que cuenta pulsos de reloj. Después de un número predeterminado de cuentas (un intervalo de tiempo fijo, T), se aplica al integrador un voltaje de referencia de polaridad opuesta. En este instante, la carga acumulada en el capacitor del integrador es proporcional al valor promedio de la entrada a través del intervalo T . La integral de la referencia es una rampa de pendiente de signo opuesto de valor V_{ref}/RC . Al mismo tiempo, el contador vuelve a contar a partir de cero. Cuando la salida del integrador alcanza cero, la cuenta se detiene y el circuito analógico es "borrado". Ya que la carga ganada es proporcional a $V_{in} T$, y la cantidad igual de carga perdida es proporcional a $V_{ref} \Delta t$, entonces el número de cuentas relativo a la cuenta total es proporcional a $\Delta t/T$ ó V_{in}/V_{ref} . Si la salida del contador es un número

ro binario, será entonces la representación binaria del voltaje de entrada. La fig.2.2.1 representa un convertidor A/D doble rampa para señales bipolares con salida en código binario con offset.

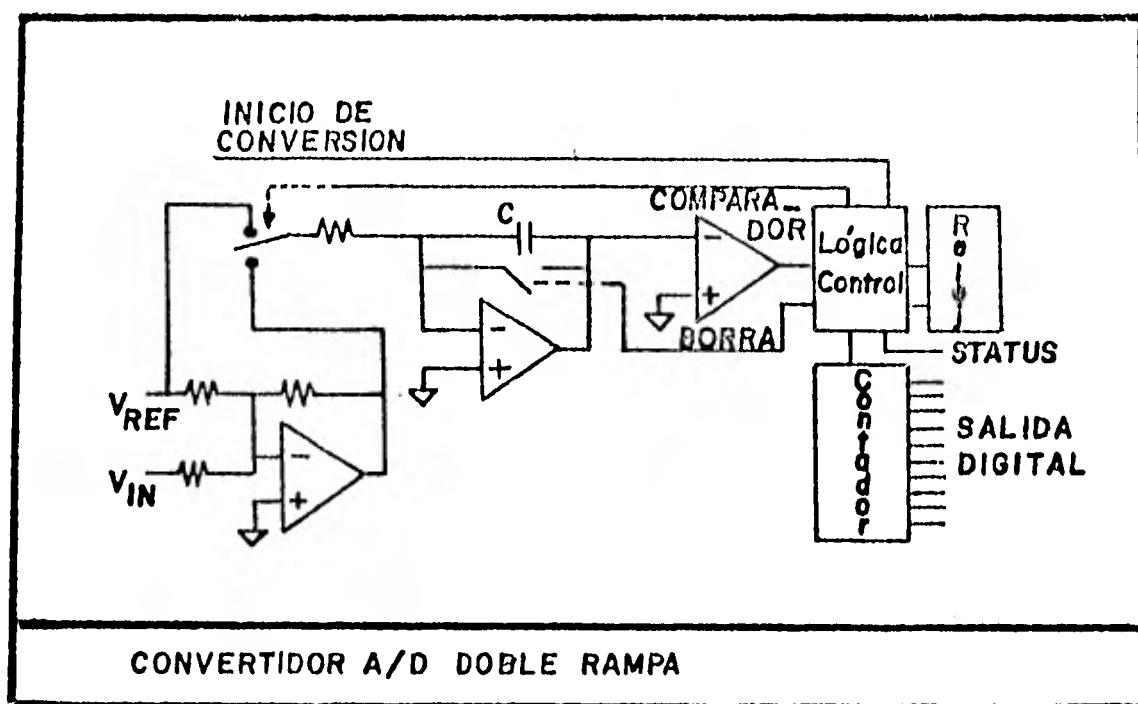


FIGURA 2.2.1

La razón de conversión de los convertidores doble rampa está limitada a poco menos de $1/2T$ conversiones por segundo. El tiempo de muestreo T es determinado por la frecuencia fundamental que será rechazada. Por ejemplo, si se desea rechazar 60 Hz y sus armónicas el tiempo mínimo de integración es 16.67 ms y el número máximo de conversiones es poco más de $30/\text{seg}$.

Otro enfoque de conversión dentro de esta clase de convertidores incluye a los tipos de una sola rampa y voltaje a frecuencia. En el convertidor de una rampa, un voltaje de referencia, de polaridad opuesta a la señal, es integrado (mientras un contador cuenta pulsos de reloj) hasta que la salida del integrador es igual a la señal de entrada. En este momento (Δt) la salida del integrador es $E_{ref} \Delta t/RC$. Por tanto, Δt --- es decir el número de cuentas y el correspondiente número digital --- es proporcional a la razón de la entrada a la

referencia. Este proceso tiene la debilidad de que su precisión depende del capacitor y de la frecuencia del reloj.

En el convertidor V/f, se genera una frecuencia proporcional a la señal de entrada, un contador mide la frecuencia y entrega un código digital de salida proporcional a la señal de entrada.

2.3 TIPOS CONTADOR Y "SERVO"

La fig. 2.3.1 es un diagrama de bloques de un convertidor A/D del tipo contador comparador, el cual es análogo al tipo de una rampa, pero es independiente de la escala de tiempo. La entrada analógica es comparada con la salida del convertidor D/A, cuya entrada digital es manejada por un contador.

En el inicio de la conversión, el contador empieza su cuenta, que continua hasta que la salida del convertidor D/A alcanza el valor de la señal de entrada. En ese momento, la conversión termina, y el convertidor está listo para realizar la siguiente conversión, después de que el contador ha sido borrado y su salida mandada a un registro de almacenamiento. El número de cuentas aparece en el registro de salida.

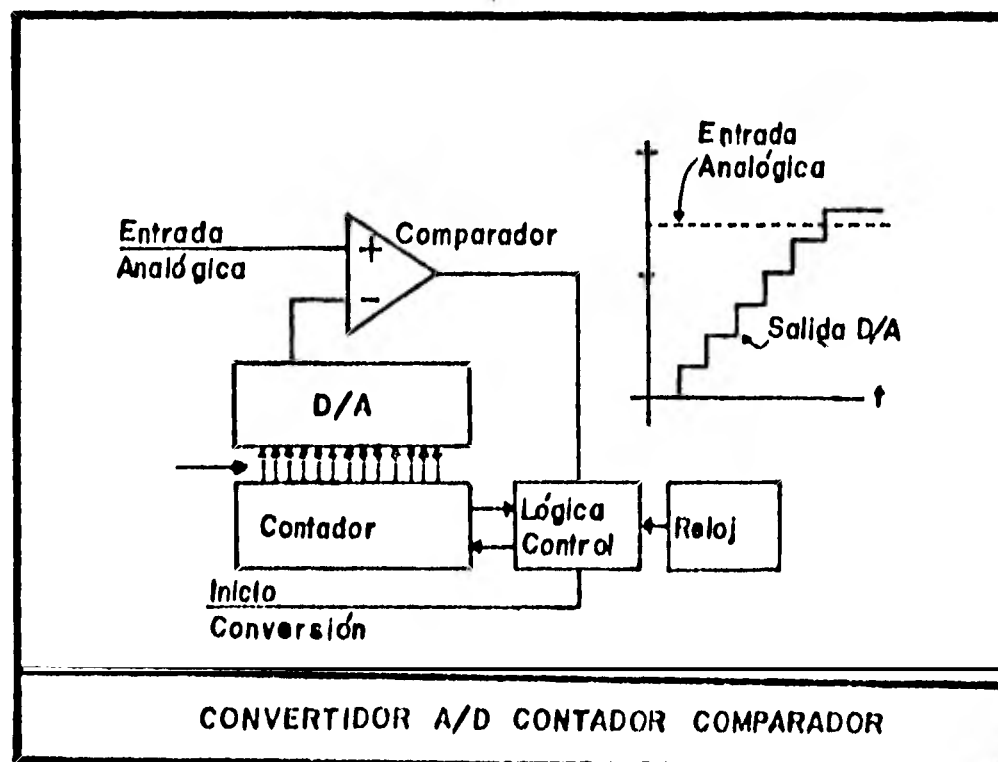


FIGURA 2.3.1

A pesar de que es simple conceptualmente, este convertidor tiene la desventaja de una velocidad limitada para una resolución dada, ya que el tiempo de conversión para un cambio de plena escala es igual a la frecuencia del reloj dividida entre el número máximo de cuentas.

Una variación de este tipo de convertidor es el tipo "servo", en el cual se usa un contador "ascendente-descendente". Si la salida del convertidor D/A es menor que la entrada analógica, el contador cuenta hacia "arriba". Si la salida del D/A es mayor que la entrada analógica, el contador cuenta hacia "abajo". Si la entrada analógica es constante, la salida del contador oscila entre los dos valores adyacentes. El convertidor puede seguir pequeños cambios rápidamente, pero requeriría una cuenta completa para adquirir cambios de plena escala.

2.4 TIPO PARALELO

La fig. 2.4.1 muestra un convertidor A/D tipo paralelo de 3 bits con código Gray de salida. Tiene $2^n - 1$ comparadores, polarizados a 1 bit menos significativo entre ellos, empezando con + 1/2 LSB. Cuando la entrada es cero, todos los comparadores están apagados. Si la entrada empieza a incrementarse, un número creciente de comparadores cambia de estado. Las salidas de los comparadores se conectan a las compuertas, cuyas salidas proporcionan las condiciones necesarias para formar el código Gray (también se puede implementar el código binario natural).

La ventaja evidente de este enfoque es que la conversión ocurre en paralelo, y la velocidad solo es limitada por el tiempo de conmutación de los comparadores y compuertas. Si la entrada cambia, el código de salida también lo hace. Por tanto, este es el enfoque de conversión más rápido.

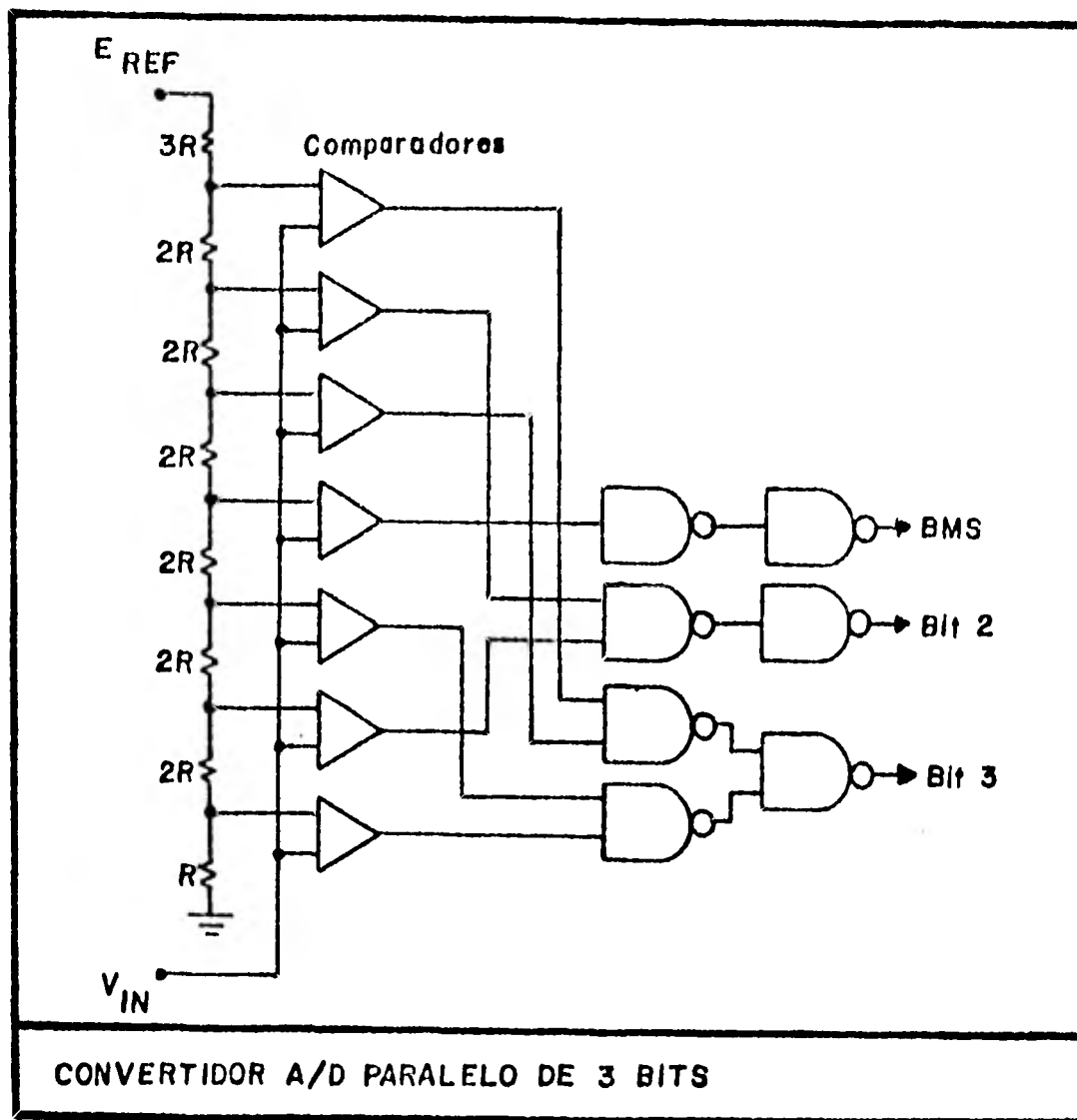


FIGURA 2.4.1

2.5 ERRORES DE UN CONVERTIDOR

Los convertidores A/D pueden presentar los siguientes errores:
ERROR DE OFFSET.- La primera transición puede no ocurrir a exactamente $+1/2$ del bit menos significativo.

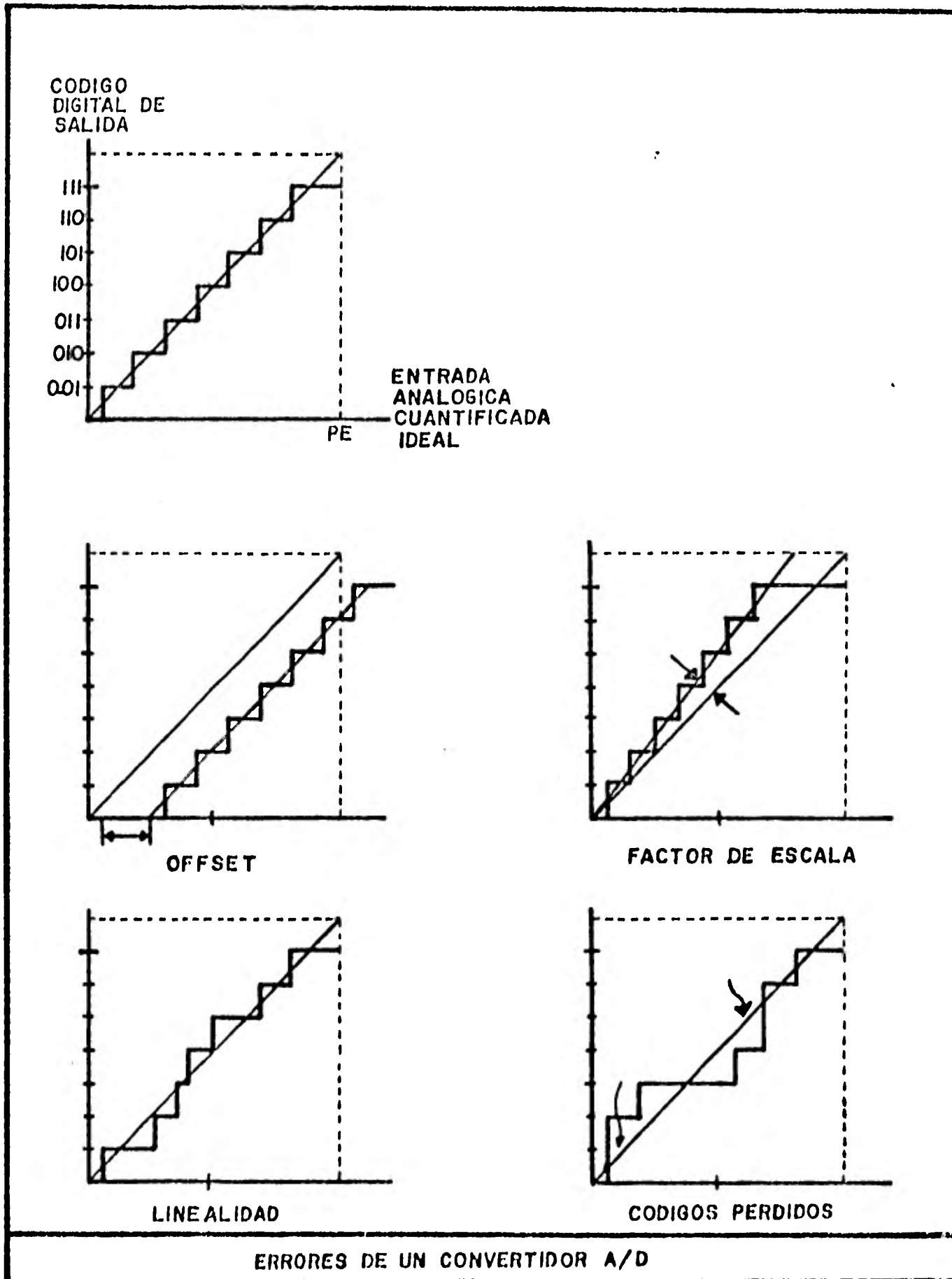
ERROR DE FACTOR DE ESCALA (O GANANCIA).- La diferencia entre los valores a los cuales ocurren la primera y la última transición no es igual a Plena Escala.

ERROR DE LINEALIDAD.- Las diferencias entre los valores de transición no son iguales o no varían de manera uniforme.

ERROR DE LINEALIDAD DIFERENCIAL.- Cuando el error de linealidad es lo suficientemente grande, es posible perder uno o más códigos.

Las magnitudes que tomen estos errores y la existencia de medios para corregirlos definen la calidad de cualquier tipo de convertidor A/D.

A continuación se ilustran las desviaciones que producen estos errores en la función de transferencia de un convertidor de 3 bits.



2.6 APLICACION DE UN CONVERTIDOR A/D A LA PRUEBA DE IMPULSO

Las principales características de un convertidor A/D, que determinan su aplicabilidad al registro de impulsos, son la razón de muestreo y la longitud de la palabra digital (número de bits). La alta razón de muestreo requerida para obtener una reproducción confiable de los impulsos, determina también el límite de la banda de paso de frecuencia del digitalizador.

Con el fin de especificar los requerimientos en lo que se refiere a razón de muestreo, número de bits y ancho de banda, se analizan, a continuación, algunas formas de onda típicas de los impulsos que son aplicados en las pruebas.

Tal vez, el más usado es el impulso provocado por una descarga atmosférica, cuya forma biexponencial con tiempos de frente y valor medio de $1.2/50\mu\text{s}$. respectivamente, fue estandarizada por la IEC. Se aproximará a este impulso por la suma de dos exponenciales, mostradas en la figura 2.6.1.

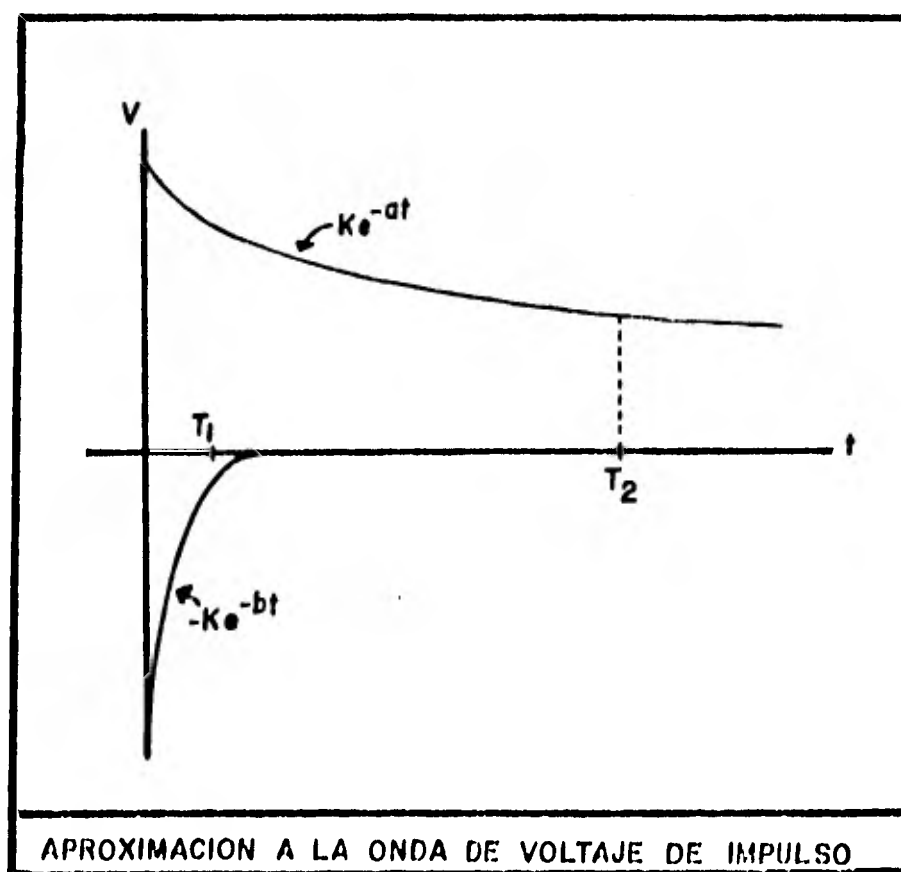


FIGURA 2.6.1

Evaluando la función en puntos de interés:

$$\text{en } t=0 \quad K-K=0 \quad (1)$$

$$\text{en } t=T_1 \quad \Lambda = Ke^{-aT_1} - Ke^{-bT_1} \quad (2)$$

$$\text{en } t=T_2 \quad \Lambda/2 = Ke^{-aT_2} - Ke^{-bT_2} \quad (3)$$

Haciendo $b=10/T_1$ y sustituyendo en (2):

$$\begin{aligned} \Lambda &= Ke^{-aT_1} - Ke^{-10} && ; \Lambda = \text{Amplitud del impulso} \\ &= Ke^{-aT_1} - 0.000045K \end{aligned}$$

Se obtiene el siguiente sistema de ecuaciones:

$$\Lambda = Ke^{-aT_1} \quad (4)$$

$$\Lambda/2 = Ke^{-aT_2} \quad (5)$$

Dividiendo (4) entre (5):

$$\begin{aligned} 2 &= \frac{Ke^{-aT_1}}{Ke^{-aT_2}} \\ &= e^{a(T_2 - T_1)} \\ a &= \frac{\text{Ln}2}{T_2 - T_1} \end{aligned}$$

Asignando valores:

$$A=1$$

$$T_1 = 1.2 \mu\text{s}$$

$$T_2 = 50 \mu\text{s}$$

Obtenemos:

$$a = 14.2 \times 10^3$$

$$b = 8.33 \times 10^6$$

De (4):

$$K = 1.0172$$

Por lo tanto, el modelo matemático aproximado de la onda de voltaje de impulso es:

$$V_{\text{Imp}}(t) = 1.0172\Lambda(e^{-14.2 \times 10^3 t} - e^{-8.33 \times 10^6 t})$$

En lo que sigue se obtendrá el espectro en frecuencia de esta forma de onda.

Obteniendo la transformada de Fourier de esta forma de onda:

$$F(f(t)) = \int_0^{\omega} 1.072\Lambda (e^{-14.2 \times 10^3 t} - e^{-8.33 \times 10^6 t}) e^{-j\omega t} dt$$

se obtiene:

$$F(f(t)) = \frac{1.0172\Lambda}{14.2 \times 10^3 + j\omega} - \frac{1.0172}{8.33 \times 10^6 + j\omega}$$

si se cambia el nombre de las constantes de la manera siguiente:

$$k = 1.0172\Lambda$$

$$m = 14.2 \times 10^3$$

$$n = 8.33 \times 10^6$$

la magnitud esta dada por:

$$M = \frac{k(n-m)}{((mn - \omega^2)^2 + \omega^2(m+n)^2)^{1/2}}$$

evaluando esta función (se considera $\Lambda=1$):

w	0	10	10^2	10^3	10^4	10^5	10^6
M	7.15×10^{-5}	7.15×10^{-5}	7.15×10^{-5}	7.13×10^{-5}	5.84×10^{-5}	1×10^{-5}	1×10^{-6}

w	8.33×10^6	10^7	10^{10}
M	8.61×10^{-8}	6.5×10^{-8}	8.45×10^{-14}

Se calcula ahora la ω correspondiente a una caída de -3dB. A partir de $M = 8.61 \times 10^{-8}$:

$$M_{-3dB} = 8.61 \times 10^{-8} (0.707) = 6.088 \times 10^{-8}$$

La frecuencia correspondiente a esta magnitud es la ω_{-3dB} , cuyo valor aproximado es:

$$\omega_{-3dB} = 1.1 \times 10^7 \text{ rad/seg}$$

$$f_{-3dB} = 1.75 \text{ MHz}$$

Del análisis anterior se deduce que los instrumentos utilizados para registrar impulsos, debidos a descargas atmosféricas, durante pruebas de ruptura de aislamientos de aparatos de alto voltaje, deben reproducir señales con componentes de frecuencia de 2 Mhz aproximadamente, como mínimo.

En contraste con el aislamiento externo, donde el criterio para establecer una falla en la prueba es la detección de un impulso cortado debido a una descarga, en el aislamiento interno de transformadores y reactores de potencia, se deben detectar descargas locales dentro de los embobinados. Tales descargas pueden ser detectadas en base a pequeñas distorsiones que aparecen en los oscilogramas de corriente y voltaje registrados en la prueba a voltaje pleno. Los oscilogramas respectivos obtenidos a voltaje reducido no presentan, en general, tales distorsiones. La evaluación de los resultados de la prueba se basa en la comparación de los oscilogramas registrados a voltajes pleno y reducido. El aparato de medición debe reproducir, no solo los impulsos de voltaje y corriente, sino también las pequeñas distorsiones de estos impulsos. La distorsión se presenta frecuentemente como una oscilación de alta frecuencia, provocando que el espectro en frecuencia del impulso sea más amplio. Las normas no contienen requerimientos específicos que se refieran a la precisión necesaria en tales pruebas, pero, a partir del estudio de varios oscilogramas que presentaron tales distorsiones, se puede decir (un poco arbitrariamente) que el aparato de medición debe reproducir señales de hasta 4 Mhz. A mayores frecuencias un error de medición tiene, relativamente, menos influencia en la precisión con que se registra el impulso, ya que la magnitud de las armónicas disminuye con la frecuencia.

La frecuencia de muestreo debe ser minimamente 4 ó 5 veces mayor que la componente de más alta frecuencia presente en la señal que se quiere digitalizar. En cuanto al número de bits, tal parece que la tecnología actual (principios de 1982) impone un límite a la relación número de bits/tiempo de muestreo/costo. Aunque un número de bits alto es atractivo, se debe tener cuidado de no comprometer el tiempo de muestreo.

De lo anterior se concluye que el enfoque de convertidores A/D necesario para digitalizar una señal analógica de ancho de banda muy amplio es el tipo paralelo. Estos convertidores, también llamados convertidores "flash", presentan razones de muestreo de más de 20 MHz. Tienen anchos de banda más amplios que los del tipo de aproximaciones sucesivas. Mientras que otras técnicas de conversión requieren intervalos de operación específicos - tales como tiempo suficiente para realizar una integración o ejecutar ciclos de prueba y error - la velocidad de un convertidor "flash" está limitada solo por los retrasos de propagación del circuito.

FILOSOFIA DE DISEÑO

En este capítulo se esbozará brevemente el funcionamiento deseado del digitalizador, se describirán y elegirán los componentes de éste y, por ultimo, se obtendrá la configuración final.

3.1 DIAGRAMA DE BLOQUES

La figura 3.1.1 es un diagrama de bloques del digitalizador.

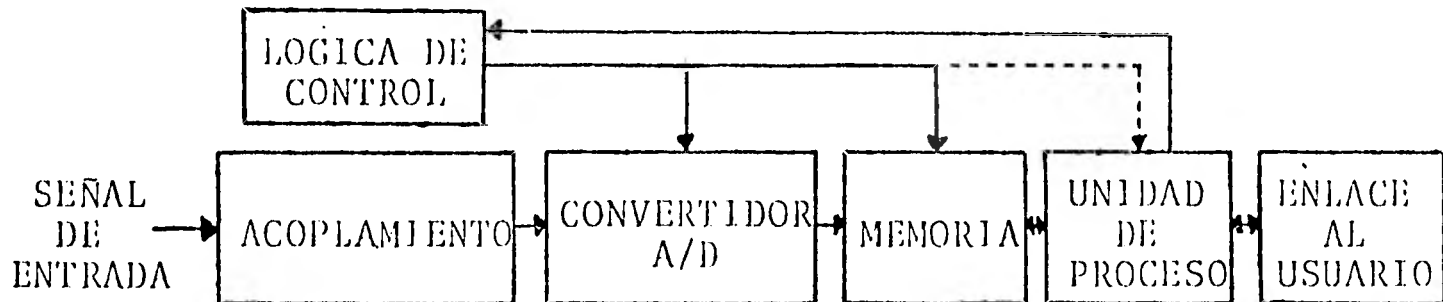


FIGURA 3.1.1

Al inicio de un ciclo de operación típico, el usuario elige valores para los parámetros con los que se realizará la prueba. Proporciona estos valores a la unidad de proceso a través del enlace al usuario. La unidad de proceso los recibe, opera sobre ellos, y los transmite a los dispositivos correspondientes. Una vez realizado esto, la unidad de proceso entra en un ciclo de espera que termina junto con la prueba. Durante la prueba, el convertidor A/D muestrea la señal de entrada, la codifica y presenta a su salida el código binario correspondiente a la muestra. Este código es almacenado en memoria. La lógica de control proporciona las señales de control y temporización necesarias.

Al terminar la prueba, la unidad de proceso recupera el comando de todas las acciones dentro del sistema y, a elección del usuario, puede admitir nuevos parámetros, realizar otra prueba, leer los resultados de la anterior ó enviar la información al usuario.

regulada. De esta manera, un comparador en la parte superior, conmuta a un nivel un poco mayor (menos negativo en el caso de la figura) de la señal de entrada, que el comparador localizado en el siguiente punto del divisor de voltaje (donde el voltaje de referencia es menor). Por ejemplo, si una señal de $-0.1V$ provoca la conmutación de los 12 comparadores superiores conectados a una serie de divisores de voltaje derivados en forma lineal, entonces, una señal de $-0.2V$ provocará que los siguientes 12 comparadores también conmuten.

La codificación de las salidas de los comparadores que conmutaron, produce un equivalente binario de la entrada analógica. La codificación se realiza a través de varias etapas de "latches"; pero la razón de latch-y-recuperación del comparador controla la velocidad de conversión. Debido a que todos los comparadores son "strobe"* simultáneamente (30 ps como máximo), obtienen una muestra de la entrada; es por esto que no es necesario un circuito de muestreo-retén.

En este convertidor, las salidas de los 255 comparadores son codificadas en una palabra digital de 8 bits que aparece "latcheada" a la salida, con una razón típica de hasta 30 megamuestras por segundo. Se garantiza una razón de 25 megamuestras por segundo a través de todo el rango de temperatura. Señales de entrada con anchos de banda de hasta 7MHz son muestreadas y convertidas a 8 bits de salida, en una forma confiable.

La mayoría de los convertidores "flash" tienen una capacitancia de entrada de aproximadamente 1pf por comparador, por lo que, un convertidor con 255 comparadores puede presentar hasta 300pf. Además, la entrada es no lineal y contiene una componente de DC que varía con el nivel de entrada, por lo que se hace necesaria una impedancia de fuente de menos de 10Ω para una operación óptima. La impedancia es proporcionada por un "buffer" de 40MHz, el cual presenta excelente linealidad.

3.3 ELECCION DEL RANGO E IMPEDANCIA DE ENTRADA

La elección del rango y de la impedancia de entrada se realiza conforme a la siguiente tabla:

* "latch"-registro

* "strobe"-pulso de sincronía o de disparo

IMPEDANCIA DE ENTRADA		RANGO DE ENTRADA			
		1V	2V	5V	10V
50Ω	R1	0	24.9	40.2	45.3
	R2	52.3	24.3	10	4.99
75Ω	R1	0	37.4	60.4	68.1
	R2	80.6	39.2	15.4	7.5
93Ω	R1	0	46.4	75	84.5
	R2	102	48.7	19.1	9.31
1000Ω	R1	0	499	806	909
	R2	-	1000	249	110

3.4 ELECCION DEL CODIGO DE SALIDA

El convertidor presenta 2 entradas (NMINV y NLINV) por medio de las cuales se elige el código de salida, que puede ser unipolar o bipolar.

BINARIO		COMPLEMENTO A 2's	
VERDADERO	INVERTIDO	VERDADERO	INVERTIDO
NMINV=1	0	0	1
NLINV=1	0	1	0

3.5 TEMPORIZACION

El diagrama de tiempo de un ciclo de conversión típico se muestra a continuación en la figura 3.5.1

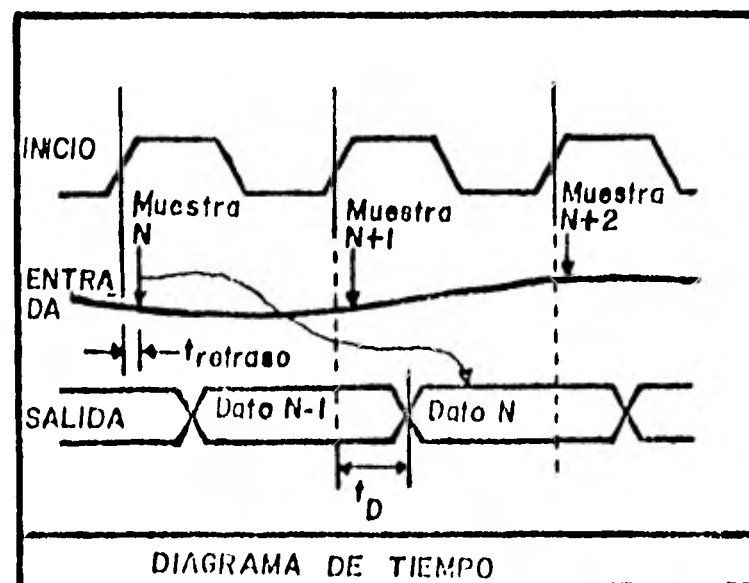


FIGURA 3.5.1

Se toma una muestra (los comparadores son "latcheados") aproximadamente 10ns después del flanco de subida de la señal de conversión (τ_{RETRASO}). Este retraso puede variar por pocos nanosegundos de una parte a otra y como función de la temperatura, pero el término de incertidumbre en el retraso de "strobe" es menor a 30ps. La codificación de 255 a 8 se realiza con el borde de bajada de señal de conversión, y el resultado es transferido a los latches de salida en el siguiente borde de subida. Las salidas requieren de un tiempo mínimo para empezar a cambiar al nuevo resultado, especificado como $t_{\text{D(MIN)}}$. Esto permite que el resultado precedente sea leído en el mismo perfil de subida, esto es, leer el dato N mientras se adquiere la muestra N+2.

3.6 MEMORIA

Durante muchos años existió solo una manera de construir memorias de lectura y escritura (RAM) de alta velocidad a precio accesible: usar núcleos de ferrita. Sin embargo, las ventajas inherentes de buen funcionamiento, alta confiabilidad, bajo costo y baja disipación de potencia convierten a las memorias de semiconductor en una mejor alternativa en diseños de sistemas nuevos.

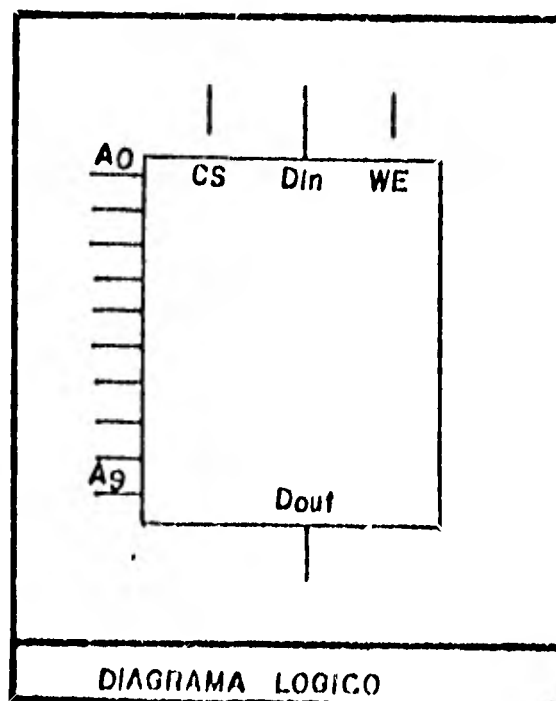
La memoria de acceso aleatorio de semiconductor típica esta formada por una matriz de celdas de almacenamiento en un sistema coordinado XY. El acceso a una localidad dada se logra seleccionando la coordenada correcta por medio de un decodificador y escribiendo o leyendo el dato. Cuando los datos no se leen ni se escriben, deben permanecer almacenados en forma confiable.

Las memorias de lectura y escritura (RAM) son fabricadas usando las tecnologías bipolar y MOS. Las memorias bipolares son típicamente de 1.5 a 2 veces más rápidas que las memorias MOS de canal n y un orden de magnitud más rápidas que las de canal p, presentando tiempos de acceso de 10 a 100 ns. Se caracterizan, además, por su lectura no destructiva y su compatibilidad directa con la familia TTL evitando problemas de acoplamiento.

El tipo más rápido de organización es el de n bits X1, esto es, n renglones y 1 columna.

La capacidad de la memoria depende de los requerimientos del sistema. Con un 1K de memoria y a frecuencia máxima de muestreo, el digitalizador registraría 34 μ s aproximadamente. Bajo estas condiciones se detectaría el frente de la onda de impulso y las pequeñas oscilaciones sobrepuestas con suficiente precisión, para su análisis posterior. La onda de impulso se puede registrar completa a una frecuencia de muestreo menor. A pesar de que 1K de memoria es suficiente para registrar la onda de impulso, la memoria debe proporcionar facilidades para su expansión.

El modelo 93415A de Fairchild semiconductor presenta las siguientes características. Memoria de lectura y escritura (RAM), TTL, totalmente decodificada, organizada en 1024 palabras X 1 bit. La selección de la localidad se realiza con un direccionador, A_0-A_9 , de 10 bits. Contiene una entrada de "Selección de memoria" para expansión a un arreglo de memoria de hasta 2048 palabras, usando un inversor externo. Las operaciones de lectura/escritura son controladas por la entrada \overline{WE} (activa bajo), Manteniendo \overline{CS} y \overline{WE} bajas, los datos presentes en DIN son escritos en la localidad direccionada. Para realizar una lectura, \overline{WE} debe mantenerse alta y \overline{CS} debe ser baja. El dato almacenado en la localidad especificada es presentado en la salida DOUT. Se proporcionan salidas de colector abierto para máxima flexibilidad en la conexión de salida. El dispositivo tiene un tiempo de acceso típico de 25 ns. Para lograr una capacidad de 1K palabras de 8 bits, son necesarias 8 memorias de este tipo. A continuación se muestra un diagrama lógico de esta memoria.



El diagrama de tiempo de un ciclo de escritura se muestra en la figura 3.6.2

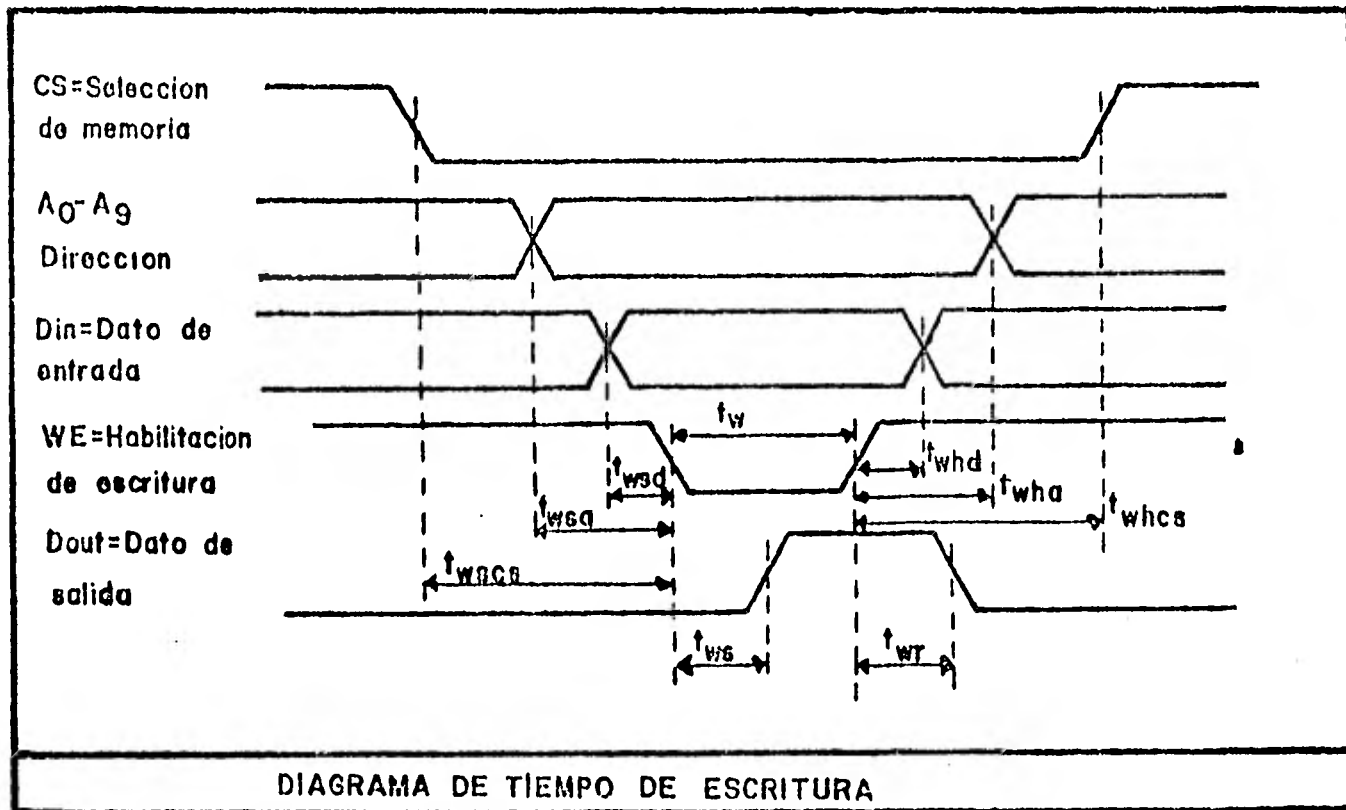


FIGURA 3.6.2

A frecuencia de muestreo máxima garantizada el convertidor entrega una palabra digital cada 40ns, en este tiempo la memoria debe ser capaz de almacenarla y esperar la siguiente. Por lo tanto, el ciclo de escritura es el más restrictivo en cuanto a tiempo se refiere. La lectura se puede hacer más lentamente. La secuencia en la que se deben presentar las señales necesarias para un ciclo de escritura se pueden observar en el diagrama de tiempo.

En el caso más restrictivo los requerimientos temporales para estas señales se muestran en la tabla siguiente:

t_W	Ancho del pulso de escritura (para garantizar la escritura)	20 ns
t_{WSD}	Tiempo asentamiento de Datos antes de escritura	5 ns
t_{WHD}	Tiempo de Mantenimiento de Datos después de escritura	5 ns
t_{WSA}	Tiempo de Asentamiento de dirección	5 ns
t_{WHA}	Tiempo de Mantenimiento de dirección	5 ns
t_{WSCS}	Tiempo de Asentamiento de selección de memoria	5 ns
t_{WHCS}	Tiempo de Mantenimiento de selección de memoria	5 ns

Entonces, para el peor de los casos, un ciclo de escritura dura - 30 ns. Este tiempo es poco menor que el tiempo garantizado de conversión del convertidor, e igual al tiempo típico de conversión del mismo.

3.7 GENERADOR DE DIRECCION

El direccionamiento (selección de una localidad específica) en un subsistema de memoria consiste de dos pasos. Primero, seleccionar un dispositivo o grupo de dispositivos dados, segundo, seleccionar en el dispositivo o grupo de dispositivos una localidad específica. En el caso particular del digitalizador se tiene 1K de memoria (8 memorias de 1024x1 bits cada una), por lo que la selección del grupo de dispositivos es siempre la misma; esta selección se logra conectando la pata de \overline{CS} a tierra. La selección de la localidad se lleva a cabo con un contador. Este contador cuenta desde 0 hasta 1023 y regresa a cero. Cada cuenta corresponde a una localidad en la memoria. El contador debe actuar en sincronía con la señal de conversión.

3.8 RELOJ

El reloj es un circuito oscilador que proporciona la señal de inicio de conversión para el convertidor. Para lograr una mayor precisión se diseñó un oscilador con una frecuencia base de 100 MHz en base a un cristal. A partir de 100 MHz, se puede obtener los diferentes tiempos de muestreo, simplemente dividiendo entre el factor adecuado. La razón por la que se emplea cristal, en vez de una combinación L-C convencional, es que la Q disponible en estos dispositivos puede ser hasta 1000 veces mayor que la disponible con elementos convencionales.

El material más usado como resonante mecánico para osciladores, es el cuarzo cristalino. Las propiedades de este material cambian en diferentes direcciones a través del cristal; además, cada "corte" puede montarse y vibrar de varias maneras. Estos "cortes" tienen diferentes propiedades con la temperatura, varios rangos posibles de operación, y diferentes relaciones entre sus dimensiones y sus propiedades eléctricas y mecánicas.

El modelo eléctrico básico para un cristal de cuarzo montado adecuadamente, incluyendo su "montura" se muestra en la fig.3.8.1

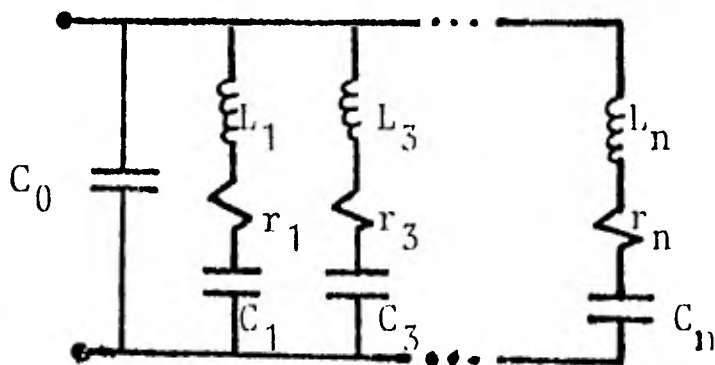
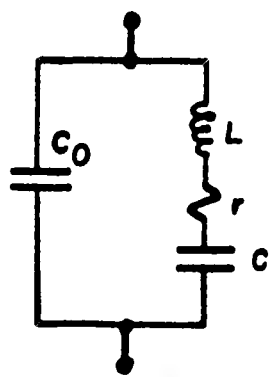


FIGURA 3.8.1

Normalmente, el cristal es operado dentro del 1% de la frecuencia de resonancia de una de las ramas; por lo que el modelo se reduce a C_0 en paralelo con uno solo de los circuitos serie resonantes.

La figura 3.8.2 representa la versión simplificada del modelo, junto con su función de admitancia.



$$Y(p) = \frac{pC_0(p^2 + p\frac{r}{L} + (1 + \frac{C}{C_0})\omega_0^2)}{p^2 + p\frac{r}{L} + \omega_0^2}$$

$$\omega_0^2 = \frac{1}{LC}, \quad Q_L = \frac{\omega_0 L}{r}$$

FIGURA 3.8.2

La figura 3.8.3 es un diagrama simplificado del circuito oscilador

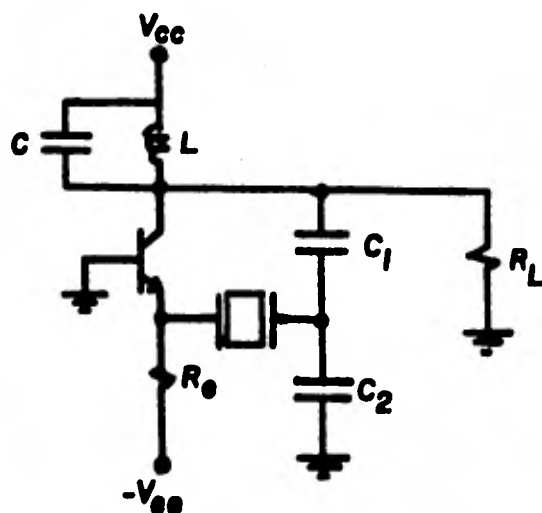


FIGURA 3.8.3

El cálculo de parámetros se realiza suponiendo la ganancia de lazo del circuito igual a uno (se desprecia la carga reflejada de la resistencia r del cristal en serie con la resistencia de entrada del transistor, $1/G_{in}(y)$, a través de R_L):

$$A_L(j\omega_0) = \frac{\alpha_n R_L}{r + R_{in}(y)} = 1$$

siempre que se cumpla:

$$y = \frac{I_{E1}}{I_{EQ}}$$

donde:

I_{E1} = Corriente de emisor en AC del transistor

I_{EQ} = Corriente de polarización en DC

r = Resistencia serie del cristal

R_L = Resistencia de carga

$n = C_1 / (C_1 + C_2)^*$

3.9 SINTESIS DEL DIGITALIZADOR

Después de haber analizado las características más relevantes de cada uno de los dispositivos que conforman al subsistema principal del digitalizador, se procede a configurarlos de manera que se cumpla el objetivo deseado. La configuración inmediata es la siguiente:

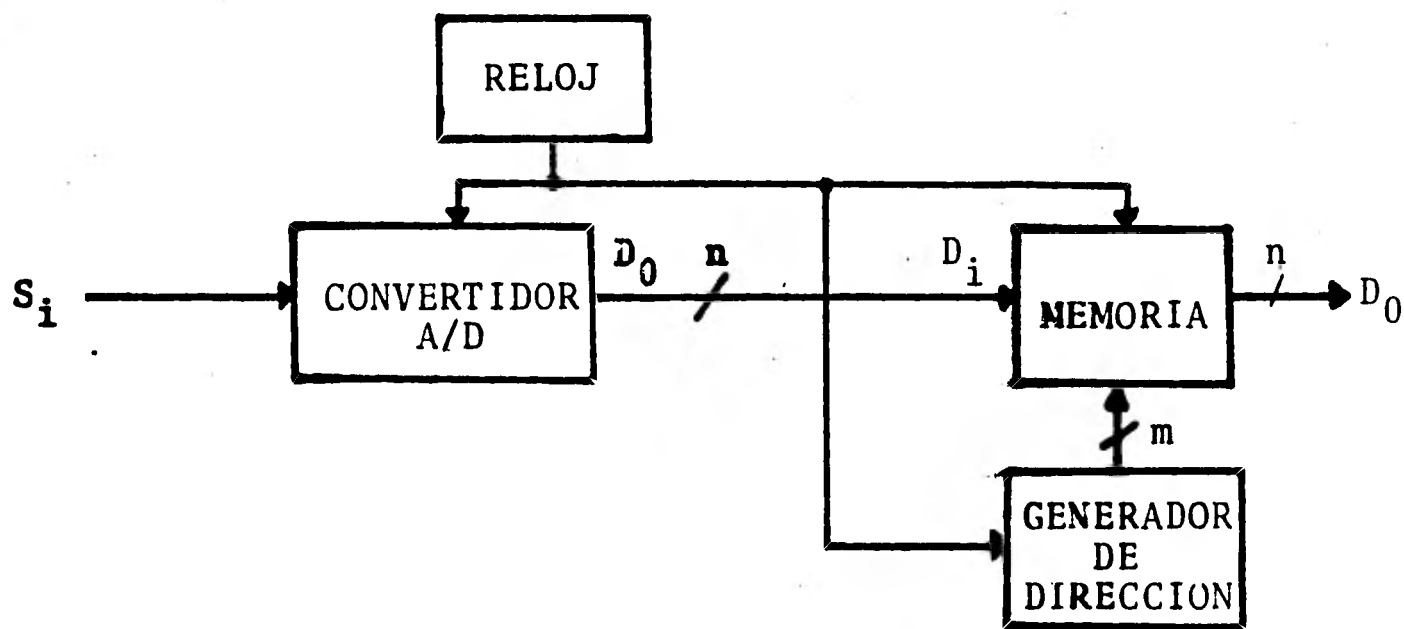


FIGURA 3.9.1

El diagrama de tiempo básico que debe cumplir esta alternativa se bosqueja a continuación:

*Para un cálculo más detallado consultar:
"Diseño y construcción de un sintonizador electrónico para televisión" J. Jesús
Pompa Reyna. Tesis. UNAM 1980

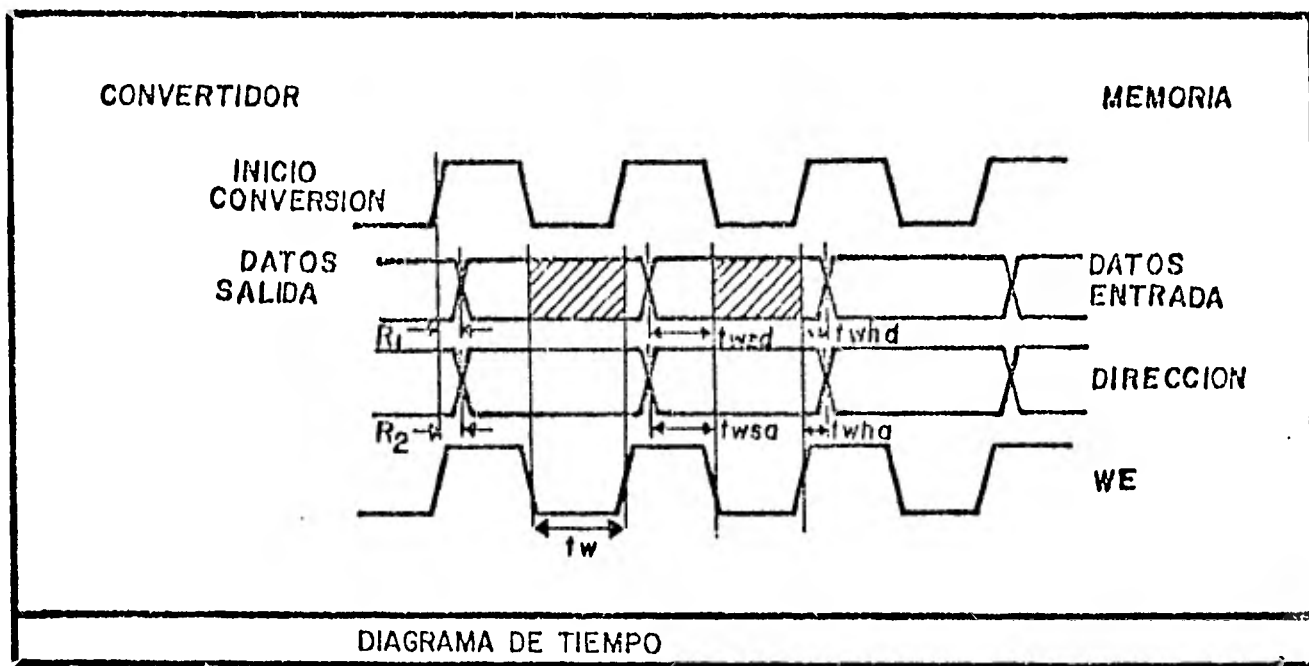


FIGURA 3,9.2

El reloj genera una señal (inicio de conversión) que comanda al convertidor A/D y al generador de dirección. Cada flanco de subida del reloj inicia un ciclo de conversión y almacenamiento. Después de un retraso R_1 , medido a partir del flanco de subida del reloj, el convertidor proporciona sus datos de salida, que a su vez, son los datos de entrada para la memoria. Con el mismo frente, y después de un retraso R_2 , el generador de dirección apunta a la localidad de memoria donde se almacenarán estos datos. La señal de \overline{WE} , necesaria para completar el ciclo de escritura, puede ser la misma que la del reloj, como puede apreciarse en la figura 3.9.2. Si se tiene la precaución de que los requerimientos temporales (t_w , t_{WSD} , t_{WHD} , t_{WHA} , t_{WSA}) se cumplan, esta configuración funciona, al menos teóricamente. Sin embargo, puede presentar problemas debidos a los corrimientos por temperatura y a los retrasos introducidos por el alambrado. No se puede señalar con exactitud en que señal o señales, ni cuando, se presentará un corrimiento. Si existe un corrimiento en alguna de las señales del convertidor o de la memoria, la escritura puede presentar errores ya sea porque la palabra de salida del convertidor no tuvo tiempo suficiente para estabilizarse, o porque alguna de las señales propias del ciclo de escritura de la memoria no se asentó con los requerimientos de tiempo necesarios.

Con el fin de evitar estos posibles errores, se introducen al circuito dos elementos de almacenamiento además de la lógica circuital que los maneje. El diagrama de bloques de esta configuración se muestra en la figura 3.9.3.

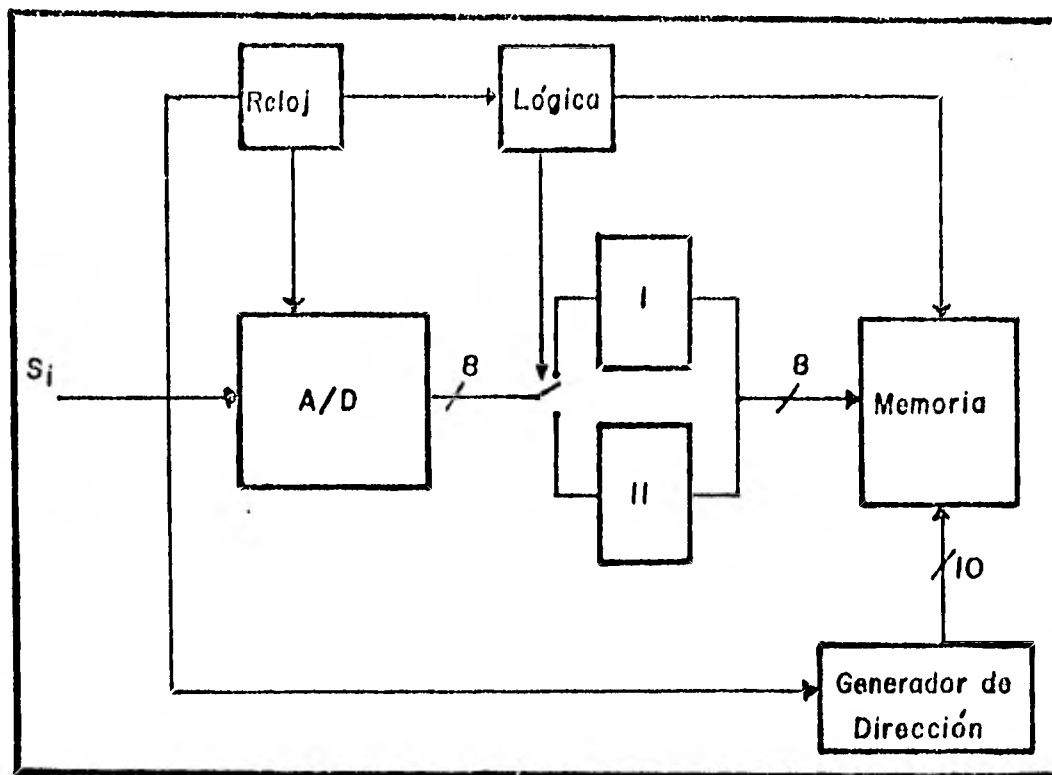


FIGURA 3.9.3

El diagrama de tiempo correspondiente se muestra en la figura 3.9.4.

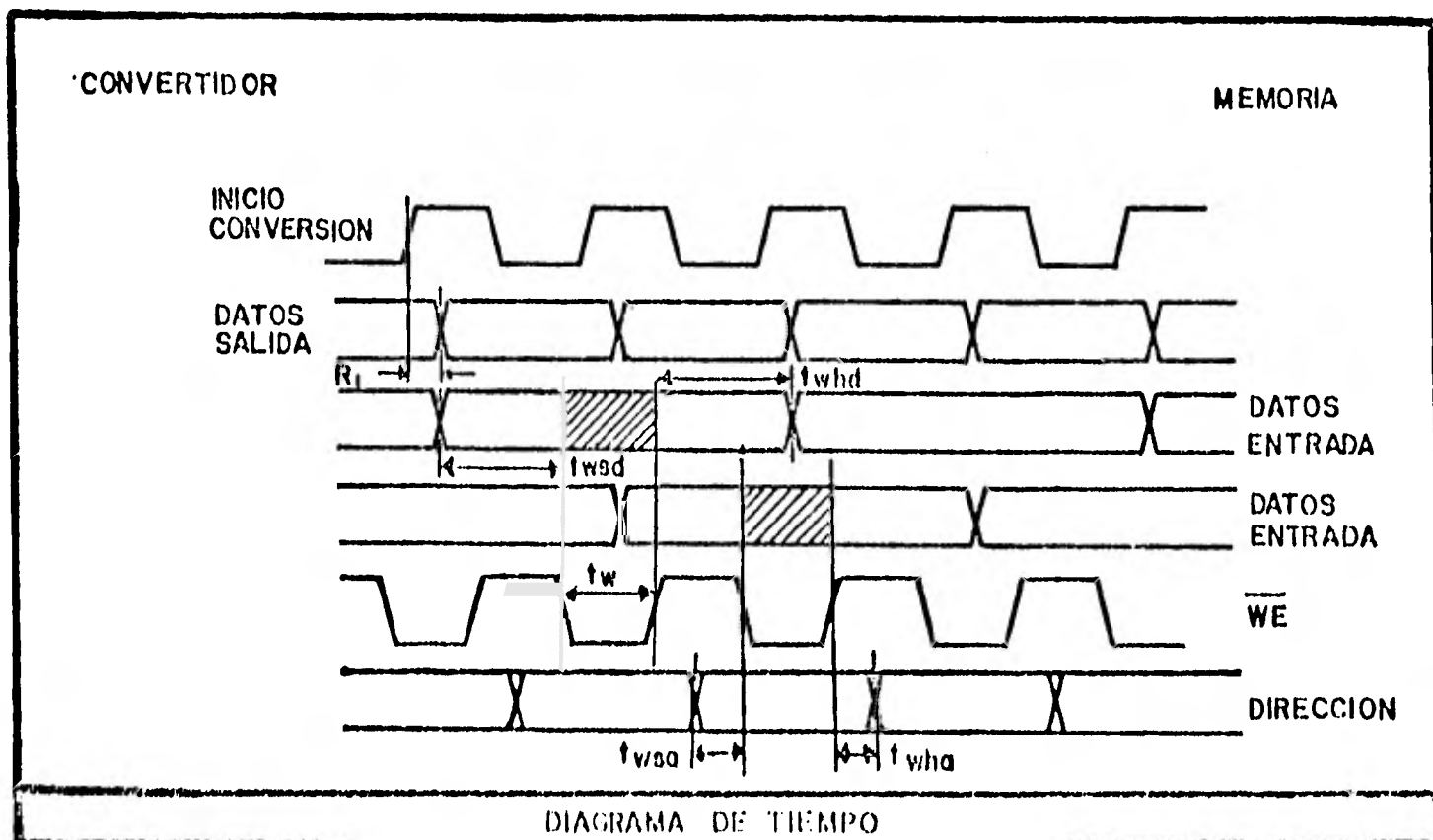


FIGURA 3.9.4

Cada ciclo de reloj el convertidor proporciona sus datos de salida que se almacenan alternativamente en uno y otro de los dispositivos de almacenamiento intermedios (I y II en la figura 3.9.3). La salida de éstos es la entrada a la memoria. Como puede apreciarse en la figura 3.9.4, esta entrada presenta diferencias temporales respecto a la de la configuración anterior. Los requerimientos t_{WSD} , t_{WHD} , t_{WSA} y t_{WHA} han aumentado su magnitud considerablemente. Con esto se ha dado mayor tiempo para que las señales se estabilicen y, en caso de presentarse un corrimiento, se tenga un margen temporal mayor para aceptarlo, sin que cause errores.

Como elementos de almacenamiento intermedio se usan dos flip-flops tipo D octales (74LS374), con salidas de triple estado ya que actúan alternativamente.

La lógica circuital añadida tiene las siguientes funciones:

- a) Generar un reloj retrazado que comande al generador de dirección.
- b) Generar señales que manejen a las entradas de CP y \overline{OE} de los dispositivos 74LS374.
- c) Generar la señal de \overline{WE} de las memorias.

En el diseño de esta lógica se generaron dos fases no traslapadas para el manejo de la información. La figura 3.9.5 es el diagrama eléctrico del subsistema completo y la figura 3.9.6 es el diagrama de tiempo correspondiente.

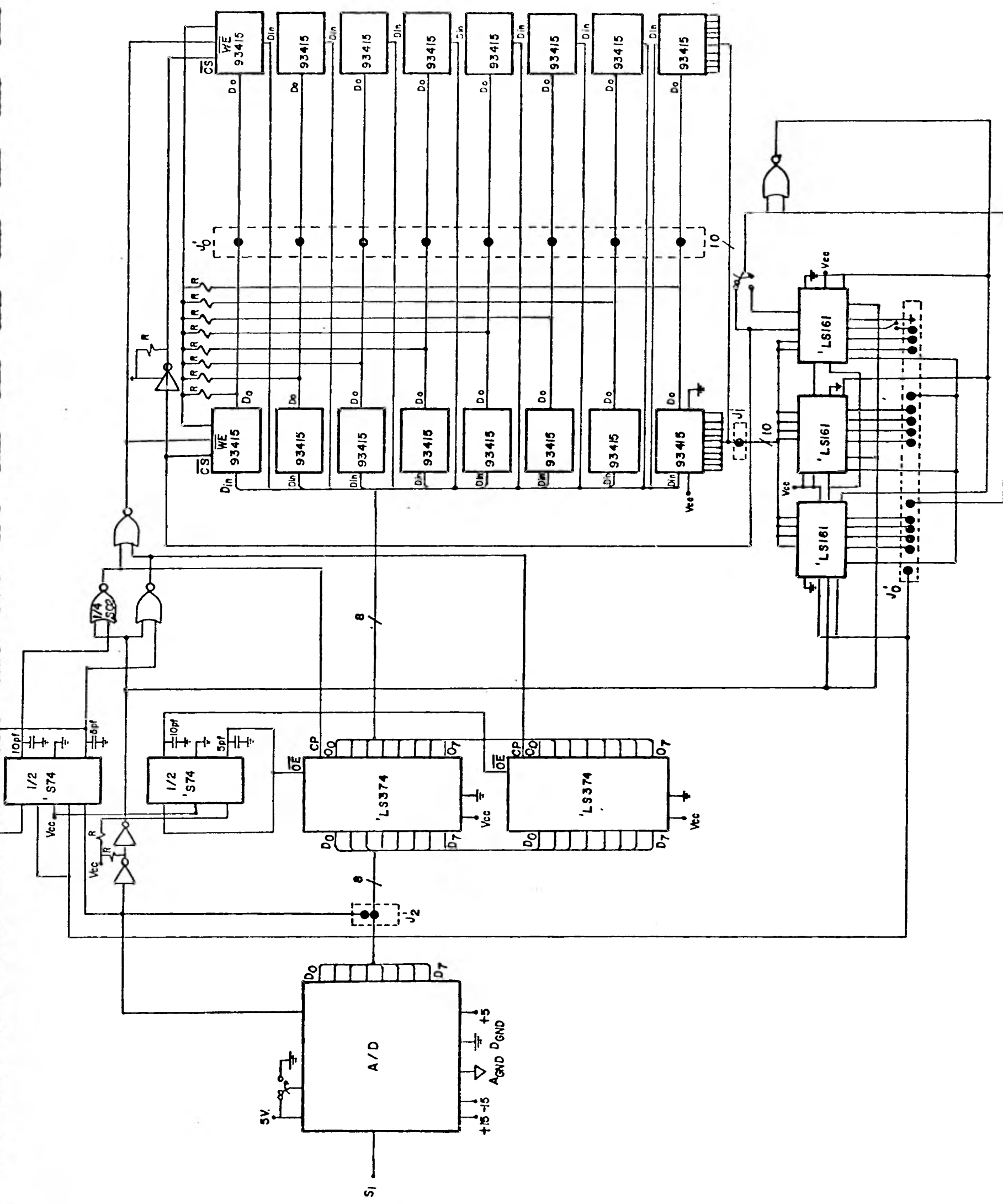


FIGURA 3.9.5

INICIO DE CONVERSION

RETRASO 74S05

DATO DE SALIDA TDC1007PCB

f_1 74S02

f_2 74S02

Q_a DATOS MEMORIA

Q_b DATOS MEMORIA

Q_0 DIRECCION

WE

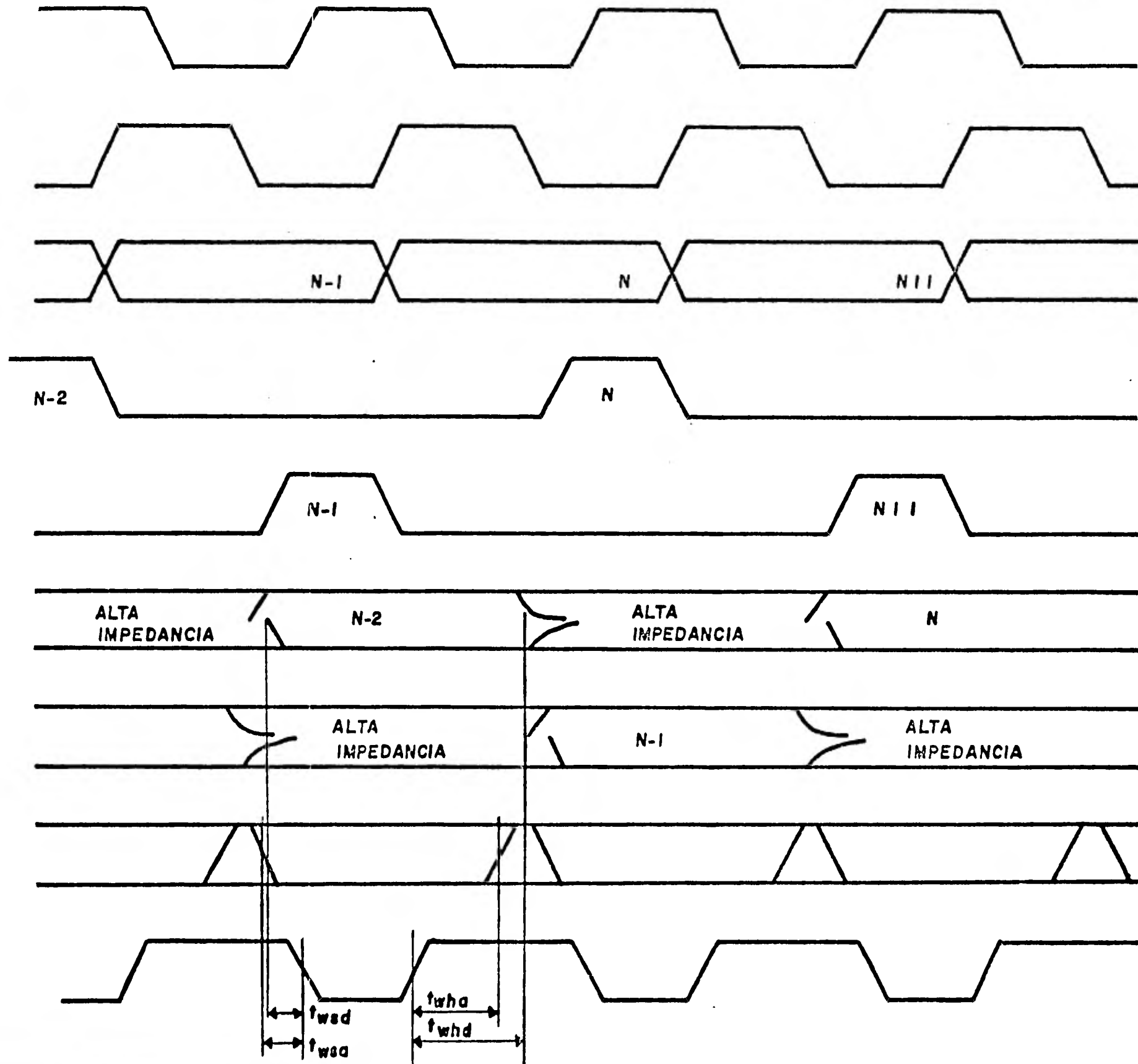


FIGURA 3.9.6

CAPITULO 4

IV UNIDAD DE PROCESO
Y ENLACE AL USUARIO

La unidad de proceso y el alcance al usuario fueron diseñadas con 3 objetivos principales: facilidad de operación del digitalizador por personal no especializado, despliegue rápido de las señales registradas y versatilidad en su uso y aplicaciones. Las principales características que añaden la interface al usuario y la unidad de proceso al digitalizador son las siguientes.

4.1 SELECCION DEL NIVEL DE DISPARO

El disparo es de especial importancia cuando se trata de registrar una onda, especialmente, cuando la onda es un transitorio. Si el instrumento no se dispara, o se dispara en un momento equivocado, tendría que repetirse la prueba, que pudiera ser larga y costosa. Debido a su importancia, el digitalizador utiliza un disparo digital. La elección y lectura del nivel de disparo en forma digital elimina la incertidumbre asociada con los potenciómetros analógicos. El usuario puede elegir un nivel de disparo desde el 0% hasta el 100% de la escala total.

El circuito de nivel de disparo esta compuesto de comparadores digitales de alta velocidad que comparan la salida del convertidor A/D con el código digital correspondiente al nivel de disparo elegido por el usuario. La primera muestra que iguale la condición del inicio del registro de datos se convierte en el punto de disparo, y los comparadores emiten una señal que llamaremos señal de disparo.

4.2 SELECCION DE PRE Y POST-DISPARO

El pre-disparo permite al usuario registrar y observar la señal en un lapso precedente al punto de disparo. El post-disparo proporciona un retraso preciso y seleccionable entre el punto de disparo y el punto final de almacenamiento. La figura siguiente ilustra lo anterior.

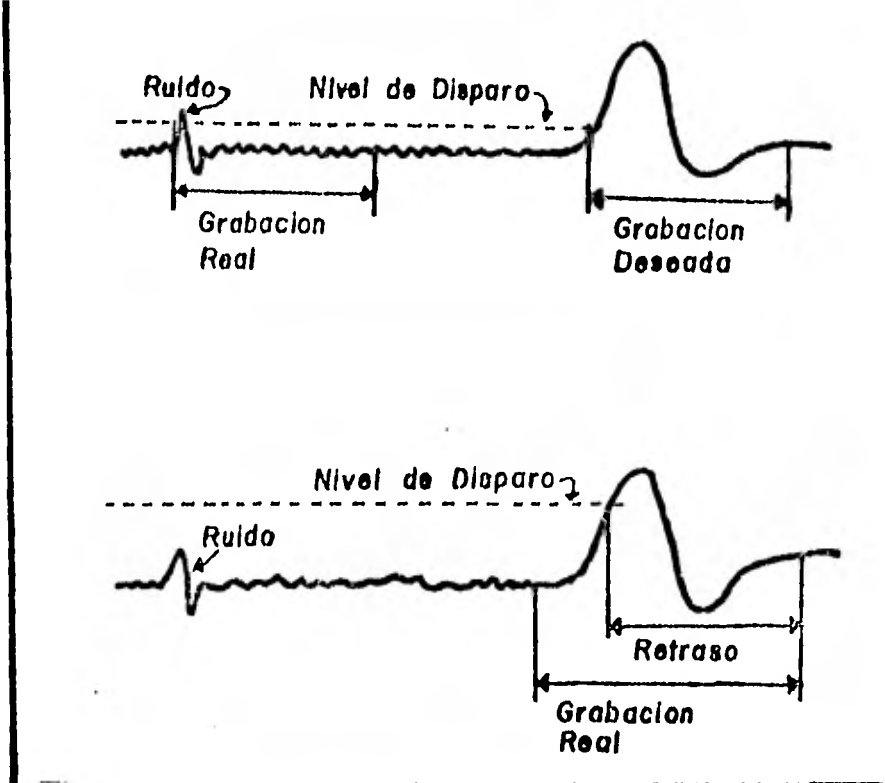


FIGURA 4.2.1

Las características de pre y post-disparo se imponen desde el exterior en una secuencia como la ejemplificada a continuación:

El usuario elige un valor para el retraso. Este retraso, que es un número de localidades de memoria que puede ir desde cero -- hasta 1024, se carga en un contador descendente. Mientras, se mantiene al digitalizador grabando en memoria ininterrumpidamente. Cuando la señal de entrada alcanza el nivel de disparo, los comparadores emiten la señal de disparo que habilita al contador descendente, éste cuenta pulsos de reloj hasta llegar a cero, y emiten una señal que inhibe el almacenamiento en memoria, terminando el proceso. Por lo tanto, el número de localidades de memoria de retraso corresponden a la "señal despues del disparo" (post-disparo), y las restantes a la "señal antes del disparo" (pre-disparo). La señal de disparo habilita también a un "latch"* conectado a la salida del generador de dirección, logrando, con esto, el almacenamiento de la dirección de la localidad de memoria que coincidió con el punto de disparo.

4.3 SELECCION DEL TIEMPO DE MUESTREO

El tiempo entre muestras es variable a elección del usuario. El rango posible va desde 30 ns hasta 90 ns en pasos de 10 ns. Esta

* "latch"=registro flip-flop "D"

característica se logra dividiendo la base de tiempo (100 MHz) entre el factor adecuado, por medio de un contador programable.

4.4 DESPLIEGUE

El digitalizador ofrece despliegue digital de los valores de los parámetros elegidos por el usuario. Se utilizan para ello 4 displays TIL309. Se ofrece también señales de "status" que indican al operario en que modo de operación se encuentra el digitalizador o el parámetro que se está manejando.

4.5 TECLADO

Por medio del teclado el usuario elige el modo de operación del digitalizador o los parámetros y sus valores asociados. Se utiliza un decodificador de teclado para la conexión de éste a la unidad de proceso.

4.6 COMUNICACION

La operación del digitalizador puede ser local (teclado) o remota. Para el caso de operación remota, se proporcionan el transmisor y receptor así como el conector RS232C necesarios para establecer una comunicación serie.

4.7 LECTURA

El digitalizador proporciona directamente la información almacenada en memoria para ser observada en un CRT (se usa un convertidor D/A). También puede obtener la gráfica de la señal registrada. Además existe la facilidad de elegir la dirección en memoria a partir de la cual se iniciara la lectura de la información almacenada (dirección inicial).

4.8 DETECCION DE FIN DE PRUEBA

El digitalizador indica al usuario el fin de prueba por medio de un indicador luminoso (led) localizado en el tablero del mismo.

4.9 UNIDAD DE PROCESO

La elección de la unidad de proceso se realizó en base a los siguientes criterios:

a) Capacidad y número de bits.- La capacidad de la unidad de proceso debe estar acorde con el número y la complejidad de las tareas que realizará, y que son descritas en lo anterior.

b) Velocidad.- La velocidad no es crítica ya que la prueba (alta velocidad) se realiza fuera de línea, utilizando un acceso directo a memoria. La programación de parámetros se realiza a velocidad menor.

c) Facilidad de enlace a periféricos.- Esta suele ser una característica dada por el fabricante que, junto con la unidad de proceso, ofrece toda una familia de periféricos compatibles directamente.

d) Costo

e) Disponibilidad.

La microcomputadora número 8748 Fig.491 de Intel Corp. ofrece las siguientes características:

-Unidad de proceso central de 8 bits, memoria ROM, memoria RAM y puertos de Entrada/Salida, todo contenido en un solo paquete.

-Memoria EPROM de 1Kx8

-Memoria RAM de 64x8

-27 líneas de E/S

-Temporizador y contador de eventos

-Versiones con ciclos de 2.5µs o 5µs. Todas las instrucciones de 1 o 2 ciclos

-Más de 90 instrucciones: 70% de una sola palabra

-Facilidad de expansión de memoria y/o puertos E/S.

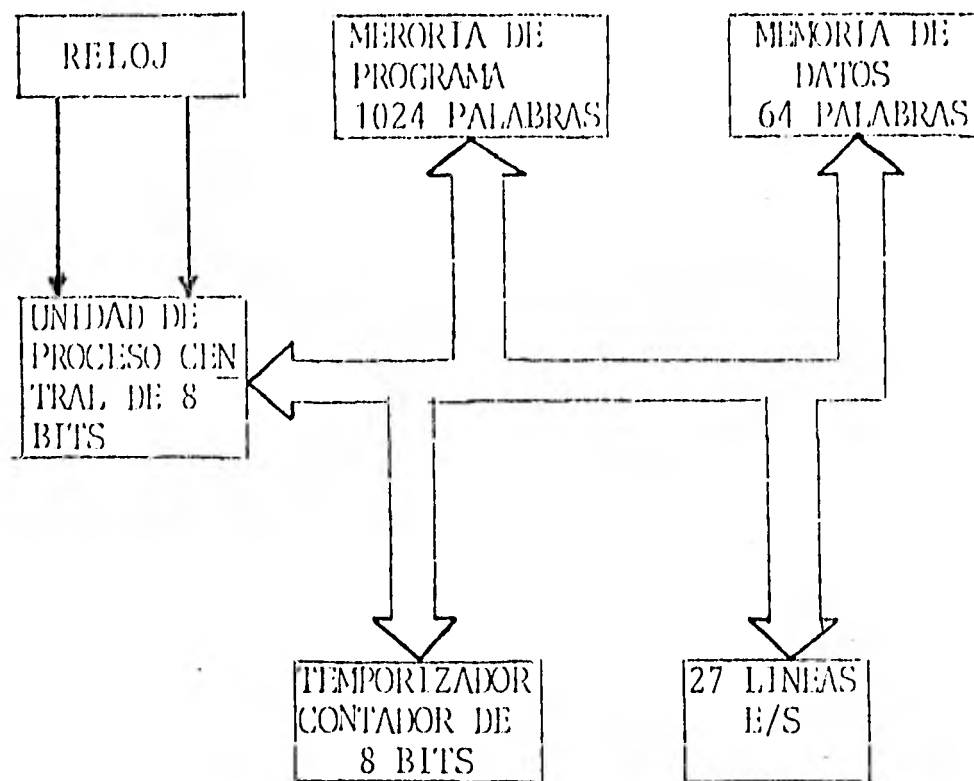


FIGURA 49.1 DIAGRAMA DE BLOQUES DEL 8748

A pesar de que el 8748 ofrece 27 líneas de E/S, estas no son suficientes para los requerimientos del digitalizador. Se usan dos expansores de puerto de E/S.(8243) cuyas características principales son:

- 4 puertos de 4 bits cada uno
- Operaciones lógicas de AND y OR directas sobre los puertos
- Extensión directa de los puertos E/S del 8748.

Se muestra, a continuación un diagrama de bloques de la unidad de proceso y del enlace al usuario completos:

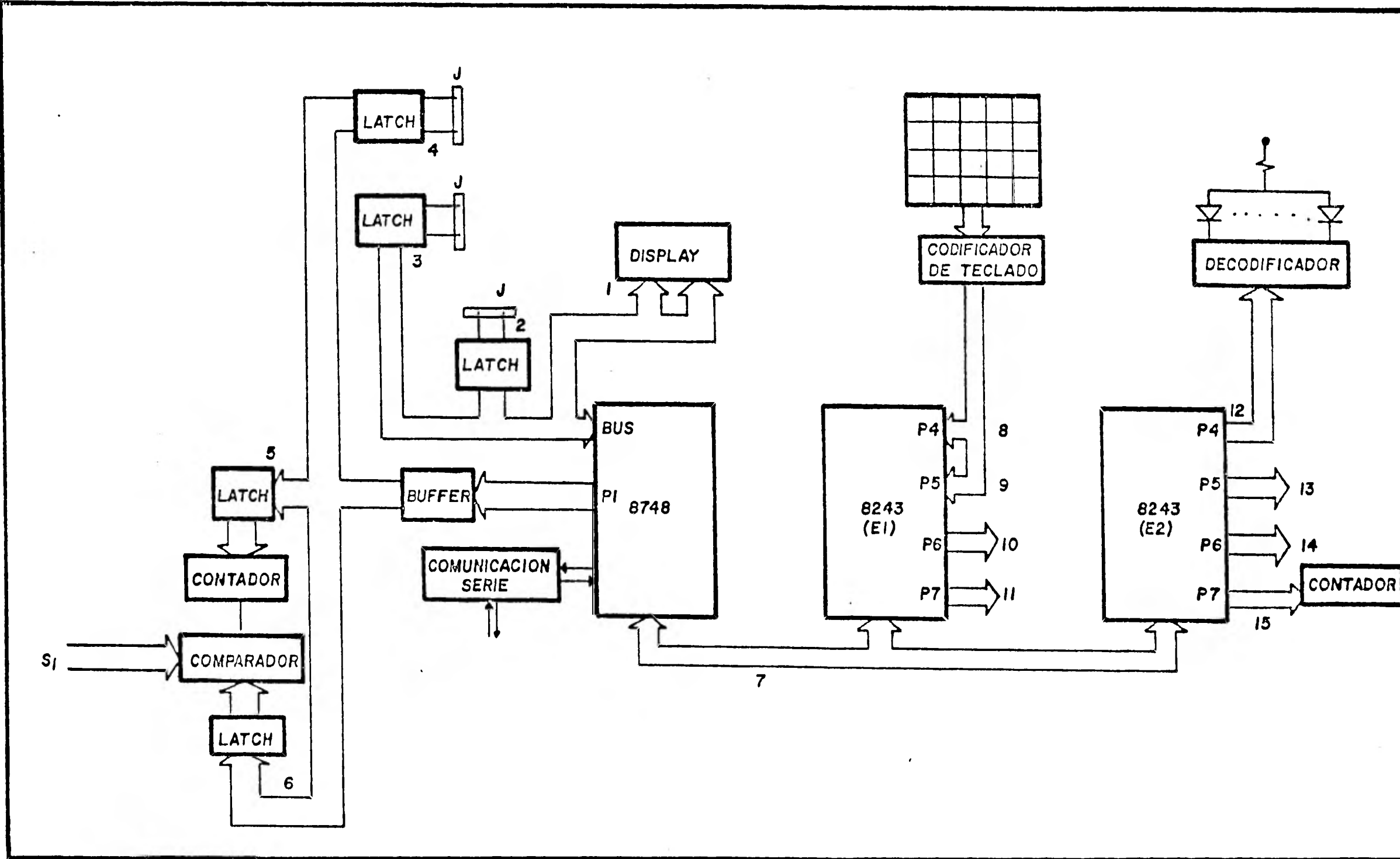


FIGURA 4.9.2

4.10 ASIGNACION DE LINEAS

La asignación de líneas del 8748 y de los 8243 es como sigue:

	NUMERO DE LINEAS	FUNCIONES	NUMERO DE DIAGRAMA DE BLOQUES
BUS	8	a) Enviar datos a los displays b) Recibir datos almacenados en memoria c) Recibir dirección de la localidad de memoria que coincidió con el disparo	1 2 3
PUERTO 1	8	a) Enviar dirección inicial b) Enviar número de localidades de memoria de post-disparo. c) Enviar código digital correspondiente al nivel de disparo.	4 5 6
PUERTO 2	4	Establecer la comunicación entre el 8748 y los 8243	7
PUERTO 5 EXPANSOR 1	4	Recibir información codificada del teclado (Tres líneas libres)	9
P6.E1	4	Enviar señales de control	10
P7.E2	4	Enviar señales de control	11
P4.E2	4	Enviar señales de "status"	12
P5.E2	4	Enviar señales de control de los display's.	13
P6.E2	4	Enviar señales de control	14
P7.E2	4	Enviar factor de división adecuado al contador programable.	15
P4.E1	4	Recibir información codificada del teclado	8

A continuación se muestra el diagrama eléctrico correspondiente, conteniendo todas las conexiones necesarias.

PROGRAMACION DEL MICROPROCESADOR

La operación del digitalizador puede realizarse en forma local o remota. Una vez elegida la forma de operación el digitalizador puede entrar a uno de cuatro posibles modos de operación, listados a continuación:

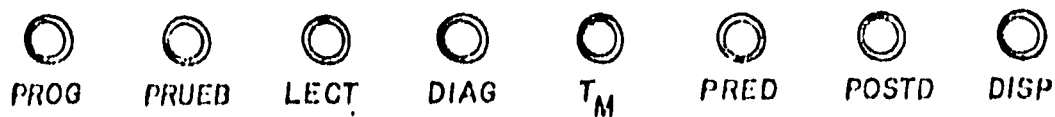
- a) Modo de Programación
- b) Modo de Prueba
- c) Modo de Lectura
- d) Modo de Autodiagnostico

Si la forma de operación elegida es local, el acceso a cualquiera de los modos de operación se realiza a través del teclado. La configuración del teclado se muestra en la figura 5.1

0	1	2	3	4
5	6	7	8	9
PROG	PRUE	LÉCT	DIAG	RET
Tm	Pred	Postd	Disp	

FIGURA 5.1

El usuario oprime la tecla del modo de operación deseado. La unidad de proceso debe reconocer la tecla oprimida e indicar al usuario este reconocimiento por medio de los indicadores de "status". Estos indicadores son ocho "led's" localizados sobre el tablero del digitalizador, y cuya asignación es la siguiente:



Si el modo de operación elegido es el de programación, el usuario debe oprimir, primero, la tecla de algún parámetro, y en seguida, el valor que desee asociarle. El parámetro elegido aparece en los indicadores de "status" y el valor asociado a él aparece en el "display".* De esta forma, el usuario puede asociar valores a los 4 parámetros. En el caso de que el usuario no proporcione valores para los parámetros, la unidad de proceso asume valores llamados de inicio de la manera siguiente:

$T_m = 30ns$

Pred=0

Post=1024

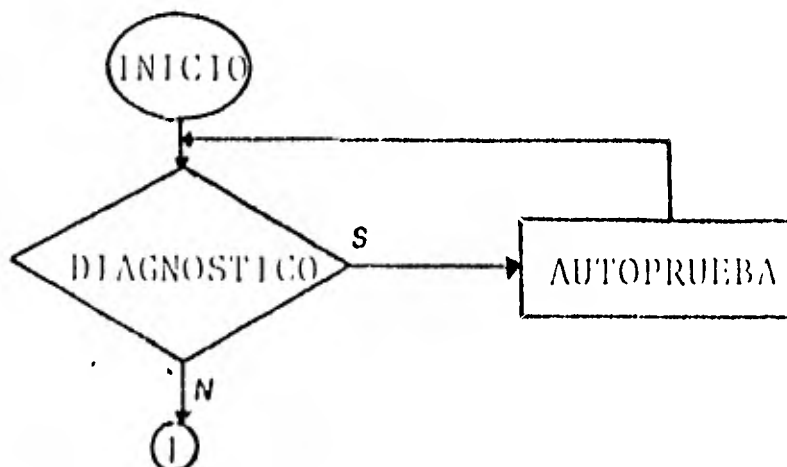
Disp=1 bit menos significativo

Si el modo de operación elegido es el de prueba, la unidad de proceso entra en un ciclo de espera. El digitalizador registra en memoria toda señal que aparezca a la entrada hasta que se realiza la grabación de la señal deseada. El fin de prueba se indica en el "display".

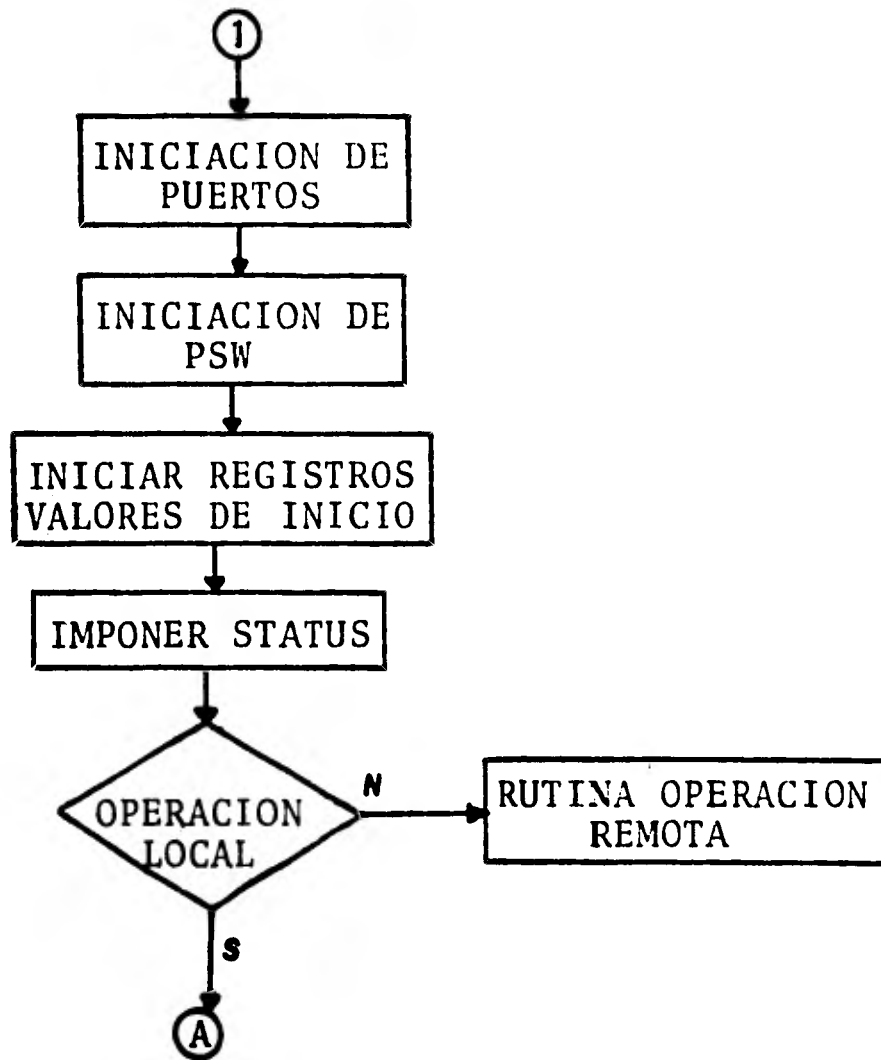
En el modo de lectura el usuario tiene acceso a la información almacenada en memoria. Esta información esta disponible para ser desplegada en un CRT o para ser transmitida a algún otro dispositivo.

El modo de autodiagnóstico es propio del digitalizador. En este modo se prueba el funcionamiento correcto del digitalizador. A continuación se muestra el diagrama de flujo correspondiente a la operación del digitalizador. Este diagrama de flujo concuerda también con el programa que maneja al microprocesador. Se ha dividido en módulos para lograr una mayor facilidad en su manejo.

MODULO DE INICIACION:



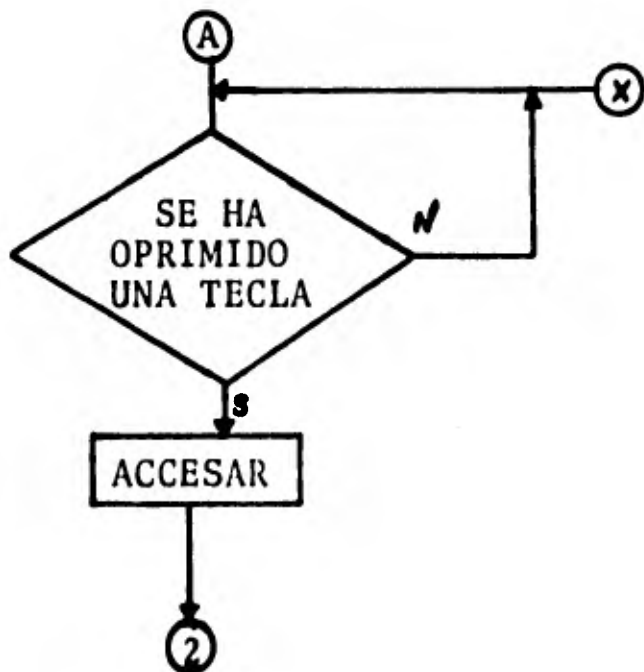
*"display"=pantalla

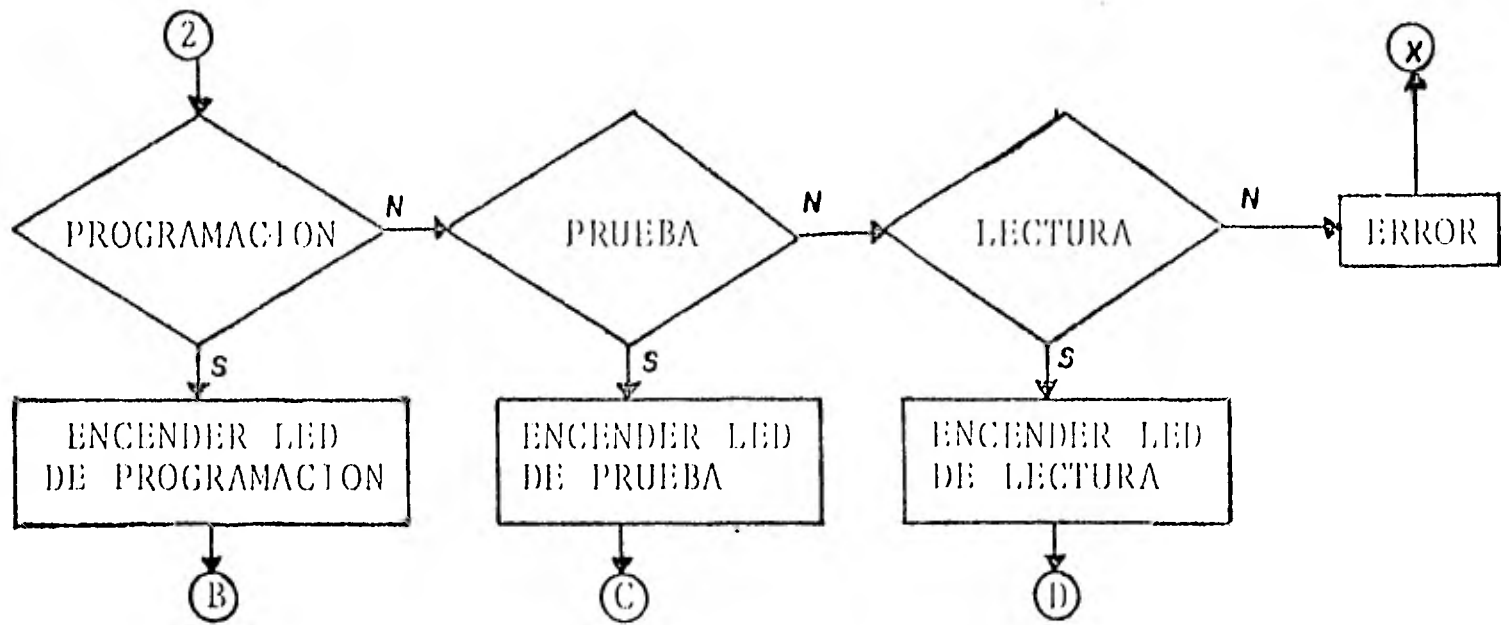


El módulo de iniciación proporciona todas las condiciones necesarias para la operación del digitalizador. Este módulo se realiza en forma automática inmediatamente después de encender el equipo.

Si la operación elegida es local, el programa pasa al módulo principal cuyo diagrama de flujo es el siguiente:

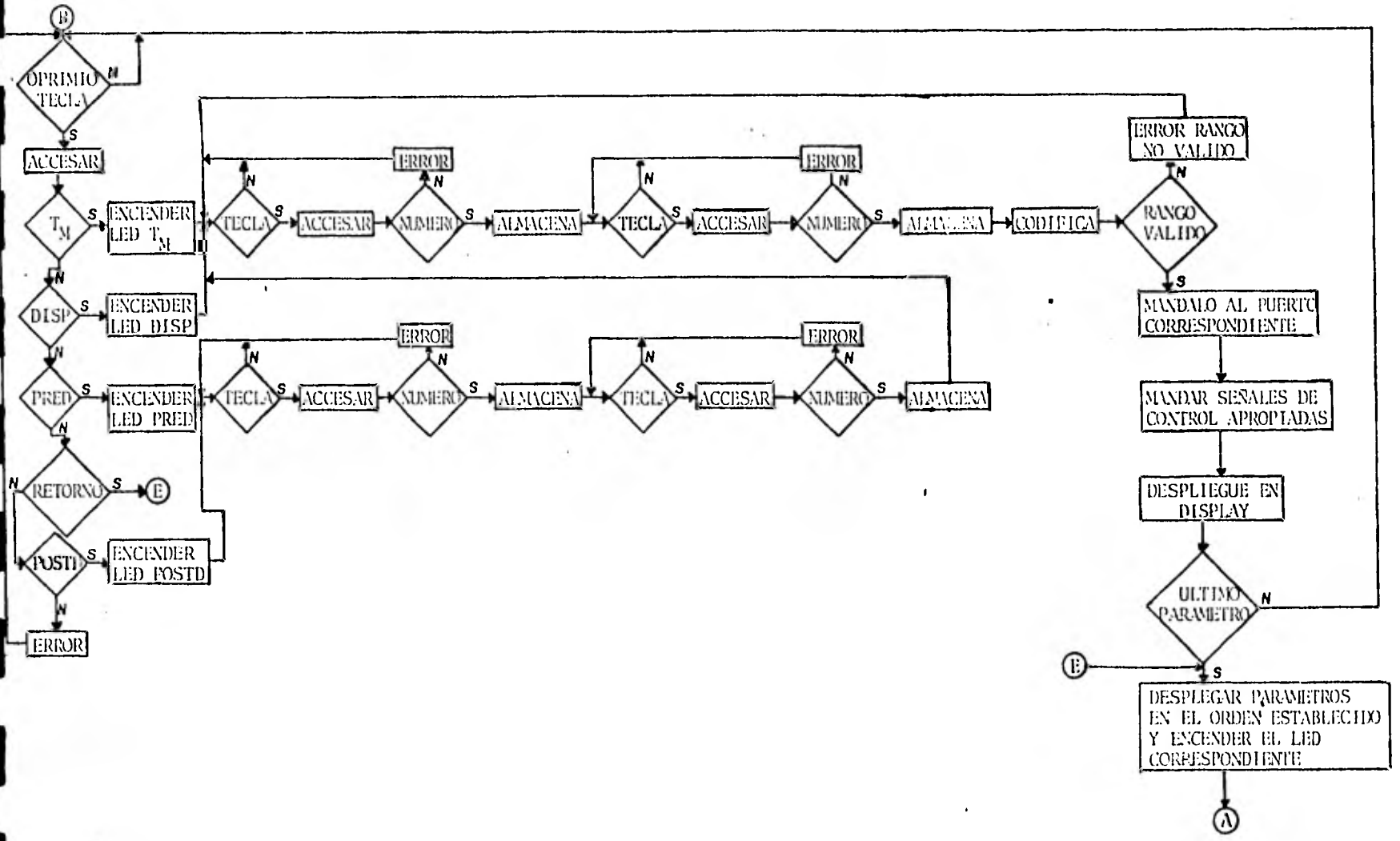
MODULO PRINCIPAL:



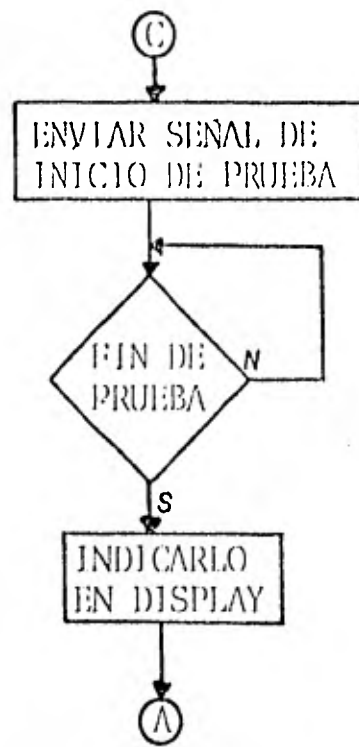


Por medio del módulo principal, el usuario elige uno de tres de los cuatro posibles modos de operación del digitalizador. A continuación se muestra el diagrama de flujo correspondiente a cada uno de estos modos.

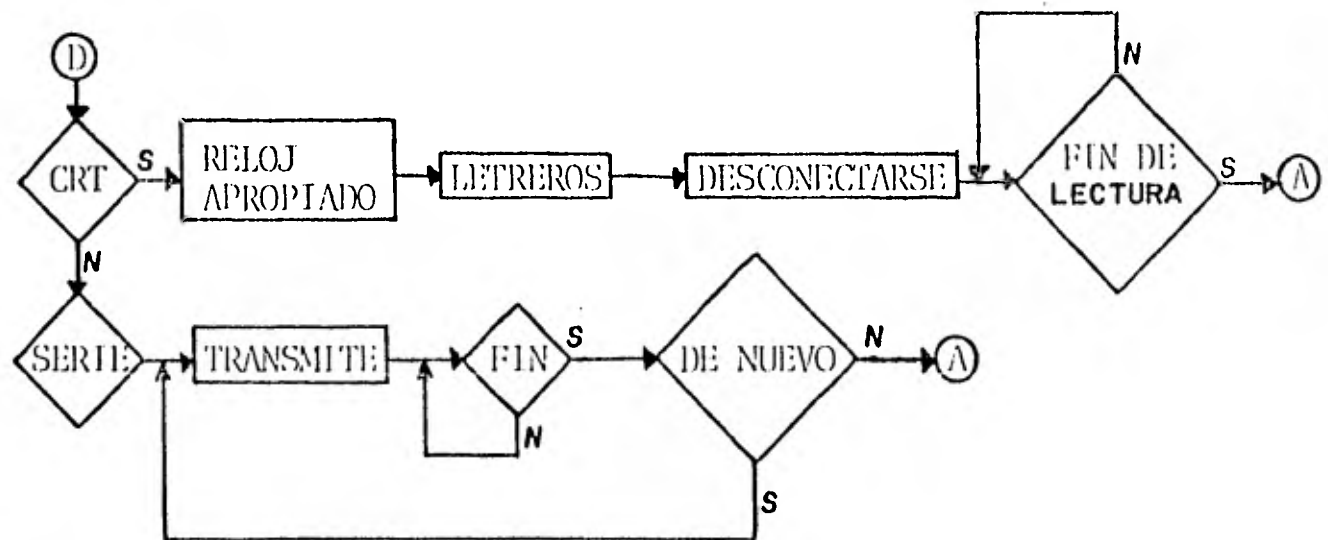
MODULO DE PROGRAMACION:



MODULO DE PRUEBA:



MODULO DE LECTURA:



CONSTRUCCION

Además de lograr la operación correcta dentro del laboratorio - de un nuevo equipo, el diseñador debe asegurar que éste operará en el "mundo real". Esto significa que el equipo no debe ser afectado por fuentes de ruido externas ni comportarse como una fuente de -- ruido; por lo que la eliminación de interferencia electromagnética se convierte en un objetivo durante el diseño.

6.1 DEFINICIONES

Ruido.- Es cualquier señal eléctrica presente en un circuito, - que no sea la señal deseada. Las fuentes de ruido se pueden agru-- par en 3 categorías: la primera es la llamada fuentes de ruido in-- trinseco que aparecen como consecuencia de fluctuaciones aleatorias dentro de sistemas físicos (ruido termico y de disparo). La segun-- da es la de fuentes de ruido producidas por el hombre, tales como motores, switches y transmisores. La tercera categoría es el ruido debido a disturbios naturales tales como descargas atmosféricas y radiaciones solares.

Interferencia.- Es el efecto no deseado, producido por el ruido. Si un voltaje de ruido causa la operación defectuosa de un circui-- to, esto es interferencia.

Suceptibilidad.- Es la capacidad de un dispositivo o circuito - para responder al ruido. El nivel de susceptibilidad de un circuito o dispositivo es el ambiente de ruido en el cual el equipo puede operar satisfactoriamente.

6.2 TRAYECTORIA TIPICA DE RUIDO

Para que se produzca un problema de ruido son necesarios tres - elementos. Primero, debe existir una fuente de ruido. Segundo, de-- be existir un circuito receptor que sea susceptible al ruido. Tercero, debe existir un canal de acoplamiento para transmitir el ruido de la fuente al receptor. Una vez identificados cada uno de estos

tres elementos, existen tres maneras de romper la trayectoria del ruido a) el ruido puede ser suprimido en la fuente, b) el receptor puede hacerse insensible al ruido o c) la transmisión a través del canal de acoplamiento puede ser minimizada. En algunos casos las técnicas de supresión de ruido deben ser aplicadas a 2 o aun a los 3 elementos de esta trayectoria.

6.3 ACOPLAMIENTO DE RUIDO

Ruido Acoplado Conductivamente.- Un cable que corre a través de un ambiente ruidoso puede "recoger" ruido y conducirlo a otro circuito, causando interferencia. La solución es evitar que el cable "recoja" ruido ó eliminar el ruido antes de que interfiera con el circuito.

Acoplamiento a través de Impedancia Común.- El acoplamiento por impedancia común ocurre cuando las corrientes de dos o más circuitos diferentes fluyen a través de una impedancia común.

Campos Eléctrico y Magnético.- Todos los elementos de un circuito, incluyendo a los conductores, radian campos electromagnéticos cuando existe movimiento de carga. Adicionalmente a esta radiación no intencional, se presenta el problema de la radiación intencional de fuentes como radiodifusoras y transmisores de radar.

La lista siguiente intenta resumir las técnicas de reducción de ruido mas comunmente usadas y que se trataron de cumplir donde -- eran aplicables y fue posible, durante la construcción del digitalizador.

6.4 1 SUPRESION DE RUIDO EN LA FUENTE:

- a) Localizar las fuentes de ruido dentro de una caja blindada
- b) Filtrar todas las terminales procedentes de un ambiente ruidoso.
- c) Limitar los tiempos de subida de pulsos
- d) Trenzar terminales ruidosas
- e) Blindar y trenzar terminales ruidosas
- f) Aterrizar ambos lados de los blindajes usados para suprimir interferencia radiada.

II ELIMINACION DEL ACOPLAMIENTO DE RUIDO

- a) Trenzar los conductores de señales de bajo nivel
- b) Poner los conductores de bajo nivel cercanos al chasis (especialmente si la impedancia del circuito es alta).
- c) Trenzar y blindar los conductores de señal (puede usarse cable coaxial para altas frecuencias).
- d) Los cables blindados usados para proteger conductores de señales de bajo nivel deben ser aterrizados de un lado solamente (para altas frecuencias puede usarse cable coaxial con el blindaje aterrizado en ambos lados).
- e) Aislar el blindaje en los conductores de señal
- f) Cuando los conductores de señales de bajo nivel y los conductores "ruidosos" se encuentran en el mismo conector, se deben separar y poner las terminales de tierra entre ellos.
- g) Evitar los conductores de tierra comunes al equipo de alto y bajo nivel.
- h) Mantener los conductores de tierra tan cortos como sea posible.
- i) Aterrizar circuitos en un solo punto (excepto a altas frecuencias.)
- j) Evitar tierras accidentales
- k) Localizar el equipo sensitivo dentro de cajas blindadas
- l) Filtrar o desacoplar cualquier terminal que entre a cajas que contengan equipo sensitivo.
- m) Mantener la longitud de conductores sensitivos tan corta como sea posible.
- n) Mantener la longitud de los conductores que se extiendan -- mas alla del blindaje tan corta como sea posible.
- ñ) Usar líneas de distribución de potencia de baja impedancia
- o) Evitar los lazos de tierra

III REDUCCION DE RUIDO EN EL RECEPTOR

- a) Usar solamente el ancho de banda necesario
- b) Usar filtros selectivos de frecuencia cuando sea aplicable
- c) Proporcionar un desacoplo adecuado en la alimentación

- d) Desacoplar capacitores electroliticos con capacitores pequeños de alta frecuencia.
- e) Separar tierras de señal y circuiteria adicional
- f) Usar cajas blindadas

A pesar de utilizar estas técnicas, se debe hacer énfasis de que, en general, el ruido no puede ser eliminado, sino que solo puede ser minimizado hasta el punto en el que no cause interferencia.

CONCLUSIONES

1. Se ha desarrollado el prototipo de un equipo que ofrece características adicionales a los equipos convencionales para registrar la onda de impulso: despliegue continuo de transitorios de disparo único, pre y post-disparo, varias formas de obtener las ondas registradas, facilidad para el análisis y procesamiento de los resultados obtenidos (por ejemplo, procesamiento estadístico de una serie de impulsos), ayuda en el cálculo de los parámetros propios del circuito de la prueba de impulso.

Tal vez, en un futuro, este equipo sustituya al osciloscopio de impulso en los laboratorios de pruebas de alto voltaje, y sirva, además, como valiosa ayuda en el registro de transitorios.

BIBLIOGRAFIA

HOESCHELLE, DAVID F. Analog-to-Digital/Digital-to-Analog Conversion Techniques. Wiley. 1968

ANALOG DEVICES. Understanding Converters. 1977

CLARKE-HESS. Communication Circuits Analysis and Design. Addison Wesley. 1978

HNATEK. A User's Guide Memory Handbook. Wiley. 1978

INTEL CORPORATION. Handbook of Semiconductor Memories. 1976

FAIRCHILD. Bipolar Memories. 1979

FAIRCHILD. Fast (Advanced Schottky). 1979

INTEL CORPORATION. MCS-48 Microcomputer User's Manual. 1976

IEC. Publicaciones 60-1, 1973; 60-2, 1973; 60-3, 1976; 60-4, 1977.

FAIRCHILD. The TTL Applications Handbook. 1973

ELECTRA. Facing UHV Measuring Problems. No. 35

ELECTRA. Oscilloscopes and Crest Voltmeters.

OHIO BRASS. How does a Distribution Class Surge Arrester Work?

ELECTRONICS. 100-MHz Oscilloscope Displays Innovations in Digital Storage. Mayo 8, 1980. DAGOSTINO-TURNER.

MALEWSKY-DECHAMPLAIN. Digital Impulse Recorder for High-Voltage Laboratories. IEEE Transactions on Power Apparatus and Systems, Vol PAS-99.No.2 Marzo/Abril 1980

HEWLETT-PACKARD. 5180A Waveform Recorder

BIOMATION. 8100 Waveform Recorder.

BUCKLEN W. Digitize with Monolithic Flash A/D Converters. Electronic Design. Septiembre 13 1980

BUCKLEN W. Video Digitizing Gets Extra Bit of Resolution from Flash ADC. Electronic Design. Enero 22 1981

MARSHALL M, 8-Bit Digitizer Samples at 20 MHz. Electronics, Junio 19 1980

ROBIN N. Capture Fast Waveforms Accurately with a 2-Channel Programmable Digitizer. Electronic Design. Febrero 3 1980

ANALOG DEVICES, ANALOG DIALOGUE. 13-2 1979

TEKTRONIX. 507 Oscilloscope.

HEAFELY. 64M Precision Impulse Peak Voltmeter.

SCHWAB-HEROLD. Electromagnetic Interference in Impulse Measuring Systems. Paper T 73 062-7. IEEE PES Summer Meeting and EHV/UHV Conference, Vancouver, Canada. 1973

BUTTRICK-HARRINGTON. Impulse Testing. Methods of Fault Detection and Location.

COFFEE M. Common-mode Rejection Techniques for Low-level Data Acquisition. Instrumentation Technology, Julio 1977

SITTER R. RFI-What Is It and How to Control It. Instrumentation Technology, Septiembre 1978

GERBER-SYKES. State of the Art-Quartz Crystal Units and Oscillators. Proceedings of the IEEE. Febrero 1966

HAFNER E. The Piezoelectric Crystal Unit- Definitions and Methods of Measurement. Proceedings of the IEEE. Febrero 1969

CTS KNIGHTS, INC. Guide to Frequency Management Devices.

OTT H. Noise Reduction Techniques. Wiley. 1979

TRW. Model TDC1007PCB

MARSHALL M, 8-Bit Digitizer Samples at 20 MHz. Electronics, Junio
19 1980

ROBIN N. Capture Fast Waveforms Accurately with a 2-Channel Program-
mable Digitizer. Electronic Design. Febrero 3 1980

ANALOG DEVICES, ANALOG DIALOGUE, 13-2 1979

TEKTRONIX. 507 Oscilloscope.

HEAFELY. 64M Precision Impulse Peak Voltmeter.

SCHWAB-HEROLD. Electromagnetic Interference in Impulse Measuring
Systems. Paper T 73 062-7. IEEE PES Summer Meeting and EHV/UHV
Conference, Vancouver, Canada. 1973

BUTTRICK-HARRINGTON. Impulse Testing. Methods of Fault Detection
and Location.

COFFEE M. Common-mode Rejection Techniques for Low-level Data
Acquisition. Instrumentation Technology, Julio 1977

SITTER R. RFI-What Is It and How to Control It. Instrumentation
Technology, Septiembre 1978

GERBER-SYKES. State of the Art-Quartz Crystal Units and Oscillators.
Proceedings of the IEEE. Febrero 1966

HAFNER E. The Piezoelectric Crystal Unit- Definitions and Methods
of Measurement. Proceedings of the IEEE. Febrero 1969

CTS KNIGHTS, INC. Guide to Frequency Management Devices.

OTT H. Noise Reduction Techniques. Wiley. 1979

TRW. Model TDC1007PCB