

870117

# UNIVERSIDAD AUTONOMA DE GUADALAJARA

INCORPORADA A LA UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

FACULTAD DE INGENIERIA MECANICA ELECTRICA

30 Ej



TESIS CON FALLA LE ORIGEN

“Evaluación de la Etapa de Control de un Control de Velocidad para un Motor de Inducción de Condensador Dividido Permanentemente”.

## TESIS PROFESIONAL

QUE PARA OBTENER EL TITULO DE  
Ingeniero Mecánico Electricista  
P R E S E N T A :

*Gerardo Javier Martínez Arévalo*

Guadalajara, Jal. 1989.

## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

## INDICE.

HOJA

Introducción.....	1
Antecedentes.....	4
CAPITULO I. Alternativas de solución.....	11
CAPITULO II. Análisis de la etapa de control.	
2.1 Análisis general del circuito.....	42
2.2 Análisis del circuito oscilador.....	46
2.3 Análisis del circuito troceador.....	67
2.4 Análisis del circuito generador de señal cuadrada..	78
2.5 Análisis del circuito troceador de pulsos.....	84
CAPITULO III. Señales de salida y su aplicación.....	95
Conclusiones.....	98
Bibliografía.....	100

## INTRODUCCION.

El motor eléctrico, cualquiera que sea su tipo, es el elemento fundamental en la gran mayoría de las máquinas empleadas actualmente, tanto a nivel industrial como doméstico.

Esta importancia en la relación motor-máquina nos obliga a prestar una mayor atención a todos los aspectos referentes al control de dichos motores, control no solo de la velocidad (que es el tipo de control en favor del cual se argumenta en esta tesis), sino también de la inversión de la rotación, métodos de aceleración y desaceleración entre otros.

El empleo en este control de dispositivos semiconductores tales como el transistor bipolar y el transistor monojuntura nos ubica en el área de la Electrónica de Potencia, mientras que el uso de componentes digitales nos introduce de lleno en la Electrónica Digital. La combinación de dispositivos semiconductores de potencia y dispositivos lógicos es cada vez más frecuente, debido a las ventajas referentes a precisión y costo que representa el uso de arreglos de dispositivos digitales empleados como circuitos de disparo de arreglos de transistores de potencia.

El control de velocidad evaluado en esta tesis es aplicable solamente al motor de inducción de condensador dividido permanentemente, el cual se caracteriza por la incorporación de un capacitor en su devanado el cual permanece en el circuito tanto en el arranque (que es su principal razón de ser) como durante la marcha. El motivo por el cual se enfocó este control de velocidad hacia este tipo específico de motor monofásico es el hecho de que el principal obstáculo para su empleo generalizado es la dificultad que existe para controlar su velocidad, problema que resuelve el control evaluado en este trabajo, ya que nos proporciona un rango de velocidades bastante amplio, lo cual le da una mayor versatilidad al uso del motor de inducción monofásico tratado en esta tesis.

A grandes rasgos, el contenido de este trabajo se divide de la siguiente manera: El capítulo I se inicia con una sección de antecedentes, en la cual, además de plantearse el problema a resolver, se presentan diversas alternativas de solución que se han propuesto para el control de la velocidad de diferentes tipos de motores; dentro del mismo primer capítulo se hace un análisis de la alternativa de solución propuesta en esta tesis, así como del tipo de lógica digital que se va a emplear.

En el capítulo II se evalúa en su totalidad la etapa de control sujeta a análisis en este trabajo; se parte de lo general haciendo un somero análisis del circuito en su totalidad para posteriormente analizar uno a uno los bloques que componen esta etapa de control.

El capítulo III contiene en su totalidad las señales de salida de la etapa de control de este sistema y su aplicación en la etapa de potencia.

Complementan este trabajo una sección que contiene las conclusiones obtenidas en esta tesis y la bibliografía.

Al evaluar esta solución propuesta para el control de motores monofásicos de inducción de condensador dividido permanentemente, se espera obtener un conocimiento más amplio respecto a la lógica digital HTL empleada a nivel industrial y como lógica inmune al ruido; además, considerar la aplicación más frecuente de el tipo de motor de condensador dividido permanentemente y contar con una alternativa de solución, que por su planteamiento motive el desarrollo de otras técnicas de control para cualquier tipo de motor.

Quiero expresar mi más sincero agradecimiento al Ingeniero José Ramón Vázquez Espinola por su valiosa ayuda en la elaboración de esta tesis.

## ANTECEDENTES.

A través de los años, se ha intentado, con diferentes grados de éxito, de controlar la velocidad de los motores de inducción, lo que ha dado margen a diversas posibilidades de solución a este problema, cada una de las cuales presenta ventajas y desventajas con respecto a las demás alternativas.

En esta sección se mencionarán algunas de las alternativas de solución que se han empleado para solucionar el problema que representa el controlar la velocidad de un motor de inducción.

A partir del uso generalizado del motor eléctrico, este ha proporcionado la más importante fuente de energía para mantener en operación tanto la mayoría de las máquinas herramienta como una gran diversidad de equipo industrial e incluso doméstico. El motor ha llegado a relacionarse de una manera tal con la impulsión de los elementos de las máquinas que, casi en la totalidad de los casos de diseño de maquinaria, el motor se incluye como un elemento más de la misma.

Al irse estrechando la relación que guarda el motor con la máquina en sí, se ha hecho necesaria la implementación de equipo de control directamente aplicable al motor.

Con el término "control del motor", podría estarse haciendo referencia al control de inversión de la rotación, ó a métodos de aceleración y desaceleración, arranque, desactivación, ó como en nuestro caso, al control de la velocidad del motor.

El control de velocidad del motor es esencial, no solamente para hacerlo funcionar, sino para controlar su velocidad durante la marcha y con ésto darle una gran versatilidad a su uso. Dependiendo del tipo de control de velocidad que se emplee y del tipo de motor al que se aplique, se pueden obtener cuatro tipos básicos de motores de velocidad controlada:

-Velocidad constante: Este tipo de motores prácticamente funcionan a la misma velocidad bajo una carga normal, la velocidad constante es esencial para grupos motogeneradores, en cualquier condición de carga.

-Velocidad variable: Para una grúa ó un elevador, una velocidad variable es la mejor opción. En este tipo de trabajo, la velocidad variable del motor disminuye al aumentar la carga, y aumenta cuando ésta se reduce.

-Velocidad ajustable: Con los controles para ajustar la velocidad, un operario puede regularla de una manera gradual, en una amplitud considerable durante la marcha. la velocidad también puede fijarse previamente, pero una vez ajustada permanece

relativamente constante con cualquier carga dentro de la capacidad del motor. Este tipo de control es el que se desarrolla en este proyecto.

-Velocidad múltiple: Se utiliza una velocidad característica en un motor de velocidad múltiple como el usado en un torno revólver. Aquí, la velocidad se puede fijar en dos ó más grados definidos, permaneciendo prácticamente constante, independientemente de los cambios en la carga. (1)

Uno de los métodos de control de velocidad para motores de inducción de rotor devanado es el control denominado "arrancador del tipo de resistencia secundaria". Los arrancadores y reguladores del tipo de resistencia secundaria para motores de inducción son del tipo de contacto deslizante, y es un sistema magnético manual.

Consiste en la conexión de una serie de contactos estacionarios en el circuito de la resistencia, de manera que los contactos móviles se deslizan sobre ellos de izquierda a derecha, suprimiendo, en pasos sucesivos, secciones de la resistencia del circuito del rotor, aumentando la velocidad del motor. En la posición del extremo derecho toda la resistencia queda desconectada del circuito secundario y el motor funciona a velocidad normal. (1)

Otro tipo de control de velocidad para este tipo de motores es el de "aceleración automática usando relevadores de frecuencia". La aceleración o variación de la velocidad de los motores de rotor devanado se puede lograr mediante controladores de tiempo definido o compensado. Los controladores de tiempo definido, que utilizan, usualmente, relevadores neumáticos o de amortiguación, se ajustan para la corriente de carga más alta y conservan el mismo ajuste independientemente de la carga. Un controlador de tiempo compensado está "engranado" a la carga, operando con más rapidez con cargas ligeras y más lentamente con cargas pesadas. El relevador de frecuencia es un tipo de controlador compensador de tiempo que utiliza la resonancia eléctrica.

Cuando se acelera un motor de rotor devanado conectado en c.a., éste es a 60 Hertz, la frecuencia inducida en el secundario decrece de 60 Hertz a la velocidad de cero, a dos o tres ciclos a plena velocidad, con el voltaje entre las fases del secundario disminuyendo en la misma proporción. En reposo, el voltaje inducido en el rotor se determina mediante la relación de las vueltas del estator y el rotor, pero la frecuencia es la misma que la de la línea. Cuando el rotor acelera, sus campos magnéticos inducidos tienden a acoplarse al campo magnético giratorio del estator y, por lo tanto, disminuye el número de líneas de fuerza que corta, reduciendo, a la vez, su propia frecuencia y voltaje. El rotor nunca llega a sincronizarse totalmente con el campo rotatorio, porque es necesario el

8

deslizamiento para proporcionarle un movimiento relativo para la inducción y su operación. El porcentaje de deslizamiento determinará el valor de la frecuencia y el voltaje del secundario. Si el deslizamiento es del cinco por ciento, entonces la frecuencia y el voltaje del secundario serán equivalentes al cinco por ciento de los valores normales.

Actualmente este método sigue siendo muy utilizado en el medio industrial, aunque el uso de relevadores especiales incrementa su costo. (1)

Otro tipo de convertidor de frecuencia consiste en la utilización de un sistema motor-generador. Este tipo de convertidor consta de un generador síncrono (alternador) acoplado a un motor de corriente directa, el cual determina la frecuencia del voltaje generado al cambiar de velocidad. El motor de corriente directa necesita una etapa de rectificación para la corriente alterna que lo alimenta y un sistema para el control de velocidad. Este sistema es muy popular en aplicaciones industriales, ya que aunque tiene un elevado costo inicial, permite un ajuste muy preciso de la frecuencia. (6)

Una alternativa más consiste en acoplar a la misma flecha dos máquinas síncronas, un motor y un generador, con un número diferente de polos, de cuya relación depende la frecuencia de salida. A simple vista se puede observar que este sistema

proporciona conversiones de frecuencia fijas; esto determina que su aplicación más común sea en el enlace de sistemas con frecuencias diferentes. (6)

En la mayoría de los dispositivos de control de velocidad para motores de inducción más comunmente utilizados, se emplean componentes mecánicos o electromecánicos, lo que implica un elevado costo inicial además de la implantación de un plan de mantenimiento preventivo aunado a otro de mantenimiento correctivo en la mayoría de los casos; por otra parte, estos sistemas generalmente ocupan mucho espacio.

Como se puede observar, la mayoría de estos métodos consiste en la variación de la frecuencia del voltaje de alimentación al motor. Esto se justifica porque existe una gran cantidad de máquinas y sistemas que requieren una frecuencia en el voltaje de alimentación diferente de la estandarizada. Algunos de estos sistemas son: hornos de inducción, alumbrado fluorescente, sistemas de ignición, soldadoras de arco, motores y transformadores de alta relación potencia-peso entre otros.

El sistema analizado en este reporte también funciona en base al cambio de frecuencia del voltaje de alimentación al motor, y la principal diferencia con respecto a los sistemas mencionados en esta sección radica en el uso de dispositivos lógicos digitales además de semiconductores, los cuales nos proporcionan una disminución en el costo del control además de

otras ventajas entre las que se encuentra la reducción en el tamaño del mismo. Debido al hecho de que no se emplean piezas mecánicas las cuales sufrirían un desgaste físico, el mantenimiento correctivo es prácticamente nulo.

## CAPITULO I.

## ALTERNATIVAS DE SOLUCION.

Considerando los antecedentes mencionados en el inciso anterior de este reporte, solamente existen tres formas posibles de variar la velocidad de un motor de inducción:

- 1.- Variando la frecuencia aplicada al estator.
- 2.- Variando el número de polos del estator.
- 3.- Reduciendo la tensión aplicada al estator.

Otro factor que determina la velocidad de un motor de inducción es la magnitud de la carga, pero este factor no es factible cambiarlo a voluntad con el único fin de variar la velocidad del motor de inducción que se está empleando. (6)

Si se observa el segundo método de variación de velocidad, que consiste en la variación de polos, éste requiere de motores especiales diseñados para cambiar los polos por medio de conexiones en las que los devanados se conectan en combinaciones de serie y paralelo. Estos motores se denominan motores de inducción de velocidades múltiples en combinaciones conmutables de dos y cuatro velocidades.

El método que consiste en la reducción de la tensión aplicada al estator, mientras el motor funciona a una carga dada, reduce el par máximo y el nominal proporcionalmente al cuadrado de la tensión aplicada al estator como se puede observar en la siguiente relación:

$$T_{\text{máx}} = \frac{K V_p^2}{2(S_b X_{lr})^2}$$

en la cual  $T_{\text{máx}}$  es el par máximo,  $S_b$  es el deslizamiento límite,  $V_p$  es la tensión aplicada al devanado del estator,  $K$  es una constante de par según el número de polos, el devanado, las unidades utilizadas, etc. y  $X_{lr}$  es la reactancia a rotor bloqueado de todos los conductores del rotor combinados.

Los principales factores que determinan que este método no se use extensamente son los que se enumeran a continuación:

- La tensión aplicada debe reducirse considerablemente a fin de producir la necesaria reducción de par y velocidad. Como consecuencia directa de esto, la regulación de velocidad del motor será deficiente e incluso algo inestable con las variaciones de carga.

- Las corrientes del rotor y el estator aumentan al disminuir la tensión, lo cual ocasiona que el par se mantenga casi constante; esto se debe a que la tensión del estator debe reducirse considerablemente a fin de efectuar una variación de velocidad, produciendo nuevamente una regulación de velocidad muy deficiente. (6)

Después de analizar someramente estas dos posibilidades de métodos para variar la velocidad de los motores de inducción, se puede llegar a la conclusión de que el método más útil es el primero que se mencionó líneas arriba en esta sección y que consiste en variar la frecuencia de la tensión aplicada al estator mientras el voltaje se mantiene constante, lo cual ocasiona que el torque máximo se mantenga constante mientras la velocidad disminuye, ya que no requiere de motores especiales y es aplicable por igual a todas las clases de motores de inducción.

Los motores de inducción en general, son de frecuencias nominales de 50 ó 60 Hz., pero esto no significa que no exista diferencia en el funcionamiento. A 5/6 de la frecuencia aplicada al estator, el motor gira a 5/6 de la velocidad sobre toda su característica carga-velocidad de acuerdo con la siguiente ecuación:

$$S_r = S(1 - s) = 120(f/P)(1 - s)$$

en la que  $s$  es el deslizamiento porcentual,  $P$  el número de polos,  $f$  la frecuencia,  $S$  la velocidad sincrónica o de sincronismo del campo magnético giratorio producido por el estator y  $S_r$  es la velocidad del rotor en rpm.

Además, a fin de mantener el mismo flujo estatórico (y densidad de flujo), la tensión del estator debe reducirse en la misma proporción. Desafortunadamente, a una velocidad inferior, la capacidad de autoventilación del motor se reduce; al mismo tiempo, debido a la menor tensión estatórica, la potencia y corriente de entrada al estator han aumentado (en una proporción de 6/5) produciendo más calor interior. También se reduce el rendimiento. Por lo tanto, se puede observar claramente que el intento de conseguir velocidades inferiores reduciendo la frecuencia y la tensión estatórica está limitado.

En el caso de velocidades superiores sucede al revés y tomando en cuenta la deficiente regulación de velocidad de algunas clases de motores de inducción, pueden desearse velocidades mayores.

A frecuencias mayores y a tensiones estatóricas correspondientemente superiores, la potencia y corriente de entrada se reducen, el rendimiento y la velocidad aumentan y debido al incremento en la capacidad de autoventilación, aumenta

la potencia nominal. Es precisamente por esta razón que los motores de 400 Hz. de igual potencia son de tamaño menor que los motores de 60 Hz.

En general, se puede decir que los motores de inducción diseñados para funcionar a 50/60 Hz. pueden funcionar en un rango entre 25 y 180 Hz., teniendo en cuenta:

... que la tensión del estator debe aumentar o disminuir en la misma proporción que la frecuencia.

... que a las frecuencias y velocidades inferiores, la potencia nominal se reduce al igual que el rendimiento. (6)

En general se acepta que para conseguir el control de la velocidad de un motor de inducción mediante la variación de frecuencia, la fuente de potencia debe ser un ciclo-conversor electrónico o un alternador accionado mediante una máquina motriz de velocidad variable. Cuando la velocidad del alternador aumenta, aumentan tanto la tensión como la frecuencia del mismo, lo cual simplifica mucho la cuestión del control de la velocidad por variación de frecuencia. No son necesarios ajustes especiales de tensión, pero debe notarse que un método tal para el control de la velocidad, en particular en grandes potencias (el cual no es nuestro caso), generalmente, es muy costoso. Por esta razón, a menudo se emplean diversas disposiciones de engranajes mecánicos y poleas cónicas en vez de los métodos eléctricos anteriores.

El circuito a ser descrito nos permite controlar la velocidad de un motor de inducción de capacitor permanente por medio de la técnica de la variación de frecuencia.

El sistema de control descrito en este reporte es una combinación de componentes discretos y lógica digital. La compatibilidad de la etapa de amplificación de potencia (la cual no se incluye en este trabajo) con nuestro arreglo híbrido se puede lograr mediante el empleo de optoacopladores.

El optoacoplador, que consiste en un diodo emisor de luz (LED) y un fototransistor, proporciona el aislamiento requerido entre el circuito de control de baja potencia y un circuito alimentador de alta potencia para el motor. La ventaja de tal esquema es que la sección de potencia puede ser modificada dependiendo de la clase de motor con la que se requiera su aplicación y la variación consiste únicamente en los requerimientos de potencia, sin afectar el diseño de la sección de control.

El aislamiento optoelectrónico también inhibe cualquier retroalimentación de transientes de la sección de potencia al circuito de control. La lógica digital que se consideró en el diseño de este circuito de control fue la lógica HTL, cuya principal característica es su inmunidad al ruido. A continuación se detallan las características de la familia lógica HTL.

La HTL es una familia lógica de umbral alto para circuitos integrados digitales. La lógica HTL fue diseñada para aplicaciones en las cuales se requiere un alto grado de inmunidad al ruido y la alta velocidad de operación normalmente no se necesita. Al tener un gran umbral lógico (típicamente 13 volts) y 110 nS. como retardo de propagación típico, la lógica HTL posee alto voltaje, alta potencia y márgenes de ruido amplios.

La compuerta lógica básica HTL es la función NAND con pull-up pasivo ó activo. La amplia línea de funciones básicas que se pueden encontrar de la familia HTL incluye expansores, compuertas and, or, inversoras, or exclusivas, flip-flops y multivibradores entre otras. Las funciones lógicas básicas mas las funciones complejas proporcionan a la lógica HTL una buena versatilidad en aplicaciones que requieren alta inmunidad al ruido.

La compuerta básica de la familia lógica HTL se muestra en la siguiente figura:

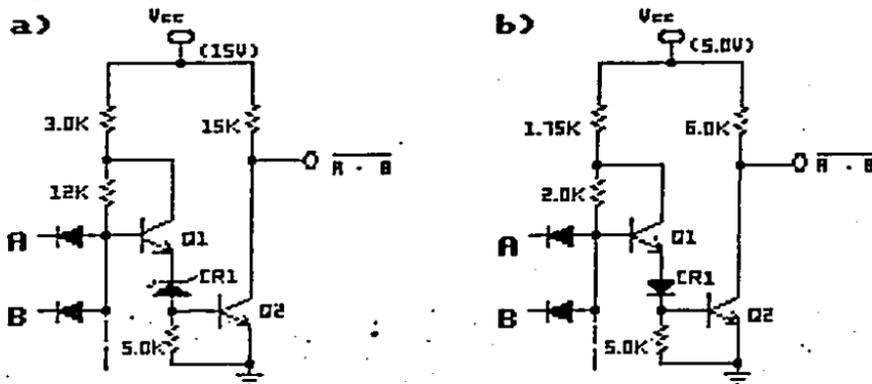


FIGURA 1.1. Comparación de familias lógicas: a) HTL  
b) DTL.

Se puede observar que esta compuerta es muy similar en configuración y operación a la compuerta de lógica Diodo-transistor (DTL) mostrada en la sección B de la misma figura anterior. La diferencia básica está en el diodo CR1, en los valores de las resistencias y la fuente de voltaje de colector (V<sub>CC</sub>).

En la familia lógica DTL, CR1 es un diodo Base-Emitor operado directamente y teniendo una caída aproximada de 0.75 volts. El nivel de entrada de umbral de la lógica DTL es la suma de las dos caídas de los diodos polarizados directamente, esto es 1.5 volts. En la lógica HTL, CR1 es una unión Base-Emitor que es operada en sentido inverso; esto es comúnmente llamado operación Zener. En este caso, la conducción ocurre cuando la juntura tiene

aproximadamente 6.7 volts a través de ella. El voltaje de umbral para la familia HTL está dado por la caída de un diodo polarizado directamente mas la caída en un diodo Zener o sea de casi 7.5 volts. La fuente de voltaje normalmente empleada para esta familia es de  $15 \pm 1.0$  volts. Para mantener la disipación de potencia baja, las compuertas tienen más altos valores de resistencias comparandolos con los de la familia lógica DTL.

La compuerta HTL proporciona la misma función lógica positiva NAND que la compuerta DTL (vea la figura 1.2 que se muestra al final de este párrafo). Si cada una de las entradas A ó B está por debajo del nivel de umbral, posiblemente la corriente de base del transistor Q1 es dirigida hacia la entrada de nivel bajo. Si ambas entradas están por debajo del nivel de umbral, Q1, CR1 y la salida del transistor Q2 conducen y la salida estará en nivel bajo. Tomando lo anterior en consideración, se llega a la conclusión de que la salida es verdadera o de nivel alto si A ó B es falsa, ésto es:

$$F = A + B \equiv A \cdot B$$



FIGURA 1.2. Símbolo lógico NAND.

La familia lógica HTL muestra un tiempo de propagación más lento que el que normalmente requieren otras familias lógicas; ésta es una característica que le proporciona una ayuda adicional para el rechazo de ruido eléctrico, ya que los circuitos no tienen la capacidad de responder a señales de ruido de corta duración. Los máximos retardos de propagación para cada dispositivo se proporcionarán en la sección de este reporte en la que se esté empleando lógica HTL. Para éstas mediciones (de los tiempos de retardo de propagación), se empleó un circuito RC como carga para simular una carga completa para el dispositivo. Los valores típicos de retardo de propagación para la compuerta NAND con pull-up activo a la salida son mostrados en función de la temperatura en la figura 1.3, la cual se muestra a continuación:

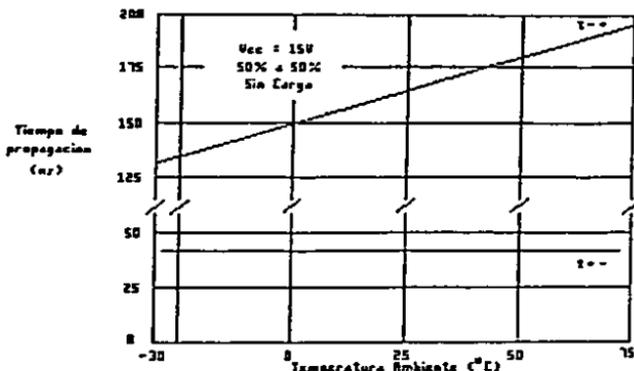


FIGURA 1.3. Tiempo de retardo de propagación típico para una compuerta NAND.

La inmunidad al ruido es una medida de la capacidad de una familia lógica para rechazar señales erróneas, las cuales pueden ocasionar condiciones falsas en un sistema. Cuando se haga referencia a los efectos del ruido, ciertas características del ruido serán definidas.

Uno de los factores que se deben tener en cuenta es el margen de ruido dc, el cual, para ser definido, requiere que se consideren las características de transferencia de una compuerta HTL. La curva de transferencia para la compuerta básica operando con una fuente de 15 volts se muestra en la figura 1.4.

Para cualquier señal de entrada mayor que 6.5 volts, la salida permanecerá en el nivel alto o arriba de 13.5 volts.

Un margen de voltaje de 2 volts, entre 6.5 y 8.5 volts, es empleado como región de transición y como prevención contra variaciones en cuanto a la manufactura del lote y efectos de la temperatura en el rango entre  $-30^{\circ}\text{C}$  y  $+75^{\circ}\text{C}$ . Con 8.5 volts, en la entrada, la salida se encuentra en el estado bajo o con 1.5 volts o menos y permanece en ese valor para cualquier incremento adicional en la entrada de voltaje.

Los voltajes especificados en la curva de transferencia HTL están situados en la tabla de margen de ruido dc. El margen de ruido dc está definido como la diferencia entre los niveles de voltaje de salida garantizados por la conducción de una compuerta cualquiera y los voltajes de entrada requeridos por la misma para reconocer un nivel lógico "cero" ó un nivel lógico "uno".

Resumiendo, el margen de ruido garantizado en el estado alto es calculado sustrayendo 8.5 volts de 13.5 volts y el margen de ruido garantizado en el estado bajo se obtiene restando 1.5 volts de 6.5 volts. El margen de ruido garantizado es de 5.0 volts para cada uno (alto y bajo niveles de voltaje).

En operación, el margen de ruido es típicamente de 6.0 volts. Como una comparación, las familias lógicas de 5.0 volts tienen un voltaje de umbral de 1.5 volts con márgenes de ruido típicos de 1.2 volts, por lo tanto, el margen de ruido dc es cinco veces mayor para la lógica HTL.

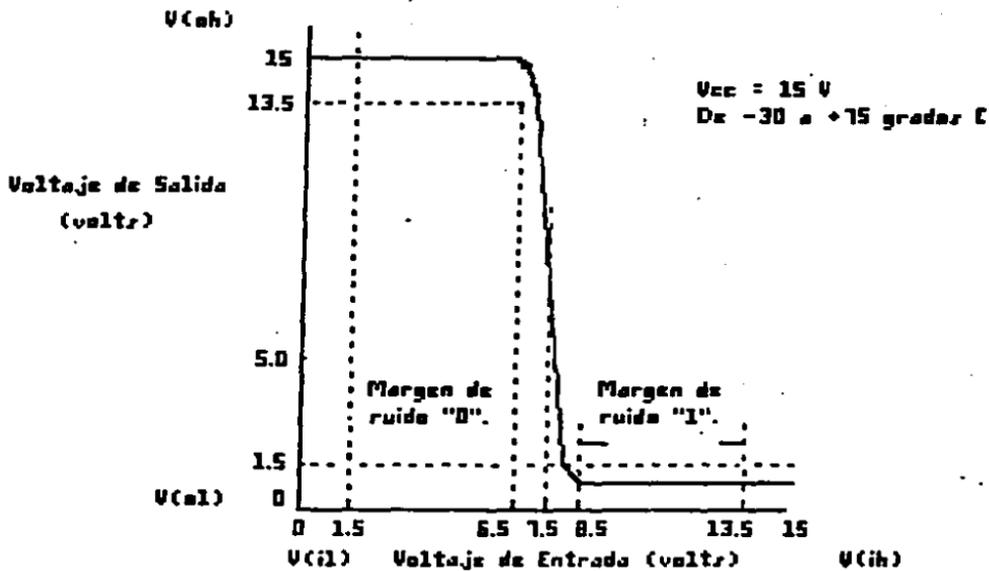


FIGURA 1.4. Curva de Transferencia.

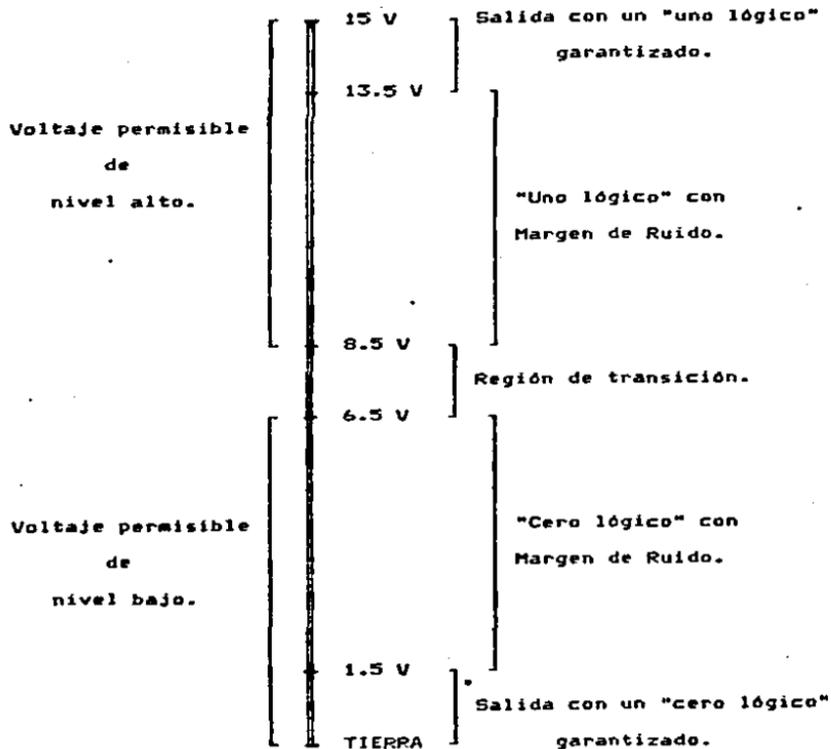
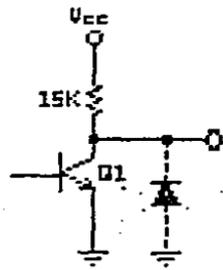


TABLA DE MARGEN DE RUIDO DC.

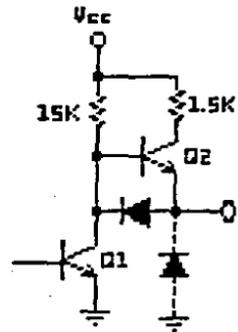
El margen de ruido describe la posibilidad de los circuitos de operar correctamente cuando existen variaciones en la fuente de alimentación. Los circuitos HTL tienen una ventaja clara respecto a su característica de margen de ruido dc.

La inmunidad al ruido ac puede ser definida como la posibilidad de un circuito digital para rechazar el ruido ac no deseado en la señal, en la fuente de alimentación de voltaje y en la tierra. La inmunidad al ruido ac es dependiente de la magnitud y duración del cambio de voltaje necesario para ocasionar un disturbio en el sistema. El cambio de voltaje depende de la naturaleza del ruido, la impedancia de acoplamiento y la impedancia interna del circuito digital.

La relativamente lenta velocidad y alto voltaje de la lógica HTL le proporcionan a ésta unos márgenes de ruido dc superiores e inmunidad al ac. Para maximizar esta alta inmunidad al ruido, la familia HTL proporciona compuertas de pull-up activo además de dispositivos con pull-up pasivo. Aunque el pull-up pasivo tiene ventajas en ciertas aplicaciones, el pull-up activo tiene una mayor inmunidad al ruido.



**Pasivo**



**Activo**

**FIGURA 1.5. Compuerta HTL con pull-up activo y pasivo.**

La configuración de pull-up activo es comparada con la configuración pasiva en la figura anterior. El pull-up pasivo tiene una resistencia de 15 Kohms a la fuente de alimentación, mientras que el pull-up activo tiene un transistor y una resistencia de 1.5 Kohms a la fuente de alimentación. Cuando las salidas están en el nivel bajo, ambos pull-up muestran una baja

impedancia a tierra a través del transistor saturado a tierra. La ventaja del pull-up activo aparece cuando las salidas están en nivel alto.

Las salidas están en nivel alto cuando el transistor Q1 está apagado o no conduce. El pull-up pasivo ofrece una impedancia de 15 Kohms al voltaje de alimentación (Vcc). El pull-up activo tiene una impedancia menor a Vcc al encenderse Q2, el cual tiene una baja resistencia en serie con la resistencia de 1.5 Kohms.

Si la entrada a alguna otra compuerta es proporcionada por una salida, la menor impedancia de salida del pull-up activo requiere más corriente que el pull-up pasivo para hacer un nivel bajo en la entrada de la segunda compuerta. Como se necesita más corriente, va a ser empleada más energía para cambiar el estado de la entrada.

Cuando una salida está en nivel alto, un ruido de pico positivo no causará una falsa condición a la salida. De cualquier modo, un pico de ruido en sentido negativo puede mandar la señal de salida a un nivel bajo y propagar una falsa condición de entrada a las compuertas siguientes. La más baja impedancia de el pull-up activo requiere más energía para conducir la salida a un nivel bajo a través del voltaje de umbral; por lo tanto, el pull-up activo tiene una inmunidad al ruido superior cuando se

compara con el pull-up pasivo. La siguiente figura (1.6) muestra una comparación entre pull-up activo y pasivo con respecto a la temperatura:

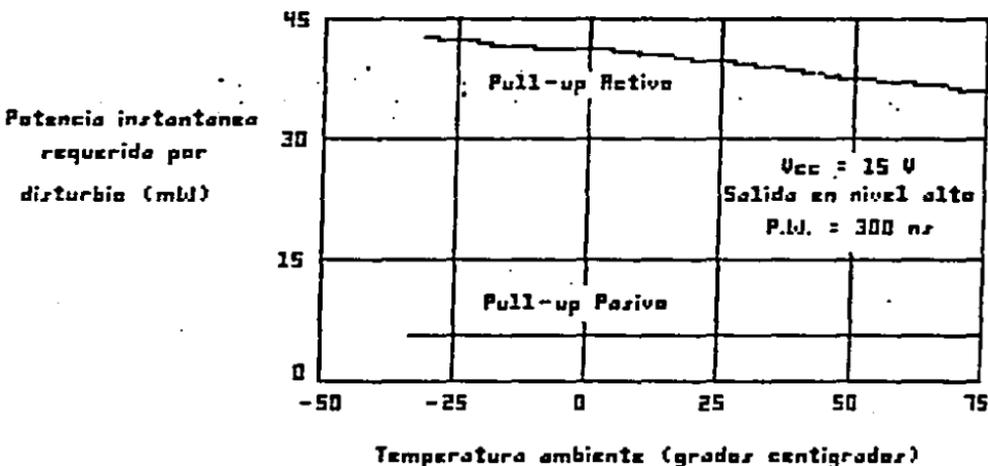


FIGURA 1.6. Inmunidad al ruido en la señal contra temperatura ambiente.

Una consideración adicional del ruido en sentido negativo puede ser vista regresando a la figura 1.5. Ambas configuraciones muestran un diodo polarizado inversamente a tierra. El diodo ilustrado es la unión inversa que aísla Q1 de el resto del

circuito monolítico. Si una salida es puesta lo suficientemente abajo de el voltaje de tierra (cero volts), el diodo es polarizado directamente y conduce, mostrando una baja impedancia hacia tierra. Bajo esta condición, la salida es de  $-0.7$  Vdc.

Para realizar cualquier diseño con la lógica HTL se deben tener en cuenta ciertas consideraciones generales.

En la familia lógica HTL las salidas de pull-up pasivo en las compuertas pueden ser unidas para hacer la función colector alambrado AND. Para cada salida adicional que se une a la salida original, un factor de 1.2 puede ser restado de el factor de carga de la salida.

Las salidas activas no pueden ser unidas. Si dos pull-ups activos son "alambrados" o conectados juntos y una salida se va a un nivel bajo, una gran cantidad de corriente será conducida a través de la configuración de salida ocasionando una pérdida de inmunidad al ruido o posiblemente causando una falla catastrófica en una de las salidas.

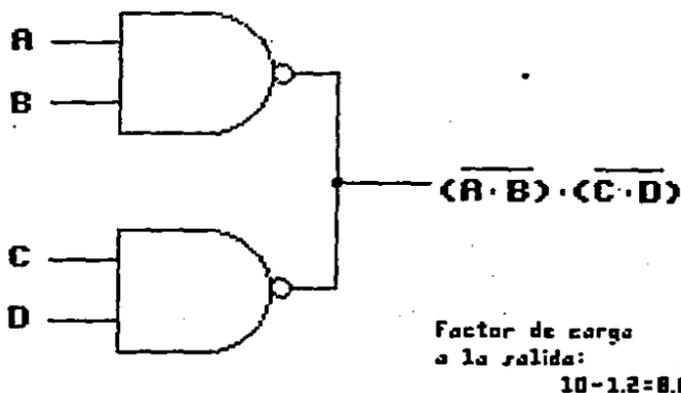


FIGURA 1.7. Compuertas con pull-up pasivo con salidas conectadas en la configuración colector alambrado AND.

Algunas compuertas están provistas con salidas de colector abierto. Estas salidas también pueden ser unidas; de cualquier forma, una resistencia externa de pull-up puede ser colocada para una mayor inmunidad al ruido. El valor mínimo de ésta resistencia está determinado por la corriente  $I_{OL}$  de una salida que es medida para reducir el valor del voltaje  $V_{OL}$ . La corriente  $I_{OL}$  puede ser la suma de la corriente de la resistencia externa de pull-up y la

corriente de las entradas conducida por el colector alambado AND. En términos del factor de carga, una resistencia de 15 Kohms a un factor de carga de 1.

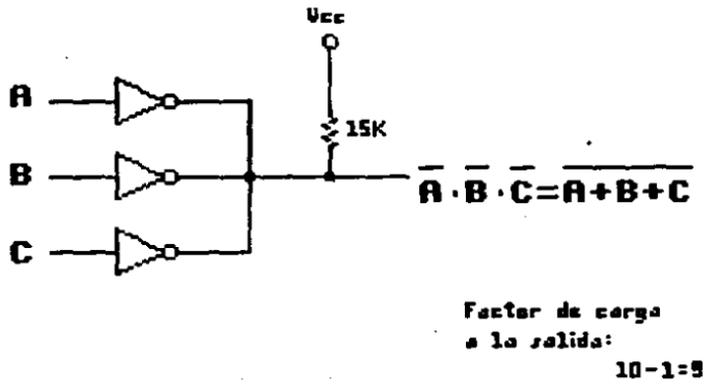


FIGURA 1.8. Circuito MC681 usado en la configuración colector alambado AND.

Para una mayor inmunidad al ruido, las entradas que no se emplean deben ser conectadas a la fuente de poder. Si la fuente de poder es sometida a grandes voltajes transitorios, las entradas que no se emplean deberán usar una resistencia

limitadora para proteger las entradas de cualquier problema que pudieran ocasionar dichos transitorios. Cualquier número de entradas puede ser unido empleando solamente una resistencia.

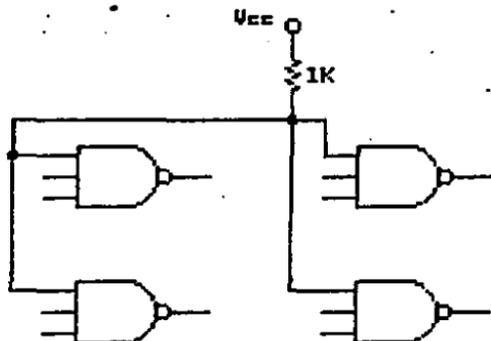


FIGURA 1.9. Entradas no empleadas con resistencia limitadora.

El fan-in (capacidad de entrada) puede ser incrementado mediante el empleo de el circuito MC669 dual expandible a cuatro entradas. Dicha capacidad de entrada puede ser incrementada a un máximo de 20.

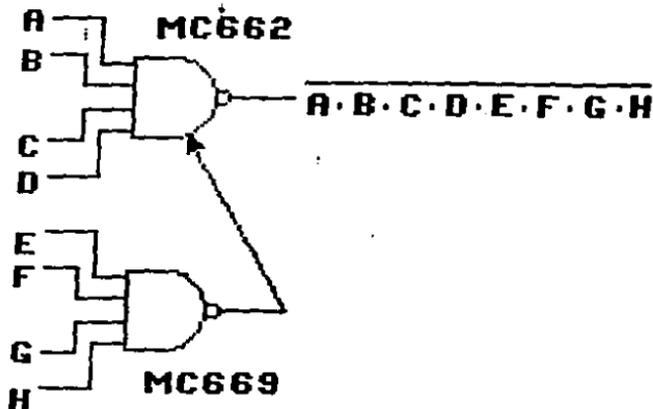


FIGURA 1.10. Circuito MC662 expandido a 8 entradas.

Unos tiempos cortos, tanto de subida como de caída en las señales, podría permitir que apareciera oscilación al atravesar la señal el nivel del umbral. Dicha oscilación puede ser ocasionada por ruido o retroalimentación en el sistema y si la oscilación ocurre a través de la región de umbral, esto puede ocasionar una señal de reloj falsa en flip-flops. (7)

Si los tiempos cortos de caída y de subida son un problema, es recomendable el uso de un Schmitt Trigger para solucionar el problema (ver figura 1.11). La retroalimentación en el circuito ocasiona una acción de histéresis y acorta los tiempos de subida y caída.

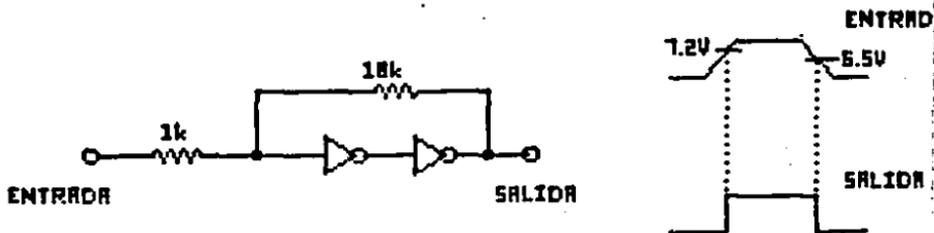


FIGURA 1.11. Inversores de pull-up activo en conexión Schmitt Trigger.

Los dispositivos HTL se prueban para garantizar la correcta operación con capacidad de salida (fan-out) completa en un rango de temperatura de  $-30^{\circ}\text{C}$  a  $+75^{\circ}\text{C}$  y con voltajes de alimentación entre 14 y 16 volts. Normalmente los dispositivos proporcionan una operación correcta si el voltaje varía dentro del rango especificado, pero no son probados para dicha operación. Cuando el límite de 16 volts es excedido, los dispositivos pueden tener una gran corriente de fuga en los transistores que están apagados de la configuración básica.

Una desventaja de utilizar fuentes de poder de gran potencia es el incremento en el poder de disipación de los circuitos. Para mantener la temperatura de la juntura de algunos dispositivos dentro de los límites aceptables, los límites de la temperatura ambiente se reducen. De cualquier forma, no es aconsejable exceder el rango de suministro de 16 volts a menos que el límite interno de disipación esté dentro de unos límites seguros.

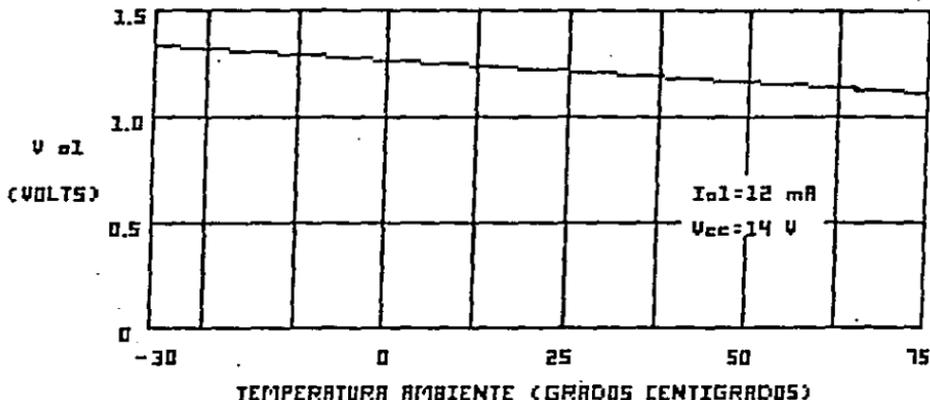


FIGURA 1.12. Variación típica de  $V_{ol}$  con respecto a la temperatura.

Cuando se usa un voltaje de alimentación menor de 14 volts, la conducción de la base a la salida del transistor no es capaz de manejar la capacidad de salida (fan-out) nominal. En la figura 1.12 se muestran los valores de  $V_{ol}$  en unidades típicas como función de la temperatura con un voltaje de alimentación de 14 volts, por lo que la operación de estos dispositivos a esos niveles no puede ser garantizada. Una segunda desventaja que surge al trabajar con la lógica HTL a un menor voltaje de alimentación consiste en la reducción del margen de ruido en el

nivel lógico "uno" o alto. La figura 1.4 muestra que el voltaje  $V_{oh}$  decrece al mismo tiempo que el voltaje de umbral del dispositivo permanece constante.

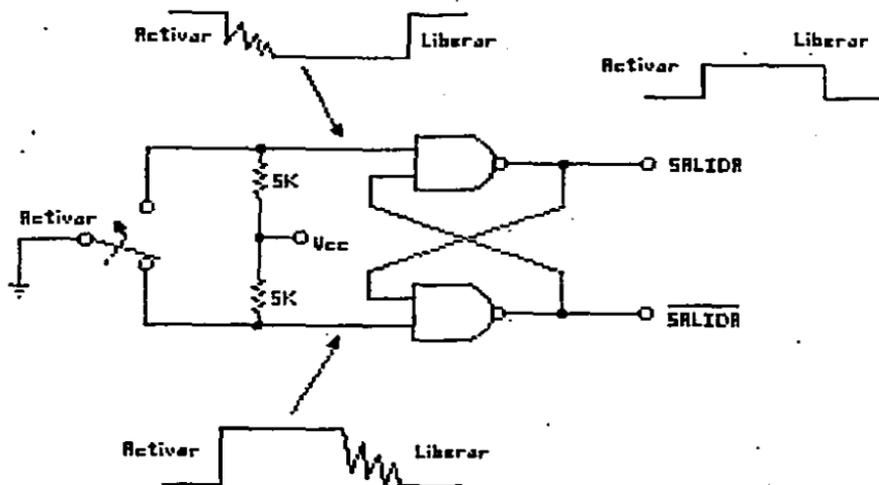


FIGURA 1.13. Eliminador del salto ocasionado por un interruptor.

En ambientes con un alto nivel de ruido, los dispositivos de lógica HTL son empleados junto a relevadores e interruptores. Al operar, tanto los relevadores como los interruptores, provocan una inestabilidad momentánea en la señal, la cual requiere ser

considerada debido a que por su duración e intensidad puede ocasionar oscilación en el circuito. Un circuito eliminador de salto de interruptor como el de la figura 1.13 puede ser empleado para solucionar el problema. El circuito elimina los efectos del salto de interruptor y proporciona menores tiempos de subida y caída.

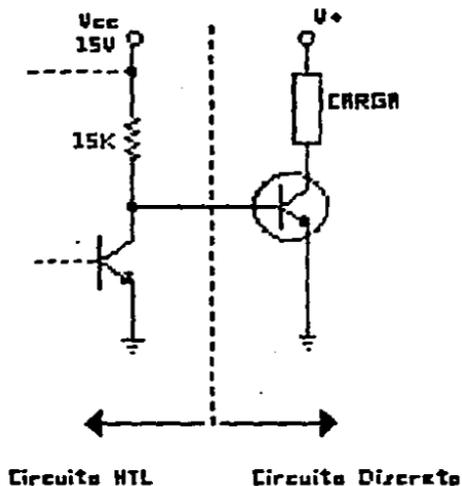


FIGURA 1.14. Salida de pull-up pasivo controlando un dispositivo discreto.

Debido a su relativamente alta capacidad de conducción, la familia lógica HTL es fácilmente adaptable con dispositivos discretos. Un transistor puede ser controlado por un dispositivo HTL con salida de pull-up pasivo (mostrado en la figura 1.14) o por un otro dispositivo HTL con pull-up activo como se muestra en la figura 1.15.

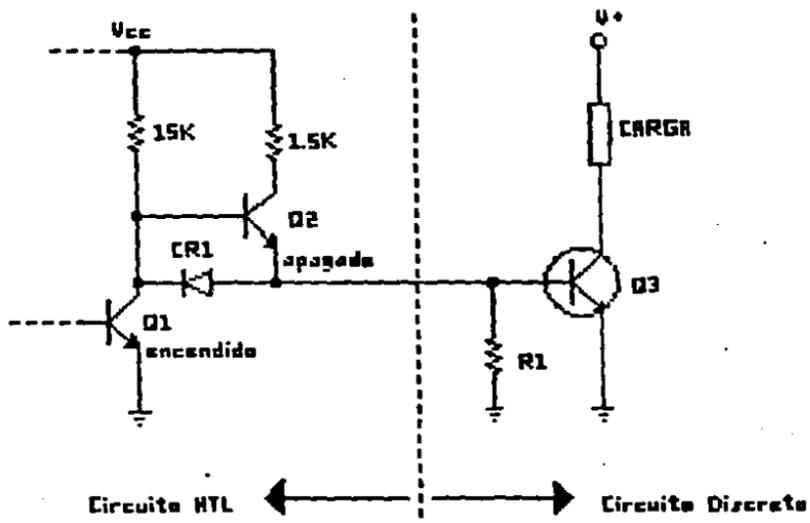


FIGURA 1.15. Salida de pull-up activo controlando un dispositivo discreto.

La resistencia  $R_1$  en la figura 1.15 es necesaria para reducir las corrientes de fuga de  $Q_3$  cuando la salida HTL es baja.  $R_1$  se selecciona de tal manera que se debe cumplir la siguiente desigualdad:

$$I_{cb} R_1 < 0.5 \text{ Vdc.}$$

Se debe observar que la salida de pull-up en la figura 1.15 no es capaz de alimentar un transistor discreto y una entrada HTL simultáneamente. La entrada HTL proporciona corriente a la base de  $Q_3$ , eliminando el riesgo de que  $Q_3$  se apague. Esto también fija la entrada de HTL a 0.7 Vdc.

Los dispositivos de la familia lógica HTL se diseñaron para operar en un rango de temperatura entre  $-30^\circ\text{C}$  y  $+75^\circ\text{C}$ . Normalmente los dispositivos funcionarán correctamente más allá de estos límites. Si los dispositivos son operados a una temperatura creciente, los cambios significativos son: incremento en los voltajes de saturación, incremento en la BETA ( $\beta$ ) del transistor y una mayor corriente de fuga. De cualquier forma, los márgenes de ruido decrecen y los tiempos de subida aumentan.

La operación a temperaturas menores ocasiona que la  $\beta$  del transistor disminuya y los voltajes de saturación se incrementen. El cambio significativo es entonces un nivel de voltaje  $V_{ol}$  mayor.

Una vez analizadas las ventajas que representa el hecho de emplear la lógica HTL en este proyecto y también una vez que se ha definido que la variable que se va a emplear para controlar la velocidad de nuestro motor es la frecuencia, se puede proseguir con el análisis del circuito en sí y de la función que desempeña cada uno de los componentes empleados en el mismo.

## CAPITULO II.

## ANALISIS DE LA ETAPA DE CONTROL.

## 2.1 Analisis general del circuito.

Un motor de condensador dividido permanentemente requiere dos señales desfasadas 90 grados una de otra. Esto se debe a que un motor de inducción monofásico es esencialmente no auto-arrancador, o sea, no posee el verdadero campo magnético giratorio que es fundamental en el motor de inducción polifásico. Normalmente se emplea un capacitor conectado en serie con un devanado para obtener el corrimiento de fase necesario cuando el motor es alimentado por una fuente monofásica. Como la reactancia capacitiva es inversamente proporcional a la frecuencia, el capacitor no puede mantener el desfase cuando el motor se opera en cualquier rango de frecuencias. Tomando lo anterior en consideración, se puede observar fácilmente que un pre-requisito para operar un motor de este tipo en un rango cualquiera de frecuencias, es eliminar el empleo de un capacitor para obtener el desfase de 90 grados; un par de flip-flops, operando en cuadratura, pueden proporcionar el mismo corrimiento de fase que el capacitor conectado en serie con el devanado. (5)

Se ha mencionado en esta sección al motor de condensador dividido permanentemente y la razón es muy simple: la etapa de potencia de este proyecto fue diseñada para este tipo de motor específicamente.

Después de la observación anterior, se va a explicar, someramente, el funcionamiento de cada bloque del circuito pulsador de frecuencia variable.

Para conservar un orden específico, el análisis general del circuito se va a desarrollar atendiendo a los bloques en que está constituido:

- Circuito Oscilador.
- Circuito Troceador.
- Circuito Generador de Señal Cuadrada.
- Circuito Troceador de pulsos.

La función específica del circuito oscilador es proporcionar una señal pulsante al circuito Troceador para mantener en funcionamiento a los flip-flops que lo forman. El circuito oscilador fundamentalmente está basado en la configuración de un oscilador de relajación, lo cual nos permite, mediante el simple ajuste de un potenciómetro, variar la frecuencia de los pulsos, lo que a su vez nos permitirá controlar la frecuencia de alimentación al motor de inducción.

El circuito troceador tiene la función de convertir los pulsos del circuito oscilador a niveles lógicos HTL ( 15 volts ).

El circuito generador de señal cuadrada realiza dos tareas específicas: primero, nos proporciona dos pares complementarios de señales de cuadratura en fase; en segundo lugar, los pulsos que recibe del circuito troceador los entrega con una amplitud constante al Circuito troceador de pulsos.

El circuito troceador de pulsos combina la señal cuadrada con la amplitud fija para producir señales asimétricas para los optoacopladores.

Los optoacopladores sirven de enlace entre este circuito y el circuito amplificador de potencia, el cual no forma parte de este reporte.

El diagrama de la etapa de control que comprende este trabajo se muestra a continuación.



## 2.2 Análisis del Circuito Oscilador.

El amplio campo de la electrónica lineal estaba dominado, hasta hace poco tiempo, por los osciladores sinusoidales; sin embargo, para ciertas aplicaciones específicas (como la que estamos tratando en este reporte), se han diseñado diversos circuitos osciladores, los que a su vez nos proporcionan diferentes formas de onda dependiendo de la aplicación de que se trate.

Los osciladores de relajación, por naturaleza, producen formas de onda no sinusoidales; entre las formas de onda que se pueden producir empleando un oscilador de relajación se pueden mencionar: pulsaciones, ondas cuadradas, ondas rectangulares, ondas de rampa, triangulares y trapezoidales.

La mayoría de los osciladores de este tipo emplea una constante de tiempo RC para controlar la frecuencia de oscilación; ésta es una característica de los osciladores no sinusoidales. (8)

Para este diseño en especial, el circuito oscilador que se empleó es un oscilador de relajación monounión o unijuntura (recibe este nombre porque emplea un UJT como dispositivo de disparo), el cual cuenta en sus salidas con dos transistores cuyo único cometido es el de amplificar las señales en dichos puntos.

El oscilador monojuntura de relajación es, en realidad, un generador de pulsos con tres tipos de salidas: la primera es una pulsación en dirección positiva; la segunda, una pulsación en dirección negativa y la tercera, una forma de onda de rampa no lineal del tiempo de carga y descarga del capacitor.

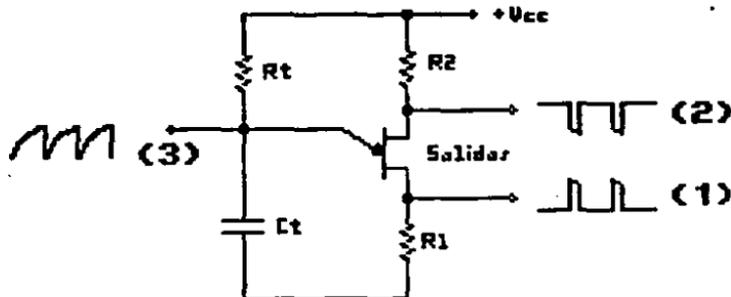


FIGURA 2.2-1. Oscilador de relajación mono unión con formas de onda esperadas en: 1) base 1, 2) base 2 y 3) el emisor.

Como se muestra en la figura, el capacitor  $C_t$  se carga a través de  $R_t$  hasta que el voltaje en el emisor es suficiente para alcanzar el punto de disparo del UJT y polarizar directamente el

diodo de la base 1 al emisor en el mismo. En este punto, la conductividad de la base 1 al emisor aumenta en forma considerable y pasa corriente por  $R_1$ , la base 1 y el emisor, descargando repentinamente  $C_t$ . Al descargarse el capacitor lo suficiente para reducir el voltaje de emisor muy por debajo de la polarización directa, se inicia nuevamente el ciclo de carga del capacitor. El resultado es una forma de carga-descarga del capacitor en el emisor, una pulsación en dirección positiva en  $R_1$  debida al encendido y al apagado de la corriente de descarga, y una pulsación en dirección negativa en la base 2, debida a la caída de voltaje en la resistencia variable que se encuentra colocada entre las bases del UJT ( $R_{BB}$ ), durante el tiempo de descarga. (5)

En el funcionamiento normal de este tipo de oscilador,  $R_1$  y  $R_2$  tienen relativamente pocos efectos sobre la frecuencia de funcionamiento. Su única función en este circuito es la de proporcionar una limitación de corriente a la trayectoria de descarga de  $C_t$ , el capacitor de tiempo. Se debe tener cuidado al elegir el valor de la resistencia  $R_2$ , ya que si su valor es suficientemente grande, puede, al circular por ella la corriente de interbase  $I_{BB}$ , disparar los transistores que estamos empleando para amplificar la señal pulsante. La resistencia  $R_2$  también proporciona estabilidad en cuanto al efecto de la temperatura a la vez que permite la generación de el pulso

negativo en la base 2. La resistencia  $R_1$  determina la duración del pulso, ya que influye sobre la constante de tiempo de la descarga.

Debido a que la frecuencia de operación de este oscilador es una función inversa del periodo de carga-descarga de RC, y que el voltaje es una función exponencial, el cálculo de la frecuencia a partir de los valores de los componentes será como sigue:

$$f_0 = \frac{1}{R_1 C_1 \ln[1/(1-n^2)]}$$

La solución que obtenemos empleando la relación anterior es aproximada, ya que no se puede conocer con precisión el valor de "n", que en este caso es la razón mantenimiento intrínseco.

Debido a esto, la mayor parte de las veces tampoco se puede determinar el potencial de disparo entre  $V_e = V_p$  (ver figura 2.2-2). (5)

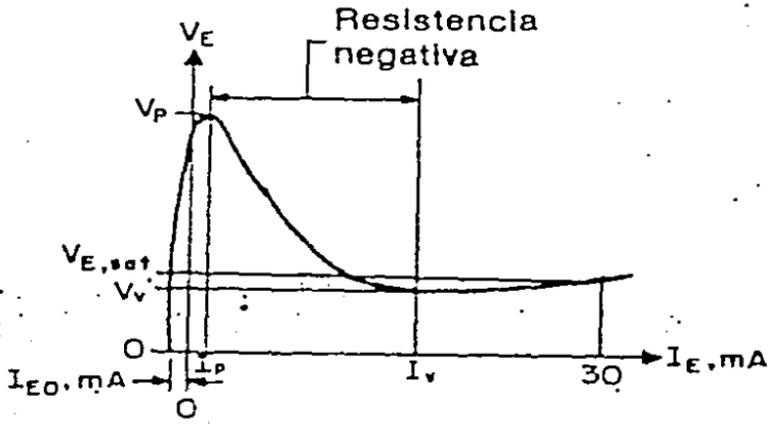


FIGURA 2.2-2. Curva característica de un UJT que muestra el voltaje de pico  $V_p$ , la corriente de pico  $I_p$ , el voltaje y la corriente de valle ( $V_v$  y  $I_v$  respectivamente).

Los dos valores se relacionan de la siguiente manera:

$$"n" = \frac{R_{B1}}{R_{B1} + R_{B2}}$$

cuando  $I_e=0$ .

La resistencia interbásica se relaciona como sigue:

$$R_{BB} = R_{B1} + R_{B2}$$

cuando  $I_e = 0$ .

Este es un medio bastante sencillo para analizar las razones de resistencia cuando la corriente de emisor en el UJT es cero.

El voltaje que pasa por  $R_{BB}$  es  $V(R_{BB})$  [también se le denomina  $V(B2B1)$ ], y el voltaje entre la base 1 y el punto de unión se indica generalmente como  $V(R_{B1})$ .

Tomando lo anterior en consideración, tenemos que:

$$V(R_{B1}) = "n" V(R_{BB})$$

cuando  $I_e = 0$ .

De aquí se puede observar que el voltaje  $V_e = V_p$  es el voltaje de unión ( $V_j$ ) más el voltaje  $V(R_{B1})$ , en el punto en que se dispara el emisor:

$$V_e = V_p = V(R_{B1}) + V_j = "n" V(R_{BB}) + V_j$$

Antes de que el voltaje en el emisor ( $V_e$ ) llegue a  $V_p$ , la corriente en el mismo es extremadamente pequeña (del orden de los microamperes). Al dispararse el UJT, la corriente de emisor aumenta considerablemente, al mismo tiempo que la resistencia  $R_{BI}$  disminuye su valor. Esta característica de resistencia variable negativa (es negativa porque aumenta su valor al disminuir la magnitud de la corriente  $I_e$  y viceversa) es excelente para producir condiciones de oscilación. El voltaje de polarización directa del diodo (ver circuito equivalente del UJT) se encuentra entre 0.65 y 0.7 volts y depende, hasta cierto punto, de la temperatura. (3)

Ahora, empleando los valores seleccionados para cada uno de los componentes que componen este circuito oscilador, se va a hacer el cálculo aproximado del rango de frecuencias que podemos obtener con el mismo.

El UJT que se empleó fue el 2N4870 (número de parte Motorola). Este UJT está diseñado para circuitos pulsantes o de reloj, circuitos sensores y circuitos de disparo para tiristores. En este circuito en especial, el UJT se emplea como un oscilador de alta velocidad. El rango de frecuencias de operación de este oscilador está aproximadamente entre 40 Hz. y 1200 Hz.; como el circuito lógico al que se están proporcionando las señales de pulso es una configuración de división por cuatro, el rango de

frecuencias de operación estará aproximadamente entre 10 Hz. y 300 Hz. Las características principales de el UJT 2N4870 son las siguientes:

- + Bajo punto de pico de corriente (típicamente de 1uA).
- + Baja corriente de reversa en el emisor (típicamente de 5 $\eta$ A).
- + Superficie pasiva para confiabilidad y uniformidad.
- + Encapsulado plástico de una sola pieza moldeado por inyección para mayor economía y confiabilidad.
- + Alta "n" para un mayor ancho de banda.

Las capacidades máximas para el UJT son las siguientes:

ASPECTOS	SIMBOLO	VALOR	UNIDADES
Disipación de potencia rms	Pd	300	mW
Corriente de emisor rms	Ie	50	mA
Pico del pulso en la corriente de emisor	i(e)	1.5	Amp
Voltaje de reversa del emisor	V B2E	30	Volts
Voltaje interbase	V B2R1	35	Volts
Rango de temperatura de operación en la juntura	Tj	-55 a +125	°C
Rango de temperatura de almacenamiento	Tstg	-55 a +150	°C

La disipación de potencia rms se incrementa 3mW por °C de la temperatura ambiente.

El valor del voltaje interbase está dado considerando la disipación de potencia a una temperatura ambiente de 25°C.

La siguiente tabla es la de las características eléctricas del UJT 2N4970:

CARACTERISTICA	FIG.	SIMBOLO	MIN	TIP	MAX	UNID.
Mantenimiento Intrínseco	7	"n"	0.56	-	0.75	-
Resistencia interbase	10, 11	R(BB)	4	6	9.1	Kohms
Coefficiente de temp. en resistencia interbase	11	$\alpha R(BB)$	0.10	-	0.90	%/°C
Voltaje de saturación del emisor		V(EB1) (sat)	-	2.5	-	Volts
Corriente modulada interbase		i(B2) (mod)	-	15	-	mA
Corriente de reversa en el emisor	6	I <sub>e</sub> (E20)	-	0.005	1	µA
Corriente de pico en el emisor	8, 9	I <sub>p</sub>	-	1	5	µA
Corriente de valle	12, 13	I <sub>v</sub>	2	5	-	mA
Pulso de voltaje pico en la base 1	16	V OB1	3	6	-	Volts

La razón de mantenimiento intrínseco ("n"), se define en términos del voltaje de pico, V<sub>p</sub>, por la ecuación:

$$V_{p1} = "n" V(B2B1) + V_f$$

donde el valor de  $V_f$  (ó  $V_j$ ) es aproximadamente de 0.49 volts a 25°C @  $I_f = 10\mu A$  y decrece con la temperatura a una razón de 2.5 mV por °C.

Con la información disponible estamos en condiciones de calcular el rango de frecuencias en el que va a operar nuestro oscilador de relajación.

Los valores de los componentes empleados son los siguientes:

$$R_t = R_{pot} + 15 \text{ Kohms}$$

$$R_1 = 270 \text{ ohms}$$

$$R_2 = 1 \text{ Kohm}$$

$$C_t = 0.05 \mu F$$

$$V(CC) = +15V$$

$$R_{pot(max)} = 500 \text{ Kohms}$$

Como primer paso, se va a probar que el valor de  $R_t$  está dentro del rango aceptable de acuerdo a las características del UJT.

En un oscilador de relajación el valor de  $R_t$  no debe ser muy grande, de lo contrario el UJT estará inhabilitado para el disparo. Igualmente, hay un límite que indica qué tan pequeña puede ser la resistencia  $R_t$  para garantizar que el UJT regrese a su estado de corte, después de dispararse. La razón por la que el UJT regresa a su estado de corte es que el condensador se descarga a tal punto, que no puede entregar una corriente de emisor igual a  $I_v$  (corriente de valle). Esto implica que el UJT no debe estar habilitado para drenar una corriente de emisor a través de una resistencia  $R_t$  cualquiera. Considerando lo anterior, el valor de  $R_t$  debe ser lo suficientemente grande para impedir el paso de una corriente igual a  $I_v$ .

Los valores máximo y mínimo aceptables para la resistencia  $R_t$  están dados por las ecuaciones que se muestran a continuación:

$$R_t(\text{máx}) = \frac{V(\text{CC}) - V_p}{I_p}$$

$$R_t(\min) = \frac{V(CC) - V_p}{I_v}$$

Para obtener el rango de valores en el cual se debe encontrar la resistencia  $R_t$ , necesitamos conocer el valor de  $V_p$ , el cual está dado por:

$$V_p = "n" V(B2B1) + V_j = (0.65) V(B2B1) + 0.49 \quad (8)$$

El voltaje entre la base 2 y la base 1 se encuentra mediante la proporción:

$$\frac{V(B2B1)}{V(CC)} = \frac{R(BB)}{R_{total}} = \frac{R(BB)}{R_2 + R(BB) + R_1}$$

(10)

sustituyendo los valores característicos del UJT en la ecuación:

$$\frac{V(B2B1)}{15 V} = \frac{6K\Omega}{1K\Omega + 6K\Omega + 270\Omega}$$

$$V(B2B1) = \frac{(6K\Omega)(15V)}{7.27K\Omega} = \frac{90\ 000}{7\ 270} = 12.38 \text{ Volts.}$$

ahora, sustituyendo el valor de  $V(B2B1)$  en la ecuación (\*):

$$V_p = (0.65)(12.38) + 0.19 = 8.51 \text{ Volts.}$$

Antes de pasar a calcular el rango en el que se debe encontrar la magnitud de  $R_t$ , cabe hacer la aclaración de que el valor de "n" que se utilizó, es un promedio entre los valores máximo y mínimo que se proporcionan en la tabla de características eléctricas del UJT; respecto la magnitud de  $R(BB)$ , para el cálculo de  $V_p$ , se empleó su valor típico.

La máxima magnitud que puede tener  $R_t$  es la siguiente:

$$R_t(\text{máx}) = \frac{15V - 8.54V}{1\mu A} = \frac{6.46V}{1\mu A} = 6.46 \text{ Mohms}$$

La  $R_t(\min)$  que puede ser conectada a este circuito de relajación es:

$$R_t(\min) = \frac{15V - 8.54V}{5mA} = \frac{6.46V}{5mA} = 1292 \text{ Ohms}$$

El rango que se está empleando para  $R_t$  en nuestro circuito está entre 515 Kohms y 15 Kohms, por lo que podemos trabajar en dicho rango sin ningún problema de disparo del UJT.

Los valores utilizados, tanto para  $I_p$  como para  $I_v$  son los típicos para el UJT 2N4870.

A continuación se va a calcular el rango de frecuencias de operación del circuito oscilador de relajación, considerando los valores de los componentes empleados y las características eléctricas del UJT 2N4870.

La relación:

$$f_o = \frac{1}{R_t C_t \ln[1/(1-n)]}$$

nos permite conocer la frecuencia de operación del circuito oscilador de relajación conociendo los valores de la relación RC que nos determinará la velocidad de disparo del UJT. (5)

En nuestro caso, el único factor variable que determina un cambio en la frecuencia de operación, es el valor de la resistencia  $R_t$ , ya que consiste en una resistencia de 15 Kohms conectada en serie con un potenciómetro de 500 Kohms; consecuentemente, la frecuencia de operación se encontrará dentro de los rangos determinados por las resistencias de 15 Kohms (valor de  $R_t$  cuando el potenciómetro está en corto) y de 515 Kohms (valor de  $R_t$  cuando el potenciómetro ofrece la mayor resistencia al paso de corriente).

La frecuencia mínima de oscilación está dada por:

$$f_o(\min) = \frac{1}{(515 \text{ K}\Omega)(0.05\mu\text{F}) \ln[1/(1-0.65)]}$$

$$f_o(\min) = \frac{1}{(0.026)} \ln(2.857) = \frac{1}{0.027}$$

$$f_o(\min) \text{ 37 Hz.}$$

La frecuencia máxima de oscilación se obtiene de la misma forma, ahora realizando los cálculos para una resistencia  $R_t$  de 15 Kohms:

$$f_o(\text{máx}) = \frac{1}{(15 \text{ K}\Omega)(0.05 \mu\text{F}) \ln[1/(1-0.65)]}$$

$$f_o(\text{máx}) = \frac{1}{7.5 \times 10^4 \ln(2.857)} = \frac{1}{7.873 \times 10^4}$$

donde  $n = -4$ .

$$f_o(\text{máx}) \approx 1270 \text{ Hz.}$$

Por lo tanto, el rango de la frecuencia de oscilación para nuestro circuito oscilador de relajación será aproximadamente:

$$37 \text{ Hz.} \leq f_o \leq 1270 \text{ Hz.}$$

Se debe recordar que este cálculo es aproximado, ya que se empleó un valor promedio de "n", el cual varía de un UJT a otro.

Los rangos máximos de operación de los transistores se da a continuación:

ASPECTO	SIMBOLO	NPN	PNP	UNIDADES
Voltaje colector-emisor MPS 6515 MPS 6519	V(CEO)	25 -	- 25	Volts dc
Voltaje colector-base MPS 6515 MPS 6519	V(CBO)	40 -	- 25	Volts dc
Voltaje emisor-base	V(EB0)	4.0	4.0	Volts dc
Corriente continua de colector	Ic	100	100	mA dc
Disipación total del dispositivo @ Ta=25°C	Pd	625 5.0		mW mW/°C
Disipación total del dispositivo @ Tc=25°C	Pd	1.5 12		Watts mW/°C
Rango de temperatura de operación y mante- nimiento de la juntura	TJ Tstg	-55 a +150		°C

Características térmicas de los transistores MPS6515 y  
MPS6519:

CARACTERISTICA	SIMBOLO	MAXIMO	UNIDADES
Resistencia térmica, juntura a encapsulado	R(θJC)	83.3	°C/W
Resistencia térmica, juntura a ambiente	R(θJA)	200	°C/W

Características eléctricas (para una temperatura  
Ta=25°C):

CARACTERISTICA	SIMBOLO	MIN	MAX	UNIDADES
----------------	---------	-----	-----	----------

**CARACTERISTICAS DE APAGADO**

Caída de voltaje colector-emisor ( $I_c=0.5mA$ , $I_b=0$ ) MPS 6515 MPS 6519	$V_{(br)CEO}$	25 25	-	Volts dc
Caída de voltaje emisor-base ( $I_e=10mA$ , $I_c=0$ )	$V_{(br)EBO}$	4.0	-	Volts dc
Corriente de fuga (colector) ( $V_{cb}=30Vdc$ , $I_e=0$ ) MPS 6515 ( $V_{cb}=20Vdc$ , $I_e=0$ ) MPS 6519	$I_{(CBO)}$	- -	0.05 0.05	$\mu A$ dc

**CARACTERISTICAS DE ENCENDIDO**

Ganancia de corriente dc MPS 6515 ( $I_c=2.0mA$ , $V_{ce}=10Vdc$ ) ( $I_c=100mA$ , $V_{ce}=10Vdc$ ) MPS 6519 ( $I_c=2.0mA$ , $V_{ce}=10Vdc$ ) ( $I_c=100mA$ , $V_{ce}=10Vdc$ )	$h_{(fe)}$	250 150	500 -	-
Voltaje de saturación colector-emisor ( $I_c=50mA$ , $I_b=5.0mA$ )	$V_{ce(sat)}$	-	0.5	Volts dc

**CARACTERISTICAS DE PEQUEÑA SEÑAL**

Capacitancia de salida ( $V_{cb}=10Vdc$ , $I_e=0$ , $f=100KHz.$ ) ( $V_{cb}=10Vdc$ , $I_e=0$ , $f=100KHz.$ )	$C_{obo}$	- -	3.5 4.0	pf
--	-----------	--------	------------	----

En el diagrama que se muestra a continuación, se puede observar la función que desempeña cada uno de los transistores que se están empleando:

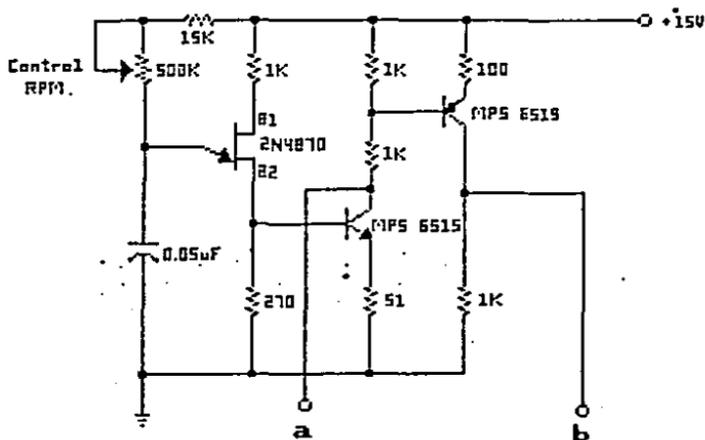


FIGURA 2.2-3 Circuito oscilador completo con los transistores MPS6515 y MPS6519 funcionando como amplificadores.

Los transistores MPS6515 y MPS6519, en la configuración que se está empleando en este proyecto, están trabajando como interruptores al ser puestos en corte o en saturación por las señales pulsantes proporcionadas por el oscilador de relajación.

Como se puede notar, la base del transistor MPS6515 (a partir de este momento será llamado Q1) está conectada a la base 1 del UJT, en la que se obtiene una señal de pulsos positivos a partir del oscilador de relajación. Mientras no se alimente con

un pulso a la base de Q1, este transistor permanecerá actuando como un interruptor abierto; al haber un pulso positivo en la base 1 del UJT (y consecuentemente en la base de Q1), el transistor Q1 comienza a actuar como un interruptor cerrado.

Cuando Q1 está abierto, la señal en el punto a es aproximadamente de 15 volts, ya que al no circular ninguna corriente por las resistencias de 1Kohm que están conectadas al colector del transistor, los 15 volts que entrega la fuente caen entre colector y emisor de Q1.

En el momento que el transistor Q1 entra en conducción, el voltaje que se tiene en el punto a es el de la caída en el transistor sumado con la caída de voltaje en la resistencia de 51 ohms conectada al emisor de Q1. En este caso, la señal que proporciona el circuito oscilador en el punto a es considerada como un "cero lógico" por el Flip-flop al que habilita con dicha señal.

Considerando el análisis anterior, la señal en a tiene la misma frecuencia que la señal en la base 1 del UJT, pero los pulsos que proporciona son negativos y de mayor amplitud.

Ahora, con respecto al transistor MPS6519 (al que desde este momento se le llamará Q2), este produce una señal pulsante en su colector (o lo que es lo mismo en el punto b), la cual es semejante a la de la base 1 del UJT, y la única diferencia entre

dichas señales estriba en la amplitud de las mismas. El funcionamiento de esta sección del circuito oscilador es simple: al entrar en conducción Q1, habilita a Q2 al hacer circular un flujo de corriente por la base del mismo; al ocurrir lo anterior, Q2 comienza a conducir, con lo cual el voltaje que se tiene en el punto b es el que cae en la resistencia de 1 Kohm conectada al colector de Q2; como dicha resistencia se encuentra conectada en serie con otra resistencia de 100 Ohms, casi la totalidad de los 15 volts de alimentación cae en la resistencia de 1 Kohm, con lo cual, al estar conduciendo Q1 y Q2, obtenemos en a un "cero lógico" y en b un "uno lógico".

Ahora, si Q1 está abierto, Q2 permanecerá abierto también, lo cual ocasiona que el voltaje en el punto b sea de cero volts. La tabla que se muestra a continuación, así como las señales en la base 1 del UJT, en a y en b nos permitirán tener una visión más completa de la función que desempeña esta etapa amplificadora del circuito oscilador, así como las señales que entrega al siguiente bloque del circuito general.

PULSO B1 UJT	Q1	Q2	a	b
Positivo	Cerrado	Cerrado	1	0
Negativo	Abierto	Abierto	0	1

### 2.3 Analisis del Circuito Troceador.

Una vez que se obtuvieron las señales pulsantes a y b (las cuales están en los niveles lógicos HTL gracias a la amplificación que recibieron por parte de los transistores de la etapa previa), se utilizan éstas para manejar las entradas SET y RESET del flip-flop X del circuito integrado MC688 del cual se muestran algunas características a continuación.

Este flip-flop JK dual opera mediante el principio maestro-esclavo. Este dispositivo proporciona SET y RESET (ambos de flanco negativo de entrada) para cada uno de los dos flip-flops del paquete. Cada flip-flop puede ser habilitado o inhabilitado aplicando un nivel bajo para dicha entrada en particular cuando la entrada de reloj está en nivel bajo.

Las entradas J y K se inhiben cuando la entrada de reloj está en nivel bajo y habilitadas cuando la entrada de reloj está en un nivel alto. El estado lógico para las entradas J y K no debe de cambiar mientras la entrada de reloj esté en estado alto.

A continuación se mencionan algunas de las capacidades de carga del dispositivo y la distribución del número de terminal para cada una de las entradas y salidas:

- -

Factor de carga a la entradas:      entradas R y S = 2

las demás entradas = 1.

Factor de carga a la salida = 10.

$f(\text{Tog}) = 2.5 \text{ MHz}$  (valor típico).

Disipación total de potencia = 375 mW (valor típico).

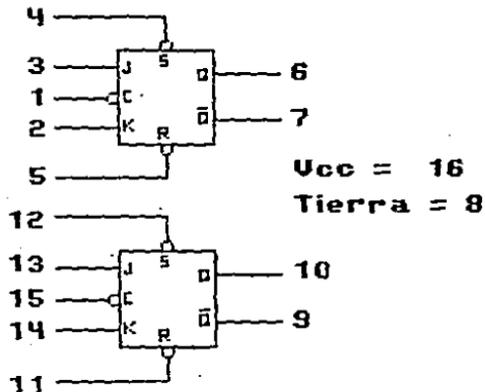


FIGURA 2.3-1 Distribución del número de terminal para las entradas y salidas del circuito MC688.

La siguiente figura muestra el diagrama lógico para uno de los flip-flops que contiene el circuito integrado MC688. El diagrama lógico para el otro flip-flop es exactamente igual.

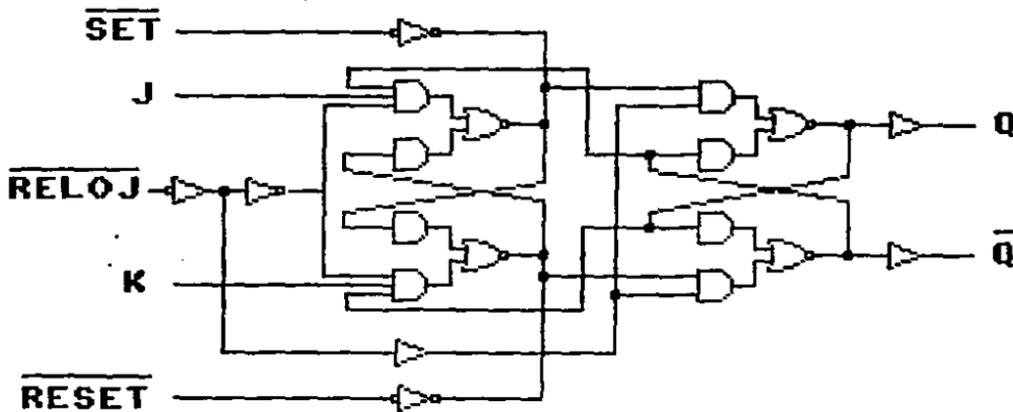


FIGURA 2.3-2 Diagrama lógico de uno de los flip-flops.

Para la tabla de verdad del dispositivo, en seguida se da el significado de cada uno de los símbolos empleados:

- 0 = Nivel bajo.
- 1 = Nivel alto.
- x = No importa el nivel.
- $t_n$  = Periodo de tiempo previo a la transición negativa del pulso de reloj.

$t_{n+1}$  = Periodo de tiempo subsecuente a la transición negativa del pulso de reloj.

$Q_n$  = Estado de la salida en el periodo de tiempo  $t_n$ .

\* = El pulso de reloj debe estar en nivel bajo.

	R	S	$t_n$		$t_{n+1}$	
			J	K	Q	Q neg
*	0	1	x	x	0	1
*	1	0	x	x	1	0
	1	1	0	0	$Q_n$	$Q_{neg}$
	1	1	0	1	0	1
	1	1	1	0	1	0
	1	1	1	1	$Q_{neg}$	$Q_n$

La tabla a continuación muestra las características de switcheo del MC688:

Característica	Símbolo	-30°C	+25°C		+75°C	Unidades
		tip	min	tip	tip	
Retardo de propagación:						
de $\bar{S}$ a $\bar{Q}$	tpd-	65	-	80	100	ns
de $\bar{R}$ a $\bar{Q}$	tpd-	65	-	80	100	ns
de $\bar{S}$ a $Q$	tpd+	250	-	300	400	ns
de $\bar{R}$ a $Q$	tpd+	250	-	300	400	ns
de $C$ a $Q$ ó a $\bar{Q}$	tpd+	300	-	350	450	ns
de $C$ a $Q$ ó a $\bar{Q}$	tpd-	85	-	100	130	ns
Entrada J ó K	t setup	55	-	60	70	ns
Entrada J ó K	t hold	26	-	24	0	ns
f toggle	f Tog	-	1.0	2.5	-	MHz.

Existen ciertas observaciones que se deben hacer respecto al funcionamiento de este dispositivo en especial:

1. Si alguna entrada del circuito MC688 está fuera de uso, deberá ser conectada a Vcc a través de una resistencia de 2 Kohms. Esto es especialmente importante para las entradas SET y RESET, ya que son más susceptibles al ruido. Una sola resistencia puede ser empleada para más de 300 entradas que no estén siendo empleadas.

2. La tabla de verdad mostrada algunas líneas arriba es completamente válida solo cuando las entradas J y K permanecen sin cambio alguno durante todo el tiempo que la señal de reloj está en nivel alto. Este es un dispositivo maestro-esclavo, con

el maestro recibiendo sus instrucciones mientras la señal de reloj está en nivel alto. Un estudio del diagrama lógico revelará que las entradas J y K pueden llevar al maestro a invertir sus estados una vez (y solamente una) mientras la señal de reloj es alta. De este modo, si (mientras la señal de reloj es alta) las señales lógicas en las entradas J y K son tales que se presenten los estados invertidos en la transición negativa de la señal de reloj, ocasionarán que se inviertan los estados en las subsecuentes transiciones negativas de la señal de reloj sin importar los cambios en las señales lógicas que se presenten en las entradas J y K. (7)

El principio maestro-esclavo se emplea en este dispositivo y solamente se debe tomar en cuenta la restricción antes mencionada, lo cual puede no ser deseable en algunas circunstancias. De cualquier forma, y como se mencionó en la sección 1.2 de este reporte, los dispositivos de lógica HTL son más susceptibles a verse afectados por los pulsos de ruido negativos que por los positivos. El diseño de el circuito MC688 es tal que solamente si el pulso de ruido permanece en cualquiera de las entradas J ó K durante todo el tiempo que dura el pulso de reloj puede tener algún efecto. El resultado neto es un sistema con una inmunidad al ruido mayor que la esperada.

3. Las entradas SET y RESET controlan los estados de las salidas cuando son activadas mientras la señal de reloj en baja (cero lógico). Un cero lógico en estas entradas no tiene un efecto inmediato en las salidas si la señal de reloj es alta.

pero pueden cambiar el estado de la sección del maestro. Como un ejemplo, se considerará que las entradas SET y RESET tienen un "uno lógico" y que las otras entradas y la salida Q están en un nivel bajo; si se recibe un pulso de reloj bajo estas condiciones, la salida no cambiará. De cualquier forma, si la entrada SET es activada momentáneamente con un "cero lógico" (se debe recordar que las entradas SET, RESET y la de reloj se activan con "ceros lógicos") mientras la señal de reloj está en un nivel alto, el flip-flop puede invertir los estados en el flanco negativo de la señal de reloj. Esto proporciona un sincronismo de los datos de entrada en el dispositivo sin emplear las entradas J y K. Este aspecto es muy usado en ciertos tipos de registros de corrimiento y contadores elaborados con el MC688.

4. Así como otros dispositivos lógicos, los tiempos de caída y de subida de las entradas pueden ser minimizados para una mejor operación. A este respecto, la entrada que presenta más problemas es la de la señal de reloj, la cual puede tener un tiempo de transición de menos de 0.5  $\mu$ seg en cualquier dirección (medido de 6.5 a 8.5 volts).

Una vez analizado detenidamente el dispositivo que se emplea en nuestro circuito troceador, se procederá a su análisis.

En la siguiente figura se muestra el circuito troceador para el cual se empleó únicamente un circuito integrado MC688, el cual contiene, como ya se mencionó, dos flip-flops JK.

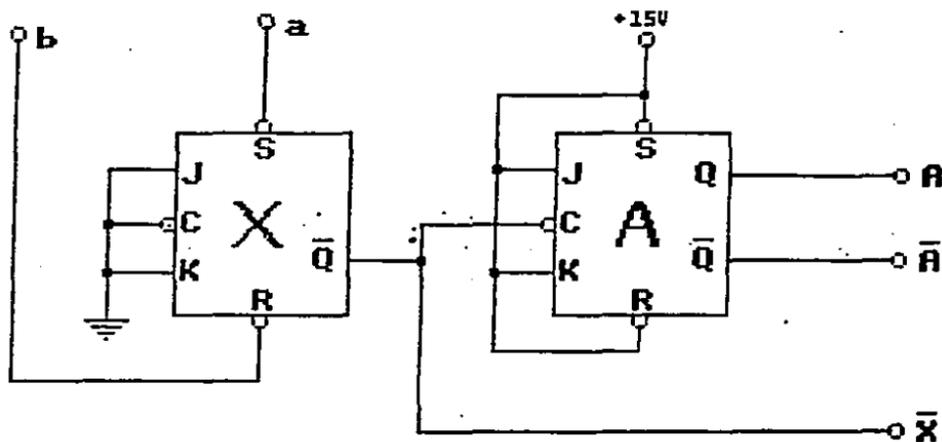


FIGURA 2.3-3 Circuito Troceador.

El primer flip-flop (al que por comodidad de aquí en adelante será llamado X) tiene conectadas a tierra las entradas J, K y la entrada de reloj (las que consecuentemente tienen un "cero lógico"). En este caso, se están empleando las entradas SET y RESET para controlar los estados de las salidas (como se mencionó en el inciso 3 algunas líneas antes).

Como se puede observar en la tabla de verdad, cuando las entradas SET y RESET presentan señales lógicas opuestas (esto es, mientras una presenta un "cero lógico" la otra presenta un "uno lógico"), sin importar las señales en las entradas J y K, la señal lógica que se encuentra en la entrada RESET aparecerá en la salida Q y la señal lógica de la entrada SET en la salida Q negada. De estas dos salidas, la que se va a emplear para dar la señal de reloj al siguiente flip-flop (el cual será llamado A) es la Q negada (o X negada para diferenciarla de las salidas Q y Q negada de los otros flip-flops que se emplean en este proyecto).

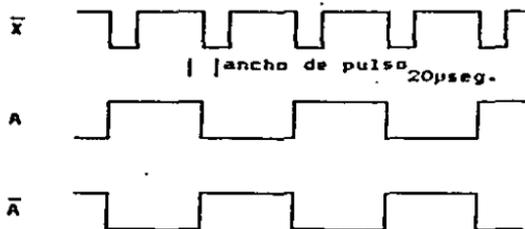
La señal que se obtiene en la salida X negada es similar a la señal de la entrada SET, la única diferencia esencial es que la señal a la salida del flip-flop es una señal pulsante cuadrada, la cual se emplea para cronometrar la entrada de reloj del flip-flop A, ya que no se obtendrían resultados óptimos al aplicar la señal a a la entrada de reloj de este flip-flop debido a su larga duración en los tiempos de subida y de caída.

Respecto al flip-flop A, como se puede observar en la figura 2.3-3, las entradas SET, RESET, J y K se encuentran conectadas a +15 volts (lo cual proporciona un "uno lógico" a cada una de dichas entradas), mientras que la entrada de reloj está siendo cronometrada por la señal X negada.

Observando nuevamente la tabla de verdad, se puede observar que cuando las entradas SET, RESET, J y K se encuentran alimentadas por un "uno lógico" (el cual es nuestro caso), al haber un flanco negativo en la señal que cronometra la entrada de reloj, se invierte la señal de las salidas Q y D negada (en este caso A y A negada). Esto nos da por resultado que este flip-flop está operando como un divisor de señal entre dos, ya que cuando ocurre el cambio de estado de un "uno lógico" a un "cero lógico" en la señal X negada hay un cambio de estado en las salidas del flip-flop A; para que haya otro cambio de estado en las salidas del flip-flop A, debe haber dos cambios de estado en la señal X negada, ésto es, debe cambiar de "cero lógico" a "uno lógico" (lo cual no afecta los estados de las salidas del flip-flop A) y después de "uno lógico" a "cero lógico" lo cual nos da nuevamente la inversión en las señales en las salidas del flip-flop A.

Las salidas del flip-flop A (las cuales se encuentran desfasadas 180°) se emplean para cronometrar las entradas de reloj de los flip-flops que componen el circuito generador de señal cuadrada que se analiza en el siguiente fragmento de este reporte, además de proporcionar estas señales, las que combinadas con la señal X negada y las que se obtienen en el circuito generador de señal cuadrada son empleadas en el circuito troceador de pulsos que también es analizado en este trabajo.

A continuación se muestra el diagrama de tiempo de las señales obtenidas en este circuito:



**FIGURA 2.3-4 Diagrama de tiempo de las señales  
necesaria y obtenidas en el Circuito  
Troceador.**

Con la información y las señales obtenidas de este circuito, se procederá a continuación a realizar el análisis del circuito generador de señal cuadrada.

## 2.4 Análisis del Circuito Generador de Señal Cuadrada.

La función específica de el Circuito generador de señal cuadrada es la de proporcionar dos señales cuadradas iguales desfasadas  $90^\circ$  una de la otra.

Como se puede observar, el circuito integrado que se empleó es nuevamente el MC688, el cual fue utilizado en la elaboración del Circuito Troceador, por lo cual no se van a enumerar nuevamente todas las características del dispositivo, únicamente la tabla de verdad con el significado de los símbolos empleados. En caso de que exista alguna duda al respecto, se puede consultar la sección anterior referente al Circuito Troceador.

El diagrama del circuito generador de señal cuadrada es mostrado a continuación:

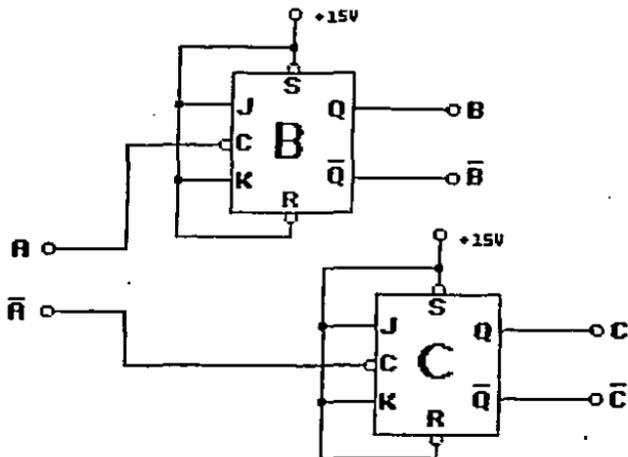


FIGURA 2.4-1 Diagrama del Circuito Generador de Señal Cuadrada.

R	S	$t_n$		$t_{n+1}$	
		J	K	Q	Q neg
0	1	x	x	0	1
1	0	x	x	1	0
1	1	0	0	Qn	Qn neg
1	1	0	1	0	1
1	1	1	0	1	0
1	1	1	1	Qn neg	Qn

0 = Nivel bajo.

1 = Nivel alto.

ESTA TESIS NO DEBE  
SALIR DE LA BIBLIOTECA

- x = No importa el nivel.
- $t_n$  = Periodo de tiempo previo a la transición negativa del pulso de reloj.
- $t_{n+1}$  = Periodo de tiempo subsecuente a la transición negativa del pulso de reloj.
- $Q_n$  = Estado de la salida en el periodo de tiempo  $t_n$ .
- s = El pulso de reloj debe estar en nivel bajo.

Resulta fácil observar que, los flip-flops utilizados en este circuito tienen la misma configuración que el flip-flop A empleado en el Circuito Troceador.

Como se puede ver en la figura 2.4-1, las entradas J, K, SET y RESET de ambos flip-flops están conectados a una fuente de +15 volts, lo cual significa que existe en cada una de estas entradas, permanentemente, un "uno lógico". En la tabla de verdad del circuito integrado MC688 se puede observar que cuando las entradas J, K, SET y RESET están habilitadas por un "uno lógico", todas a la vez, en cada flanco negativo de la señal de reloj se invertirá el estado lógico en cada una de las dos salidas (Q y Q negada).

Al observar detenidamente los comentarios enunciados en el párrafo anterior, se puede concluir que cada uno de los dos flip-flops están realizando la función de un divisor de señal entre dos.

Nuevamente, tal y como ocurre en el flip-flop A, al haber un flanco negativo en la señal de reloj se invierte el estado de las salidas de cada flip-flop. Para que se dé una inversión en el estado de las salidas de los flip-flops empleados en este circuito generador de señal cuadrada (los cuales van a ser llamados: B el flip-flop cronometrado por la señal A y C el cronometrado por la señal A negada), deben haber dos cambios de estado en la señal cronometradora, ya que un cambio de estado de un "cero lógico" a un "uno lógico" no afecta en lo más mínimo el estado de las señales de salida y solamente un flanco negativo en la señal cronometradora (o lo que es lo mismo: un cambio de estado de un "uno lógico" a un "cero lógico") puede invertir el estado de las mismas. Las señales cronometradoras son las señales A y A negada provenientes del Circuito Troceador, las cuales, al ser una la señal inversa de la otra, están desfasadas 180° entre sí.

La característica más interesante que presentan las señales a la salida de los flip-flops empleados en este circuito generador de señal cuadrada, es que se encuentran desfasadas únicamente 90° una de otra, lo cual es ocasionado por la división entre dos de la señal cronometradora. Este desfase de 90° nos permite eliminar de la necesidad de conectar un capacitor en serie con el devanado del motor para proporcionarle la alimentación con el desfase adecuado para su correcto funcionamiento.

A continuación se proporciona el diagrama de tiempo de las señales usadas y obtenidas en este Circuito Generador de Señal Cuadrada.

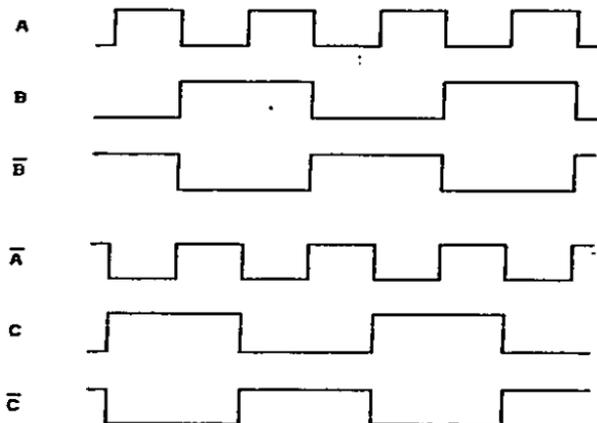


FIGURA 2.4-1 Diagrama de tiempo de las señales empleadas y obtenidas en el Circuito Generador de Señal Cuadrada.

Con los resultados obtenidos en el analisis del Circuito Generador de Señal Cuadrada, aunados a los que arrojó el estudio del Circuito Troceador, estamos en condiciones de pasar al analisis del Circuito Troceador de Pulsos, el cual es el último bloque de esta etapa de control.

## 2.5 Análisis del Circuito Troceador de Pulsos.

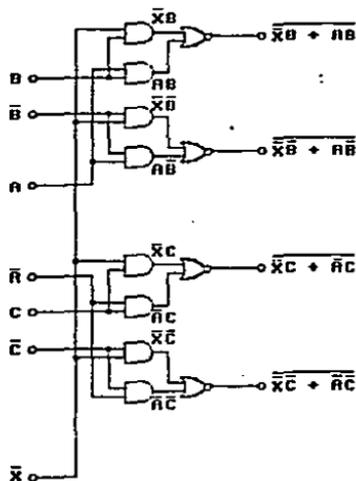


FIGURA 2.5-1 Circuito Troceador de Pulsos.

En términos generales, el Circuito Troceador de pulsos combina los pulsos cuadrados obtenidos en las salidas de los flip-flops B y C, con la señal pulsante X negada, para originar un escalón de voltaje que habilitará a la sección de potencia de este control de velocidad.

El circuito empleado en este Circuito Troceador de Pulsos es el MC673, del cual se mencionan algunas características a continuación.

Este dispositivo es una unidad dual, cuyos circuitos internos independientes, cada uno, consisten en dos compuertas AND de entrada, cada una de ellas con dos entradas (una de las compuertas dispone de una entrada expansora), las cuales alimentan las dos entradas de una compuerta NOR la cual da una de las señales de salida. Las salidas tienen una configuración de pull-up activo, de este modo, la función lógica de colector enlazado se obtiene mientras se mantenga una impedancia de salida baja en los dispositivos de pull-up activo.

A continuación se mencionan algunas de las características de carga del circuito MC673:

Factor de carga a la entrada = 1.

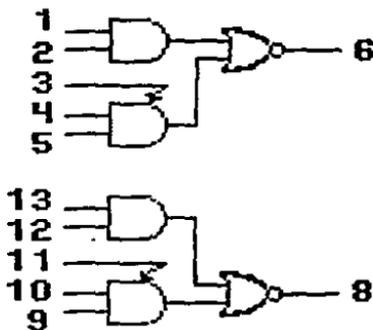
Factor de carga a la salida = 10.

Tiempo de retardo de propagación = 110 ns (valor típico).

Disipación típica de potencia :

entradas altas = 160 mW.

entradas bajas = 50 mW.



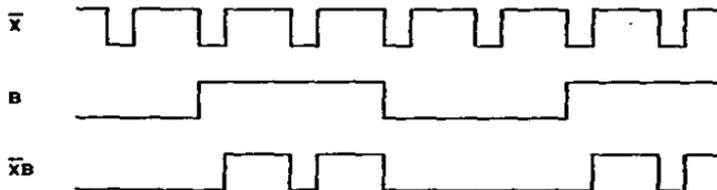
**14 - Vcc**

**7 - Tierra**

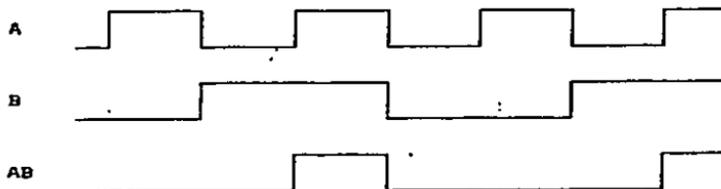
**FIGURA 2.5-2** Distribución del número de terminal para las entradas y salidas del circuito integrado MC673.

La forma más simple de observar el funcionamiento de este circuito es ir analizando el paso de las señales a través del diagrama lógico, a la vez que se elabora el diagrama de tiempo.

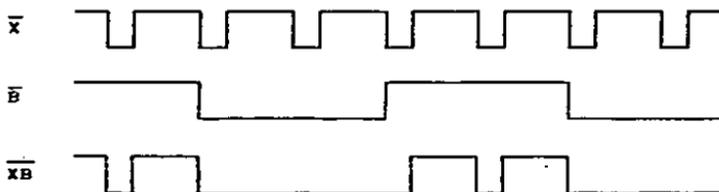
La primer compuerta AND (comenzando el análisis de arriba hacia abajo en el diagrama lógico) combina las señales X negada y B. El diagrama de tiempo se muestra en la siguiente figura:



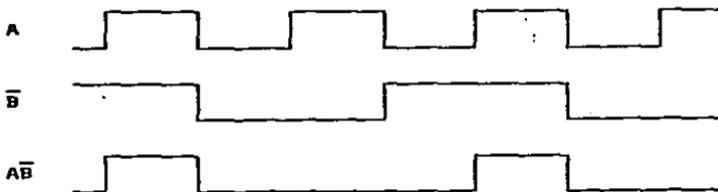
El diagrama de tiempo para la segunda compuerta AND (en la cual se combinan las señales A y B) es el siguiente:



Para la tercer compuerta AND (que combina X negada con B negada):

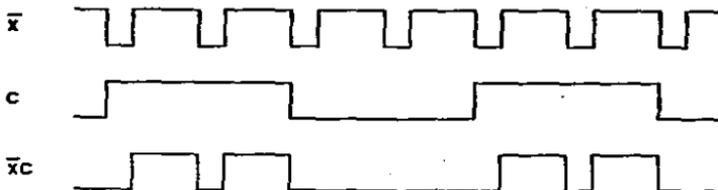


La combinación en la cuarta compuerta es entre las señales A y B negadas:

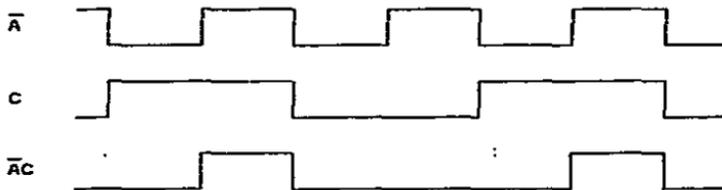


Para el segundo circuito integrado MC673, el cual está compuesto también a su entrada de cuatro compuertas AND, los diagramas de tiempo son los siguientes:

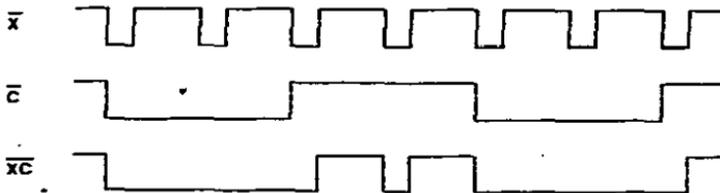
Para la compuerta que combina X negada con C:



Para la sexta compuerta AND:



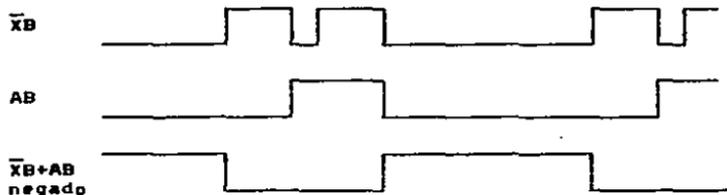
La señal resultante a la salida de la séptima compuerta AND es X negada-C negada:



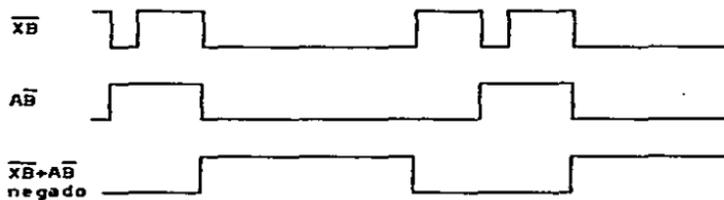
La última de las compuertas AND origina la señal A negada-C negada:



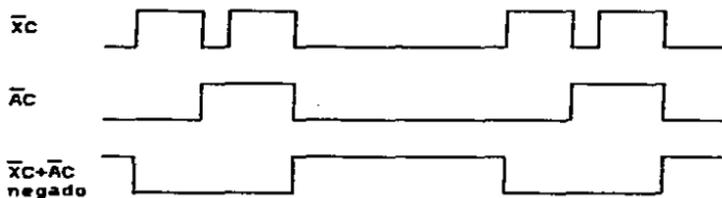
Una vez obtenido el diagrama de tiempo de las señales que entregan las compuertas AND, obtendremos las señales que nos proporciona el Circuito Troceador de Pulsos a través de las compuertas NOR de salida. Para la primera compuerta NOR tenemos:



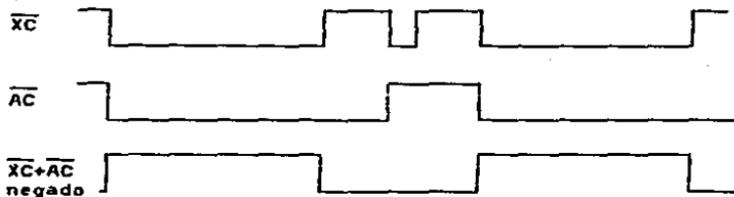
Para la segunda:



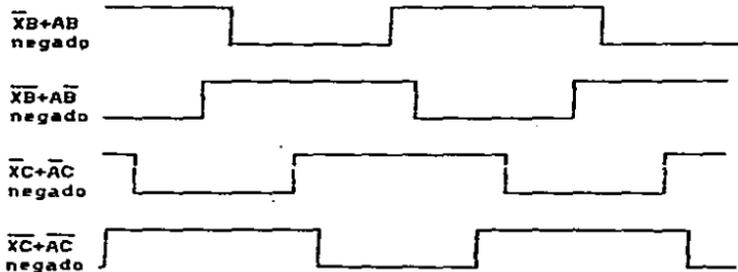
A la salida de la tercer compuerta NOR tenemos:



De la última de las compuertas NOR se tiene:



A continuación se muestran las cuatro señales que entrega el Circuito Troceador de Pulsos a la salida:

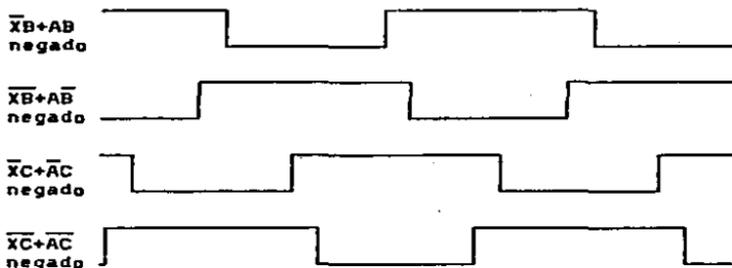


En el siguiente capítulo se hace un análisis general de estas señales y de su aplicación e importancia dentro del proyecto.

## CAPITULO III.

## SEÑALES DE SALIDA Y SU APLICACION.

A continuación se muestran las señales que se obtuvieron en el Circuito Pulsador de Frecuencia Variable:



Para comprender la aplicación que se les va a dar a dichas señales, se va a hacer un pequeño análisis del funcionamiento de el motor de condensador dividido permanentemente, que es para el tipo de motor que se diseñó la etapa de potencia que complementa al circuito descrito en este reporte.

Este tipo de motor tiene dos devanados permanentes (los cuales deben ser idénticos, es decir, deben tener el mismo número de espiras y deben ser hechos con hilo de igual sección transversal). El motor arranca y funciona gracias a la partición de fase en cuadratura producida por dos devanados idénticos desfasados temporal y espacialmente. En este tipo de motores, el condensador utilizado se proyecta para servicio continuo y es, por lo regular, de aceite; este es el condensador que se elimina al utilizar este Circuito Oscilador de Frecuencia Variable junto con su etapa de potencia.

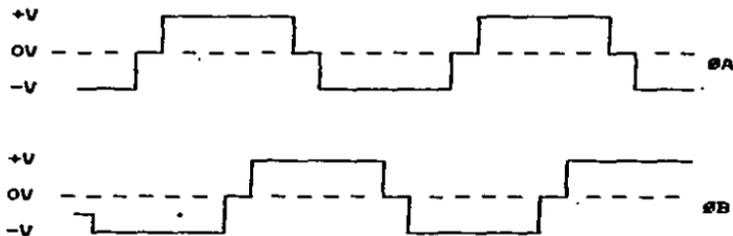
El motor de fase partida con condensador permanente (de un solo valor), tiene un par de arranque muy pobre, de alrededor del 50% al 100%. (6)

Debido al campo magnético giratorio casi uniforme creado por devanados iguales cuyas corrientes eléctricas están desfasadas 90°, el par es casi uniforme y el motor no presenta el característico zumbido pulsatorio que presentan la mayoría de los motores monofásicos cuando están cargados.

Debido a su respuesta instantánea como motor de inversión (ésto es, que puede invertirse cuando funciona con carga nominal a la velocidad nominal), su funcionamiento suave, y la posibilidad de controlar su velocidad, este tipo de motor se utiliza en ventiladores y sopladores de extracción y llenado, máquinas de oficina y unidades de calefacción.

Las señales de funcionamiento asimétricas que se obtienen en el Circuito Troceador de Pulsos se emplean para poner y mantener en funcionamiento a un sistema de optoacopladores que sirven de conexión entre el sistema de control y el de potencia de este control de velocidad.

Al habilitar a los optoacopladores, estos ponen a funcionar la etapa de potencia, a la salida de la cual, se obtiene una señal de voltaje de escalón para cada uno de los devanados del motor, desfasadas  $90^\circ$  entre sí. Estas señales de alimentación al motor se muestran a continuación:



## CONCLUSIONES.

Las conclusiones obtenidas del desarrollo de este proyecto son bastante claras: en primer lugar, emplear la variación de frecuencia en la señal de alimentación al motor es la opción más viable para el control de la velocidad de cualquier motor de inducción.

En segundo lugar, la utilización de la familia lógica HTL nos trae una enorme cantidad de beneficios respecto a la inmunidad al ruido, aunque por otra parte presenta el gran inconveniente de ser muy difícil de conseguir en nuestro país, lo cual, en caso de realizarse la construcción de este dispositivo, afectaría de una manera radical el costo de dicho proyecto, además de la pérdida de tiempo que implica el buscar esta lógica en el país o desplazarse al extranjero para adquirirla.

El empleo de los motores monofásicos de inducción de condensador dividido permanentemente se puede ampliar a diversas ramas, en las que se requiere un control muy preciso de la velocidad además de disponer de un rango bastante amplio de velocidades.

Una más de las observaciones que se pueden desprender de la elaboración de este trabajo es la de la importancia que tiene en estos momentos la utilización de sistemas que combinan dispositivos de electrónica de potencia con circuitos lógicos, sobre todo en equipos de control.

Respecto a las características del dispositivo, se pueden mencionar algunos beneficios que trae el uso de este en la industria: como se trata de un sistema estático (empleo el término por el hecho de que no tiene piezas mecánicas móviles), el mantenimiento preventivo es prácticamente nulo, además de requerir muy eventualmente de mantenimiento correctivo; este dispositivo es pequeño comparado con la mayoría de los dispositivos mencionados en la sección de antecedentes de esta tesis; una de las características más importantes es la de la larga vida del dispositivo.

Recapitulando, este dispositivo es una solución viable y eficaz para implementar el uso del motor monofásico de inducción de condensador dividido permanentemente en la industria en general.

## B I B L I O G R A F I A .

- Alerich, Walter N. Control de Motores Eléctricos. México: Editorial Diana, 1967. (1)
- Arwood, Alley Y. Ingeniería Electrónica. México: Editorial LIMUSA, 1981. (2)
- Boylestad, Robert y Nashelsky, Louis. Electrónica Teoría de Circuitos. México: Prentice-Hall Hispanoamericana S. A., 1986. (3)
- Giacoletto, L. J. Electronics Designers' Handbook. United States of America: McGraw-Hill Book Company, 1977. (4)
- Kaufman, Milton. Manual para Ingenieros y Técnicos en Electrónica. México: Editorial McGraw-Hill, 1985. (5)
- Kosow, I. L. Máquinas Eléctricas y Transformadores. México: Editorial Reverte S. A., 1984. (6)

Mano, M. Morris. Lógica Digital y Diseño de Computadores. México: Prentice-Hall Hispanoamericana S. A., 1986. (7)

Morris, Noel M. Fundamentos de Electrónica Industrial. Barcelona, España: Marcombo Boixareu Editores, 1976. (8)

Seguier, G. Electrónica de Potencia. Barcelona, España: Editorial Gustavo Gili S. A., 1982. (9)

Timothy y Maloney. Electrónica Industrial. México: Prentice-Hall Hispanoamericana S. A., 1987. (10)