

33
2ej



UNIVERSIDAD LA SALLE

ESCUELA DE INGENIERIA

Incorporada a la U. N. A. M.

**SUBSTITUCION DE COMPONENTES MECANICOS DE
CONTROL POR SU EQUIVALENTE ELECTRONICO
EN EQUIPO DE AUDIO**

TESIS PROFESIONAL
QUE PARA OBTENER EL TITULO DE
Ingeniero Mecánico Electricista
AREA: ELECTRONICA Y COMUNICACIONES
P R E S E N T A
LUIS MANUEL RIVA VEYRAND
Director de Tesis: ING. JOSE ANTONIO TORRES HERNANDEZ
MEXICO, D. F., 1989

FALLA DE ORIGEN



Universidad Nacional
Autónoma de México

Dirección General de Bibliotecas de la UNAM

Biblioteca Central



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

CONTENIDO

	Introducción	ix
1	Componentes Mecánicos y Componentes Electrónicos	1
1.1	Componentes Mecánicos	3
1.2	Componentes Electrónicos	8
2	Conmutadores Analógicos	11
2.1	Principios Básicos de Operación de los Conmutadores Analógicos	12
2.2	Aplicaciones de los Circuitos Conmutadores	15
2.3	Compuertas de Diodos	28
2.4	Compuertas con Transistores de Unión Bipolar	51
2.5	Compuertas con Transistores de Efecto de Campo	64
2.6	Compuertas con Transistores de Efecto de Campo Metal-	

	Oxido Semiconductor de Simetría Complementaria	75
2.7	Aplicaciones de los Conmutadores Analógicos	80
3	Controles Electrónicos	88
3.1	Conmutadores Electrónicos	89
3.2	Potenciómetros Electrónicos	99
4	Substitución de Componentes en un Amplificador Integrado de Audio	118
4.1	Selección de Substitutos	119
4.2	Diagrama a Bloques con Componentes Mecánicos	129
4.3	Diagrama a Bloques con Componentes Electrónicos	130
	Conclusiones	131
	Apéndice I Conmutador de Contacto	134
	Apéndice II Hojas de Datos	137
	Bibliografía	173

INTRODUCCION

El avance logrado por la electrónica en los últimos años ha hecho de nuestra época, la segunda mitad del siglo veinte, la era de la avalancha electrónica. Desde relojes y calculadoras hasta maquinaria industrial, diseño de equipo mecánico y de consumo; comunicaciones y transportes. Donde se requiere eficiencia y optimización, la intervención de la electrónica es ineludible. El punto de apoyo, la fuerza de esta ciencia-técnica ha sido la miniaturización de componentes y sus consecuencias: el abatimiento de los costos y la popularización de su uso, por ser más accesible económicamente. Ahora se cuenta con sistemas electrónicos baratos y confiables, pequeños y precisos.

La eficiencia de la maquinaria industrial aumenta en gran cantidad si es comandada por un microprocesador, al grado de que para diseñar nuevas computadoras, se las diseña con otras computadoras, en lugar de hacer uso de cerebros humanos.

En el terreno del audio, los microprocesadores se usaron inicialmente como auxiliares: para ajustar polarización y ecualización de las cassetteras, para hacer que el tocadiscos o la cassettera - ejecute en cierto orden diferentes melodías, en el ajuste automático de ecualizadores, etc. Actualmente las computadoras están interviniendo en la esencia misma del audio: en la grabación (audio digital).

Sin embargo, para poder controlar los parámetros de funcionamiento del circuito que maneja la señal de audio de manera eficiente: rápida y precisa, primero es necesario realizar la sustitución de los componentes mecánicos de control por su equivalente electrónico.

En el presente trabajo se realiza un estudio de la principal herramienta (conmutadores analógicos) con la que se cuenta para realizar dicha sustitución, así como técnicas y diferentes opciones existentes en el mercado.

El objetivo de este trabajo es presentar a los ingenieros en electrónica que se desenvuelven en la rama del audio, una opción para el diseño de circuitos más avanzados y prácticos.

COMPONENTES MECANICOS Y COMPONENTES ELECTRONICOS

El equipo usado en audio tiene el propósito de procesar una señal que es la información que se desea escuchar (voz, música o ambas). El circuito electrónico que procesa esta señal, según el caso del equipo particular, va a amplificar, modular, demodular, controlar tonos, grabar, reproducir, comprimir, expandir, filtrar, etc., la señal.

Por lo tanto, en el equipo de audio el manejo de señal es prioritario y en base a esta necesidad está diseñado el circuito principal, sin embargo, para controlar los parámetros de su funcionamiento, se utilizan componentes mecánicos (conmutadores, selectores y potenciómetros o resistencias variables). Esos componentes -

mecánicos pueden ser substituidos por componentes electrónicos que realicen la misma función, obteniéndose ventajas en cuanto a exactitud, durabilidad y facilidad de manejo, además, se obtiene un - circuito electrónico en su totalidad.

Los componentes mecánicos son afectados por diferentes factores que influyen en su calidad de funcionamiento y tiempo de vida útil; la fricción, la corrosión y el medio ambiente (polvo, humedad, temperaturas elevadas, etc.).

La fricción es el rozamiento entre dos superficies móviles, lo cual origina el desgaste de las mismas y ocasiona que gran parte de la energía mecánica aplicada para mover las superficies se pierda en forma de calor.

La corrosión es la destrucción gradual de un metal o una aleación debida a un proceso químico como la oxidación o a la acción de un agente químico. Cuando la corrosión es acelerada por tensiones dinámicas, el metal sometido a este fenómeno es llevado a la falla, esto es conocido como fatiga por corrosión. Muchas veces el agente químico que provoca la corrosión se encuentra localizado en el medio ambiente.

Tanto la fricción como la corrosión provocan desgaste en los componentes mecánicos, reduciendo su vida útil.

El polvo y la humedad provocan fallas de contacto eléctrico en los componentes mecánicos, y una temperatura elevada ocasiona dilatación en los elementos del componente provocando problemas de funcionamiento y acelerando su desgaste.

1.1 COMPONENTES MECANICOS

En los equipos de audio los componentes mecánicos que se usan para controlar los parámetros de funcionamiento de los circuitos son:

Los conmutadores (interruptores y selectores) y

Las resistencias variables o potenciómetros.

CONMUTADORES Los conmutadores se pueden usar como interruptores y como selectores. Un interruptor es un dispositivo que sirve para abrir y cerrar circuitos eléctricos, permitiendo o impidiendo el paso de corriente al circuito; se usan para el apagado y encendido general del aparato, y para activar y desactivar circuitos de entrada y salida del mismo. Un selector se utiliza cuando es necesario elegir entre dos o más circuitos o para substituir una porción de un circuito por otra.

El interruptor consta de un dispositivo mecánico apto para ocupar dos posiciones que corresponden a la apertura y cierre del circuito. Cuando cierra el dispositivo encaja a presión entre las láminas metálicas y elásticas de que están provistos los bornes. Los interruptores pueden ser deslizables o giratorios.

El selector es generalmente un dispositivo giratorio de contactos múltiples apto para modificar sucesivamente las conexiones de varios circuitos, también puede ser una combinación de interruptores deslizables, cada uno conectado a un circuito, al activar uno de los interruptores los restantes son inhabilitados.

Velocidad de conmutación La conmutación (el cambio de un estado a otro) tanto en los interruptores como en los selectores debe -

ser lo suficientemente rápida para evitar la formación de un arco eléctrico que dañe los bornes o las superficies de contacto del componente.

Ruido de conmutación El ruido de conmutación es ocasionado generalmente por la formación de un arco eléctrico al activar o desactivar el dispositivo. Este arco eléctrico puede ser originado por que el dispositivo ha acumulado polvo o existe humedad en el medio en el cual es utilizado.

Tiempo de vida útil El tiempo de vida útil de estos componentes está relacionado con varios factores: El desgaste de las partes del componente ocasionado por la fricción y la corrosión. La temperatura del componente, la cual está relacionada con la cantidad de corriente que se maneja, ya que al aumentar ésta aumenta la temperatura, lo cual provoca la dilatación de las partes plásticas y aumenta su desgaste. El polvo y la humedad que originan la formación de arcos eléctricos que dañan las partes metálicas del componente.

POTENCIOMETROS (RESISTENCIAS VARIABLES) Un potenciómetro es una resistencia variable controlada con una flecha rotatoria; existen dos tipos: resistencias de devanado y resistencias de composición de carbón (grafito). Las resistencias variables se fabrican en valores de hasta 500 Kohm en resistencias de devanado y hasta 5 Mohm en resistencias de carbón. El límite inferior es de 1 ohm en resistencias de devanado y de 10 ohm en resistencias de carbón. Para resistencias de devanado existen tolerancias del 10% y de 20% para las resistencias de composición de carbón, pudiendo -

conseguirse tolerancias menores.

La variación resistiva al activar la flecha del potenciómetro puede seguir una ley lineal o una ley logarítmica, dependiendo del requerimiento para el cual el resistor variable es designado.

Linealidad Una resistencia variable lineal ideal tiene un cambio constante de resistencia por cada incremento igual en rotación angular (o movimiento lineal del accionador). En la práctica esta relación nunca se obtiene, por lo tanto, la linealidad o precisión lineal es la relación entre el valor resistivo real en cualquier punto de la resistencia variable y el valor esperado en base a la línea gráfica de "resistencia-rotación" en una resistencia variable rotatoria o la línea "resistencia-movimiento" en una resistencia variable lineal (potenciómetro deslizante). Por ejemplo, un resistor variable de 1 Kohm tiene una linealidad de $\pm 0.1\%$ mientras no varíe más de 1 ohm el valor real de resistencia con respecto al valor esperado en base a la línea gráfica teórica.

Resolución La resolución o discriminación es la resistencia por vuelta de una resistencia variable, por esta razón, es una función del número de vueltas de la resistencia variable. Por ejemplo, si una resistencia variable de 100 ohm es de 100 vueltas tiene una resolución de 1 ohm. La resolución de resistencia es la resistencia por vuelta. La resolución de voltaje es el voltaje por vuelta. La resolución angular es el mínimo cambio angular del accionador necesario para producir un cambio en la resistencia.

Estabilidad La estabilidad se refiere al cambio de resistencia con el tiempo o bajo severas condiciones climáticas, así como el -

comportamiento bajo condiciones de carga normal. Para propósito general, la tolerancia de estabilidad de las resistencias variables de composición de carbón es del 10% y en las resistencias de devanado es del 2%.

Mínima resistencia efectiva De alguna manera, en todas las resistencias variables, el cursor deslizante o accionador llega a un punto muerto al final del devanado o de la resistencia de carbón, sin embargo, este punto no está en el mismo lugar en todas las resistencias variables. Cuando el accionador sale del punto muerto y toca la resistencia nuevamente, se da un cambio brusco de cero resistencia a un valor resistivo x . En aplicaciones generales, en un resistor de devanado este cambio deberá ser menor al 3% de la resistencia nominal y en resistencias de composición de carbón deberá ser menor al 5%.

Angulo efectivo de rotación El "punto muerto" mencionado en el párrafo anterior es conocido como *ángulo de salto*; en las resistencias variables este ángulo no debe exceder el 5% de la rotación angular total. El ángulo efectivo de rotación es 360° menos la suma de los ángulos de salto localizados en los extremos de la resistencia variable.

Tiempo de vida útil Las resistencias variables están diseñadas para soportar entre 10000 y 20000 vueltas, sin que esto origine cambios mayores al 5% en el valor resistivo del elemento; el tiempo de vida útil varía dependiendo de la presión del accionador y de la cantidad de corriente que maneje la resistencia. Las causas más frecuentes de fallas en las resistencias variables son: la co-

rosión de las partes metálicas, el desgaste de los elementos del componente originado por la fricción y la deformación de las partes de plástico originada por el aumento de temperatura debido al manejo de corriente por el componente y a la fricción de sus partes móviles. También por efecto de la penetración de humedad se tienen problemas, por ejemplo, la formación de un canal sobre la resistencia de carbón en la línea de arrastre del accionador, lo que ocasiona cambios importantes en el valor resistivo del elemento de carbón. Para combatir estos problemas deben usarse metales resistentes a la corrosión, los cuales son difíciles de moldear y esto provoca problemas para fabricar las resistencias variables; también se podría sellar totalmente el componente, pero existe el problema de un sello rotante para el lugar por donde entra la flecha que controla el accionador. El usar un sellador incrementa la vida útil del componente considerablemente, pero reduce el rango de potencia que puede manejar el elemento.

Vibración En resistencias variables se pueden tener dificultades debido a un circuito abierto o a un contacto intermitente si el accionador vibra sobre la pista de carbón o debido al cambio de resistencia si el accionador se mueve a lo largo de un canal que él mismo formó sobre la pista de carbón, esto es muy serio particularmente si el potenciómetro está sometido a vibraciones constantes. Para evitar que existan vibraciones excesivas es conveniente que se usen flechas de control de corta longitud y perillas de poco peso.

Ruido El ruido eléctrico en las resistencias variables de carbón

es debido, generalmente, al contacto pobre o intermitente entre el accionador y la pista de carbón. Variaciones en la presión o la presencia de polvo o partículas de metal causan cambios en la resistencia de contacto provocando ruido. Para evitar el ruido es necesario limpiar el potenciómetro evitando de esta manera que acumule polvo o las partículas que se forman por el desgaste de las partes del componente.

1.2 COMPONENTES ELECTRONICOS

Uno de los elementos de control más comunes en circuitería eléctrica es el conmutador Interruptor sencillo, de encendido y apagado. Ha evolucionado a través de los años desde un circuito interruptor manualmente operado, hasta el circuito integrado multi-interruptor de la actualidad. Esto se ha logrado gracias al conmutador analógico que es un interruptor de señal análoga controlado en su cierre y apertura por una señal digital.

CONMUTADORES ANALOGICOS El interruptor ideal tiene las características de una resistencia nula al estar activado y una resistencia infinita al estar desactivado y tiempos de activado y desactivado instantáneos. Aunque un interruptor análogo no es perfecto y puede tener muchas diferentes componentes parásitas, es una muy buena aproximación al interruptor ideal. La resistencia que presenta al estar activado es muy baja, de alrededor de 10 ohm y su aislamiento al estar desactivado es tan alto como 90 dB (a 1 MHz)

y la velocidad de conmutación puede alcanzar valores de alrededor de 75 ns. en un elemento de tecnología CMOS.

Para seleccionar el tipo de conmutador análogo que se va a usar se deben tener en cuenta las características de funcionamiento de los diferentes arreglos existentes, para seleccionar la más adecuada para cada aplicación, se deben tener en cuenta parámetros tales como: La velocidad de conmutación, que es el tiempo requerido entre el momento en que se aplica la señal de control y el momento en que aparece o desaparece la señal análoga a la salida del conmutador, se debe tener en cuenta que la velocidad de conmutación se ve afectada por la carga en un conmutador análogo. Es de suma importancia conocer la cantidad de corriente que puede ser manejada a través del elemento conmutador. El tipo de fuente necesaria para energizarlo y la relación entre el rango de la fuente de voltaje y el rango de señal análoga manejable. La relación señal-ruido y la separación entre la señal análoga y la señal digital de control. Todos son parámetros que deben considerarse para realizar una selección adecuada.

Para la construcción de potenciómetros electrónicos se recurre al uso de arreglos en serie de resistencias, con derivaciones localizadas entre elementos resistivos adyacentes, estas derivaciones se conectan a conmutadores análogos y activando uno por vez se obtienen arreglos de diferente valor resistivo, de manera que la variación en voltaje emule la que se logra con un potenciómetro mecánico.

La ventaja de usar conmutadores analógicos es que los fac-

lores que afectan a los componentes mecánicos no lo hacen con los componentes electrónicos. En los conmutadores analógicos no existen partes móviles, por lo tanto, no hay problemas por fricción, tampoco los afecta la corrosión, el polvo, ni la humedad, ya que los conmutadores analógicos están presentados en circuitos Integrados y el encapsulado los protege del medio ambiente. No se tienen problemas como la formación de arcos eléctricos, ni ruido de conmutación.

En el caso de los potenciómetros electrónicos los problemas - en cuanto a linealidad, resolución y estabilidad se reducen notablemente, ya que debido a la mayor compensación por variación - de temperatura en circuitos integrados, se evitan variaciones bruscas en el valor del elemento resistivo. Además no existe "punto muerto" en los potenciómetros electrónicos, y como el polvo y la - humedad no afectan, no existe el ruido eléctrico.

Como no existe el desgaste por el uso, en los componentes - electrónicos el tiempo de vida útil es considerablemente mayor que el de los elementos mecánicos.

2

CONMUTADORES ANALÓGICOS

Las formas de onda digitales, que como se sabe son ideales, hacen abruptas transiciones entre dos rangos separados o valores; uno de esos rangos representa el número 1 en nivel lógico y el otro representa el 0 en nivel lógico. Dentro de cada rango, el nivel exacto de señal no tiene significado. En compuertas lógicas todas las entradas y salidas son señales digitales.

Los voltajes análogos, por otro lado, son voltajes cuyo valor preciso siempre es significativo. De manera similar los voltajes análogos pueden permanecer en un valor o puede hacerse que tengan cambios dentro de un rango continuo de valores. Con frecuencia se presenta la necesidad de conmutadores en circuitos y siste-

mas que involucran señales análogas, en los cuales el cerrado y -
apertura de los conmutadores es controlado por formas de onda dí-
gital. Los circuitos de este tipo se conocen de diferentes formas:
Compuertas Análogas, Compuertas de Transmisión, Compuertas Lineal
les, Circuitos de Selección de Tiempo, etc. Dependiendo del uso --
que se le de a cada circuito. La señal digital que controla a el
conmutador, se conoce como: Señal de Compuerta, Señal de Control
o Entrada Lógica.

2.1 PRINCIPIOS BASICOS DE OPERACION DE LOS CONMUTADORES ANALOGICOS

Muchas compuertas analógicas podemos usarlas para controlar la -
transmisión de una señal analógica V_a a una carga denominada R_L
como se muestra en la figura 2.1-1.

Como se observa en la figura, tenemos una señal de disparo
que hace transiciones entre dos rangos, controlando la apertura y
cerrado del conmutador S. El control del conmutador se muestra -
funcionalmente. El mecanismo exacto de control va a depender de
los componentes que se usen para implementar el conmutador. La
señal de disparo va a ser una señal digital, así cuando la señal
de disparo se encuentra en un nivel lógico, el conmutador está --
abierto y cuando la señal de disparo se encuentra en el otro nivel
lógico, el conmutador está cerrado.

En la parte a de la figura, se muestra un conmutador analó-
gico en serie, en la parte b se muestra un conmutador analógico -

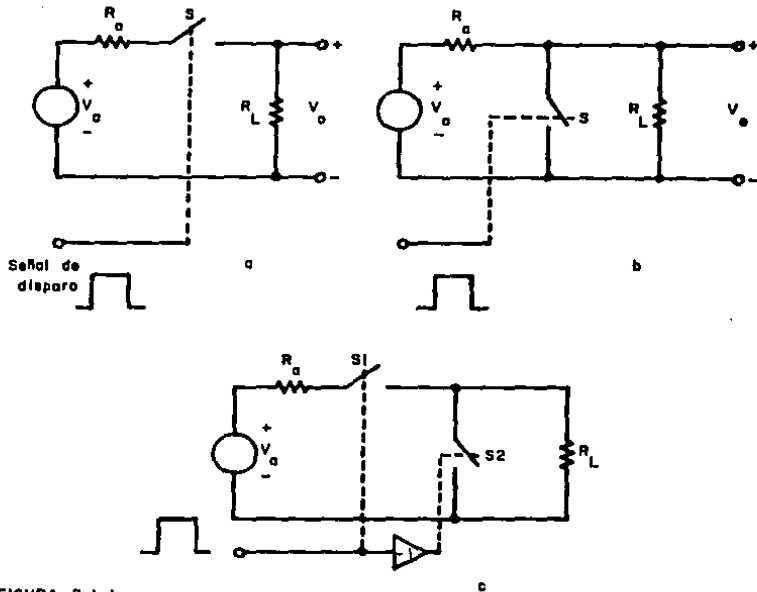


FIGURA 2.1-1

en paralelo. En el primer caso V_a es transmitido a la carga R_L cuando S está cerrado. En el segundo caso la transmisión ocurre cuando S está abierto. Si los conmutadores fueran ideales no habría ninguna razón para preferir alguno de los dos arreglos, paralelo o serie. Pero los conmutadores físicos no son ideales en varios aspectos. Cuando el conmutador está cerrado la resistencia no es cero y sus características V-A no van a ser lineales, por lo tanto, en a cuando S está cerrado, existirá una atenuación adicional y esto provocará distorsión en la señal, cuando S está abierto ocurre una transmisión de la señal no intencional. Lo mismo se puede decir del conmutador de b, excepto por la posición recíproca

del mismo. Inevitablemente existirá alguna capacitancia en paralelo con el conmutador, como resultado cuando S está abierto, en a existirá una transmisión parcial de formas de onda de alta frecuencia y en b habrá cierta distorsión en las altas frecuencias, debido a que una capacitancia en paralelo funciona como puente a través de la carga. Finalmente, bien puede existir un acoplamiento capacitivo o de otro tipo, entre la señal análoga y la señal de control de disparo, en este caso, la señal de disparo puede aparecer hasta cierto punto superpuesta en la salida de señal análoga.

Como resultado de las imperfecciones del conmutador, se van a encontrar, en casos particulares, ventajas usando el arreglo serie o el arreglo paralelo. Por ejemplo, se considera un caso con una $R_a = 900 \text{ ohm}$, $R_L = 1 \text{ Kohm}$ y un conmutador que tiene una impedancia cuando está cerrado $R_{S(c)} = 100 \text{ ohm}$ y una impedancia cuando está abierto $R_{S(a)} = 10 \text{ Mohm}$. Como se puede verificar, el arreglo de conmutador serie, es mucho más efectivo que el arreglo paralelo; en el primer caso la relación de la señal análoga a la salida, de conmutador cerrado a conmutador abierto, es 5×10^3 , en el caso paralelo, la relación de señal análoga a la salida, de conmutador abierto a conmutador cerrado, es únicamente 5. Existen también casos en los cuales las relaciones de resistencias, hacen que el arreglo en paralelo sea mejor. Además, dependiendo de las aplicaciones y del tipo de señal análoga implicada, se puede encontrar que las distintas capacitancias asociadas con el conmutador, son de menor importancia en un arreglo, que en otro. Finalmente, hay casos en los cuales, ni el arreglo serie, ni el arreglo

paralelo. nos proporcionan la ventaja de un corte limpio, en ese caso el arreglo de la parte c de la figura, es de gran utilidad, ya que se usan ambos arreglos, serie y paralelo; en la figura se usa un amplificador inversor para indicar que mientras un conmutador cierra, el otro abre y viceversa.

2.2 APLICACIONES DE LOS CIRCUITOS CONMUTADORES

MULTIPLEXADO En la figura 2.2-1, se muestra un circuito de conmutadores analógicos que permiten conectar un número de señales - análogas, una a un tiempo, a una carga común, esta operación es llamada *multiplexado*; en la figura se indican cuatro diferentes señales, pero el número de señales que se pueden multiplexar es ar-

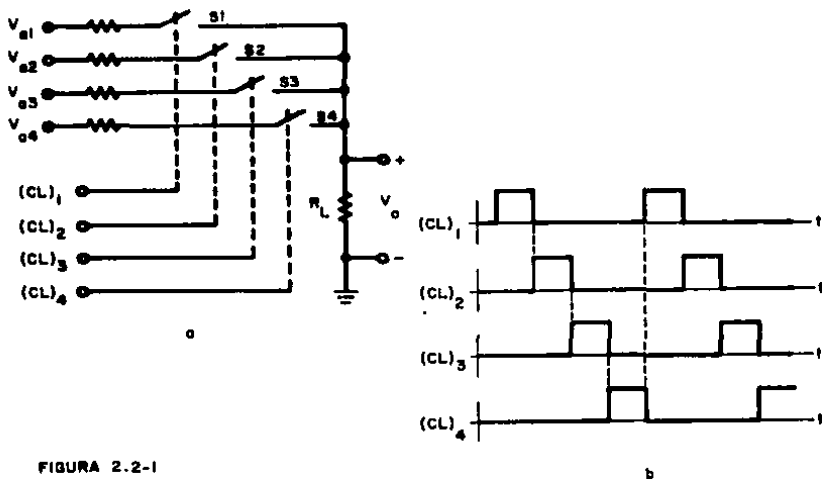


FIGURA 2.2-1

bítrario. El conjunto apropiado de señales lógicas de control es generado por un contador anular (en anillo) de cuatro etapas.

La utilidad del arreglo multiplexor indicado en la figura puede apreciarse en las siguientes consideraciones: Suponiendo que se tiene un número de señales portadoras de información (voz, música, datos, etc.) que van a ser transmitidas por un canal de comunicación (un par de alambres, radio enlace, etc.) a un punto distante, un método directo para efectuar la transmisión es usar varios canales de comunicación individuales, tantos como señales. Alternativamente, se puede muestrear cada señal, arreglando que cada muestra aparezca por turno, a través de la entrada a un solo canal de comunicación (representado por R_L en la figura). Esto va a permitir al final del canal de comunicación recibir y reconstruir cada una de las señales individuales. Para lograr dicha reconstrucción sin error, es necesario, al final de la recepción, identificar cada muestra como correspondiente a cada señal.

MUESTREO Y ALMACENAMIENTO Otra aplicación de los conmutadores analógicos es la indicada en la figura 2.2-2. Aquí una señal análoga $M(t)$ es *muestreada* a tiempos separados por un intervalo de muestreo T_S . El muestreo es controlado por la forma de onda de control V_C , que abre y cierra el conmutador. Durante el tiempo T_C el conmutador está cerrado y el capacitor carga a $M(t_i)$. En el tiempo remanente $T_H = T_S - T_C$ la muestra es *almacenada* en el capacitor C . La forma de onda de salida de muestreo y almacenamiento, es como se muestra en la parte d de la figura. Los valores de las muestras almacenadas son indicados por niveles fi-

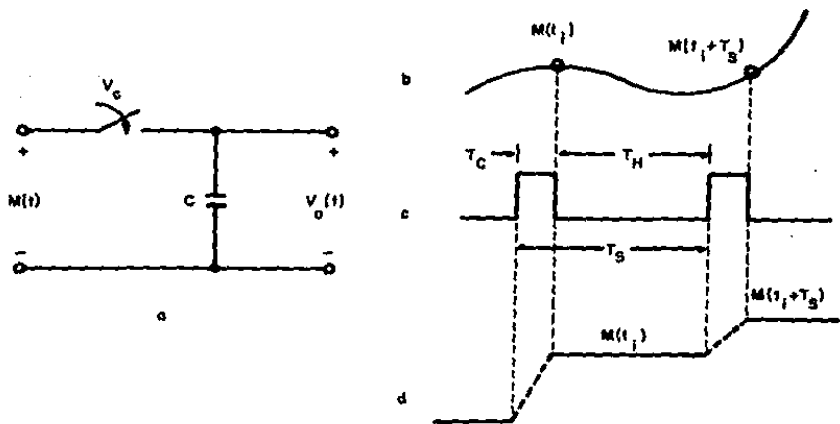


FIGURA 2.2-2

jos. La forma de onda de salida entre muestras almacenadas, no es de especial interés y es indicada por la porción punteada de la forma de onda.

Una aplicación del circuito de muestra y almacenamiento se da en la comunicación por modulación de impulsos (PCM). Aquí la forma de onda almacenada es convertida, de su voltaje análogo a una forma de onda digital.

Un circuito un poco más detallado se muestra en la figura - 2.2-3, cuando el conmutador S se mantiene cerrado por la forma de onda de control, el voltaje de salida V_o , sigue a la señal análoga $M(t)$, tan estrechamente como es permitido por el efecto impuesto por la presencia de la carga almacenada en el capacitor C .

En principio, tal vez se preferiría que R_a fuera arbitrariamente - pequeña, de manera que V_o pueda seguir a $M(t)$ precisamente cuando el conmutador S es cerrado, y que R_L fuera arbitrariamente ma

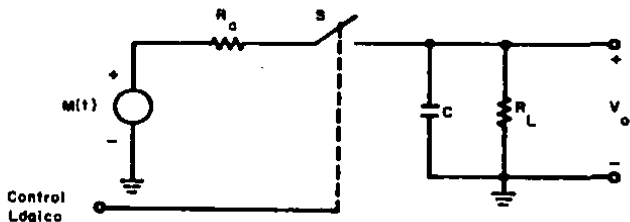


FIGURA 2.2-3

yor, de manera que el voltaje almacenado permanezca constante al momento en que S es abierto. En la práctica, no se requiere tal idealización, es suficiente con que R_a presente la impedancia de - la fuente $M(t)$ combinada con la resistencia del conmutador, y que R_L represente la impedancia de entrada de cualquier aparato o ins - trumento (un amplificador por ejemplo) que sea acoplado a través del capacitor para leer el valor muestreado.

INTEGRACION Y VACIADO Para analizar esta aplicación de los cir - cuitos conmutadores, se estudiará el circuito de la figura 2.2-4, - en la parte a de la figura aparece una señal digital, para simpli - ficar se asume que el 1 lógico y el 0 lógico son representados por $V+$ y $V-$ respectivamente. Esto bien podría ser en la transmisión de la señal al través del canal de comunicación a su destino, sien - do ésta sobrepuesta en distancias aleatorias erráticas (ruido), cuando sea recibida la señal aparecerá como se muestra en la par - te b de la figura; de la manera en que aparece aquí la señal, no

existirá duda dentro del intervalo de cada bit, en cuanto a su valor lógico. Pero puede suceder que la contaminación por ruido -- sea mayor, de manera que existan más dificultades para hacer la determinación del valor lógico del bit. Una forma para hacer esta determinación, suprimiendo el ruido, es integrar la señal recibida sobre el intervalo de un bit, dicha integración va a restituir una salida que es proporcional al valor promedio de la señal en el intervalo del bit. Siendo el ruido aleatorio, existirá positivo y negativo con igual posibilidad, se puede esperar que el promedio de ruido que cubre al bit no sea muy elevado, de manera que se pueda determinar el valor del bit con poca duda. Se puede demostrar que bajo ciertas condiciones este sistema para la lectura de bits, es en principio óptimo, por lo tanto el número de errores que se cometan será mínimo. Es bueno hacer notar, que ningún sistema de integración puede garantizar que no existirá error en la determinación que se efectúa.

En la parte c de la figura, aparece la fuente de señal análoga, que es representada por un circuito equivalente Norton. Si la impedancia R_a es adecuadamente grande, la corriente que fluya de C. genera al través de C un voltaje proporcional a la integral de la señal análoga sobre el intervalo durante el cual el conmutador S está abierto. En operación el conmutador es abierto durante la mayor parte de la duración del bit y cierra brevemente al final del bit, justo antes de que cierre el conmutador es tomada la lectura del voltaje a través de C. Los cerrados subsecuentes del conmutador vacían la carga en C, esto es, descarga el capacitor y lo a-

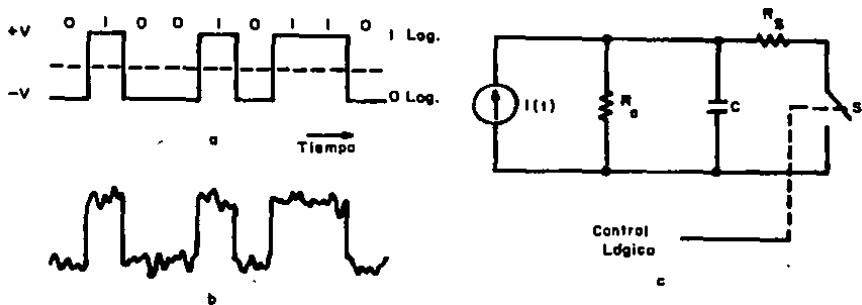


FIGURA 2.2-4

lista para cargar nuevamente, durante el siguiente bit. Cada lectura del voltaje del capacitor indica el nivel lógico del bit que lo precedió. Idealmente convendría que R_s sea cero; para efectos reales para una pequeña R_s , el intervalo pequeño durante el cual S debe estar cerrado, ha de ser suficiente para descargar efectivamente C y el intervalo largo del bit, debe ser de suficiente duración para que la integración pueda ser extraída. Es obvio que -- mientras mayor sea el tiempo de integración, mejor será la supresión del efecto de ruido.

CONVERSION DIGITAL A ANALOGA El uso de conmutadores controlados lógicamente para convertir señal digital a señal análoga, es - ilustrado en la figura 2.2-5. Los dígitos binarios a_0, a_1, \dots, a_{n-1} , asumiendo que están disponibles simultáneamente, esto es, en paralelo en vez de en serie como se enuncian, se usan para proveer el control lógico para operar los conmutadores. Un conmutador cierra hacia el lado de $V+$ si a_k es un 1 lógico y cierra a tierra si a_k

es un 0 lógico. Como la figura muestra, la resistencia asociada con el conmutador operado por el bit de entrada con significado numérico 2^k tiene una resistencia de $R/2^k$.

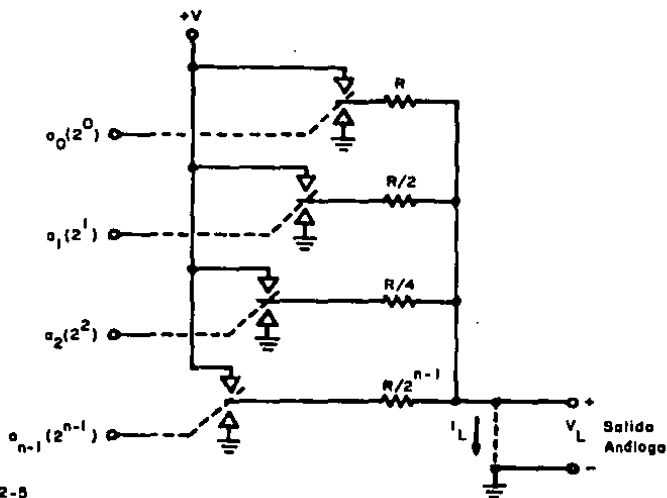


FIGURA 2.2-5

El convertidor digital a análogo (D/A) operará adecuadamente ya sea con las terminales de salida análoga en circuito abierto - (en este caso el voltaje de salida es V_L) o en corto circuito (como lo indica la conexión de corto circuito, punteada en el diagrama, en cuyo caso, la corriente de salida es I_L). Dejando que la entrada digital sea: $a_{n-1}, a_{n-2}, \dots, a_0$, en cada a_k , sea $a_k = 1$ o $a_k = 0$. En el caso de la salida cortocircuitada tendremos que:

$$I_L = \sum_{k=0}^{n-1} \frac{V a_k}{R/2^k} = \frac{V}{R} \sum_{k=0}^{n-1} 2^k a_k \quad (2.2-1)$$

Así que I_L es directamente proporcional al significado numérico de la entrada digital. Cuando las terminales de salida están en circuito abierto, la corriente a través de la resistencia k-esima fluye con dirección al nodo de conexión de todas las resistencias, y su valor es:

$$I_k = \frac{a_k V - V_L}{R/2^k} \quad (2.2-2)$$

Con la salida en circuito abierto, la suma de todas las corrientes debe ser cero, por lo tanto:

$$\sum_{k=0}^{k=n-1} I_k = \sum_{k=0}^{k=n-1} \frac{a_k V - V_L}{R/2^k} = 0 \quad (2.2-3)$$

Resolviendo para V_L , se tendrá:

$$V_L = \left[\frac{V}{\sum_{k=0}^{n-1} 2^k} \right] \sum_{k=0}^{n-1} 2^k a_k \quad (2.2-4)$$

ESTABILIZACION PERIODICA DE AMPLIFICADORES Asumiendo que se requiere amplificar una señal de muy baja frecuencia, cuya amplitud tiene muy pequeños cambios de valor, del orden de los microvoltios. La señal es periódica, el período puede ser de varios minutos, horas o hasta días. Un amplificador de C.A. con el acoplamiento capacitivo acostumbrado entre etapas no es útil, ya que las capacitancias de acoplamiento son imprácticamente grandes. Por lo tanto es necesario usar acoplamiento directo entre etapas. Con cualquier amplificador de C.D. no se podrá distinguir un cambio -

en el voltaje de salida, debido a un cambio en el voltaje de entrada, de un cambio a la salida ocasionado por un desplazamiento en algún dispositivo o componente activo. Si el amplificador tiene una gran ganancia, los cambios pequeños en el punto de operación de la primera etapa, amplificados por las etapas subsecuentes, causarán un gran cambio a la salida.

Un método para superar esta dificultad se muestra en el circuito de la figura 2.2-6 parte a, en la parte b de la figura se muestra la señal de entrada V_s que como se ve, varía lentamente. Asumiendo que el conmutador S_1 es operado de manera que abre y cierra alternativamente, entonces la señal V_i a la entrada del amplificador aparecerá como se muestra en la parte c. Cuando S_1 es abierto $V_i = V_s$ y cuando S_1 está cerrado $V_i = 0$. Se observa que la forma de onda V_i es una versión interrumpida de la forma de onda V_s . Es por esta razón que el circuito que consiste en una resistencia R y en un conmutador S_1 , en la aplicación presente, es llamado interruptor periódico.

En la parte c de la figura se puede notar que cuando el conmutador está abierto la señal V_i reproduce a la señal de entrada V_s . Como se muestra en la figura, un cambio de voltaje toma lugar en V_s durante cualquier intervalo en que S_1 está abierto. Así cuando V_s es positivo, los extremos positivos de la forma de onda V_i no permanecen en un voltaje constante, y es similar para los extremos negativos cuando V_s es negativa. Esta característica no es determinante para la operación del circuito. Generalmente, la frecuencia de operación del conmutador es muy alta (típicamente 100 veces)

comparada con la máxima frecuencia de la señal V_s . Por esta razón ocurren cambios imperceptibles en V_s durante el intervalo en que S_1 está abierto, en consecuencia, se puede describir la forma de onda V_i como una onda cuadrada de amplitud proporcional a V_s y con un valor promedio (se muestra punteado), que es además proporcional a la señal V_s . Una vez establecido lo anterior, se tiene que la forma de onda V_i es una onda cuadrada en la frecuencia de conmutación, de amplitud modulada por la señal de entrada y sobre puesta en una señal que es proporcional a la señal de entrada V_s . Por lo tanto, V_i está dada por:

$$V_i(t) = \frac{1}{2}V_s(t) + V_s(t) \sum_{n=1}^{\infty} \frac{\text{sen}(n\pi/2)}{n\pi/2} \cos \frac{2\pi nt}{T} \quad (2.2-5)$$

La baja frecuencia de corte del amplificador de C.A. mostrada en la figura 2.2-6 es tal, que la relativa alta frecuencia de señales de amplitud modulada pasa con poca distorsión, mientras la señal $1/2 V_s(t)$ se encuentra por debajo del punto de corte. Por esto, a la salida del amplificador, la forma de onda V_o está dada por:

$$V_o(t) = AV_s(t) \sum_{n=1}^{\infty} \frac{\text{sen}(n\pi/2)}{n\pi/2} \cos \frac{2\pi nt}{T} \quad (2.2-6)$$

En donde A es la ganancia del amplificador. La forma de onda es ahora como se muestra en la parte d de la figura, es la misma forma de onda sólo que modulada. Debido a este proceso de modulación, el cual termina en este punto, el interruptor periódico (o más bien, el interruptor periódico junto con el amplificador de C.A. usado para eliminar la señal $V_s(t)$) es frecuentemente llamado *modulador*.

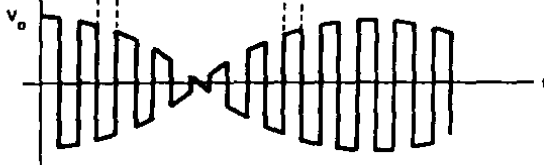
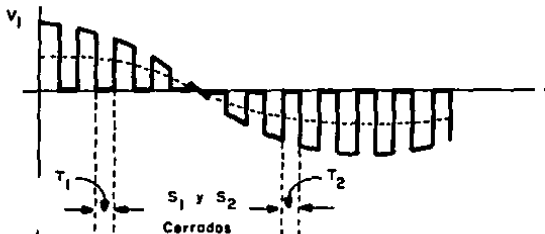
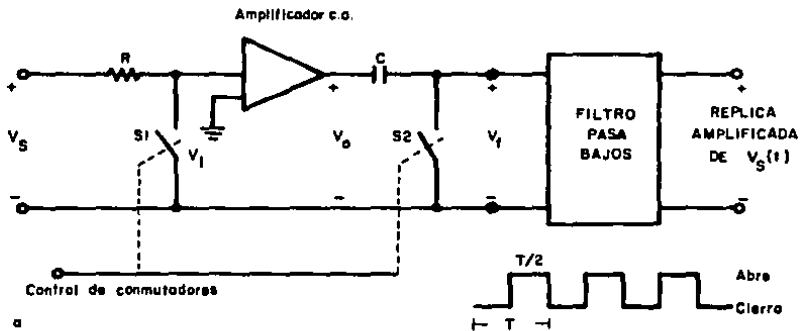


FIGURA 2.2-6

La señal es recobrada a través del mecanismo del capacitor C y el conmutador S_2 . El conmutador S_2 cierra y abre en sincronía - con S_1 , así durante el intervalo T_1 , el extremo negativo de V_o es retenido en cero, y mientras dura T_2 el extremo positivo es retenido en cero. Como resultado, excepto por un incremento en la amplitud la señal, V_f a través de S_2 asume nuevamente la forma de la señal V_s . Si ahora la señal V_f se pasa a través de un filtro pasa bajos, el cual rechaza las componentes de frecuencia de onda cuadrada y transmite las componentes de frecuencia de la señal $V_s(t)$, se tiene a la salida del filtro una señal amplificada réplica de la original. Si S_2 no opera sincrónicamente con S_1 (S_2 cierra mientras S_1 abre y viceversa) a la salida la señal aparecerá con la polaridad invertida. En cualquier caso, la combinación del capacitor C, el conmutador S_2 y el filtro constituye un *demodulador asincrono*. - El amplificador de la parte a de la figura es llamado *amplificador estabilizado periódicamente*. Debe notarse que el amplificador no es estabilizado por los interruptores periódicos, pero estos eliminan la necesidad de un amplificador estabilizado de acoplamiento directo.

Los circuitos integrados de amplificadores operacionales comúnmente disponibles, tienen un desplazamiento de voltaje de compensación debido a su sensibilidad de temperatura del orden de $5\mu V/^\circ C$. Esta sensibilidad es muy grande para algunas aplicaciones, y la estabilización periódica debe ser usada. Considérese, por ejemplo, un amplificador operacional que será usado para amplificar la muy lenta variante del voltaje de salida de un termopar, y que dicho -

amplificador operacional debe operar nominalmente en el mismo ambiente que el termopar. Un termopar típicamente tiene una salida con cambios de cerca de $30 \mu\text{V}$ para un cambio de temperatura de 1°C . Para determinar cambios de temperatura menores a un grado se requerirá un desplazamiento total de voltaje del amplificador de menos de $10 \mu\text{V}$. Si el rango de temperatura que se va a medir es de, por ejemplo, 100°C , sólo se puede permitir un desplazamiento por temperatura no mayor de $0.1 \mu\text{V}/^\circ\text{C}$, este rango es menor en un factor de 50 que el nominalmente provisto por un amplificador operacional, por lo tanto, se requerirá de la estabilización periódica.

PARAMETRO DE CONTROL Una aplicación más de conmutadores analógicos lógicamente controlados, se da en el uso de la conmutación

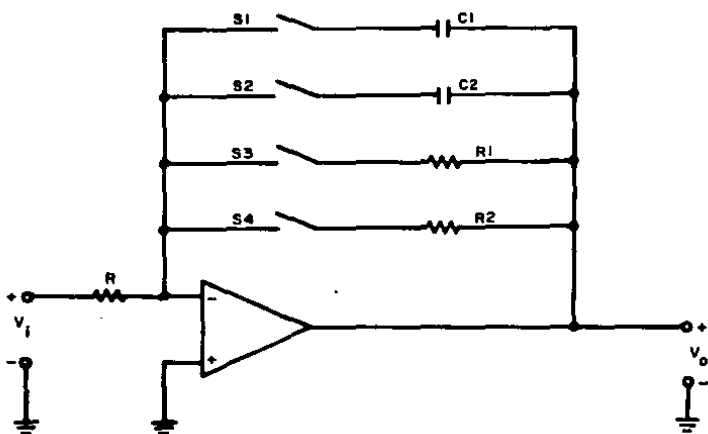


FIGURA 2.2-7

para controlar de una manera más efectiva los parámetros asociados con circuitos aplicados a procesar señales análogas, controlando la forma de operar de dichos circuitos. En la figura 2.2-7, se puede observar un circuito en el cual dependiendo de que conmutadores sean cerrados, se tendrá un amplificador de ganancia variable, o un integrador con constante de tiempo ajustable, o un filtro de mayor resolución.

2.3 COMPUERTAS DE DIODOS

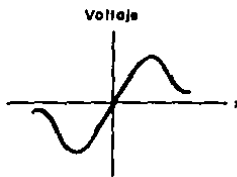
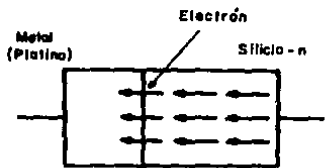
Diodos, transistores bipolares y transistores de efecto de campo -- (de unión y de compuerta aislada) pueden ser usados como conmutadores analógicos. Un conmutador de diodo es más rápido que un conmutador de transistor, debido a que los tiempos de almacenamiento y capacitancias asociadas con el diodo, son apreciablemente menores que los de un transistor. Por otra parte, los diodos son compuertas de dos terminales, carecen de electrodo de control, es por esto que generalmente se usan en circuitos poco complicados, sin embargo, donde la velocidad es lo más importante, el diodo es el elemento activo que se usa.

DIODOS SCHÖTTKY Existen circuitos que requieren de una gran velocidad para su funcionamiento óptimo, de manera que el diodo aún con su rapidez no es el elemento ideal, en estos casos se usan diodos de conmutación ultrarrápida *Schottky* (un limitador es un ejemplo).

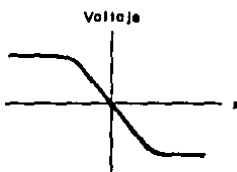
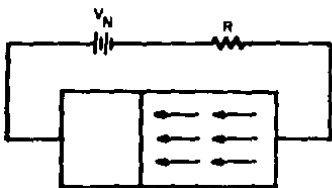
Los diodos Schottky son un componente usado en la fabricación de circuitos integrados, el cual se forma uniendo un metal a silicio tipo n. Estos elementos tienen un almacenamiento de carga despreciable y se usan en aplicaciones que requieren de conmutación de alta velocidad.

Un metal, platino por ejemplo, actúa como material aceptor de electrones cuando es unido a silicio tipo n. Así, cuando el metal se conecta al silicio tipo n, los electrones inicialmente se difunden del silicio al metal. Como se muestra en la figura 2.3-1 parte a, esta difusión resulta en que el material n se verá empobrecido de electrones cerca de la unión y por esta razón tiene un potencial positivo, cuando este empobrecimiento llega a ser lo suficientemente grande, este voltaje positivo inhibe una mayor difusión de electrones. Por otra parte, cuando un voltaje positivo lo suficientemente grande es aplicado externamente a través del diodo, como se muestra en la parte b de la figura, los electrones en la región n ven un potencial positivo en el lado metálico de la unión y el flujo de electrones comienza nuevamente.

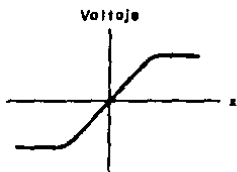
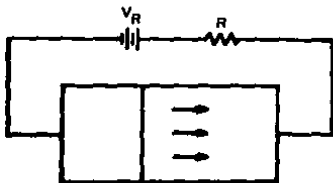
Lo que se acaba de describir, se llama *contacto rectificador*, y cuando se conecta una región de material p o n a un circuito externo, se conoce como *contacto óhmico*. En el contacto rectificador, una corriente despreciable fluye antes de que V_N exceda un cierto voltaje mínimo V . Así, V es el voltaje necesario para poder igualar la curva de voltaje mostrada en la parte a de la figura (en un diodo de silicio pn el voltaje V es aproximadamente 0.65 V.), un pequeño incremento en el voltaje V_N sobre V produce un gran cam-



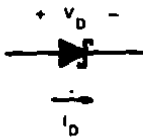
a



b



c



d

FIGURA 2.3-1

bio en la corriente. Cuando el voltaje aplicado al diodo es invertido de manera que el material n se hace positivo con respecto al material p (platino), el voltaje en el lado n de la unión aumenta (parte c de la figura) a un nivel mayor del indicado en a y no fluye corriente. En un contacto óhmico, no hay difusión inicial de electrones a través de la unión si los materiales tienen la misma densidad y energía de electrones a ambos lados de la unión.

Para lograr que esta unión metal-silicio-n se comporte como un diodo, el silicio tipo n se contamina de manera que tenga un exceso de electrones en sus extremos, y entonces es unido al metal. Esta región con exceso de electrones es llamada región n^+ , después de la difusión inicial de electrones hacia el material aceptor, las regiones n y n^+ toman las mismas características que el metal, y el contacto ahora es óhmico, por lo tanto, actúa como una pequeña resistencia para el voltaje de otra polaridad.

Cuando un diodo Schottky es operado en forma directa, hay una corriente debida a los electrones que se mueven del silicio tipo n a través de la unión y pasan al metal. Como los electrones se mueven relativamente sin ningún impedimento en el metal, el tiempo de recombinación es muy pequeño, típicamente del orden de 10 ps. el cual es un tiempo varias veces menor en magnitud al logrado si se usan diodos pn de silicio.

Las características voltaje-corriente del diodo Schottky, son similares a las del diodo pn de silicio ordinario, sin embargo, dependiendo del metal que se use, el voltaje de ruptura en polarización directa tiene un rango de 0.2 V. a 0.5 V.; si el metal usado

es aluminio es 0.35 V., en el caso del platino es 0.3 V.

El símbolo usado para representar un diodo Schottky se muestra en la parte d de la figura.

COMPUERTA DE UN DIODO En la figura 2.3-2 parte a se muestra una compuerta de un diodo, en la parte b se muestra el voltaje de control, el cual abre y cierra la compuerta para regular la transmisión de la señal V_a . Para un voltaje análogo típico (parte c), la salida V_o aparecerá como se muestra en la parte d de la figura. Se puede observar que la forma de onda análoga al ser -

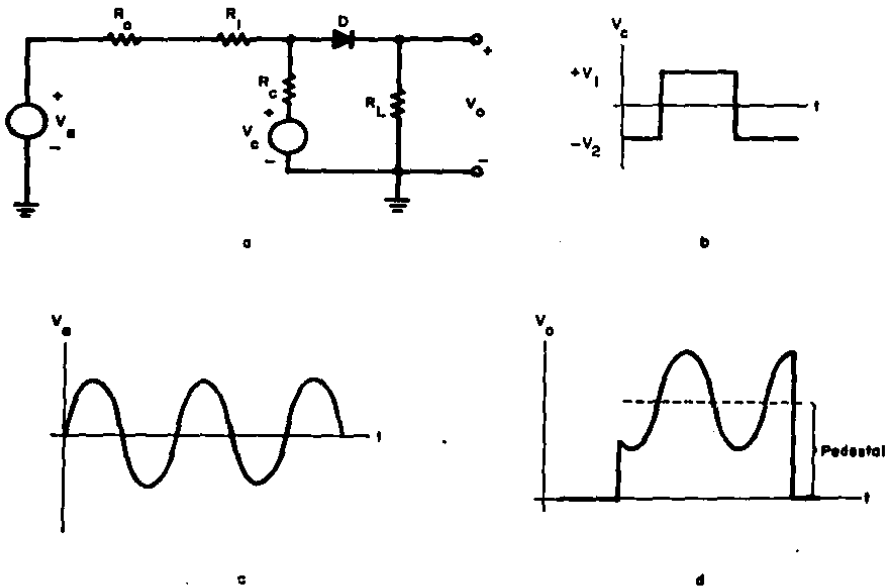


FIGURA 2.3-2

transmitida a través de la compuerta, es sobrepuesta en un pedestal, por lo tanto, la línea de base para la salida cambiará dependiendo de que la compuerta esté abierta o cerrada.

Esta compuerta (como todas) está limitada por un rango de amplitudes de V_a sobre el cual operará. Con $V_c = -V_2$, el diodo está normalmente en corte, sin embargo, si un valor pico positivo de la señal análoga es muy grande, esta parte de la señal será transmitida. De manera similar con $V_c = V_1$ el diodo está activado, pero un pico negativo muy largo ocasionará que el diodo se desactive. El rango tolerable de entrada y la atenuación de la señal análoga depende de los valores de las componentes del circuito.

COMPUERTA DE DOS DIODOS En la compuerta de un diodo descrita anteriormente se tiene el problema del pedestal sobre el cual se obtiene sobrepuesta la salida, en la compuerta de dos diodos se elimina este problema. Como se observa en la figura 2.3-3 la compuerta de dos diodos es la combinación de dos compuertas de un diodo, -- así se requieren dos voltajes de control simétricos V_c y $-V_c$. Cuando los voltajes de control se encuentran en los niveles V_1 y $-V_1$ -- respectivamente, los diodos conducen y la señal análoga V_a será -- transmitida a la salida. Cuando la señal de control está a los niveles V_2 y $-V_2$ respectivamente, los diodos no conducen y en ese momento la compuerta se cierra a la transmisión.

Como resultado de la simetría del circuito y de las formas de onda de control, no habrá pedestal a la salida de la compuerta, -- también debido a la simetría, no fluye corriente a través de la -- fuente de señal análoga, en respuesta a las fuentes de voltaje de

control. Se asume que las señales de control son de forma rectangular, sin embargo, si no es necesario que la compuerta abra y cierre rápidamente, no se requiere que las señales de disparo efectúen abruptas transiciones entre niveles, pero el nivel escogido debe ser suficiente para mantener los diodos definitivamente sin conducir o definitivamente conduciendo (independientemente de V_a), esto significa que los voltajes de control no necesitan quedar absolutamente constantes entre transiciones, lo importante es que cualquiera que sea la forma de los voltajes de control, deben ser idénticos en su forma de onda y de polaridad contraria. Si los dos voltajes de control tienen diferentes tiempos de formación, picos o impulsos (parpadeos), éstos aparecerán a la salida al tiempo de apertura y cerrado de las compuertas. Para que el circuito funcione correctamente debe existir un balance exacto entre sus dos partes, el método para obtener dos voltajes de control de forma idéntica, es tomar esas formas de onda de devanados bifilares idénticos de un transformador de pulsos.

Para que exista un balance exacto se requiere que los diodos tengan características idénticas, con este propósito en mente, muchos fabricantes han hecho disponibles conjuntos de diodos adaptados, estos conjuntos consisten en un par, un grupo de cuatro o hasta grupos de seis diodos, que son adaptados con respecto a corriente directa, corriente inversa, dependencia a la temperatura y algunas veces también respuesta de frecuencia. Los conjuntos consisten en diodos individuales, en diodos en encapsulado común, o diodos formados por las técnicas de circuitos integrados con el pro

pósito de asegurar una dependencia común a la temperatura.

Como en la compuerta de un diodo, aquí los valores de las componentes del circuito y el rango de variación del voltaje análogo determinarán los niveles mínimos requeridos por los voltajes de control V_1 y V_2 .

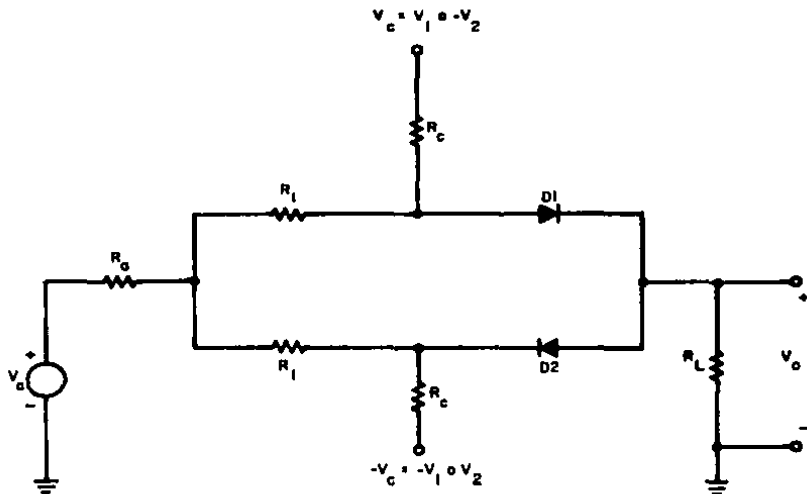


FIGURA 2.3-3

Cuando la compuerta transmite, $V_c = V_1$ debe ser suficientemente positiva (y $-V_c = -V_1$ suficientemente negativa) para que ambos diodos se mantengan conduciendo durante todo el rango del voltaje análogo. Similarmente, cuando la compuerta permanece cerrada a la transmisión, $V_c = -V_2$ debe ser adecuada para mantener a ambos diodos en corte durante todo el rango del voltaje análogo.

La ganancia de la compuerta V_o / V_a , está dada por:

$$\frac{V_o}{V_a} \approx \frac{R_L \parallel \frac{R_c}{2}}{R_a + \frac{R_1}{2} + (R_L \parallel \frac{R_c}{2})} \quad (2.3-1)$$

Se asume que $V_c = V_1$ y que los diodos son ideales.

Una dificultad que se presenta con esta compuerta es que c_a da una de las resistencias R_1 interpuestas entre la fuente de señal análoga y la salida, tienen el efecto de reducir la ganancia de la compuerta, por otro lado, reducir el valor de la resistencia R_1 tiene un efecto adverso en el nivel del voltaje de control V_2 , el nivel al cual V_c debe ser sostenido para mantener los diodos en corte. - Si R_1 se hace pequeña, la magnitud requerida para V_2 se incrementa. En general (asumiendo que el voltaje de corte del diodo es $-V = 0$) el mínimo valor admisible de V_2 es:

$$V_{2(\min)} = \frac{(\frac{R_c}{R_1}) V_{a(\max)}}{1 + \frac{2R_a}{R_1 + R_c}} \quad (2.3-2)$$

Donde $V_{a(\max)}$ es el máximo valor positivo de V_a . Una situación factible, sería una en la cual R_a es muy pequeña en comparación con la suma de R_1 y R_c , en este caso el mínimo valor admisible de V_2 es:

$$V_{2(\min)} = \frac{R_c}{R_1} V_{a(\max)} \quad (2.3-3)$$

En un caso general se usa la ecuación 2.3-2, si se observa que $-V_2 \rightarrow 0$ así como $R_1 \rightarrow 0$. De manera que la máxima ganancia de la compuerta estará limitada por R_1 , por medio de $V_{2(\min)}$.

COMPUERTA DE CUATRO DIODOS En la figura 2.3-4 se muestra una compuerta que usa cuatro diodos, se observan dos voltajes constantes de igual magnitud aplicados a las resistencias R_c al mismo tiempo que los voltajes V_c^+ y V_c^- son aplicados a través de dos diodos adicionales D3 y D4.

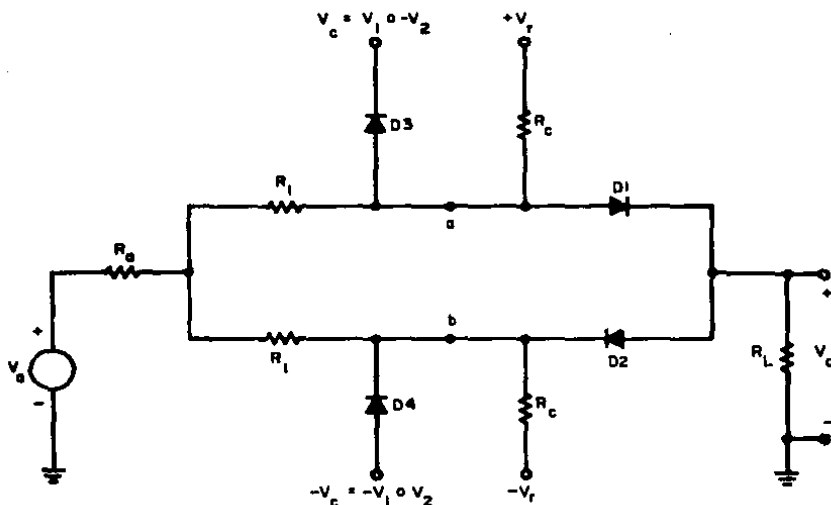


FIGURA 2.3-4

Durante la transmisión, con $V_c = V_1$, los diodos D3 y D4 están en corte, la compuerta es en ese momento idéntica en forma a la compuerta de dos diodos excepto por el hecho de que la corriente a través de los diodos D1 y D2 es provista por las referencias de voltaje fijas V_r^+ y V_r^- , más bien que por el voltaje de control. El voltaje de salida nunca puede exceder $\pm V_1$. Por esto, si V_a tuviera un valor que ocasionará que V_o supere el valor de V_1 , el

diodo D3 tendería a conducir, fijando el punto a a un voltaje $V_1 + 0.7$ V., similarmente b será fijado a $-V_1 - 0.7$ V. si V_a es un voltaje muy negativo. Durante el periodo en que no hay transmisión, con $V_c = -V_2$, los puntos a y b son fijados por los diodos D3 y D4 a $-V_2 + 0.7$ V. y a $V_2 - 0.7$ V. respectivamente. Los diodos D1 y D2 por esta razón están en corte y continúan así para todos los valores de V_a .

En la compuerta de cuatro diodos, las resistencias R_1 pueden ser de poco valor, de manera que se incrementa la ganancia de la compuerta, sin embargo, los valores de las resistencias necesitan ser lo suficientemente grandes para permitir una fijación efectiva, de modo que cuando $V_c = -V_2$, el voltaje en el punto a es negativo y en el punto b positivo. Las resistencias R_1 y R_c necesitan ser grandes en comparación con la resistencia directa de los diodos D3 y D4. La ganancia de la compuerta de cuatro diodos es idéntica a la de la compuerta de dos diodos, calculada con la ecuación -- 2.3-1, sólo que ahora R_1 tiene un valor significativamente menor.

Una primera ventaja de la compuerta de cuatro diodos, es que hace factible tener una ganancia de compuerta cercana a la unidad (ya que R_1 puede ser pequeña) sin que se requiera una V_2 inconvenientemente grande. Una segunda ventaja, es que durante el tiempo de no transmisión no sólo los diodos D1 y D2 están en corte, -- también los puntos a y b son fijados a un voltaje determinado, por los diodos D3 y D4. Una tercera ventaja, se puede ver en el hecho de que para eliminar el pedestal a la salida, no es necesario que los voltajes de control V_{c+} y V_{c-} sean de igual magnitud. La su-

presión del pedestal, en este caso, depende primeramente de la simetría de los componentes del circuito y de la igual magnitud de los voltajes fijos V_{r+} y V_{r-} .

Otra alternativa para la compuerta de cuatro diodos se muestra en la figura 2.3-5. Aquí las fuentes de voltaje fijo V_{r+} y V_{r-} no son usadas. Cuando $V_c = V_1$, los cuatro diodos conducen y la compuerta transmite. Cuando $V_c = -V_2$, los diodos están en corte y la compuerta se cierra a la transmisión.

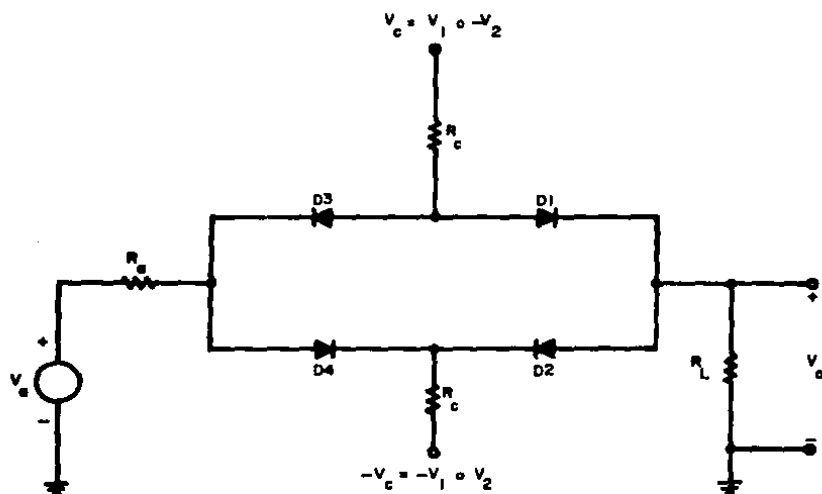


FIGURA 2.3-5

Durante la transmisión, la conexión entre entrada y salida es hecha a través del equivalente de un solo diodo polarizado en forma directa (en este momento son dos trayectorias de dos diodos en serie cada una). Durante el tiempo que no se transmite, cuando -

los cuatro diodos están en corte, el aislamiento entre la fuente y la carga, es mucho mejor que en la compuerta de dos diodos de la figura 2.3-3. Si se compara esta compuerta con la de cuatro diodos analizada anteriormente, se puede ver que se usan valores de R_1 bajos para hacer la ganancia de la compuerta cercana a la undad, en este caso la acción fijadora de los diodos D3 y D4 será de limitada eficiencia, y el aislamiento de esta compuerta es superior.

Si se analiza la figura 2.3-5, se observa que si la señal. análoga V_a alcanza un valor pico $V_{a(max)}$, para mantener la compuerta cerrada a la transmisión, se requiere un voltaje $V_2 = V_{a(max)}$. Por otra parte, durante la transmisión se requiere que los cuatro diodos se mantengan conduciendo. Para satisfacer esta condición - se requiere que el nivel de control V_1 sea aproximadamente:

$$V_1 \approx \frac{R_c V_{a(max)}}{R_a + \left(R_L \parallel \frac{R_c}{2} \right)} = \frac{R_c V_{a(max)}}{R_a + \frac{R_c R_L}{R_c + 2R_L}} \quad (2.3-4)$$

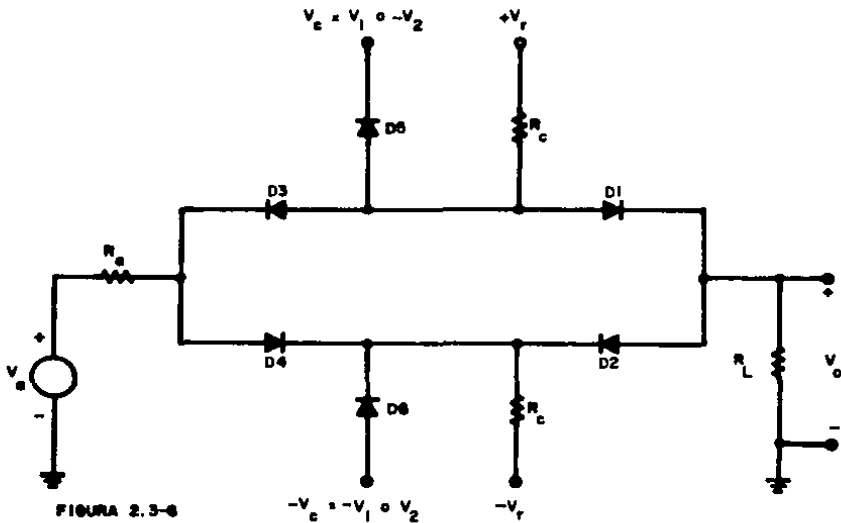
Si R_a es pequeña en comparación con R_c y R_L entonces la ecuación 2.3-5 se modifica, obteniéndose:

$$V_1 = \left[2 + \frac{R_c}{R_L} \right] V_{a(max)} \quad (2.3-5)$$

y para $R_c = R_L$, $V_1 = 3V_{a(max)}$. Esta es una posible desventaja de esta compuerta de cuatro diodos, ya que el valor requerido de V_1 puede ser inconvenientemente grande, y esta situación puede ser substancialmente peor si los diodos no están adaptados. Por otro lado, suponiendo que la salida del conmutador es conectada a la - terminal inversora de un amplificador operacional, entonces la car

ga R_L es efectivamente el corto circuito virtual visto a la entrada del amplificador operacional. En este caso $V_1 = R_c V_{a(max)} / R_a$ y entonces V_1 puede ser menor que $V_{a(max)}$.

COMPUERTA DE SEIS DIODOS En la figura 2.3-6 se muestra una compuerta de seis diodos que combina las características de las compuertas de cuatro diodos de las figuras 2.3-4 y 2.3-5



Cuando la compuerta se cierra a la transmisión, los diodos D5 y D6 están conduciendo y sirven como empalmes, polarizando en inversa todos los otros diodos. Durante la transmisión los diodos D5 y D6 están en corte mientras los otros diodos están conduciendo.

Durante la transmisión, cuando los diodos D5 y D6 están polarizados en inversa, la compuerta de seis diodos, es un equivalente

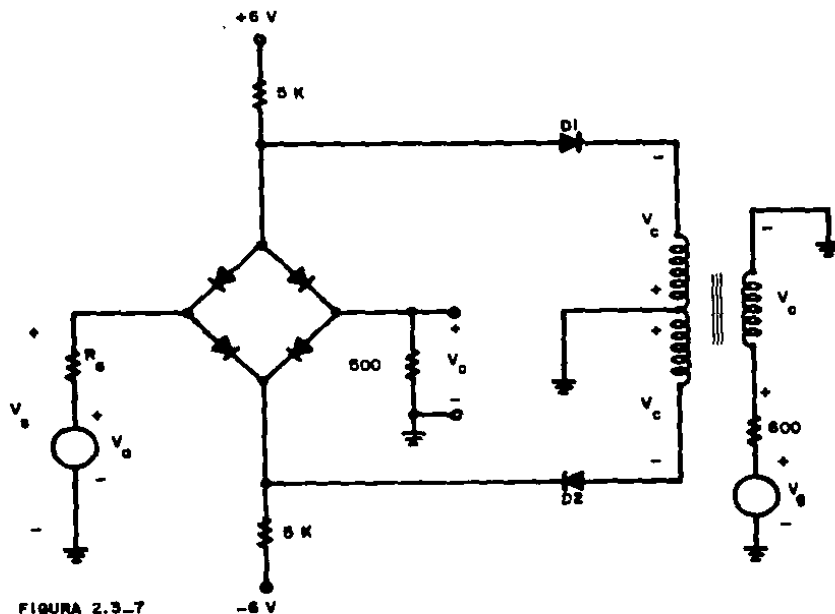
de la compuerta de cuatro diodos de la figura 2.3-5 excepto que los voltajes fijos V_{r+} y V_{r-} reemplazan los niveles de control V_1 y $-V_1$. Por esta razón las ecuaciones 2.3-4 y 2.3-5 pueden aplicarse en el caso de seis diodos con V_1 reemplazada por V_{r+} . A diferencia de la compuerta de cuatro diodos de la figura 2.3-5 en la cual se da la posibilidad de requerir un valor inconvenientemente grande de V_1 , en la compuerta de seis diodos el valor grande de voltaje necesita aparecer sólo como un voltaje fijo y no como una señal de control.

Como en la compuerta de la figura 2.3-4, en este caso, las señales de control no necesitan ser balanceadas. En la compuerta de seis diodos de la figura 2.3-6 se observa que si los diodos de empalme D5 y D6 son para permanecer polarizados en inversa para una señal análoga de un valor pico $V_{a(max)}$, entonces V_1 debe ser por lo menos igual a $V_{a(max)}$. Por otro lado, se puede ver que en el modo de no transmisión, donde $V_c = -V_2$, los diodos D1 y D2 permanecen en corte para todos los valores de V_a , así V_2 puede ser cualquier voltaje no negativo. Para resumir, resulta que:

$$V_1 = V_{a(max)}, \quad V_2 \geq 0$$

COMPUERTAS DE DIODOS COMERCIALES A continuación se analizarán algunos ejemplos de compuertas de diodos comerciales existentes en el mercado. El circuito integrado de diodos agrupados de la RCA tipo CA3019, consiste en seis diodos, cuatro de los cuales están internamente conectados en la forma de la compuerta de cuatro diodos de la figura 2.3-5, mientras los otros dos están individualmente disponibles. Todos los diodos son fabricados simultáneamente

en un encapsulado de silicio, por lo tanto, tienen características - casi idénticas. También sus parámetros varían conjuntamente con una pequeña variación de temperatura como resultado de su cercana y de la relativamente buena conductividad termal del silicio. En la figura 2.3-7 se muestra una compuerta típica de seis diodos en la cual se usa el arreglo de diodos del CA3019. Opera con una señal análoga de cerca de $0.5V_{rms}$ y a frecuencias cercanas a los 170 MHz. La amplitud de la señal de disparo es del rango de 1 a $3 V_{rms}$, dependiendo de la amplitud de la señal análoga, y su frecuencia es de hasta 500 KHz. Es importante notar que no existe -



pedestal a la salida de la compuerta.

En el estudio que se ha hecho de compuertas de diodos, se ha indicado al conmutador de diodo como un elemento serie, sin embargo, también puede ser usado como un elemento en paralelo. En la figura 2.3-8 se muestra una compuerta de diodo conmutador en paralelo, usando el arreglo de diodos CA3019. El diodo D1 junto con

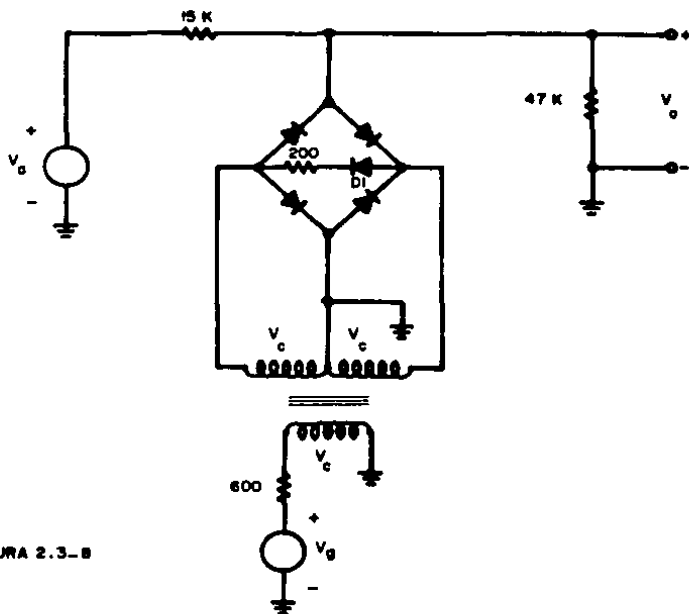


FIGURA 2.3-8

su resistencia en serie, no es una parte propia de la compuerta y no es esencial para su operación, sin embargo, sirve para tener a la carga controlada por la fuente de señal de control V_g , durante su ciclo completo. Por otra parte, cuando la polaridad del voltaje

de disparo, es tal que los cuatro diodos de la compuerta no están conduciendo, la fuente de disparo "ve" un circuito abierto. Debido a los altos valores de las resistencias involucradas, la compuerta operará con una señal de frecuencia cercana a 500 KHz. y la frecuencia de la señal de disparo será de cerca de 100KHz.

Finalmente, en la figura 2.3-9, se muestra una compuerta de seis diodos, la cual difiere en ciertas características de la mostrada en la figura 2.3-7. En este caso no se usan voltajes fijos, la

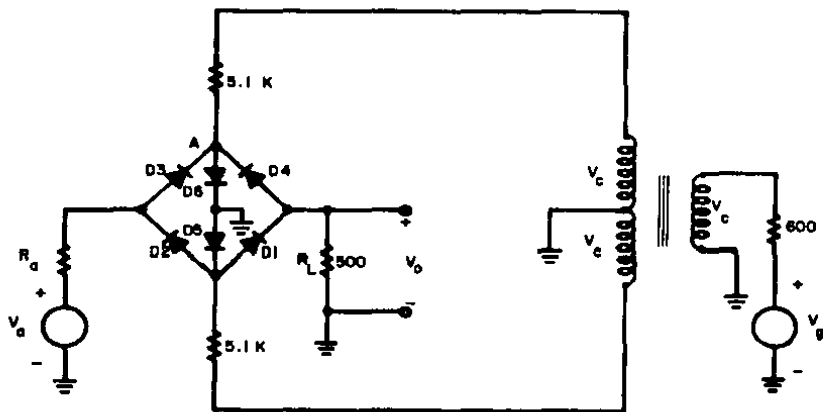


FIGURA 2.3-9

compuerta combina el uso de diodos como elementos conmutadores en serie y también como diodos en paralelo. Durante la transmisión, la forma de onda de disparo mantiene el punto B positivo con respecto al punto A. Los diodos D1, D2, D3 y D4 conducen y proporcionan una conexión serie de la fuente análoga a la salida. Los

diodos D5 y D6, están polarizados en inversa. Cuando la compuerta se cierra a la transmisión, los cuatro diodos del puente están polarizados en inversa y los diodos D5 y D6 conducen, habilitando así trayectorias paralelas a tierra y de ese modo contribuyen a evitar la transmisión de la señal.

CIRCUITO DE MUESTRA Y ALMACENAMIENTO DE ALTA VELOCIDAD En la compuerta de diodos de la figura 2.3-5, se asume una forma de disparo V_c , que consiste en dos señales de igual forma pero de polaridad opuesta, simétricas con respecto a tierra. Es posible evitar la necesidad de dos formas de onda y usar una sola señal de control, como se muestra en los circuitos de las figuras 2.3-7 a -- 2.3-9. El uso de un control unitario se ilustra en la figura 2.3-10 parte a, donde se ha movido el control de voltaje, introduciéndolo

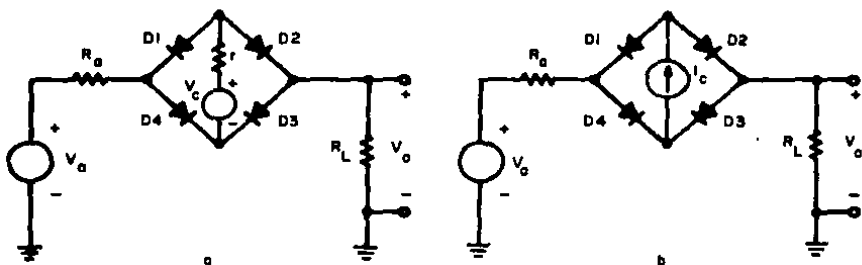


FIGURA 2.3-10

en el puente. Durante la transmisión, el voltaje de control debe mantener un nivel de voltaje positivo para conservar a los diodos conduciendo, en este caso la resistencia r es necesaria para limitar la corriente del diodo. Durante el tiempo que no se transmite, el

nivel de V_c es negativo, para mantener los diodos apagados. De manera que se puede usar la fuente de voltaje V_c sólo para conservar los diodos polarizados en inversa (en este caso la resistencia r puede ser omitida) o como una fuente de corriente para mantener los diodos conduciendo, como se muestra en la parte b de la figura.

Los circuitos mostrados en la figura 2.3-10 a y b son empleados en el circuito de muestreo y almacenamiento de alta velocidad de la figura 2.3-11. Este circuito está calculado para operar con un tiempo de carga del orden de 15 ns. El tiempo de carga es el tiempo durante el cual el conmutador se cierra a la transmisión, -

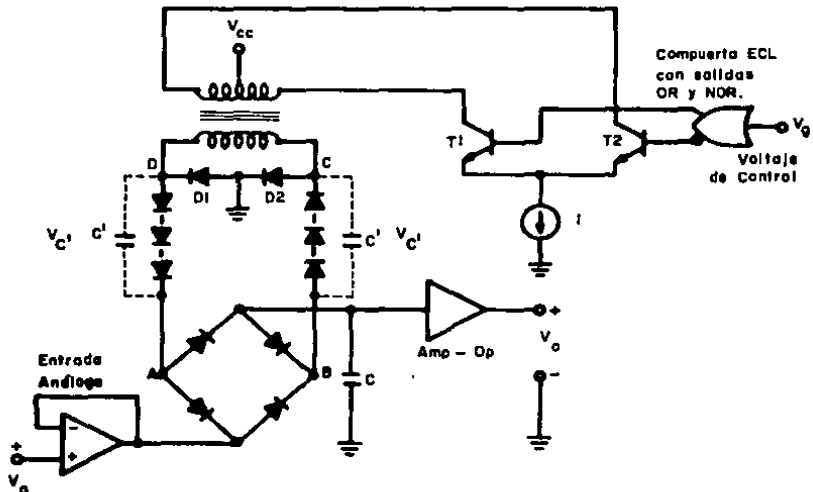


FIGURA 2.3-11

de manera que el capacitor C se puede cargar al valor presente - de la señal análoga. Para obtener la velocidad, se usan diodos tipo Schottky barrera (de conmutación ultrarrápida).

En la figura 2.3-11 la corriente I es conmutada por los transistores T1 y T2 para fluir en una u otra dirección en el primario del transformador. Así, durante el intervalo de carga, un constante nominal de corriente fluye a través de los diodos D3i y D4i y - en dirección inversa a través de los diodos del puente de cuatro - diodos. Durante este tiempo de carga los diodos D1 y D2 están po larizados en Inversa. Con el puente de diodos polarizado en directa, la entrada de voltaje análogo es aplicada a través del capacit or C, que constituye la carga. Se debe notar que en este tipo de operación el puente de cuatro diodos está siendo conservado encendido por una fuente de corriente, como en la figura 2.3-10 b.

Es de especial interés calcular la inductancia magnetizante - requerida por el transformador para mantener la corriente en el de vanado secundario nominalmente constante durante el intervalo del tiempo de carga, como es requerido para asegurar que el puente - de diodos permanece conduciendo totalmente. El circuito que se usa para calcular la cantidad de caída de corriente es mostrado en la figura 2.3-12, en la parte a se muestra la corriente del secundario I_0 aplicada a través de la inductancia magnética L_m , el puente de cuatro diodos y las dos series de N diodos. Se asume una caída - de voltaje a través de cada uno de esos diodos de 0.7 V. cuando el diodo está conduciendo. El circuito resultante, simplificado por la combinación de la caída de voltaje a través de los diodos, es el

mostrado en la parte b de la figura. Se asume que con $t = 0$ se aplica la corriente directa I_0 activando los diodos. Cuando la co-

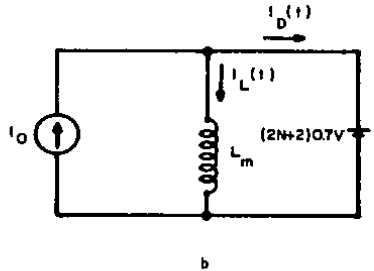
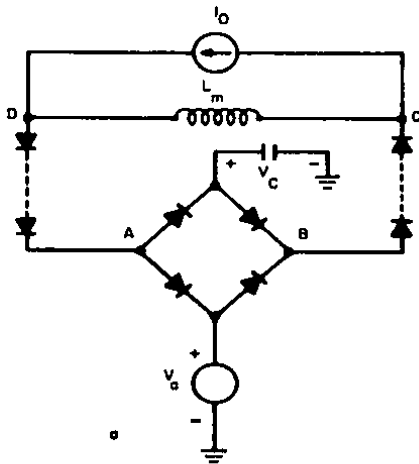


FIGURA 2.3-12

rriente fluye a través de los diodos se produce una caída de voltaje $V_{L_m}(t) = 2(N+1)(0.7)$, a través de la inductancia L_m , por esta razón, la corriente a través de L_m aumenta desde:

$$I_{L_m}(t) = \frac{1}{L_m} \int V_{L_m}(t) dt \quad (2.3-6)$$

Por lo tanto,

$$I_{L_m}(t) \cong \frac{2(N+1)(0.7)}{L_m} t \quad (2.3-7)$$

Así, la corriente del diodo $I_D(t)$, (figura 2.3-12 b) disminuye con el tiempo a:

$$I_D(t) \cong I_0 - \frac{1.4(N+1)t}{L_m} \quad (2.3-8)$$

Para asegurar que la corriente del diodo permanece casi constante

durante el tiempo de carga T_c , se diseña L_m de manera que la disminución en $I_D(t)$ es del 1%. Por lo tanto, con $t = T_c$ se tiene:

$$L_m \geq \frac{140(N+1)T_c}{I_0} \quad (2.3-9)$$

Por ejemplo, si $I_0 = 10 \text{ mA.}$, $T_c = 20 \text{ ns.}$ y $N = 5$; $L_m = 840 \text{ }\mu\text{H.}$

Selección del número N de diodos Durante el intervalo de carga los diodos D1 y D2 (figura 2.3-11) están polarizados en inversa, - así el voltaje en el nodo C en las figuras 2.3-11 y 2.3-12 a será menor a 0.65 V. y el voltaje en el nodo D será un poco mayor que -0.65 V. Independientemente del valor de V_a . Si el máximo valor de V_a es $V_{a(\text{max})}$ tendremos de la figura 2.3-12 a que:

$$0.65 \geq V \text{ (en el nodo C)} = V_a - 0.7(N+1)$$

Resolviendo para N,

$$N \geq 1.43 V_{a(\text{max})} - 1.93$$

Por ejemplo, si $|V_a| \leq 5 \text{ V.}$; $N \geq 6$.

Operación durante el tiempo de almacenamiento Cuando el capacitor de carga C es aislado de la fuente de señal, la corriente del transformador es invertida. Los diodos D1 y D2 mostrados en la figura 2.3-11 ahora están polarizados en forma directa. Como el voltaje V_c , a través de los N diodos capacitores de cada trayectoria - (representadas por el capacitor C') no puede cambiar instantáneamente, el voltaje en el punto B aumenta instantáneamente a $V_c + V_{D2}$, mientras el voltaje en el punto A disminuye instantáneamente a $-(V_c + V_{D1})$. Asumiendo que aquí hay N diodos presentes, se observa que $V_{BA} = (2N + 2)0.7 \text{ V.}$, y por esto, el puente de diodos es instantáneamente polarizado en forma inversa.

La caída de voltaje V_C , a través de la capacitancia parásita C' rápidamente decrece a cero, la trayectoria de descarga es a través de D3I y D4I. Después de completarse la descarga, se tendrá $V_{BA} = 1.4$ V. y el puente se mantendrá en corte, independientemente de V_a , mientras la corriente del transformador es otra vez invertida. En esta forma de operación, el puente de diodos se mantiene en corte por la fuente de voltaje, como en la figura 2.3-10 a, la fuente de voltaje, en estado estable, ocasiona la caída de voltaje a través de los diodos D1 y D2.

2.4 COMPUERTAS CON TRANSISTORES DE UNION BIPOLAR

Las compuertas de diodos tienen la importante ventaja de su velocidad, especialmente cuando se usan diodos de barrera Schottky. Sin embargo, como ya se mencionó anteriormente, son elementos de dos terminales, sin electrodo de control, no proporcionan ganancia y no tienen conexión para circuitos más complicados. Por lo tanto, ahora se analizarán las posibilidades de los circuitos de compuertas con transistores bipolares.

EL TRANSISTOR COMO CONMUTADOR El transistor que se muestra en la figura 2.4-1 parte a se usa como conmutador para conectar y desconectar la carga R_L de la fuente V_{CC} , el transistor es operado eléctricamente y debe responder rápidamente, su función será la misma del conmutador mecánico mostrado en la parte b de la figura. El arreglo del conmutador mecánico no permite que fluya corriente -

cuando el conmutador está abierto, pero al cerrarlo, todo el voltaje V_{CC} aparece a través de la carga R_L . Idealmente el transistor conmutador debe tener las mismas propiedades.

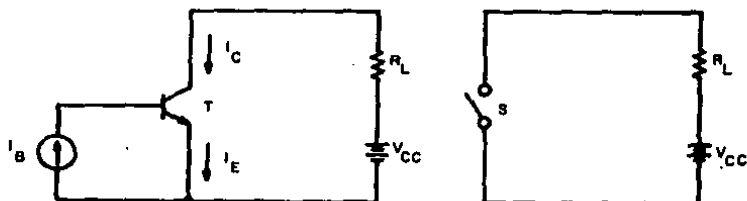


FIGURA 2.4-1

Cuando un transistor se usa como conmutador, es usual dividir su rango de operación en tres regiones: Región de corte, Región activa y Región de saturación. Las regiones se pueden identificar fácilmente en las características base-común del transistor mostradas en la figura 2.4-2. En la región de corte, tanto la unión del emisor como la unión de colector están polarizadas inversamente, y sólo fluyen a través de las uniones pequeñas corrientes inversas de saturación, el transistor opera bajo la característica de $I_E = 0$. Esta característica corresponde a la corriente de colector I_{C0} , la corriente inversa de saturación de colector. Esto es casi, pero no precisamente coincidente con el eje $I_C = 0$. Se requiere que el transistor esté en la región de corte al tiempo que actúa como un conmutador abierto (no conductor).

Cuando la unión base-emisor es polarizada en forma directa y la unión base-colector es polarizada en forma inversa, la salida de corriente del transistor responde casi linealmente a una corrien

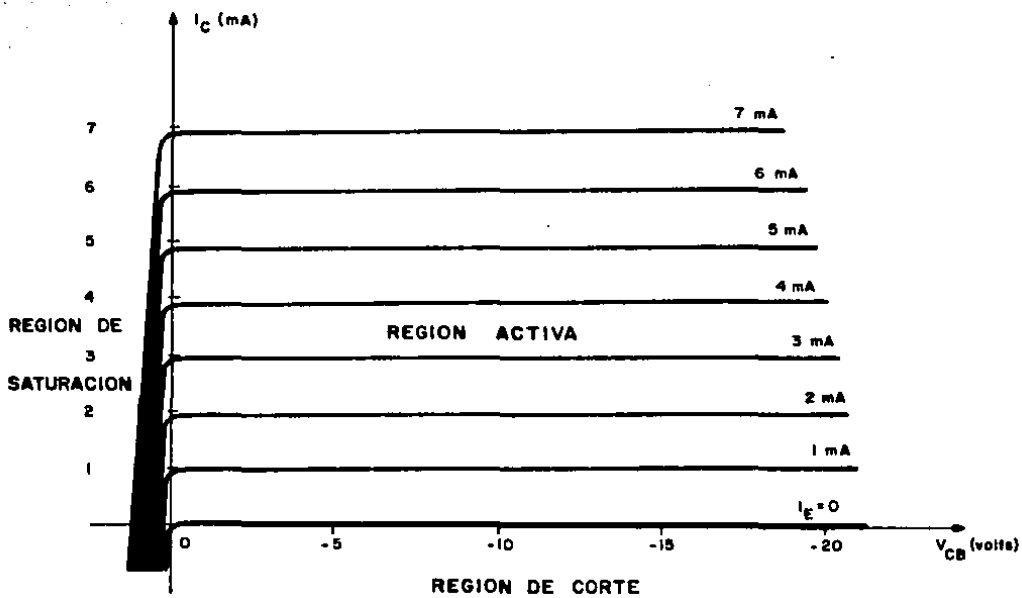


FIGURA 2.4-2

te de entrada. En operaciones de conmutación, esta región no es de interés, ya que el transistor conmuta abruptamente de la región de corte a la región de saturación (o viceversa) y su permanencia en la región activa, es idealmente, un tiempo "insignificante".

La región de la izquierda de la ordenada $V_{CB} = 0$, arriba de $I_E = 0$, es la región de saturación, aquí la unión de emisor y la de colector se encuentran polarizadas en forma directa. Los voltajes a través de las uniones individuales o a través de la combinación de las uniones son pequeños (menores a 1 V.). De igual forma, cuando se requiere que el transistor conmutador esté cerrado (conduciendo), el transistor debe estar en saturación.

Cuando el transistor es usado como conmutador en la configuración base-común, la entrada de corriente requerida por el emisor para operar el conmutador es nominalmente tan grande como la corriente de colector que será conmutada. Si se usa la configuración colector-común, el voltaje de entrada requerido para operar el conmutador es nominalmente tan grande como el voltaje de alimentación. En la configuración emisor-común, la señal de conmutación de entrada, corriente o voltaje, es pequeña en comparación con la salida conmutada, corriente o voltaje. Por lo tanto la configuración emisor-común, es la más comúnmente usada para transistores conmutadores.

En la figura 2.4-3 se tienen las características típicas de la configuración emisor-común de un transistor npn de mediana potencia (150 mW). Se seleccionó una resistencia de carga $R_L = 500 \text{ Ohm}$. y una fuente de voltaje $V_{CC} = 10 \text{ V.}$, se marca la línea de carga -

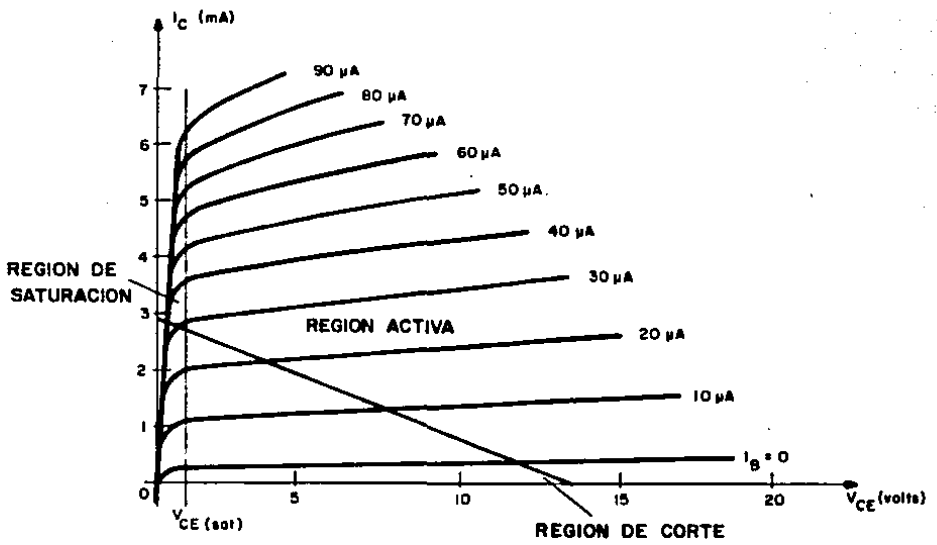


FIGURA 2.4-3

correspondiente. Se pueden observar las tres regiones de operación del transistor, aunque sin ser tan claras como en la figura 2.4-2.

VELOCIDAD DE CONMUTACION DEL TBJ. Para analizar la velocidad de respuesta del transistor conmutador de la figura 2.4-1 a, se le aplica en la base el pulso que se muestra en la figura 2.4-4 parte a, esta forma de onda hace transiciones entre dos niveles de voltaje V_1 y V_2 . En V_1 el transistor está en corte, por lo tanto, no fluye corriente de colector y el conmutador está abierto (no conduce). En V_2 el transistor se encuentra saturado, fluye la máxima corriente de colector y el conmutador está cerrado (conduce).

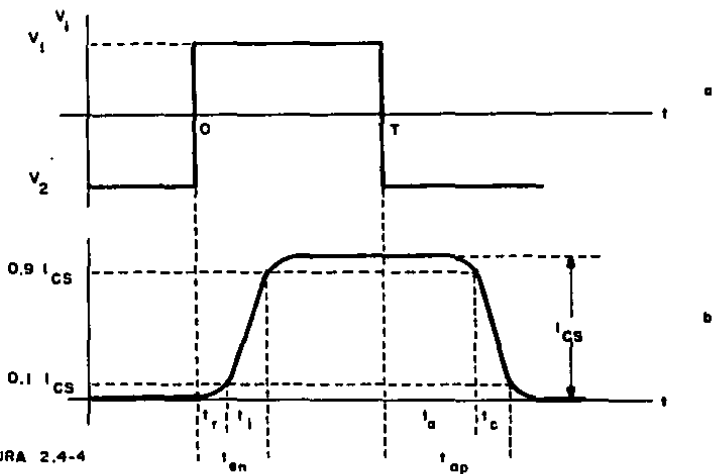


FIGURA 2.4-4

En la parte b de la figura, se muestra la respuesta del transistor conmutador a la forma de onda digital de entrada v_1 . Como se observa existe un tiempo de retraso entre el momento en que la señal de entrada cambia de V_1 a V_2 y el momento en que la corriente

te de colector alcanza el 90% de su máximo valor, este tiempo es llamado *tiempo de encendido* t_{en} . El tiempo de encendido está dividido en dos intervalos de tiempo: El *tiempo de retraso* t_r , que es el tiempo requerido para que la corriente de colector llegue al 10% de su valor máximo, o descrito de otra manera, el tiempo que se necesita para que el diodo base-emisor se incremente de V_1 a aproximadamente $+0.7$ V, y el *tiempo de incremento* t_i , que es el tiempo requerido por la corriente del colector para incrementar su valor de $0.1 I_{C\ sat}$ a $0.9 I_{C\ sat}$. Durante este intervalo de tiempo el transistor opera en la región activa.

Cuando la señal de entrada regresa a su valor inicial en el momento $t = T$, nuevamente la corriente de colector tarda en responder al cambio. Existe un tiempo en el cual la corriente de colector decrece de $I_{C\ sat}$ a $0.1 I_{C\ sat}$, este es el *tiempo de apagado* t_{ap} . El tiempo de apagado se divide en: *tiempo de almacenamiento* t_a , que es el intervalo de tiempo entre el momento en que la señal de entrada cambia de V_2 a V_1 ($t = T$) y el momento en que la corriente de colector empieza a decrecer hacia cero, y el *tiempo de caída* t_c , que es el tiempo que toma a la corriente de colector decrecer de $I_{C\ sat}$ a $0.1 I_{C\ sat}$.

El tiempo que toma a un transistor conmutador responder a una señal de entrada es llamado *retraso de tiempo de propagación* t_{rp} . Es definido como el lapso de tiempo entre los medios puntos del voltaje de transición de la señal de entrada y el voltaje de transición de la señal de salida. El retraso de tiempo de propagación se puede analizar en la figura 2.4-5.

El retraso de propagación cuando la salida del conmutador cae de estado alto a estado bajo, se simboliza por t_{rp-} . Similarmente el retraso de propagación cuando la salida del conmutador se incrementa del estado bajo al estado alto, se simboliza con t_{rp+} . Generalmente t_{rp+} es mayor que t_{rp-} debido a las inevitables capacitancias a la salida del conmutador. Cuando la salida decae, la capacitancia se descarga a través del transistor, que actúa como una baja impedancia, a su vez cuando la salida aumenta, el capacitor se carga a través de la resistencia de carga, a mucha más alta impedancia y por esta razón el tiempo de carga es mayor.

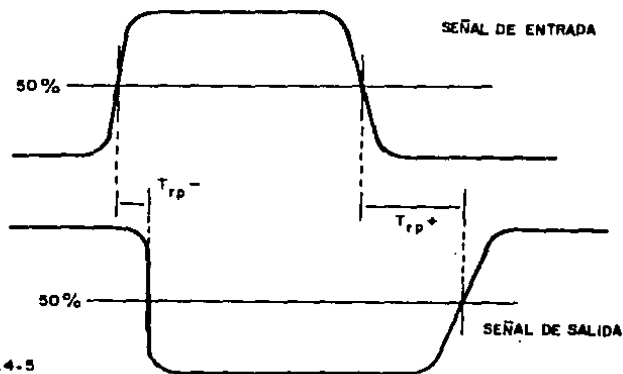


FIGURA 2.4-5

EL TRANSISTOR SCHOTTKY Cuando un transistor está saturado, en su base existe un exceso de portadores minoritarios almacenados - debido al exceso de carga existente, debido a esto, en el momento ($t=T$) en que la señal de entrada cambia su valor para desactivar-

lo, el transistor no responde inmediatamente ya que el exceso de carga de saturación debe ser removido antes de que el transistor comience a desactivarse. Este tiempo de almacenamiento puede llegar a ser 2 ó 3 veces el tiempo de caída a través de la región activa en un caso extremo.

El transistor conmutador se diseña para ser usado en aplicaciones donde el tiempo es un factor importante, por lo tanto, es de gran utilidad reducir el tiempo de almacenamiento y lograr que el transistor responda con mayor rapidez, esto se logra por medio de impedir al transistor entrar en saturación. Un método para lograrlo, se muestra en la figura 2.4-6 parte a. Un diodo Schottky se conecta de la base al colector del transistor, cuando el transistor se encuentra en la región activa el diodo no conduce. El diodo conducirá cuando el voltaje base-colector es cercano a 0.4 V. y no permitirá que el voltaje del colector caiga a menos de 0.4 V. bajo el voltaje de base. En saturación con $V_{BE(sat)} = 0.75$ V. y con $V_{CE(sat)} = 0.2$ V., el voltaje base colector es: $0.75 - 0.2 = 0.55$ V. Por esto, el diodo nunca permite que el voltaje de colector caiga lo suficiente para realmente polarizar en directa la unión de colector,

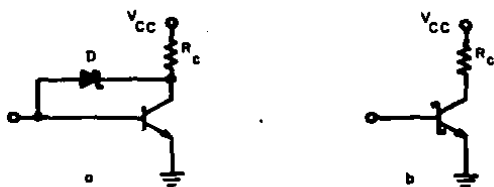


FIGURA 2.4-6

por este medio se le impide al transistor llegar a saturación. El diodo Schottky puede ser incorporado al transistor durante su pro-

ceso de manufactura. La combinación diodo-transistor es llamada: *transistor Schottky*, su representación gráfica se muestra en la parte b de la figura 2.4-6.

COMPUERTAS CON TRANSISTORES BIPOLARES En la figura 2.4-7 parte a se muestra una compuerta en la que se usa un solo transistor bipolar. El voltaje de control V_c puede ser usado para llevar al transistor dentro de su región activa, permitiendo con eso la transmisión de la señal análoga V_a a la salida; V_c también puede llevar al transistor a su región de corte, cerrando la compuerta. El circuito tiene la desventaja de que aparece un pedestal a su salida. Una opción para suprimir el pedestal se indica en la parte b de la figura, aquí se usan dos transistores. Dos señales de disparo de polaridad opuesta son diseñadas para mantener la corriente de carga en reposo igual, en ambos casos: cuando T_1 está activado y T_2 desactivado (compuerta abierta) y cuando T_1 está desactivado y T_2 activado (compuerta cerrada). El arreglo propuesto puede, en principio, ser ajustado para eliminar el pedestal. Sin embargo, como se indica en la parte c de la figura, aún con formas de onda de disparo enteramente idénticas, impulsos (transitorios) inadmisibles aparecen al momento de abrir y cerrar la compuerta. La dificultad surge debido a los problemas de recurrir a una técnica con la cual se trata de activar un transistor precisamente al mismo tiempo y en la misma magnitud que el otro transistor es desactivado. La situación es diferente en el caso de los circuitos de las compuertas de díodos, donde los voltajes de disparo accionan (activan al mismo tiempo o desactivan al mismo tiempo) todos los -

diodos a través de los cuales la señal encuentra una trayectoria - a la salida. Si los tiempos de formación y de caída de los voltajes de disparo son pequeños en comparación con los intervalos durante los cuales las compuertas son mantenidas abiertas o cerradas, los impulsos o transitorios pueden ser tan cortos que no sean objetables.

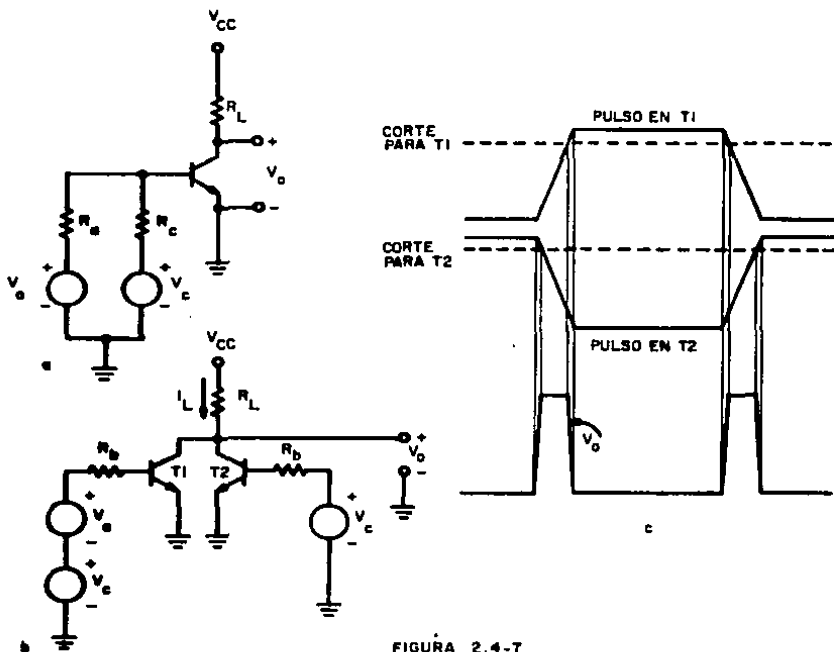


FIGURA 2.4-7

Sin embargo, debido a esos impulsos y a la dificultad para igualar y mantener ambos transistores trabajando juntos, con el fin de suprimir totalmente el pedestal, las compuertas que emplean

transistores a modo de amplificadores, tienen aplicación limitada. Por esta razón, cuando se usan transistores como conmutadores, se usan como se ilustra en la figura 2.4-8, con transistores bipolares las terminales del conmutador son el colector y el emisor, y el voltaje de control es aplicado en la base (con transistores de efecto de campo, las terminales son la fuente y el drenaje y el voltaje de control se aplica en la compuerta).

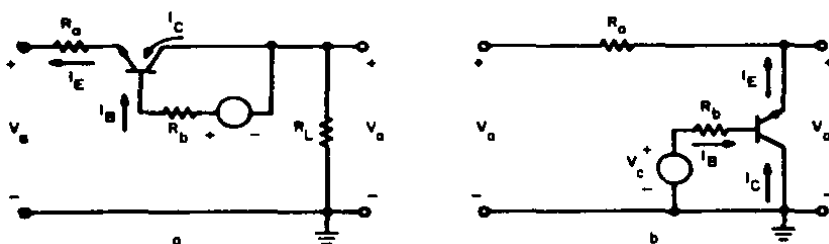


FIGURA 2.4-8

En las compuertas de transmisión de la figura 2.4-7, los transistores son usados a manera de amplificadores, una señal análoga es aplicada en la base, y la salida se toma del colector. En la figura 2.4-8 se muestra una forma alternativa de las compuertas con transistor bipolar, aquí los transistores se usan como elementos de impedancia variable. En la compuerta de la parte a de la figura, para lograr la transmisión el transistor es llevado a la región de saturación por la fuente de control V_c . Para suspender dicha transmisión el transistor se lleva a la región de corte. En la parte b de la figura la transmisión se efectúa cuando el transistor está en corte, y se detiene la transmisión cuando el transistor está en saturación. El circuito de la parte b tiene la ventaja de que

permite el uso de una fuente de control, con una de sus terminales aterrizada en común con una de las terminales de la fuente de señal, en el circuito de la parte a, la fuente de control generalmente tiene que ser aplicada a través de un transformador.

Cuando un transistor es llevado en forma correcta a saturación, el voltaje colector-emisor varía dependiendo de si el transistor es operado en forma *normal* o en forma *invertida*. En la forma normal, la fuente excitadora de base es conectada entre la base y el emisor, en forma invertida, la fuente excitadora de base es conectada entre la base y el colector. La saturación en el transistor en forma invertida, lo hace más cercano a un conmutador cerrado ideal. Por esta razón, el transistor es excitado en forma invertida en las compuertas de la figura 2.4-8.

El voltaje a través de los transistores saturados en los circuitos de compuertas es el voltaje equivalente de cada compuerta. En la figura 2.4-8 parte a, asumiendo que $R_a \ll R_L$, la salida V_o tendrá una desviación con respecto a V_a debido al voltaje de saturación, cuando la compuerta transmite. Similarmente, en la parte b de la figura, la salida V_o tendrá una desviación de su valor proyectado (tierra, 0 V.) cuando la compuerta esté cerrada a la transmisión. La existencia del voltaje equivalente es desventajosa porque genera un pedestal a la salida de la compuerta, y esto es particularmente problemático cuando la compuerta va a ser usada como un conmutador periódico, donde el voltaje de entrada es muy pequeño; en un circuito conmutador periódico ideal, se procura generar a la salida de la compuerta una onda cuadrada de amplitud

Igual a la magnitud de entrada V_a . Si se considera entonces en los circuitos de la figura 2.4-8 el momento en que $V_a = 0$ V., a la salida se tendrá presente una onda cuadrada cuya amplitud es la misma del voltaje equivalente, por lo tanto, el pequeño voltaje de entrada con el cual el conmutador periódico puede ser usado efectivamente, está limitado por esta onda cuadrada residual debida al voltaje equivalente.

Si se consideran las dificultades asociadas con el voltaje equivalente y la no linealidad del transistor en la región de saturación, los circuitos que usan transistores bipolares como elementos de transmisión, no son muy favorables. Sin embargo, los circuitos son extensamente usados con transistores de efecto de campo.

2.5 COMPUERTAS CON TRANSISTORES DE EFECTO DE CAMPO

El transistor de efecto de campo, FET (siglas en ingles de Field - Effect Transistor), es un transistor monopolar que sólo necesita de portadores mayoritarios para trabajar. Se le puede visualizar como una barra de material semiconductor tipo n o tipo p que forma un canal, el cual tiene impurezas de material contrario a las del material que la rodea. Las regiones de impurezas contrarias a las de la barra son llamadas Compuertas y usualmente se conectan juntas; de los lados del material se obtienen las otras dos terminales: Drenaje y Fuente. Un voltaje positivo entre drenaje y fuente produce flujo de portadores mayoritarios desde la fuente a el drenaje estableciéndose un flujo de corriente en el canal.

El nombre de efecto de campo proviene de las capas de agotamiento que se forman en cada unión p-n, a través del estrecho canal existente entre ellas circula la corriente entre la fuente y el drenaje; el tamaño de las capas de agotamiento determina el ancho del canal de conducción, mientras más negativo es el voltaje de la compuerta, más angosto es el canal de conducción, debido a que las capas de agotamiento se aproximan una a la otra. El voltaje de la compuerta controla la corriente que pasa entre la fuente y el drenaje, por esto, cuanto más negativo es el voltaje de la compuerta, más pequeña se hace la corriente.

El transistor de efecto de campo es un dispositivo controlado por voltaje (idealmente el voltaje sólo controla la corriente de salida).

En la figura 2.5-1 parte a se puede observar un FET con voltajes de polarización normales, la corriente circula hacia abajo por el canal, desde el drenaje a la fuente, la compuerta está polarizada inversamente.

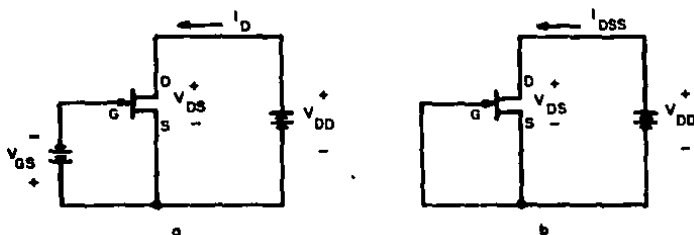


FIGURA 2.5-1

Si se reduce V_{GS} a cero, como se indica en la parte b de la figura, el FET está en condición de compuerta cortocircuitada.

Con la compuerta cortocircuitada se obtiene la gráfica de la corriente de drenaje I_D como función del voltaje compuerta-fuente V_{GS} , figura 2.5-2. Como se puede observar en las curvas de drenaje, la corriente de drenaje aumenta rápidamente al principio, pero cuando el voltaje de drenaje es igual al voltaje de estrangulación o estrangulación V_p , la corriente se nivela y se mantiene casi constante en una región entre V_p y $V_{DS(max)}$. Cuando el voltaje de drenaje es muy grande el FET entra en ruptura. I_{DSS} es la corriente drenaje-fuente de saturación, se mide en condición de compuerta en cortocircuito, es la corriente a la cual el canal se estrangula, típicamente es del rango de los miliamperios. El valor de V_{GS} para el cual la corriente de drenaje es aproximadamente cero, se denomina $V_{GS(ap)}$ y es el voltaje de corte de compuerta a fuente. Cuando $V_{GS} = V_{GS(ap)}$ las capas de agotamiento se tocan y no fluye corriente.

El FET COMO CONMUTADOR Un transistor de efecto de campo se puede usar como conmutador lineal, pero se debe tener en cuenta que comparado con un conmutador de diodos es mucho más lento, ya que con diodos se logra cambiar de estado en menos de 0.1 ns. (usando diodos Schottky), mientras que con un conmutador FET se requiere más de 1 ns. para ir de activado a desactivado, inclusive, algunos conmutadores FET requieren más de 10 ns. para cambiar de estado, por esta razón, se les usa como conmutadores de señales de baja frecuencia.

El conmutador FET no actúa como un elemento con cero resistencia al ser activado, sino como uno con *pequeña* resistencia. Así

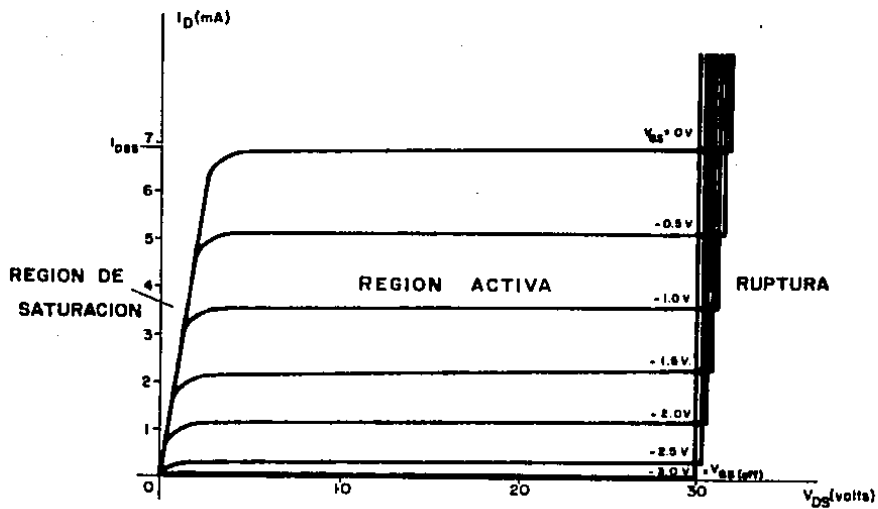


FIGURA 2.5-2

el circuito conmutador de la figura 2.5-3 es equivalente a un divi-
 sor de tensión resistivo. Para que la salida de voltaje V_o sea una
 réplica sin distorsión de la entrada de voltaje V_i , la resistencia e-
 quivalente del FET debe ser lineal, esto es, independiente de la -
 entrada de voltaje V_i . Esto se logra seleccionando los parámetros
 disponibles de manera que el FET esté operando por debajo de su
 tensión de estrangulación o estricción donde su característica puede
 considerarse una línea recta.

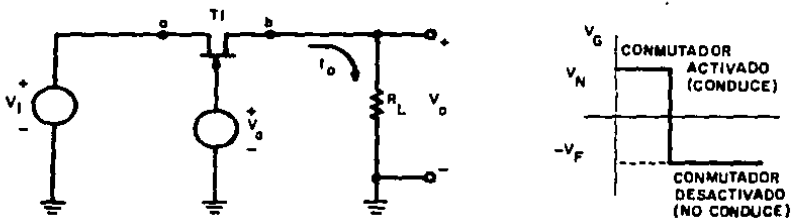


FIGURA 2.5-3

En la figura 2.5-3 se muestra un conmutador FET típico. V_g
 es el voltaje de control que activa y desactiva el conmutador. Si
 el valor de V_g es adecuadamente grande (V_N), T_1 se activa y la -
 caída de voltaje V_o a través de R_L será proporcional a V_i para va-
 lores adecuados de V_N y R_L . Para lograrlo T_1 debe actuar como -
 una resistencia lineal cuando está activado. Cuando V_g es un vol-
 taje negativo ($-V_F$), T_1 se desactiva, no puede fluir corriente y la
 salida de voltaje es cero.

Cuando el FET opera bajo el voltaje de estrangulación o estrangü-
 lación, su resistencia equivalente $R_{FET} = V_{DS} / I_{DS} = (V_i - V_o) / I_o$
 no es una función lineal (es parabólica) de la caída de voltaje a

través del FET $V_i - V_o$ y la entrada de voltaje V_i . Sin embargo su rango de valores es pequeño, de 50 a 500 Ohms, por lo tanto, si se selecciona una resistencia de carga R_L 500 Ohms, la salida de voltaje V_o será una buena aproximación de la entrada de voltaje V_i .

VELOCIDAD DE CONMUTACION DEL FET En elementos de efecto de campo la corriente es acarreada por portadores mayoritarios, en lugar de portadores minoritarios, consecuentemente, cuando la alimentación es activada o desactivada, el tiempo requerido para efectuar la redistribución de carga, es relativamente insignificante. Es de mayor importancia el tiempo requerido para cargar y descargar las capacitancias asociadas con los elementos y la capacitancia parásita asociada con el circuito. El problema de cargar estos capacitores se debe a que las impedancias resistivas encontradas en circuitos FET, son substancialmente mayores que las que se encuentran en circuitos bipolares.

COMPUERTAS CON TRANSISTORES DE EFECTO DE CAMPO En la figura 2.5-4 se muestra una compuerta paralelo usando un FET, a diferencia de la compuerta serie de la figura 2.5-3, para activar a esta compuerta T_1 debe estar desactivado ($-V_F$), y para desactivarla T_1 debe estar activado (V_N). En ambas compuertas se pueden usar elementos MOS logrando el mismo resultado.

Una importante ventaja del conmutador que usa transistor de efecto de campo sobre el que usa transistor bipolar, es que el FET no tiene voltaje equivalente. No se genera pedestal a la salida de

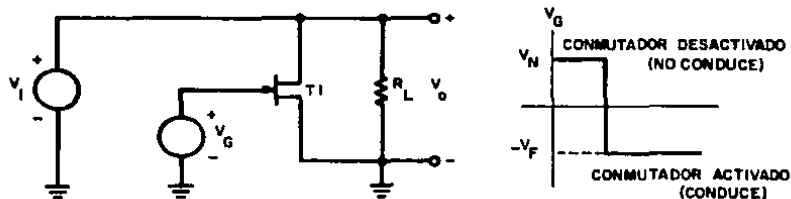


FIGURA 2.5-4

de la compuerta. Esto se puede comprobar al observar la curva típica de drenaje (tensión-corriente) del FET, en las proximidades del origen, mostradas en la figura 2.5-5. Las características ten-

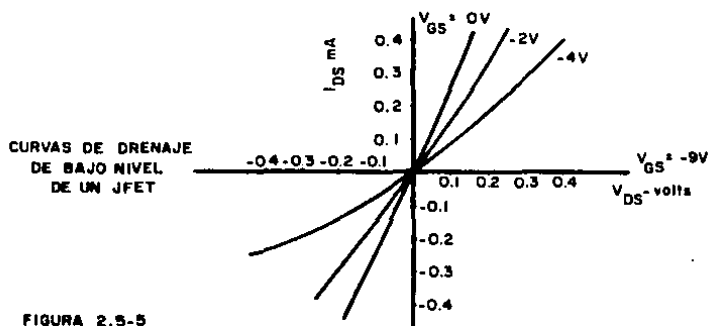


FIGURA 2.5-5

sión-corriente de un MOSFET son idénticas a las de un FET. Se puede notar la precisión con la cual las curvas pasan a través del origen, además las variaciones en tensión y corriente se limitan a una región muy cercana al origen. Las características son como las de un potenciómetro lineal sólo que la resistencia está en función del voltaje compuerta-fuente.

Una segunda ventaja del conmutador con FET, es que es simétrico con respecto al origen, por lo tanto, tiene iguales características operando en forma directa o inversa.

Excitadores para compuertas FET El voltaje compuerta-fuente de un transistor de efecto de campo determina cuando está activado o cuando está desactivado (en un MOSFET es el voltaje sustrato a fuente). Sin embargo, en muchos circuitos de compuertas el voltaje de la fuente varía con la señal análoga, y se debe tener en consideración esta característica del circuito en operación para determinar que tan grande puede ser la señal análoga que se puede manejar en un circuito conmutador particular.

Considérese el circuito de la figura 2.5-6 parte a, un conmutador simple con un FET (se usa un FET tipo 3N126, canal N de unión). El FET es totalmente activado cuando el voltaje compuerta-fuente es $V_{GS} = 0$ V. y es totalmente desactivado cuando se tiene $V_{GS} = -4$ V. Supóngase entonces que V_c varía entre los niveles $V_c = 0$ V. y $V_c = -4$ V. Entonces la variación máxima posible del voltaje de entrada será determinada por las condiciones que prevalecen cuando el conmutador está encendido con $V_c = 0$ V. De esta manera cuando V_a pasa a ser negativo, el diodo pn formado entre la compuerta y la fuente se manejará en dirección de la polaridad positiva. Por lo tanto, el máximo valor posible de variación negativo de la entrada será restringido a menos de 0.6 V., alrededor de 0.4 V. Cuando la señal de entrada varía positivamente, V_{GS} pasa a ser negativo, el conmutador empezará a desactivarse cuando $V_{GS} = -2$ V. y se desactiva completamente con $V_{GS} = -4$ V. En

consecuencia, la variación aceptable de la entrada análoga será de +2 a -0.4 V.

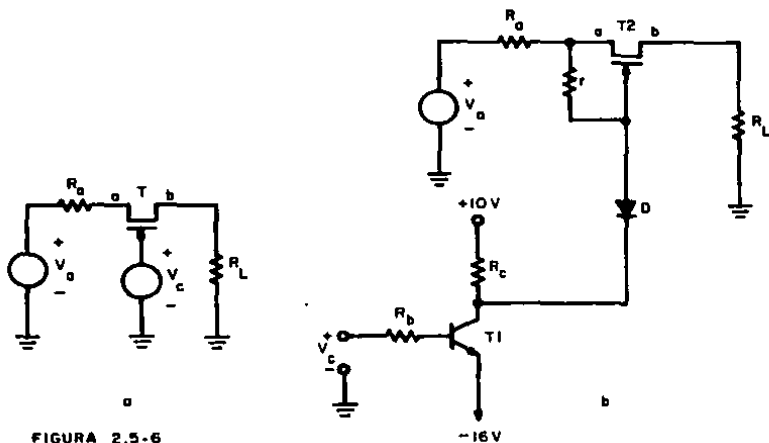


FIGURA 2.5-6

Esta restricción de la variación permisible de señal análoga a la entrada de la compuerta puede ser remediada por medio de un circuito en el cual el voltaje de compuerta no esté fijo, sino que siga al voltaje de la fuente. Un método simple y efectivo para lograrlo se indica en la parte b de la figura 2.5-6. Con este circuito, como se puede observar, se tiene un rango de entrada de cerca de ± 10 V. Cuando el transistor bipolar T_1 está desactivado el diodo D está también desactivado y su terminal n se encuentra a +10 V. Si V_a es negativo, entonces la terminal a es la fuente y el voltaje compuerta-fuente del FET es 0 V., debido a la conexión a través de la resistencia r. Si V_a es positivo, la corriente fluye a través del FET inversamente y posteriormente las terminales

fuelle y drenaje se invierten. El voltaje compuerta-fuelle es ahora siempre ligeramente positivo, ya que la compuerta está al mismo potencial que el drenaje. Asumiendo que $R_a \ll R_L$, el diodo se mantendrá desactivado y el FET activado, hasta que el voltaje de entrada sea $V_a = 10 + 0.65 = 10.65$ V. 0.65 es el voltaje de puesta en servicio del diodo, en este punto el diodo D conduce y (asumiendo que $R_c \ll r$) con un incremento de V_a la compuerta de T_2 se fijará a $V_a = 10 + 0.75 = 10.75$ V. Siendo 0.75 V. el voltaje al cual el diodo está completamente activado. Sin embargo, un incremento adicional de V_a , incrementaría el voltaje en b, que es ahora la fuente. Por lo tanto, el transistor conmutador eventualmente se desactivará. Si la caída de voltaje a través de T_2 , cuando está activado, es despreciable comparada con la caída a través de R_L y se asume que $R_a \ll R_L$, la desactivación del transistor conmutador T_2 ocurrirá a $V_a = 10.75 + 4 = 14.75$ V. Para tener un buen margen de seguridad, y mantener a T_2 lejos del corte, se restringe el voltaje de entrada a $V_a < +10$ V.

Para desactivar el FET, el transistor se activa y se satura. La terminal n del diodo está ahora a aproximadamente -15.8 V. De manera similar, cuando V_a tiende a $V_a = -10$ V., el voltaje compuerta-fuelle es 5.1 V. (con una caída de 0.7 V. a través del diodo) y el FET se desactiva. Adicionalmente, las variaciones positivas de V_a llevan al FET más hacia el corte ya que el voltaje de compuerta permanece a -15.1 V. y el drenaje y la fuente se invierten, de manera que la fuente está a potencial de tierra ($V_{R_L} = 0$). Por lo tanto, la limitación de las variaciones positivas de V_a es el

voltaje de ruptura drenaje-compuerta del FET.

Con el MOSFET el problema de ajustar el circuito conmutador para una entrada de voltaje análogo simétrico con un valor relativamente grande, es diferente al que se presenta con el FET. En el MOSFET la compuerta está aislada de la fuente y del drenaje. De cualquier modo, existen uniones en la superficie de separación entre fuente y sustrato y entre drenaje y sustrato. No se debe permitir que estas uniones se polaricen en forma directa. Una forma para lograr esto consiste en permitir al sustrato *flotar*, esto se logra no haciendo ninguna conexión a la terminal del sustrato del elemento. En circuitería integrada, donde el sustrato es común a varios elementos individuales, dicha flotación no es posible porque el sustrato sería una fuente de acoplamiento entre los elementos individuales. En circuitería discreta dicha flotación es factible y puede ser usada, sin embargo, existe el problema de que el sustrato puede estar conectado al encapsulado del elemento, y también se puede encontrar acoplado por sí mismo a través de una capacitancia parásita, a señales de las que debería aislar se. Por esto, como se muestra en la figura 2.5-7, el sustrato -

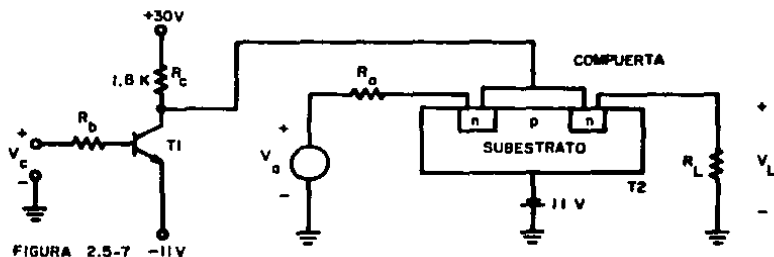


FIGURA 2.5-7

del MOSFET canal n es conectado al punto más negativo del circuito. Por esta razón, cuando $V_g = \pm 10 \text{ V.}$, el sustrato se mantiene inversamente polarizado con respecto a la fuente y al drenaje.

2.6 COMPUERTAS CON TRANSISTORES DE EFECTO DE CAMPO METAL-ÓXIDO SEMICONDUCTOR DE SIMETRÍA COMPLEMENTARIA

Un transistor de efecto de campo metal-óxido semiconductor de simetría complementaria (CMOSFET) consiste en dos MOSFETs, uno tipo canal p y el otro tipo canal n, fabricados uno al lado del otro sobre un sustrato tipo n.

En la figura 2.6-1 se muestra un conmutador CMOS básico.

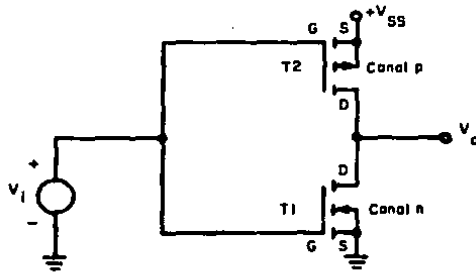


FIGURA 2.6-1

Los MOSFET canal n y canal p son unidos por medio de sus drenajes, la combinación serie resultante es conectada a través de la fuente de voltaje de alimentación. La terminal positiva de la fuente de alimentación es conectada a la fuente del elemento tipo p y la terminal negativa a la fuente del elemento tipo n y es aterri-

zada. La salida es tomada de los drenajes conectados en común. La entrada se aplica en común a ambas compuertas. Ambos transistores operan sólo en modo de ensanchamiento.

En operaciones de señal, los transistores CMOS tienen varias ventajas sobre los elementos MOS simples. Las limitaciones de una compuerta MOS pueden ser analizadas al estudiar el circuito de la figura 2.6-2 parte a; aquí una fuente de señal análoga es conectada a una carga a través de un MOSFET canal n, la carga está representada por una combinación en paralelo de R_L y C_L . Si el circuito se usa para muestreo y almacenamiento, la carga es un capacitor relativamente grande C_L y R_L representa la impedancia de entrada del amplificador operacional que es necesario conectar a V_O . Si se usa para un conmutador de señal análoga, R_L es la resistencia de carga y C_L representa la pequeña pero inevitable capacitancia parásita. La impedancia de salida de la fuente análoga no es particularmente importante en este ejemplo.

Se considera una señal análoga con variaciones dentro del rango de ± 5 V., para asegurar que las uniones entre sustrato y fuente nunca se polarizan directamente, el sustrato es conectado directamente a -5 V. Asumiendo que el FET es activado cuando el voltaje compuerta a fuente es igual o mayor al voltaje de umbral $V_T = +2$ V. y que de otra manera el FET está desactivado. Ya que el máximo voltaje que tienen posibilidad de alcanzar cada terminal conmutadora del FET es $+5$ V., para asegurar que el FET está activado, se tiene que suministrar un voltaje de compuerta de por lo menos $+7$ V. Por otra parte, para mantener el FET desactivado en

el momento en que el voltaje en la terminal del conmutador es -5 V. se necesita un voltaje de compuerta de menos de -3 V. Por lo tanto, el rango del voltaje de la compuerta será de $+7$ V. a -3 V., el cual es apenas suficiente para asegurar el activado y desactivado del conmutador, en caso necesario se puede extender este rango.

Pasando a considerar los voltajes que se tienen que suministrar, para el funcionamiento adecuado de la compuerta de la figura 2.6-2, en la parte b se muestra un circuito de un excitador de compuerta simple, el cual sirve para proporcionar los niveles de voltaje requeridos.

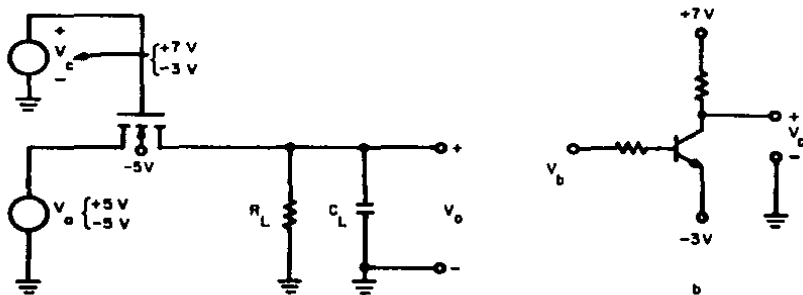


FIGURA 2.6-2

Quando el transistor bipolar está en corte, se tiene $V_c = +7$ V. y cuando está saturado, se tiene $V_c = -3$ V. En la parte a de la figura se observa que se requiere una fuente de voltaje de -5 V. para el sustrato, por lo tanto, en la parte b se puede eliminar la fuente de -3 V. y conectar el emisor a -5 V., proporcionando un margen extra para asegurar que el FET será desactivado siempre que así se requiera. Existen dos cosas que es importante notar:

(1) Para manejar una señal análoga cuyo rango total se extienda sobre 10 V., se necesita una fuente de alimentación de -3V. y una fuente de +7 V., un rango total de 10 V., y (2) dependiendo de V_a y V_o , el FET algunas veces estará apenas activado y otras veces realmente bien activado. Aún si se incrementa el voltaje de compuerta más allá de $V_c = +7$ V. y -3 V. para evitar operar cerca del corte, la resistencia entre fuente y drenaje varía mucho, dependiendo de V_a y V_o . Y aunque la resistencia del FET es grande, la velocidad con la cual C_L puede cargarse y descargarse es limitada.

Considérese ahora el circuito de la figura 2.6-3, en el cual se utiliza un MOSFET de simetría complementaria (CMOS).

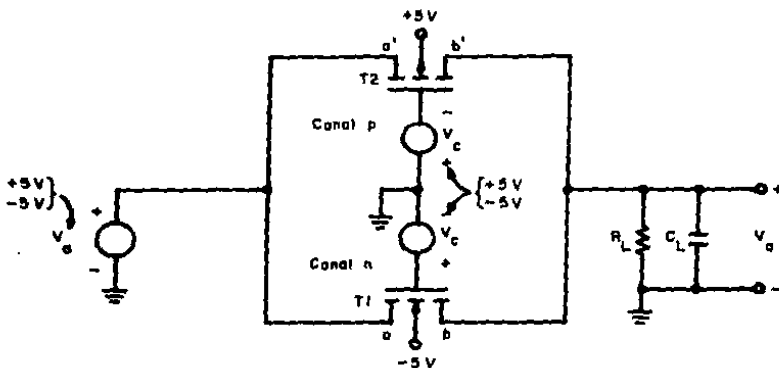


FIGURA 2.6-3

La localización de la fuente y el drenaje de los dos transistores está invertida, así, cuando a y b son respectivamente la fuente y el drenaje de un transistor, la fuente y el drenaje del otro -

transistor son b' y a' respectivamente.

Como antes, considérese que V_a tiene variaciones en el rango de ± 5 V. El sustrato del elemento canal n es conectado a -5 V. y, simétricamente, el sustrato del elemento canal p es conectado a $+5$ V. Se requieren formas de onda de disparo de polaridades opuestas. Se asume que para activar el elemento de canal n, se requiere un voltaje de compuerta a fuente $+2$ V. Correspondientemente, para activar el elemento canal p se requiere un voltaje de fuente a compuerta, de -2 V.

Los niveles del voltaje de disparo son $+5$ y -5 V. Cuando se tiene $V_c = -5$ V., esto es, -5 V. en la compuerta del canal n y en la compuerta del canal p $+5$ V., ambos FETs son totalmente desactivados, sin importar en que parte de su rango se encuentre V_a , (en el peor de los casos $V_c = -3$ V. llevará a los elementos a corte). Ahora considérese que $V_c = +5$ V. y que el voltaje de entrada es 0 V., cada FET está activado y $V_{GS}(T1) = V_{GS}(T2)$ es 3 V. sobre el corte. Si el voltaje de entrada cambia de 0 V., uno de los elementos será llevado hacia el corte y lo alcanzará cuando la fuente cambie por 3 V., pero al mismo tiempo el otro elemento será llevado dentro de su región de operación. Sobre cualquier parte del rango del voltaje de entrada que se tenga siempre habrá un elemento activado.

En este circuito se tiene la conveniencia de que los voltajes de disparo se extienden sobre el rango de variación de la señal analógica. Adicionalmente, este circuito tiene la ventaja sobre un circuito MOS sencillo de que en el circuito CMOS la resistencia presen

tada por el conmutador de fuente a drenaje casi no cambia, esto se debe a que con los cambios de voltaje de entrada, la resistencia de un FET se incrementa, mientras la resistencia del otro FET disminuye, de manera que la resistencia en paralelo permanece casi constante. En un conmutador MOSFET sencillo la resistencia varía bastante. Además en un conmutador CMOS la resistencia es completamente lineal e independiente de la entrada análoga.

2.7 APLICACIONES DE LOS CONMUTADORES ANALOGICOS

MULTIPLEXORES Son usados en la mayor parte de los sistemas de comunicación modulada por impulsos codificados (PCM) y en aplicaciones similares en las que se requiere el manejo de varias señales para una sola entrada. En la figura 2.7-1 se muestra un multiplexor de tres canales junto con su excitador de disparo y un contador en anillo, el cual es usado para activar y desactivar los conmutadores de T1 a T3 en secuencia. Cada uno de los cuatro conmutadores analógicos mostrados emplea un JFET canal p de agotamiento, sin embargo, se pueden usar compuertas de diodos, MOS, o CMOS, logrando el mismo resultado. El excitador es del tipo TTL.

Cada amplificador de disparo G1, G2, G3 es excitado por dos señales. La primera, V_B , provee el borrado. Debido a que, cuando V_B es baja, todos los conmutadores T1 a T3 están desactivados y las señales V_{a1} a V_{a3} no son transmitidas a la salida. La segunda entrada a cada compuerta es la salida apropiada del contador en anillo. El contador está diseñado de manera que sólo una

salida del contador está en estado alto en un solo momento, por lo tanto, sólo un conmutador está cerrado a un tiempo. Así, la salida V_o representa las muestras de $V_{a1}(t)$, $V_{a2}(t)$, y $V_{a3}(t)$ tomadas en sucesión.

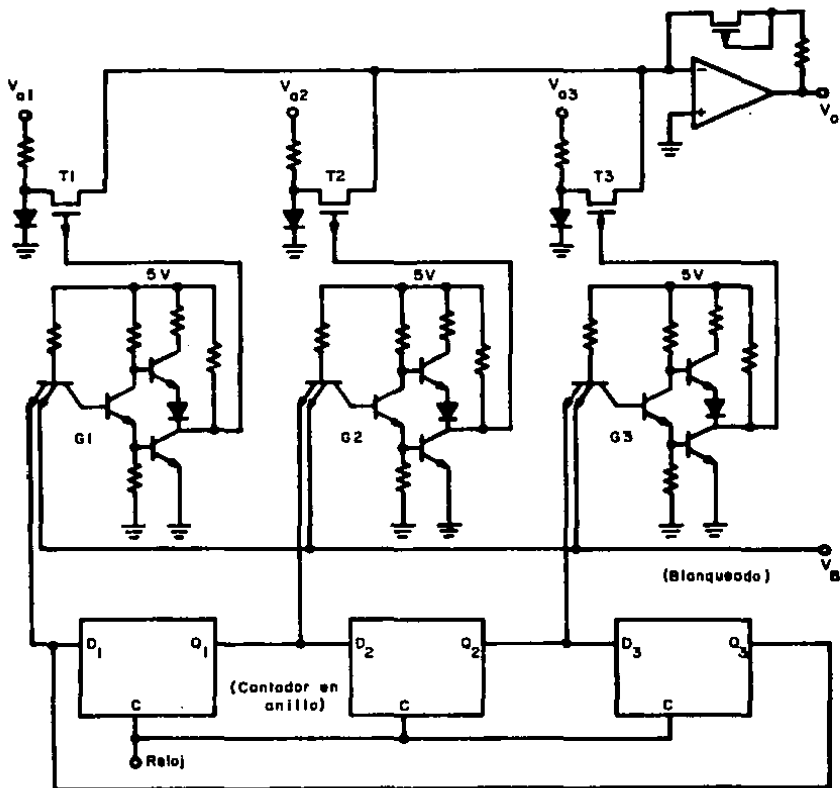


FIGURA 2.7-1

SELECCIONADOR DE MAXIMO VOLTAJE En muchos sistemas de comunicación digital es necesario en intervalos regulares separados por un tiempo T_s seleccionar el mayor de uno de los voltajes de entrada disponibles. Esta operación, para cuatro señales de entrada, es ejecutada usando el circuito de la figura 2.7-2 parte a, en este circuito los voltajes de entrada V_1 , V_2 , V_3 , y V_4 son comparados y el mayor voltaje se presenta a la salida como V_o . El proceso empleado consiste en primero comparar V_1 y V_2 y seleccionar el mayor, después se compara el voltaje seleccionado con V_3 , y el mayor de éstos se compara con V_4 .

Para comparar V_2 con V_1 primero se cierra el conmutador S1, por el intervalo de 0 a T (parte b de 2.7-2), durante ese tiempo el capacitor C_1 se carga con V_1 . Después, durante el intervalo de tiempo T a 2T, V_2 es comparado con V_1 en el comparador 1. Si V_2 es mayor que $V_{C1} = V_1$, la salida del comparador es positiva, la salida de la compuerta NAND N2 es un 0 lógico, y el conmutador S2 se cierra, en este momento el capacitor C_1 se carga con V_2 . Si, en caso contrario, V_2 es menor que V_1 , el conmutador S2 permanece abierto y el voltaje del capacitor permanece igual a V_{C1} . Debe tenerse en cuenta que la comparación de V_2 y el voltaje del capacitor V_{C1} ocurre a través del intervalo de tiempo T_s y no justamente durante el intervalo de tiempo T a 2T. Sin embargo, sólo durante el tiempo T a 2T puede ser cerrado el conmutador S2, por lo que $V_{g2} = 1$ durante este intervalo.

Este procedimiento continúa hasta $t = 4T$. En ese momento se cierra S5 y el capacitor C_2 se carga con $V_{C1}(\text{max})$. La salida de

voltaje almacena este valor hasta $t = 9T$, en este momento el voltaje en C_2 cambia al nuevo valor de $V_{C1}(\max)$.

Un contador en anillo de cinco etapas puede ser usado para generar los pulsos de disparo de V_{g1} a V_{g5} . Para comparar N se-

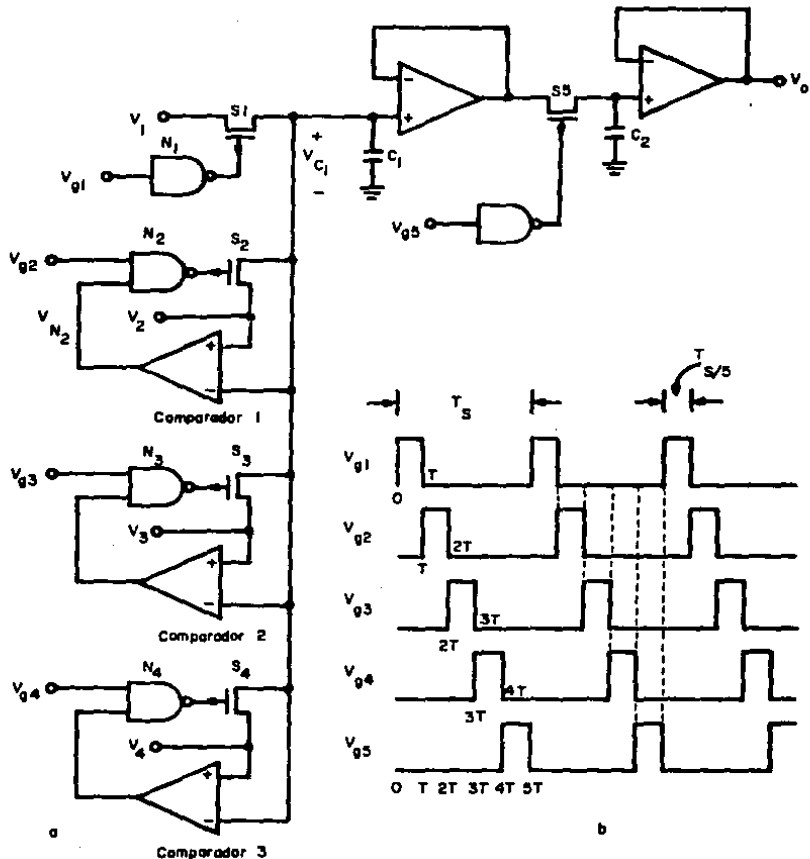


FIGURA 2.7-2

ñales, se requieren $N - 1$ comparadores, pero se puede usar un so lo comparador si las N señales de entrada son multiplexadas por división de tiempo.

CIRCUITO DE INTEGRACION Y VACIADO En la figura 2.7-3 parte a, se muestra un circuito de Integración y vaciado, este circuito es usado para integrar la forma de onda de entrada $M(t)$ por un intervalo de tiempo T_1 , presentando el voltaje integrado a la salida, y después repite el procedimiento. Antes de realizar cada Integración, el capacitor que almacena la entrada de voltaje integrada debe ser vaciado.

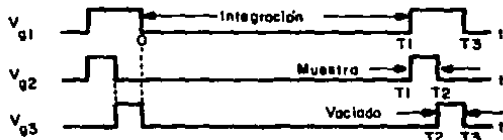
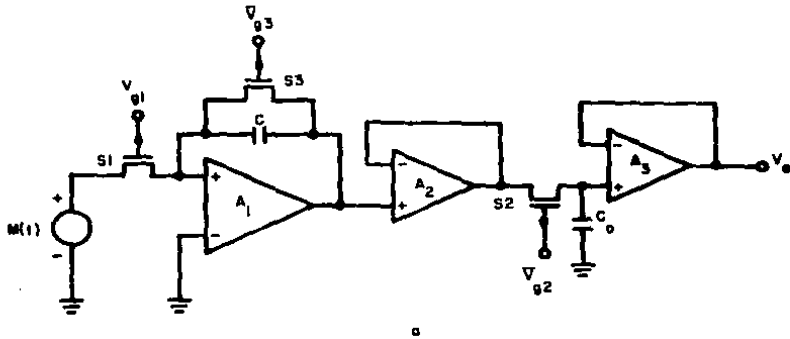


FIGURA 2.7-3

b

El amplificador integrador mostrado en la figura tiene la capacidad de descargar (vaciar) el capacitor C. Cuando el conmutador S1 está abierto y el conmutador S3 cerrado, el capacitor se descarga a través del FET conmutador. El voltaje integrado V_i es presentado a la salida V_o cuando el conmutador S2 es cerrado.

Las formas de onda de tiempo se muestran en la parte b de la figura. La entrada de voltaje es integrada durante el intervalo $t = 0$ a $t = T_1$. De $t = T_1$ a $t = T_2$ la salida del integrador V_i es muestreada y almacenada en el capacitor C_o , durante este intervalo la entrada es desconectada del amplificador operacional A_1 . El capacitor C es descargado en el intervalo de $t = T_2$ a $t = T_3$, y un nuevo ciclo se inicia en $t = T_3$.

CIRCUITO DE MUESTRA Y ALMACENAMIENTO La aplicación principal de este circuito se tiene en la conversión de señal análoga a digital, proceso que envuelve una secuencia de cuatro procesos individuales: Muestreo, Almacenamiento, Cuantificación y Codificación.

La conversión análoga a digital es la base de los sistemas de comunicación modulada por impulsos cuantificados (PCM).

En la figura 2.7-4 aparece un circuito de muestra y almacenamiento. Cuando el FET está activado, el circuito es un amplificador con una ganancia de c.d. igual a $-R_2/R_1$. Cuando el FET es desactivado la salida de voltaje del amplificador es almacenada por el capacitor C. Sin embargo, el capacitor no almacena la carga indefinidamente, por lo tanto, asumiendo que la fuga a través del FET es despreciable, el capacitor gradualmente cambia su carga almacenada en un coeficiente determinado por la corriente de polari-

zación de entrada del amplificador. Para minimizar esta fuga se debe usar un capacitor C tan grande como sea necesario para la respuesta de frecuencia requerida del amplificador a utilizar.

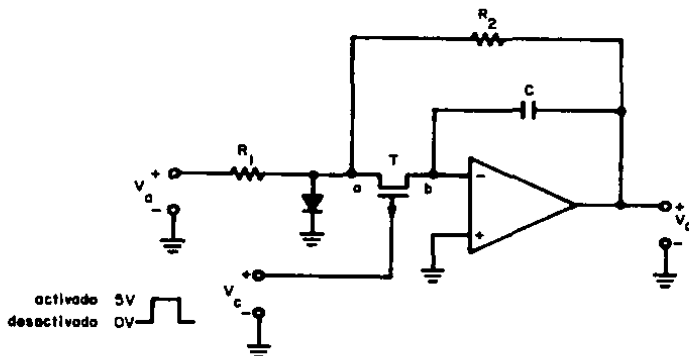


FIGURA 2.7-4

Además, es útil usar un amplificador con una pequeña corriente de polarización de entrada, por ejemplo, un amplificador operacional con etapa de entrada FET.

En la figura 2.7-5 se tiene otro circuito de muestra y almacenamiento, el amplificador A1 provee una alta impedancia de entrada para la señal analógica y una pequeña impedancia para permitir una rápida carga y descarga del capacitor de almacenamiento C . El amplificador A2 provee el acoplamiento entre el capacitor de almacenamiento y la salida. Como en el circuito anterior, el rango de la fuga al cual el voltaje del capacitor de almacenamiento cambia, está determinado por el tamaño del capacitor de almacenamien

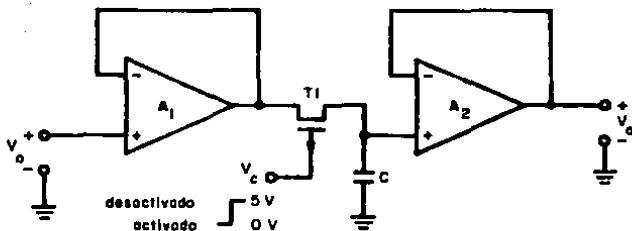


FIGURA 2.7-5

to, la corriente de polarización de entrada del amplificador A₂ y la fuga a través del FET conmutador.

3

CONTROLES ELECTRONICOS

Para la substitución de los componentes mecánicos de control por componentes electrónicos en equipo de audio, se cuenta con varias opciones, las cuales van desde el uso de componentes discretos hasta el uso de los circuitos integrados más modernos y de la más alta integración. Para elegir la tecnología a utilizar se debe tener en consideración la aplicación específica del circuito debido a la importancia de la capacidad de manejo de corriente y voltaje de los componentes y las necesidades de espacio en el diseño, ya que el objetivo es obtener circuitos eficientes y con el menor número de componentes. En este capítulo se presentan varias opciones, todas accesibles comercialmente, para lograr dicha substitución.

3.1 CONMUTADORES ELECTRONICOS

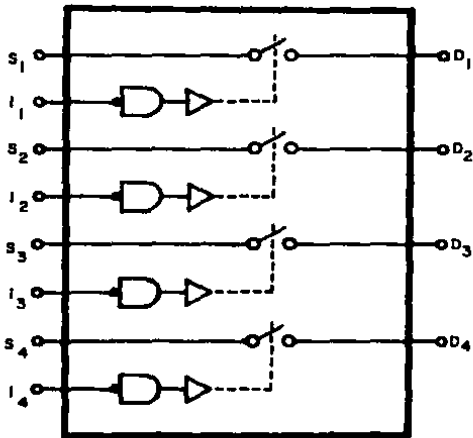
Para fines prácticos al hacer referencia a los conmutadores (interruptores y selectores) electrónicos, se tratará primero a los conmutadores para uso con pequeña señal (manejo de baja corriente - para disipación de potencia menor a medio watt) y posteriormente los conmutadores para uso en potencia (manejo de corriente para disipación de potencia mayor a medio watt).

3.1.1 CONMUTADORES PARA USO CON PEQUEÑA SEÑAL

CONMUTADORES ANALOGOS DE UN CANAL El circuito DG 202 de Siliconix presenta cuatro conmutadores análogos fabricados con tecnología CMOS, para aplicaciones con una baja resistencia de encendido, cuando un conmutador está activado puede manejar un rango de señal análoga de ± 15 V. y hasta 20 mA de corriente continua, estando desactivado cada conmutador puede bloquear una señal de hasta 30 V. pico a pico. El circuito tiene un rango máximo de fuente de potencia de 44 V. Los conmutadores pueden conducir corriente en cualquier dirección cuando están activados, la resistencia de activado es casi constante sobre todo el rango de señal análoga, proveyendo así una transferencia precisa de la señal a través del conmutador.

Las señales de control son compatibles con tecnología TTL.

El diagrama a bloques del circuito y la tabla de funcionamiento se muestran en la figura 3.1.1-1



LOGICA	DS 202
0	DESACTIVADO
1	ACTIVADO

"0" Lógico	0.8 V.
"1" Lógico	2.4 V.

FIGURA 3.1.1-1

En la figura 3.1.1-2 se muestra una aplicación del circuito en equipo de audio.

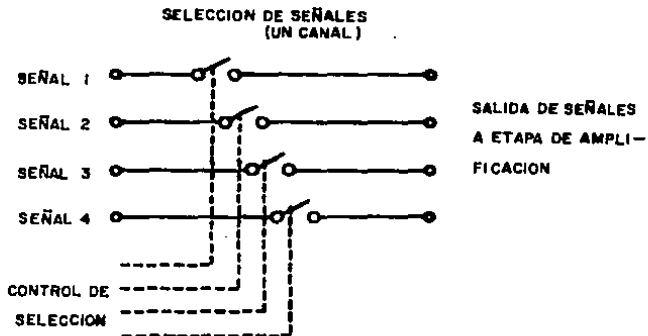


FIGURA 3.1.1-2

CONMUTADORES ANALOGOS DE DOS CANALES El circuito TL 185 de - Texas Instruments es un circuito formado por dos conmutadores análogos de alta velocidad, del tipo dos polos, un tiro, construidos con tecnología Bi-MOS, cada mitad consiste en un acoplador de entrada J-FET, un ajustador de nivel y dos conmutadores de salida J-FET. Estando activado cada conmutador puede manejar una señal análoga de ± 10 V., manejando una corriente máxima de 30 mA. Los conmutadores conducen corriente con la misma eficiencia en cualquier dirección. Desactivado cada conmutador puede bloquear voltajes de hasta 20 V. pico a pico. El circuito tiene un rango máximo para fuente de potencia de 36 V. Debido a la tecnología usada, el circuito presenta una resistencia de activado constante sobre todo el rango de señal análoga, lográndose una baja distorsión para aplicación en procesos de control y manejo de señal de audio. Las señales de control son compatibles con tecnología TTL.

En la figura 3.1.1-3 se muestra el diagrama a bloques y la tabla de funcionamiento del circuito.

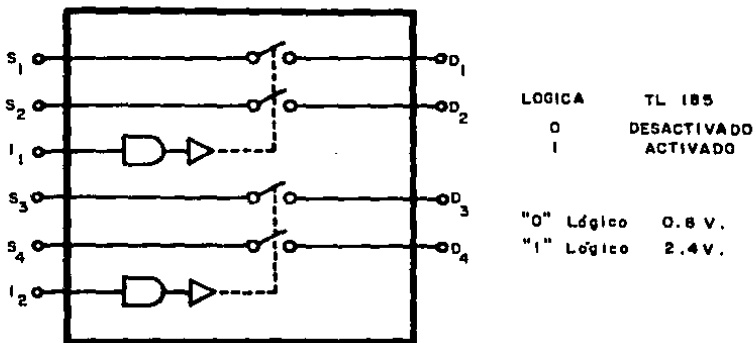
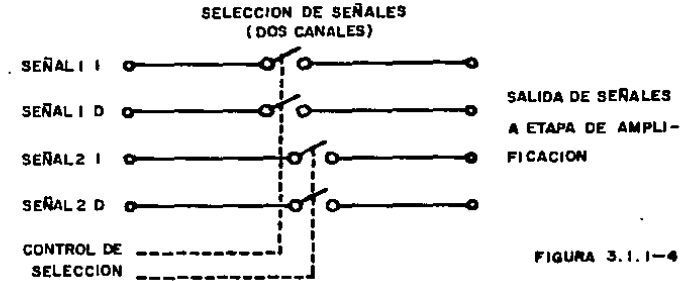


FIGURA 3.1.1-3

En la figura 3.1.1-4 se muestra una aplicación del circuito en equipo de audio.



El circuito DG 190 de Siliconix está formado por dos conmutadores análogos de alta velocidad, construidos con tecnología J-FET, sus características de funcionamiento y manejo de señal son iguales a las del TL 185, pero con la diferencia de que los conmutadores - funcionan como un arreglo del tipo un polo, dos tiras.

En la figura 3.1.1-5 se puede observar el diagrama a bloques y la tabla de funcionamiento del circuito.

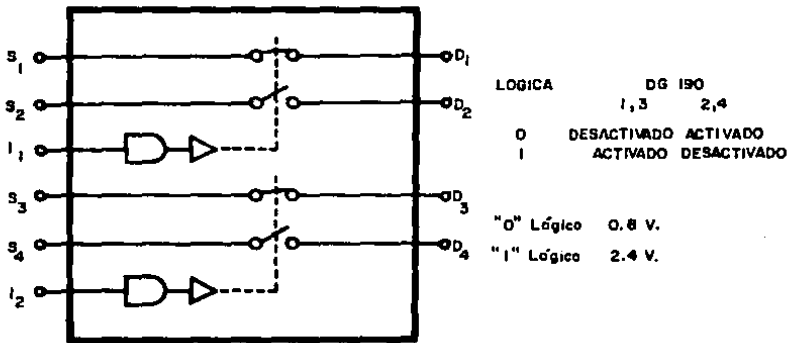
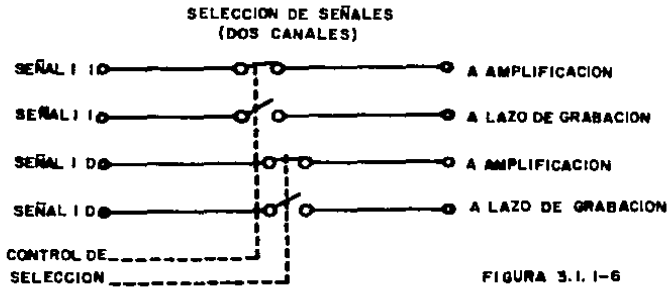


FIGURA 3.1.1-5

En la figura 3.1.1-6 se muestra una aplicación del circuito en equipo de audio



CONMUTADORES ANALOGOS DE CINCO CANALES El circuito DG 123 de Siliconix es un arreglo de conmutadores análogos, del tipo un polo, un tiro, en cinco canales, diseñado para funcionar con un bajo nivel de control lógico en aplicaciones de conmutación en instrumentación, procesos de control y sistemas de comunicación. El DG 123 puede ser usado en sistemas de lazo cerrado para seleccionar una de las cinco entradas para multiplexado y demultiplexado de señales análogas.

La terminal de referencia (V_R) se conecta normalmente a tierra para tener un bajo nivel de control de entrada para controlar la condición de encendido-apagado de cada conmutador. En condición de preparado con los conmutadores en apagado su consumo de potencia es menor a 0.5 mW. Los conmutadores son de tecnología MOS y son bidireccionales, diseñados para manejar ± 10 V. de señal análoga y hasta 30 mA. de corriente continua. Cuando está desactivado cada conmutador puede bloquear 20 V. pico a pico de señal.

Tiene un rango máximo de fuente de potencia de 36 V. y las señales de control son compatibles con tecnología TTL.

En la figura 3.1.1-7 se tiene el diagrama a bloques y la tabla de funcionamiento del circuito.

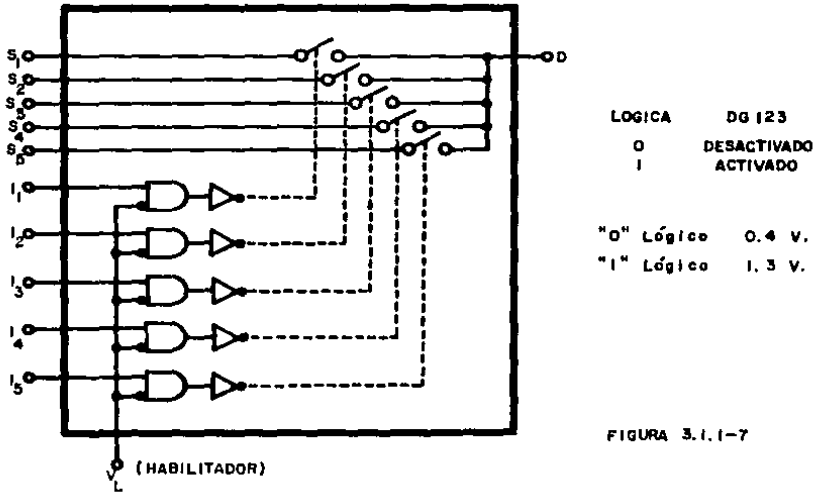


FIGURA 3.1.1-7

En la figura 3.1.1-8 se muestra una posible aplicación de este circuito en equipo de audio.

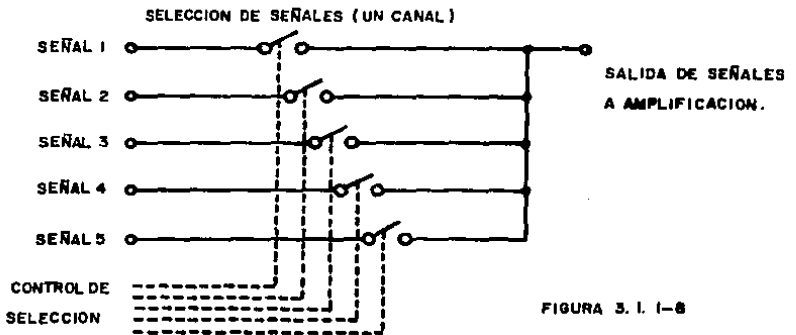


FIGURA 3.1.1-8

3.1.2 CONMUTADORES PARA USO EN POTENCIA

EXCITADOR PARA TRIAC OPTICAMENTE AISLADO El circuito MOC 3011 de Motorola es un excitador óptico para triac con un alto aislamiento eléctrico. El dispositivo consiste en un diodo emisor de luz infrarrojo de Galio-Arseniuro (GaAs) y un conmutador bilateral de silicio activado por luz, el cual funciona como un triac. El circuito está diseñado para realizar la interconexión entre controles electrónicos y triacs de potencia usados para controlar cargas resistivas o inductivas para operaciones de 120 V. c.a., en aplicaciones donde se requiere activación aislada para el triac y conmutación de baja corriente y aislada en c.a. El dispositivo provee un alto aislamiento eléctrico (hasta 7500 V. c.a.) obteniéndose prácticamente un aislamiento completo entre el circuito de excitación y la línea de energía.

El led de GaAs tiene un voltaje de disparo en directa de 1.3 V. a 10 mA. y un voltaje de ruptura en inversa mayor a 3 V., la corriente máxima que puede manejar el led es de 50 mA.

El detector tiene un voltaje de bloqueo mínimo de 250 V. c.d. en cualquier dirección estando desactivado. Activado el detector puede manejar 100 mA. en cualquier dirección, con una caída menor a 3 V. a través del dispositivo. Una vez conduciendo el detector se mantendrá en este estado hasta que el valor de la corriente caiga por debajo del valor de la corriente de sostenimiento (típicamente 100 μ A), cuando esto sucede el detector se desactiva. El led activará al detector cuando circule a través de él una corriente mínima de 10 mA.

En la figura 3.1.2-1 se muestra el circuito equivalente del - dispositivo.

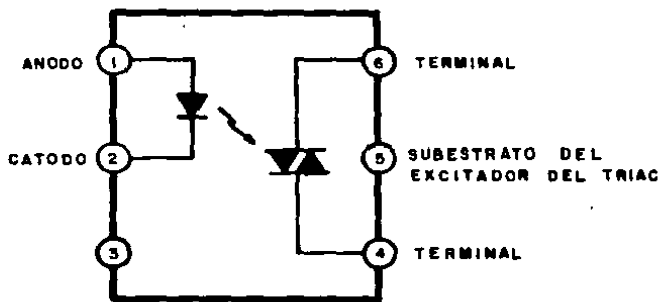


FIGURA 3.1.2-1

En la figura 3.1.2-2 se tiene una aplicación del MOC 3011: Un relevador de estado sólido para controlar la alimentación de energía a una carga inductiva (un transformador) en c.a. Un circuito de encendido y apagado para alimentación de c.a.

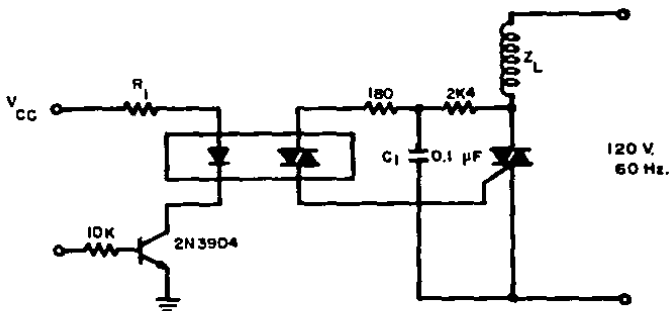
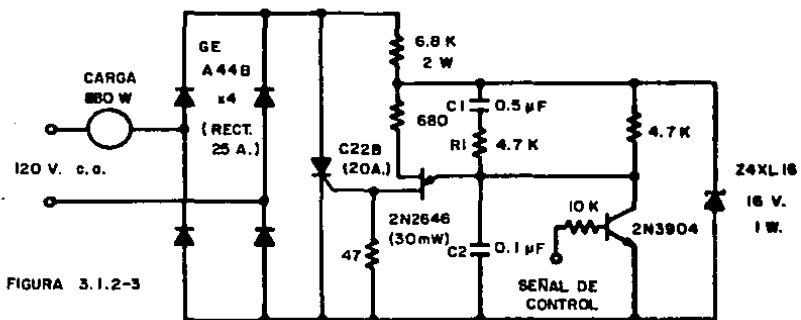


FIGURA 3.1.2-2

CONMUTADOR DE POTENCIA PARA CORRIENTE ALTERNA En la figura 3.1.2-3 se muestra un circuito que activa y desactiva el paso de energía a una carga en C.A. Las condiciones de conmutación pueden ser ajustadas cambiando los valores de C1 y R1. Se usa un transistor monojuntura (UJT) modificando su circuito convencional de manera que la forma de onda de voltaje a través del capacitor C2 tenga un valor mayor al principio de cada medio ciclo que al final del mismo. Cuando el transistor npn está desactivado, el voltaje en C2 aumenta hasta alcanzar el voltaje del punto pico del UJT. Dado que esta condición ocurre primero y al principio de cada ciclo, el UJT se dispara únicamente en este punto, activando el SCR al inicio de cada medio ciclo. Una vez que se ha disparado el SCR, el voltaje del circuito del UJT es removido, y el capacitor C1 descarga. Al principio del medio ciclo siguiente, la condición de descargado de C1 produce una alta corriente de carga para C2, asegurando la condición de encendido completo, instantáneamente. En el momento en que el transistor npn conduce, no hay corriente en C2 y el circuito se desactiva.



CONMUTADOR PARA SEÑAL DE POTENCIA En la figura 3.1.2-4 se muestra un circuito conmutador interruptor para el manejo de señal de audio de potencia. El transistor Q1 es un seguidor emisor, el objeto de éste es acoplar impedancias, presenta una impedancia alta en su entrada y una impedancia baja en su salida, esto es necesario debido a que la impedancia del circuito de un amplificador de audio es mayor que la que presentará su carga (Bocinas 4 a 16 ohms), cuando esto sucede la mayor parte del voltaje de salida se pierde en la impedancia interna de la fuente (Amplificador); el seguidor de emisor eleva la impedancia por un factor de 8 y presenta la ventaja de una excelente respuesta en frecuencia.

El transistor Q2 se usa como conmutador para permitir o no el paso de la señal de la salida del seguidor de emisor a la carga. Q2 es un transistor complementario de Q1 (Q1 npn, Q2 pnp).

Para el control del funcionamiento del circuito se aplica un pulso adecuado en la base de Q2.

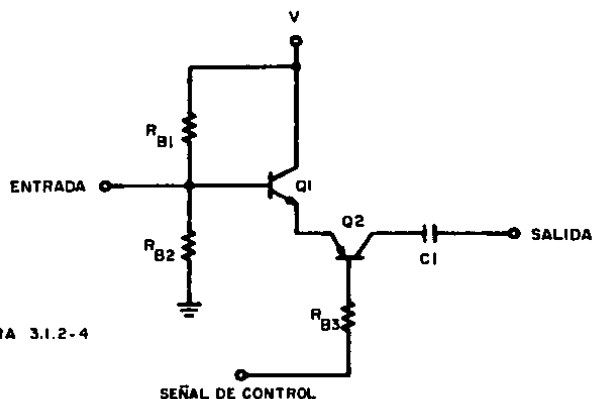


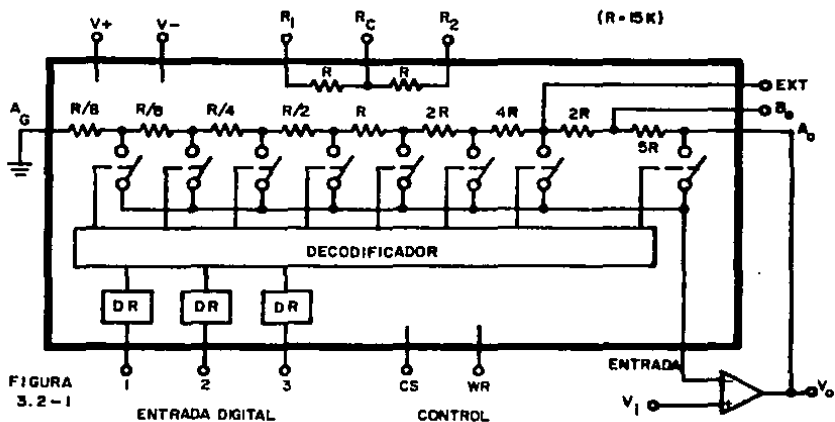
FIGURA 3.1.2-4

3.2 POTENCIOMETROS ELECTRONICOS

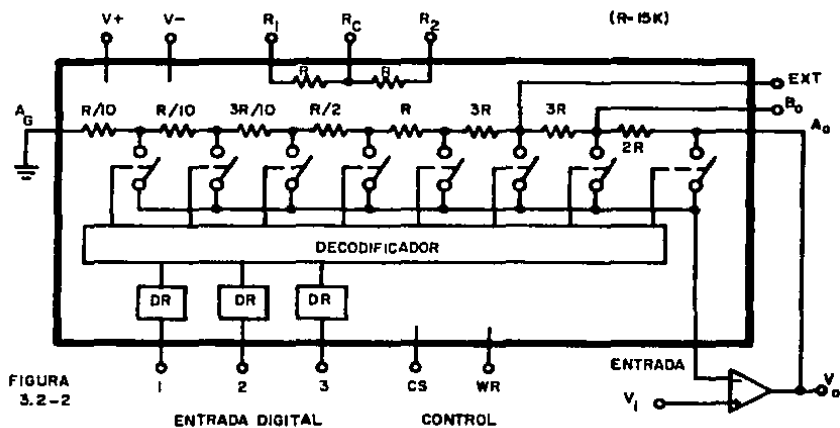
ARREGLO DE GANANCIA CONTROLADO DIGITALMENTE Los circuitos - LF13006 y LF13007 de National Semiconductor son arreglos de ganancia con precisión digital que son comúnmente usados para fijar con exactitud diferentes ganancias en amplificadores operacionales no inversores. La ganancia se fija mediante una señal digital de 3 dígitos, la cual puede ser retenida por el circuito en sus dispositivos de retención; las líneas de control CS y WR (Habilitador y Escritura) sirven para controlar esta función. Todas las entradas digitales de los circuitos son compatibles con tecnología TTL y CMOS.

Los circuitos consisten en un arreglo de resistencias de diferente valor en serie; se tienen derivaciones localizadas entre los elementos resistivos adyacentes las cuales están conectadas a conmutadores análogos que a su vez están controlados por un decodificador y dependiendo de que conmutador cierre se tiene el valor resistivo del arreglo. Ambas versiones tienen dos resistencias adaptadas que no son parte del arreglo, las cuales permiten la racionalización de la ganancia. El arreglo está formado por resistencias de película de carbono, cuyo bajo coeficiente de temperatura y excelente fijación resulta en rangos de ganancia virtualmente independientes de la temperatura. Los circuitos pueden ser usados con las líneas de control aterrizadas para que cualquier dato nuevo de la señal digital fije inmediatamente un nuevo valor de ganancia.

En la figura 3.2-1 se muestra el diagrama a bloques del circuito LF13006, el cual fija ganancias de: 1, 2, 8, 16, 32, 64, 128. Ganancias en escala binaria.



En la figura 3.2-2 se muestra el diagrama a bloques del circuito LF13007, el cual fija ganancias de: 1, 2, 5, 10, 20, 50, 100. Secuencia de atenuador común.



El uso del circuito LF13006 o el LF13007 en conjunto con un amplificador operacional puede aplicarse en sistemas de audio para el control electrónico de ganancias, como se muestra en los circuitos de la figura 3.2-3. En 3.2-3a se tiene un amplificador diferencial programable y en 3.2-3b un atenuador de 0 a -42 dB en pasos de 6 dB.

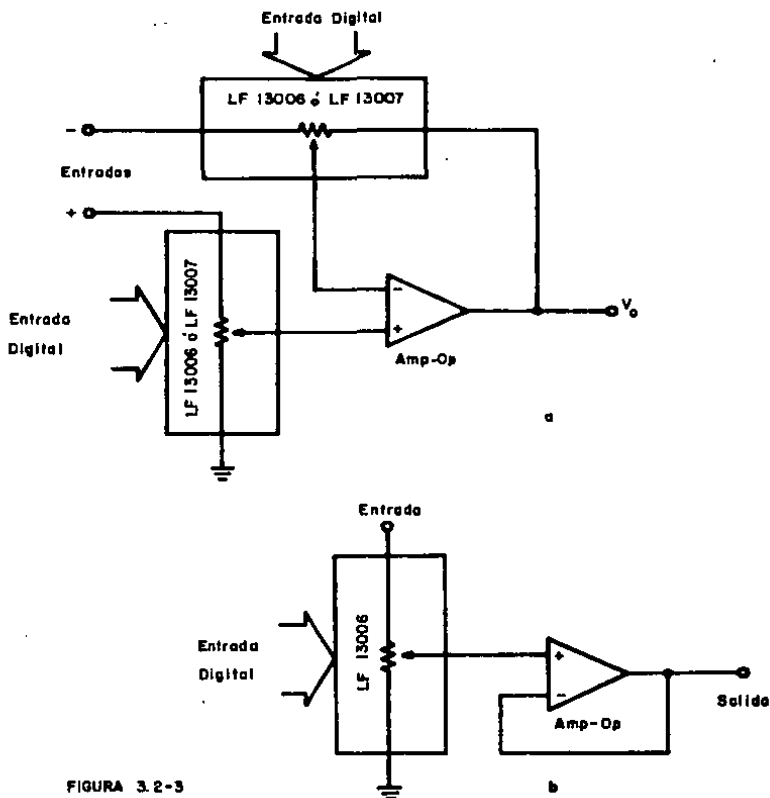


FIGURA 3.2-3

CONVERTIDOR DIGITAL-ANÁLOGO (8 BITS) El circuito DAC0830 de - National Semiconductor es un convertidor digital a análogo con una resolución de 8 bits del tipo de arreglo escalonado R-2R, este circuito puede ser usado como un atenuador controlado digitalmente - (control de volumen) al ser aplicado en equipo de audio.

Funcionamiento del convertidor digital-análogo escalonado R-2R

El convertidor digital a análogo (D/A) es un componente que produce una salida análoga a partir de una entrada digital.

En la figura 3.2-4a se muestra un convertidor D/A de resistencias escalonadas, como se observa usa resistencias sólo de dos valores: R y 2R. Este arreglo requiere dos resistencias por cada bit de entrada, (en la figura se omiten los detalles de los conmutadores, se sobreentiende que cuando $S_k = 1$ la resistencia correspondiente está conectada al voltaje V_R y cuando $S_k = 0$ la resistencia correspondiente está aterrizada).

Para analizar el funcionamiento del arreglo se considera la situación de la figura 3.2-4b, en donde se tiene $S_0 = 1$ mientras $S_1 = S_2 = S_3 = 0$. En este ejemplo, la fuente de voltaje V_R se encuentra en serie con el resistor 2R, aplicando el teorema de Thevenin en AA' se encuentra, como se muestra en la figura 3.2-4c, que ahora se tiene un voltaje de fuente $V_R/2$ en serie con R. Si se repite la aplicación del teorema de Thevenin en BB', CC' y DD' se encontrará que en cada aplicación la fuente de voltaje se divide por 2, mientras que la impedancia de Thevenin permanece constante como R. El circuito equivalente para la salida se muestra en la figura 3.2-4d. Si se repiten estas operaciones empezando con

$S_1 = 1$ y $S_0 = S_2 = S_3 = 0$ se encontraría el mismo circuito equivalente, sólo que el voltaje equivalente de la fuente será $V_R/2^3$. Así, en la salida, cada conmutador contribuye con su propio valor binario.

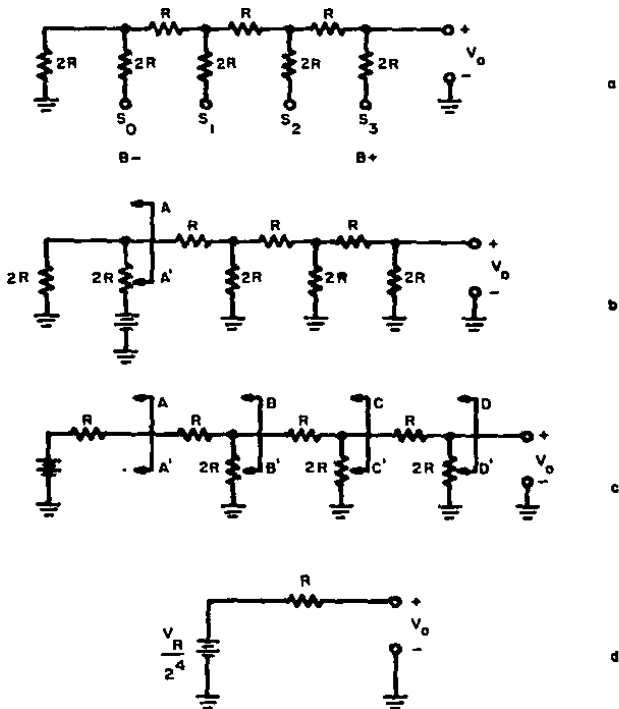


FIGURA 3.2-4

Para el arreglo de la figura 3.2-4a se tiene:

$$V_o = V_R \left(\frac{S_3}{2^1} + \frac{S_2}{2^2} + \frac{S_1}{2^3} + \frac{S_0}{2^4} \right) \quad (3.2-1)$$

o de otra forma:

$$V_o = \frac{V_R}{2^4} (S_3 2^3 + S_2 2^2 + S_1 2^1 + S_0 2^0) \quad (3.2-2)$$

Si hay N dígitos de entrada y sus correspondientes N conmutadores se tiene:

$$V_o = \frac{V_R}{2^N} (S_{N-1} 2^{N-1} + S_{N-2} 2^{N-2} + \dots + S_0 2^0) \quad (3.2-3)$$

La ecuación 3.2-3 no toma en cuenta una posible carga colocada a la salida, tal carga modificaría el valor absoluto de la salida, pero no cambia el valor relativo de cada conmutador individual. Si se supone una carga R_L , entonces refiriéndose a la figura 3.2-4d la salida cuando $S_0 = 1$ será:

$$V_o = \frac{V_R}{2^4} \frac{R_L}{R+R_L} \quad (3.2-4)$$

Por lo tanto, sin importar cual sea la posición de los conmutadores, la impedancia de salida de Thevenin del convertidor es R y en consecuencia el efecto en una carga R_L es, en cualquier caso, simplemente reducir la salida por un factor $R_L/(R_L+R)$.

Usualmente el arreglo del convertidor escalonado $R-2R$ es congruido como se muestra en la figura 3.2-5a, como se observa existe una resistencia de carga adicional $2R$ a la derecha del conmutador correspondiente al dígito más significativo. La característica (ventajosa regularmente) que resulta de la inclusión de esta resistencia extra es que la impedancia que se observa en cada entrada del arreglo es la misma; una impedancia de $3R$. Un convertidor $-D/A$ usando el arreglo escalonado $R-2R$ con la resistencia extra y

y usando un amplificador operacional como acoplador se muestra - en la figura 3.2-5b y su salida de voltaje V_o está dada por la ecuación 3.2-3.

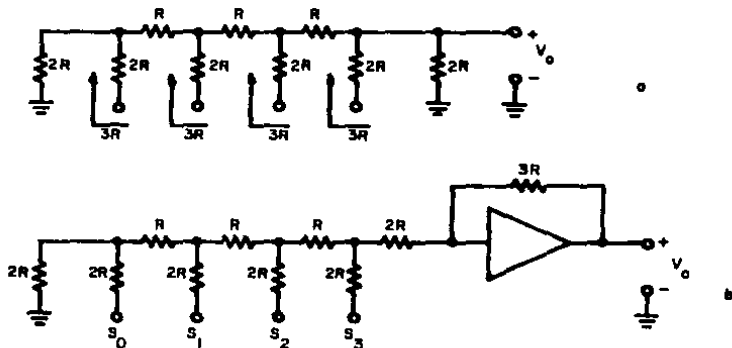


FIGURA 3.2-5

En el arreglo escalonado R-2R, los bits son valorizados por medio de proveer trayectorias para la división de la corriente con consecuentes atenuaciones sucesivas para los bits de menos significado.

En el circuito DAC0830 el arreglo de resistencias del convertidor es de silicio-cromo, lo cual provee al circuito una excelente característica de fijación con cambios de temperatura (un máximo de 0.05% sobre la escala total del arreglo). El circuito usa conmutadores analógicos de tecnología CMOS con su consecuente ventaja de poco consumo de potencia y mínimo error por almacenamiento de corriente. Todas sus entradas son compatibles con tecnología - TTL.

Las señales de control de este circuito son compatibles con - microprocesador, sin embargo, puede ser configurado para proveer una salida análoga que refleje continuamente el estado aplicado a la entrada digital, aterrizando las terminales CS, WR₁, WR₂ y XFER (Habilitador, Escritura 1, Escritura 2 y Control de Transferencia) y manteniendo ILE (Habilitador Dispositivos de Retención) en estado - alto, así, todos los registros internos seguirán a la entrada digital afectando directamente la salida análoga del convertidor D/A.

En la figura 3.2-6 se muestra un amplificador-atenuador controlado digitalmente. Se usa un convertidor D/A utilizando su resistencia interna (el arreglo R-2R) como resistencia de retroalimen-

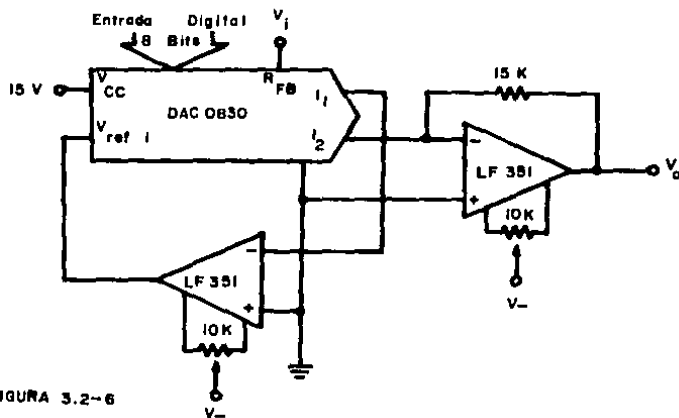


FIGURA 3.2-6

tación de un amplificador operacional (el amplificador operacional inferior en la figura), se aplica un voltaje a través de esta resistencia y el amplificador operacional automáticamente ajusta el voltaje V_{REF} (Voltaje de Referencia) de tal modo que I_1 (Salida de Co

riente 1) es igual a la corriente de entrada (V_i/V_{REF}). La magnitud del voltaje V_{REF} depende del código digital que esté en el registro del DAC. I_2 (Salida de Corriente 2) depende entonces tanto de la magnitud de V_i como del valor de la entrada digital. El segundo amplificador operacional convierte I_2 en un voltaje, V_o , el cual está dado por:

$$V_o = V_i \left(\frac{255-N}{N} \right), \text{ donde } 0 < N \leq 255$$

Nótese que no se debe tener $N=0$ (un código digital de ceros), ya que esto causaría que el amplificador de salida se sature en V_{MAX} , dependiendo del signo de V_i .

Para implementar un divisor de tensión controlado digitalmente (amplificador controlado digitalmente o control de volumen), se elimina el amplificador operacional de salida como se muestra en la figura 3.2-7, la terminal I_2 del DAC se aterriza y V_o es ahora tomado del amplificador operacional inferior, el cual a su vez maneja el voltaje V_{REF} de entrada del DAC.

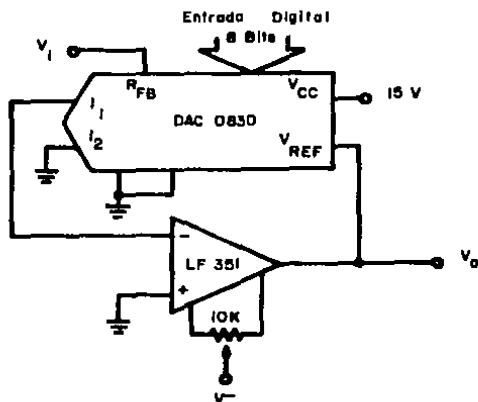


FIGURA 3.2-7

El voltaje de salida, V_o , está dado por:

$$V_o = \frac{-V_i (256)}{D}, \text{ donde } 0 < D \leq 255$$

D es el equivalente decimal del código binario; no puede tenerse un valor $D=0$ porque en ese momento el amplificador queda en lazo abierto y se satura. La impedancia de retroalimentación de la entrada negativa del amplificador operacional varía desde 15 Kohm hasta ∞ conforme el código digital de entrada cambia de su valor total a cero.

ATENUADOR DE AUDIO CONTROLADO DIGITALMENTE El circuito AD7110 de Logdac es un atenuador de audio controlado digitalmente de tecnología CMOS, el cual en conjunto con un amplificador operacional provee una atenuación de 0 a 88.5 dB en pasos de 1.5 dB.

La señal de audio de entrada es aplicada en la terminal V_i y el componente entrega una corriente de salida logarítmica que es determinada por un código de entrada de 6 bits. El componente cuenta con la facilidad de proveer una compensación de intensidad sonora para obtener una mejoría adicional en el manejo de bajos con un volumen mínimo. Para una señal análoga de entrada máxima de $\pm 30V$, presenta una distorsión armónica total de -98 dB, una distorsión por intermodulación de -92 dB y una excelente relación señal-ruido de 100 dB (20 Hz - 20' KHz) con un consumo mínimo de potencia.

En la figura 3.2-8 se muestra el diagrama a bloques del circuito AD7110, consta de un convertidor digital-análogo de 6 bits y un decodificador que controla a tres conmutadores análogos tipo -

MOS usados para la compensación de intensidad sonora, en conjunto con un amplificador operacional externo completando el atenuador.

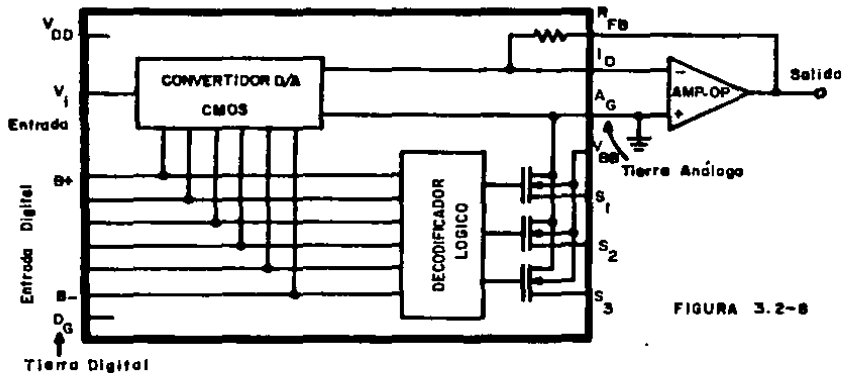


FIGURA 3.2-8

En la figura 3.2-9 se tiene el circuito típico de atenuador para señal de audio con compensación de intensidad sonora (un canal).

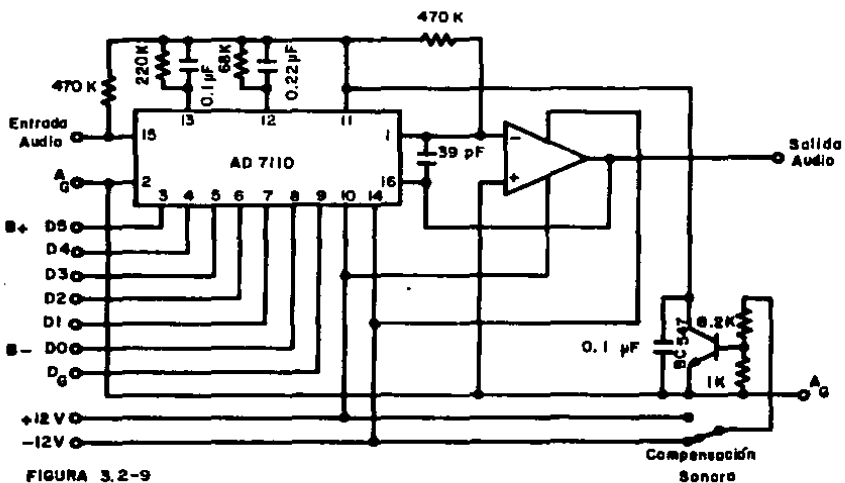


FIGURA 3.2-9

La salida V_o está dada por:

$$V_o = -V_i \times 10^{-\left(\frac{1.5 N}{20}\right)}$$

En donde 1.5 es la medida del paso (resolución) y N es el equivalente decimal del código binario de entrada ($0 \leq N \leq 63$), para $N=60$ a 63 la señal de entrada es totalmente acallada, esto es, la atenuación es infinita.

ATENUADOR DE 0.1 dB POR PASO El circuito AD7115 de Logdac es un atenuador CMOS digitalmente programable que está diseñado para atenuar una señal analógica en un rango de 0 a -19.9 dB en pasos de 0.1 dB.

El grado de atenuación es controlado por una señal digital tipo BCD (decimal codificado en binario) de $2\frac{1}{2}$ dígitos. El circuito cuenta con señales de control compatibles con microprocesador - (\overline{WR} , \overline{LBEN} y \overline{HBEN}) que permiten que el código digital de entrada sea retenido en el dispositivo de retención interno del circuito. El rango de entrada analógica es de 25V., presentando muy baja distorsión y ruido (distorsión armónica de -91 dB, relación señal-ruido de 96 dB). Los niveles de entrada son compatibles con tecnología TTL. El circuito tiene una precisión de 0.04 dB por paso. Puede ser usado en serie con atenuadores estándar para obtener un mayor rango de atenuación (-40 ó -60 dB en pasos de 0.1 dB.)

En la figura 3.2-10 se tiene el diagrama a bloques del AD7115. El circuito está constituido por un convertidor D/A de 12 bits, un registro de 12 bits para el DAC, memoria y decodificador, en donde se traduce el código BCD de $2\frac{1}{2}$ dígitos a una palabra de 12 bits y

un dispositivo de retención de 9 bits para almacenar el código digital de entrada.

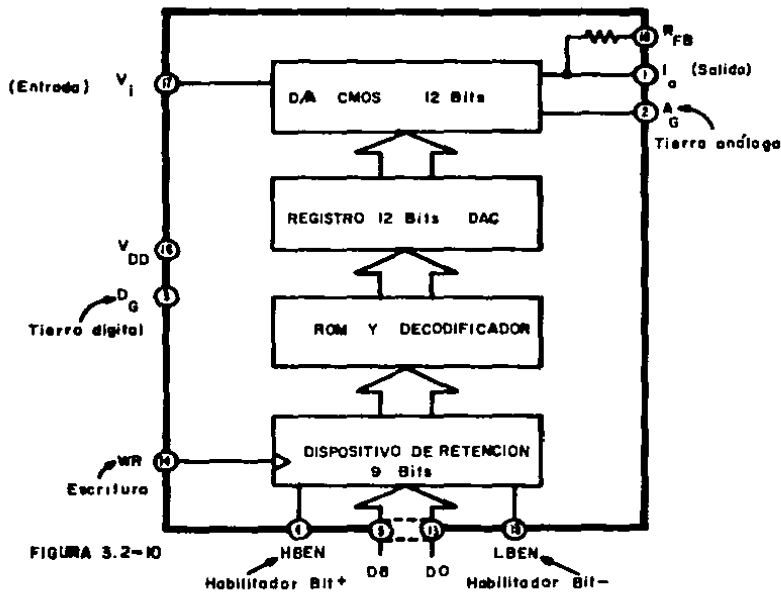


FIGURA 3.2-10

En la figura 3.2-11 se muestra la configuración típica del circuito AD7115 con un amplificador operacional externo para completar

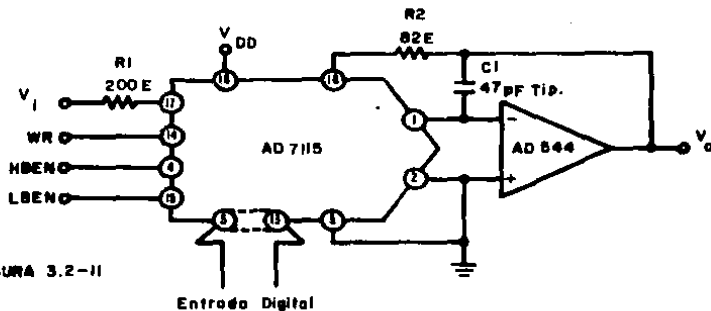


FIGURA 3.2-11

el atenuador para audio.

La función de transferencia del circuito está dada por:

$$V_o = -V_i \times 10^{-\left(\frac{0.1 N}{20}\right)}$$

En donde 0.1 es la medida del paso (resolución) en dB y N es el código de entrada BCD, de 0 a 199.

Atenuador de 0 a 80 dB con resolución de 0.1 dB En la figura - 3.2-12 se muestra una configuración por medio de la cual es posible extender el rango de atenuación hasta 80 dB en paso de 0.1 dB

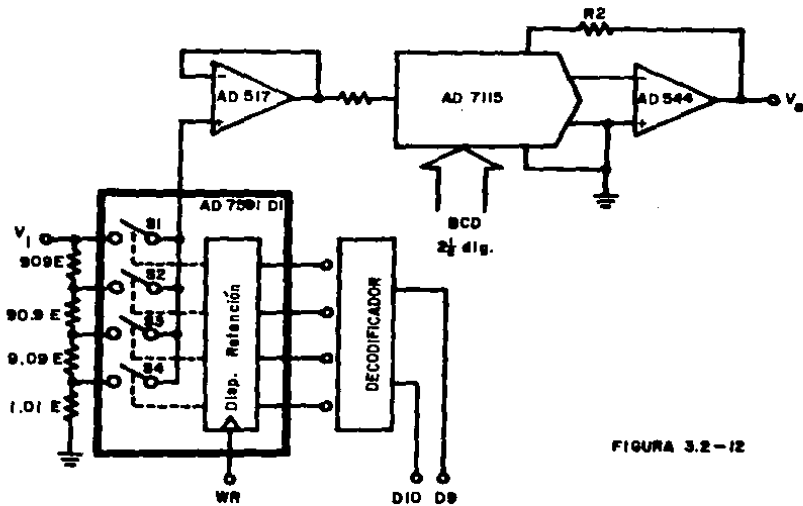


FIGURA 3.2-12

Se tiene un arreglo resistivo divisor de tensión que provee derivaciones para salidas a niveles de señal de 0 dB, -20 dB, -40 dB y -60 dB abajo de la señal de entrada. Se usa un conmutador cuádruple (el AD7591DI) con interruptores de un polo, un tiro, que cuen-

ta con dispositivo de retención de datos integrado. El amplificador operacional se usa como acoplador para la señal entre la salida del AD7591D1 y la terminal de entrada, V_i , del AD7115. El rango de precisión y monotonía, particularmente cuando se conmuta de un segmento de 20 dB a otro, depende de la tolerancia de las resistencias del divisor.

Entradas al Decodificador		Atenuación
D_{10}	D_9	
0	0	0 dB via S1
0	1	-20 dB via S2
1	0	-40 dB via S3
1	1	-60 dB via S4

Debe notarse que los datos de entrada $D_{10} - D_0$ pueden ser manejados por un código digital BCD de 3 dígitos. Los 2 dígitos más bajos y la línea "1" del dígito 3 controlan el AD7115. Las líneas "4" y "2" del dígito 3 alimentan D_{10} y D_9 respectivamente para controlar el divisor de precisión. Este arreglo permite que la atenuación del circuito se programe desde 0 dB hasta 79.9 dB con una resolución de 0.1 dB controlando con una palabra de tres dígitos BCD.

POTENCIOMETRO CONTROLADO DIGITALMENTE El circuito AD7525 de Logdac es un potenciómetro controlado digitalmente por medio de un código BCD de $3\frac{1}{2}$ dígitos. Está fabricado con tecnología CMOS y está diseñado para aplicaciones de voltaje de alta precisión.

Con la adición de un amplificador operacional externo, la salida puede ser digitalmente controlada de 0 a $1.999 V_i$ con una resolución de $0.001 V_i$. Se le puede aplicar un voltaje de A.C. o

C.D. mayor a ± 10 V, a la entrada proveyendo así una mayor flexibilidad para aplicación en campos tales como el control de ganancia en audio.

El control digital, la excelente repetibilidad y una precisión de 0.05% hacen del AD7525 un reemplazo ideal para potenciómetros de diez vueltas. Sus principales aplicaciones se dan en circuitos de ganancia controlados digitalmente, atenuadores controlados digitalmente y divisores de voltaje controlados digitalmente.

En la figura 3.2-13 se muestra el diagrama a bloques del circuito AD7525, está compuesto por cuatro DAC en un arreglo en serie.

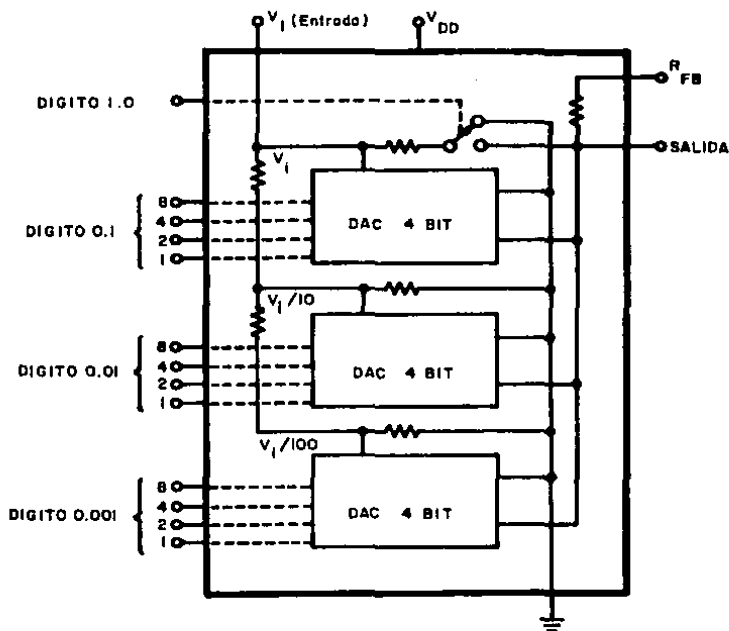


FIGURA 3.2-13

El dígito "1.0" alimenta a un DAC de un bit (compuesto por S1 y R1) y los dígitos "0.1", "0.01" y "0.001" alimentan a los DAC de cuatro bits (DAC1, DAC2, DAC3), conectados por medio de divisores 10 a 1 (compuestos por R_{1N2} , R_2 , R_3 y R_{1N3} , R_4 , R_5).

Un atenuador digitalmente controlado se muestra en la figura 3.2-14. La señal de entrada se aplica en V_i , la salida se conecta a la entrada negativa del amplificador operacional y R_{FB} (resistencia de retroalimentación) a la salida del amplificador. El código digital de control se aplica en las entradas digitales BCD.

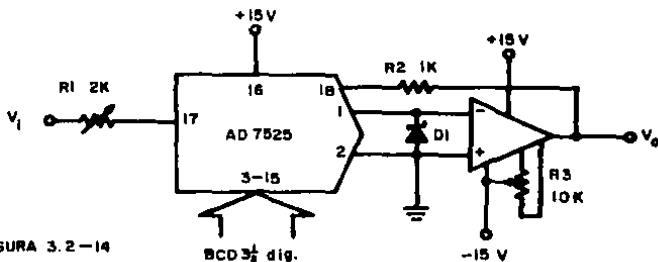


FIGURA 3.2-14

La función de transferencia de este circuito está dada por:

$$V_o = -V_i \text{ BCD} , \text{ en donde } 0.000 \leq \text{BCD} \leq 1.999$$

POTENCIOMETRO CONTROLADO DIGITALMENTE E²POT El circuito - X9MME de Xícor es un potenciómetro controlado digitalmente de tecnología MOS, un componente electrónico que usa pequeños voltajes para emular el funcionamiento de un potenciómetro mecánico. Básicamente funciona como un resistor regulador digitalmente controlado. El X9MME está disponible en varias versiones con diferentes rangos de valores: El X9103P de 10 Kohm, el X9203P de 20 Kohm, -

el X9503P de 50 Kohm, el X9104P de 100 Kohm, el X9204P de 200 Kohm, el X9504P de 500 Kohm y el X9105P de 1 Mohm.

En la figura 3.2-15 se muestra el diagrama funcional y las terminales del X9MME.

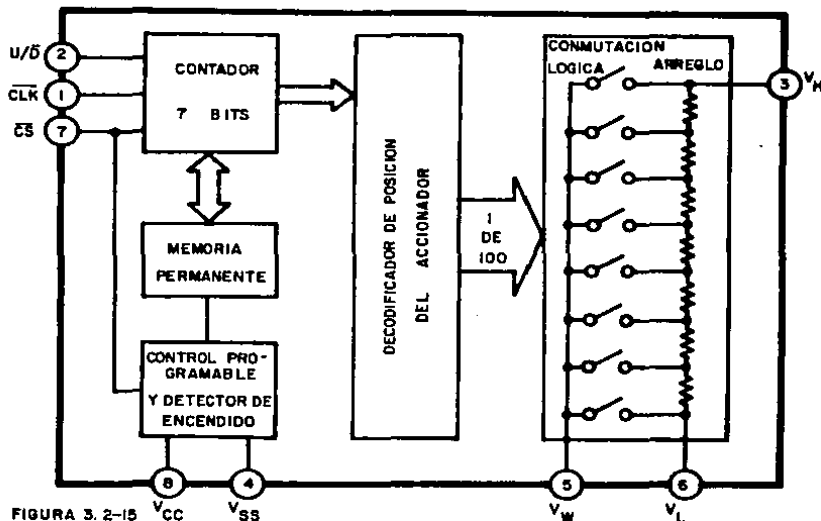


FIGURA 3.2-15 V_{CC} V_{SS}

El componente consiste esencialmente en un arreglo de 99 elementos resistivos con 100 puntos de derivaciones que están conectados por medio de conmutadores analógicos al elemento "contactor" - (100 puntos debido a que las derivaciones están localizadas entre elementos resistivos adyacentes y en cada extremo de la cadena de resistencias).

La posición del contactor está digitalmente controlada por niveles de voltaje TTL en las entradas \overline{CS} (Habilitador), U/\overline{D} (ascien- de o desciende) y \overline{CLK} (Reloj). Los datos de posición son almace-

nados en una memoria permanente y son automáticamente rellamados al energizar el circuito. En la tabla siguiente se muestra el modo de selección del circuito:

MODO DE SELECCION			OPERACION
\overline{CS}	\overline{CLK}	U/D	
0	\overline{L}	1	"contactor" ascendiendo
0	\overline{L}	0	"contactor" descendiendo
\overline{L}	1	1 ó 0	almacenando la posición del "contactor"

El circuito opera con una fuente de 5 V., la demanda de corriente del "contactor" es de 1 mA. máximo, presentando una resistencia típica de 40 ohms. Puede manejar un rango de señal analógica de ± 5 V. y tiene una compensación de temperatura de $\pm 20\%$ del rango total del arreglo resistivo.

La resolución (el valor entre derivaciones) del circuito es de alrededor de 1% del valor total del arreglo resistivo. Es igual al máximo valor de resistencia dividido entre 99 (número de elementos resistivos) o sea 101 para el X9103P, 202 para el X9203P, 505 para el X9503P, 1010 para el X9104P, 2020 para el X9204P, 5050 para el X9504P y 10101 para el X9105P.

4

SUBSTITUCION DE COMPONENTES EN UN AMPLIFICADOR INTEGRADO DE AUDIO

En el presente capítulo se propone la sustitución de componentes mecánicos de control por componentes electrónicos en un amplificador integrado de audio. Como primer paso se realiza una selección de componentes, tomándolos de los propuestos en el capítulo tres de este trabajo, posteriormente se presenta un diagrama a bloques del amplificador de audio con componentes mecánicos y después se presenta un diagrama ya con los componentes electrónicos que los substituyen. La selección se realiza tomando en cuenta las características de los circuitos propuestos, la naturaleza de la señal de audio que manejarán y considerando que el objetivo es obtener circuitos con el menor número de componentes para lograr un substituto

adecuado, con todas las ventajas que presentan los controles electrónicos.

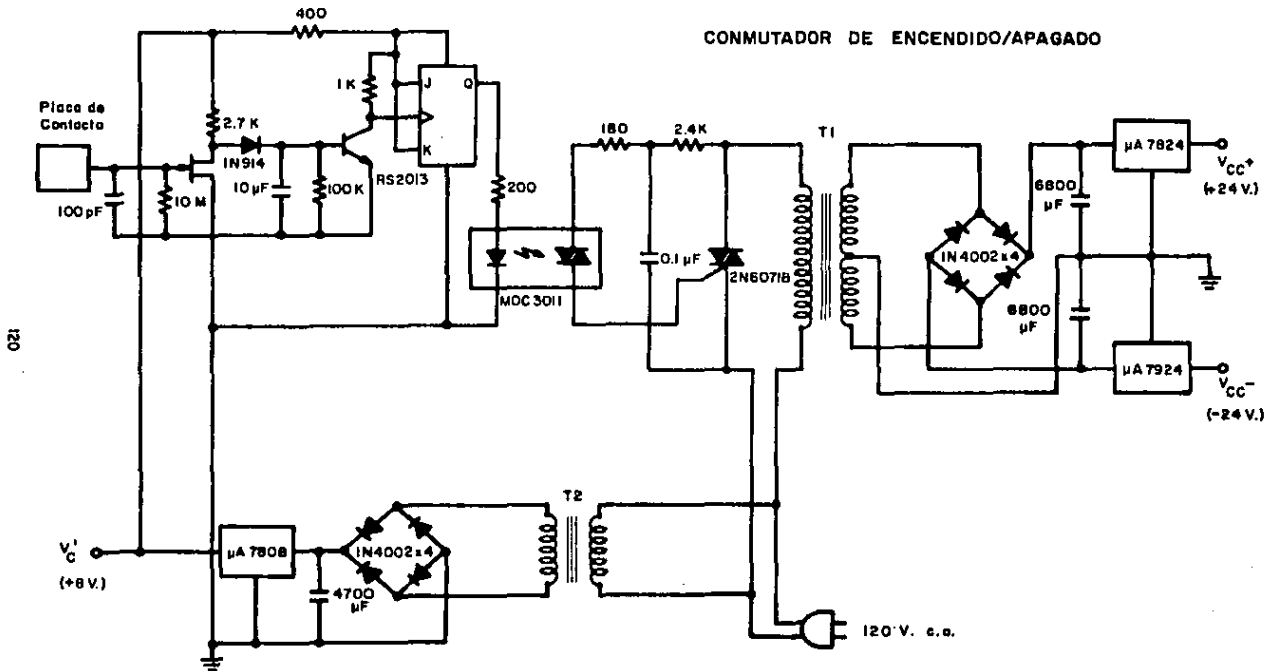
4.1 SELECCION DE SUBSTITUTOS

CONMUTADOR DE ENCENDIDO/APAGADO DEL AMPLIFICADOR INTEGRADO DE AUDIO Para implementar el conmutador de encendido y apagado se selecciona el excitador para triac ópticamente aislado MOC-3011, que presenta las siguientes ventajas: Está diseñado para interconectar controles electrónicos y triacs de potencia que se usan para controlar cargas resistivas o inductivas, en aplicaciones en donde se requiere activación aislada para el triac y conmutación de baja corriente y aislada en c.a.; provee un aislamiento eléctrico de 7500 V. c.a., lo que significa un aislamiento completo entre el circuito de excitación y la línea de energía.

En la figura 4.1-1 se tiene al MOC 3011 configurando un relevador de estado sólido para controlar la alimentación de energía a una carga inductiva, en este caso, el transformador de la fuente de alimentación que servirá para energizar a todos los circuitos del amplificador integrado de audio. En la figura se muestra el transformador y las etapas de rectificación y regulación de voltaje.

Para activar y desactivar el MOC 3011 se usa el arreglo del conmutador de contacto y el Flip-Flop JK. El Flip-Flop tiene sus entradas J y K en estado alto permanentemente, de esta forma al

CONMUTADOR DE ENCENDIDO/APAGADO



120

FIGURA 4.1-1

cambiar el estado del reloj (por medio de activar el transistor npn del conmutador de contacto) se produce un cambio de estado en la salida Q, la cual está conectada al led del MOC 3011, para activarlo o desactivarlo. Es importante notar que en el momento de energizar el Flip-Flop JK en las condiciones en que se muestra en la - figura, la salida Q es invariablemente un 0 lógico.

Para que el conmutador de contacto y el Flip-Flop funcionen y se pueda activar el MOC 3011 es necesario que estén energizados, por esta razón, se tiene el segundo transformador, el cual está conectado directamente a la línea de alimentación de voltaje de 120 V. c.a., es un transformador pequeño, con una relación de 10 y para un manejo de corriente de 250 mA. máximo. El voltaje obtenido del secundario se rectifica y regula obteniendo la fuente para energizar el conmutador de contacto, el Flip-Flop JK y otros circuitos que se usarán para el control electrónico del amplificador, los cuales - requieren de estar energizados permanentemente. El transformador T2 mantendrá energizados estos circuitos siempre que exista voltaje de línea (desde el momento en que se conecta el amplificador a la línea de 120 V. c.a.).

SELECTOR DE SEÑALES ESTEREO Para implementar el selector de - señales y el lazo de grabación del amplificador integrado de audio se seleccionan: el conmutador análogo de cinco canales DG 123 y - el conmutador análogo de dos canales DG 190. El DG 123 permite el manejo de cinco señales diferentes a una sola salida y con el DG 190 se pueden manejar dos señales en un arreglo del tipo: dos polos, un tiro.

El circuito de la figura 4.1-2 funciona de la siguiente manera: se tienen dos DG 123, uno por canal, y un DG 190 para formar el lazo de grabación de los dos canales. El DG 123 maneja cinco señales (Fonocaptor, Sintonizador, Disco Compacto, Auxiliar 1 y - Auxiliar 2). La finalidad es tener el paso de una sola de las señales a la salida del circuito, para lograr esto se usa el arreglo de Flip-Flops RS; cuando uno de los conmutadores de contacto es activado, se genera una señal equivalente a un 1 lógico que activa el circuito monoestable vía la compuerta OR de seis entradas, el monoestable genera un pulso de una duración limitada que llega a todas las entradas R de los Flip-Flop, obteniéndose una salida $Q=0$ en todos los Flip-Flop, de manera que sólo el que esté conectado al conmutador de contacto que se está activando tenga una salida en Q igual a un 1 lógico y active el conmutador análogo - que maneja la señal deseada del DG 123. La duración del pulso que genera el monoestable debe ser lo suficientemente pequeña para que se desactiven todos los Flip-Flop y se active el del conmutador que está siendo activado con el dedo, durante el tiempo en que se toca la placa del conmutador de contacto.

La señal que esté presente a la salida de los DG 123 siempre está disponible para ser grabada, al mismo tiempo a través del DG 190 se la envía a la etapa de control de volumen y tonos y posteriormente a las etapas de preamplificación y amplificación de potencia. Al cambiar la lógica de los conmutadores del DG 190 la señal que pasará a las siguientes etapas será la del tocacinta, teniendo prioridad sobre las cinco señales del DG 123. Para acti-

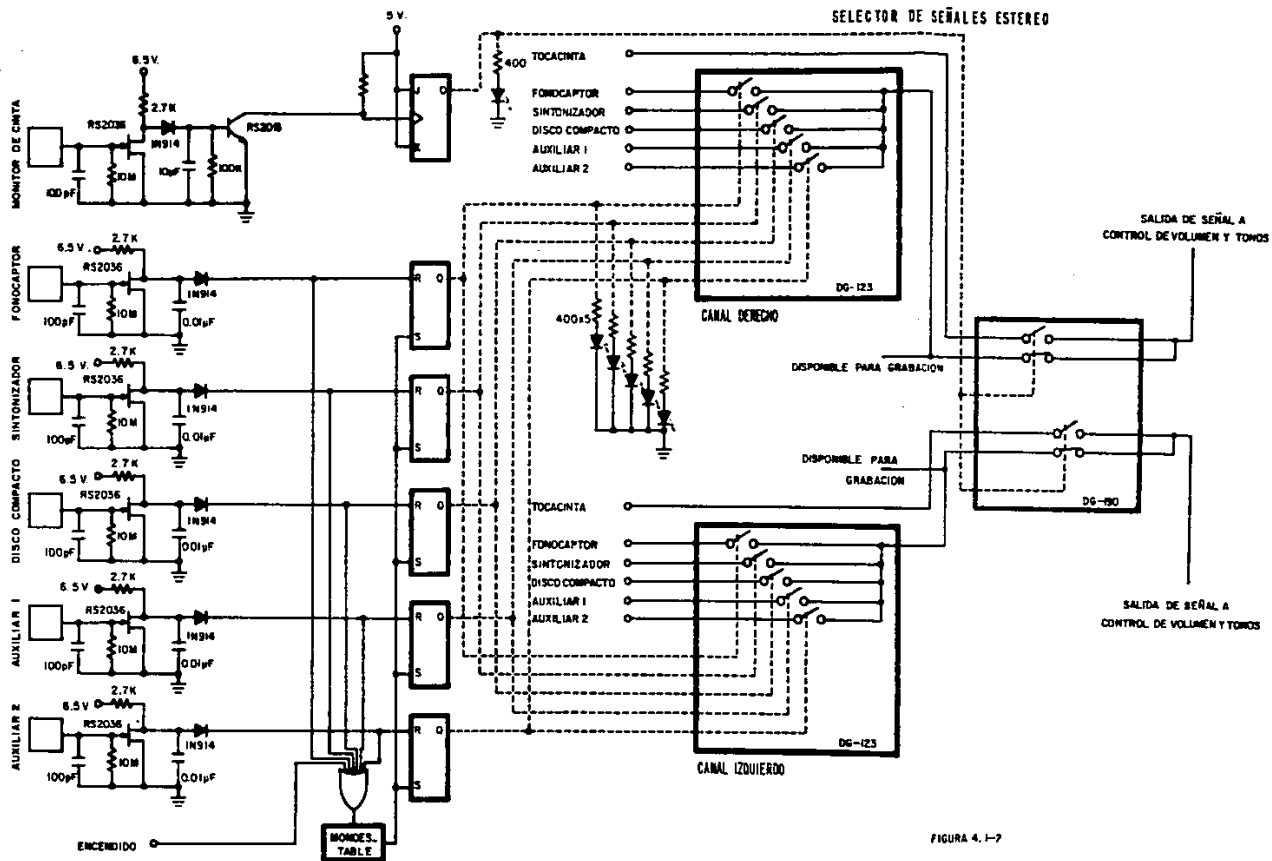


FIGURA 4. 1-7

NOTA: TODAS LAS RESISTENCIAS EN OHMS A 1/4 DE WATT

var el lazo de grabación se usa un arreglo de conmutador de contacto y un Flip-Flop JK con sus entradas J y K en i lógico, de ma
nera que se puede activar y desactivar el lazo de grabación con
el mismo conmutador de contacto.

Cada uno de los Flip-Flop tiene un led conectado a su salida
Q, con el objeto de indicar cual señal es la que se ha seleccionado.

POTENCIOMETRO ELECTRONICO ESTEREO CON INDICADOR DE POSICION

Para implementar un potenciómetro electrónico se usa el potencióme
tro controlado digitalmente E²POT, que presenta las siguientes ven
tajas: La principal es que es un componente electrónico diseñado
específicamente para emular el funcionamiento de un potenciómetro
mecánico; está disponible en varias versiones con diferentes valo
res de resistencia, los mismos que se pueden encontrar en potenció
metros mecánicos, lo cual hace más fácil su adaptación en aplica
ciones en donde los potenciómetros mecánicos o los circuitos conver
tidores digital-análogo no se pueden usar o no es conveniente usar
los. En cuanto a su funcionamiento, la posición del "contactor" -
es controlada digitalmente por medio de tres terminales únicamente
(CS, CLK, U/D) que trabajan con niveles de voltaje TTL; cuenta -
con una memoria permanente para almacenar el dato de posición -
del "contactor", y un dispositivo detector de encendido cuya funci
ón es rellamar automáticamente el dato almacenado en memoria
en el momento en que se energiza el circuito. Además, en su pre
sentación en un circuito integrado de ocho terminales ocupa poco
espacio y es de fácil adaptación.

En la figura 4.1-3 se tiene un potenciómetro electrónico esté

reo con indicador de posición. Se usan dos E^2POT , uno por canal, los cuales dependiendo de como se conecten sus terminales V_H , V_L y V_W tendrán su aplicación específica: Control de volumen, de tonos o balance (para esta última aplicación se requiere el uso de un solo E^2POT). Para formar el indicador se usa un contador de 7 bits que funciona en paralelo con los contadores internos de los E^2POT . El contador de 7 bits se forma usando dos 74LS191 (contador binario de 4 bits) conectados en cascada, la salida del contador alimenta al DAC 808 (convertidor digital-análogo de 8 bits), el cual, en base a un voltaje de referencia, suministra un voltaje - análogo equivalente al código digital de entrada con el cual se alimenta al LM3915 (excitador de indicador), que a su vez maneja al indicador. El 74LS373 (ocho dispositivos de retención tipo D) - sirve como memoria para almacenar la posición del contador de ma nera que al energizarse el circuito del potenciómetro estéreo se - tenga también almacenada la posición del indicador, por esta razón, el 74LS373 es energizado por la fuente V_C (voltaje que se obtiene del transformador que está conectado permanentemente en la fuente de alimentación, figura 4.1-1). El circuito monoestable envía un pulso a la terminal PL del contador al momento de encender el amplificador con el objeto de permitir que los datos almace nados en la memoria se carguen en el contador y se tenga la posición del indicador. El reloj se usa para el funcionamiento de los dos E^2POT y del contador en paralelo para el indicador.

Para controlar el funcionamiento (aumento o disminución del valor resistivo) del potenciómetro se usan dos conmutadores de conu

POTENCIOMETRO ELECTRONICO ESTEREO CON INDICADOR DE POSICION

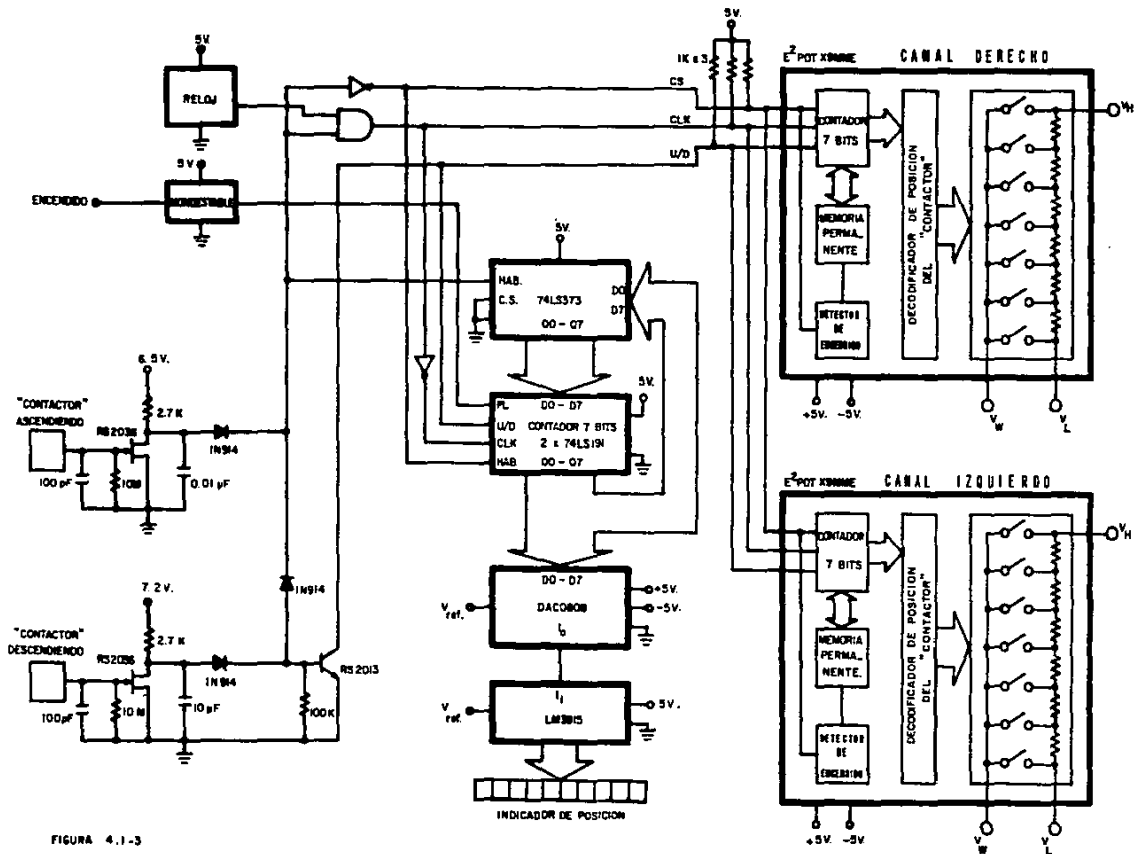


FIGURA 4.1-3

NOTA: TODAS LAS RESISTENCIAS EN OHMS A 1/4 DE WATT.

tacto, uno para mover en forma ascendente el "contactor" y el otro para moverlo en forma descendente.

CONMUTADOR PARA BOCINAS En la figura 4.1-4 se muestra el circuito que se usa para el control del paso de señal de potencia a las bocinas del amplificador integrado de audio, para implementar lo se usan transistores de potencia, para el seguidor de emisor de cada canal se usa el 2N3055 y para los transistores que funcionan

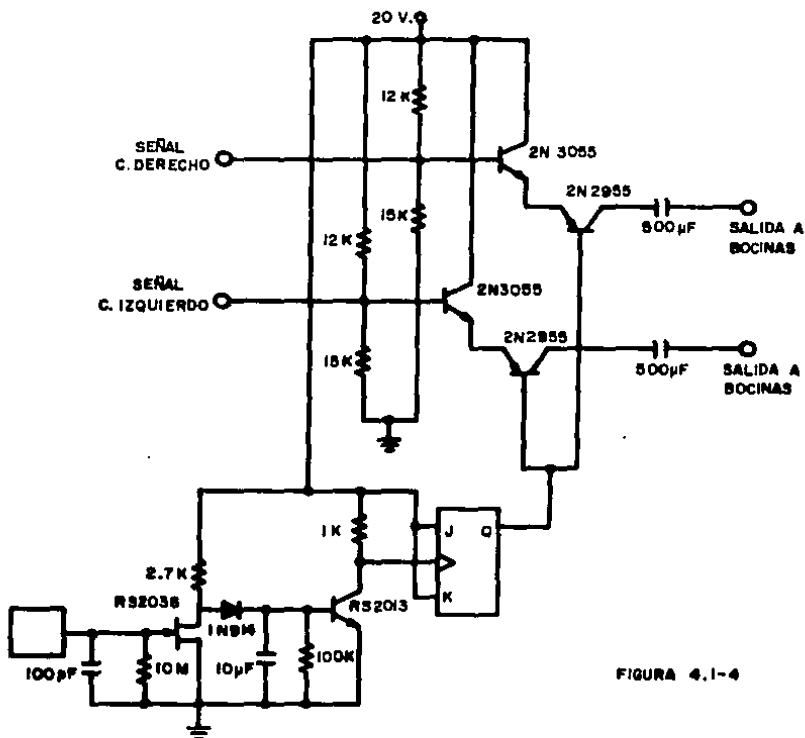
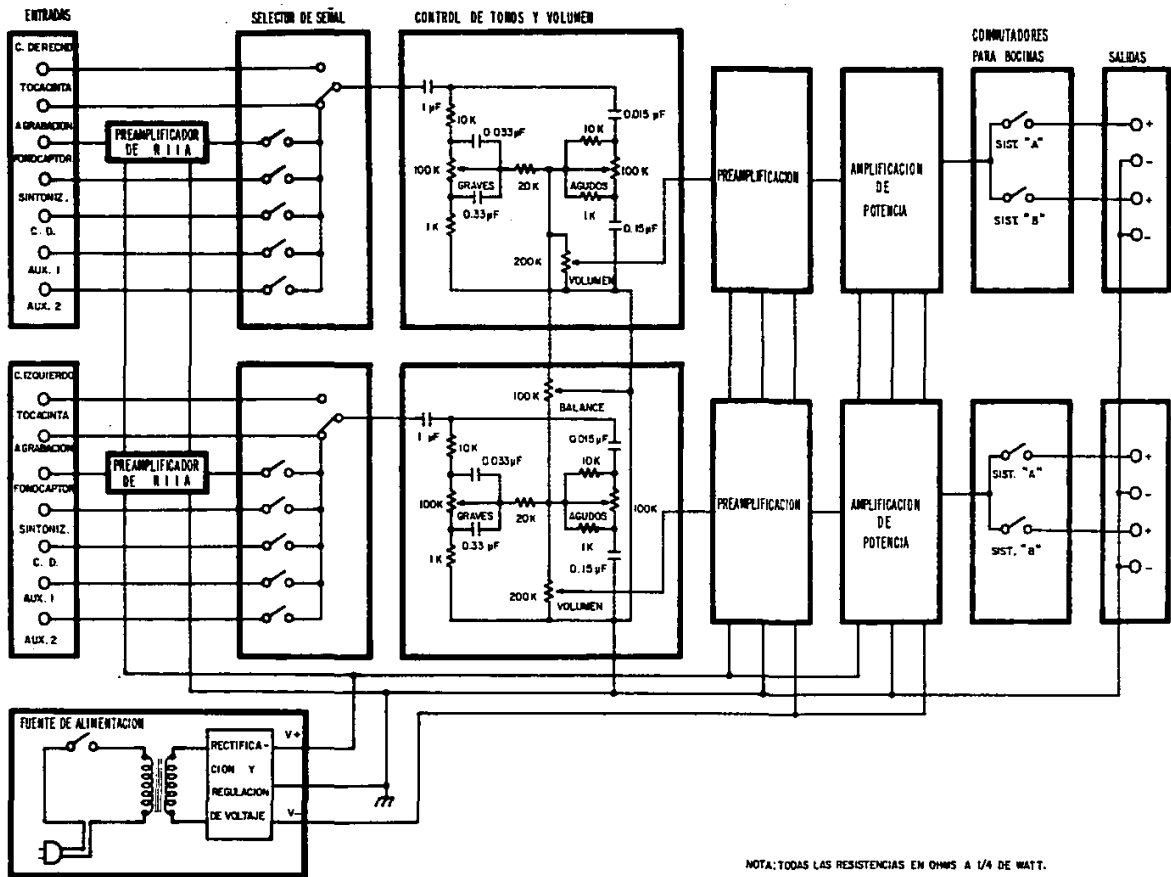


FIGURA 4.1-4

como conmutador se usa el complementario 2N2955.

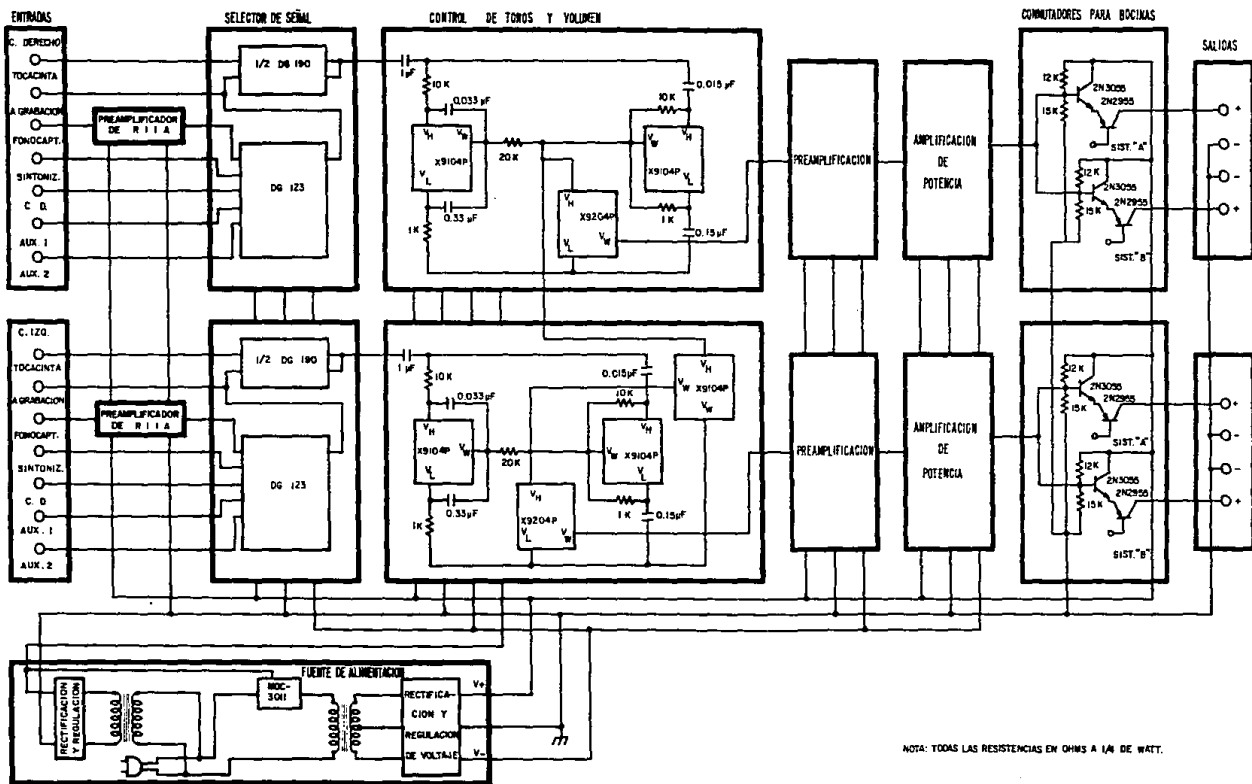
Para controlar el funcionamiento del conmutador se usa el arreglo de conmutador de contacto y Flip-Flop JK con sus entradas J y K en 1 Lógico, de manera que se pueda activar y desactivar (1 lógico = desactivado y 0 lógico = activado) el conmutador para bocinas con el mismo conmutador de contacto.

**4.2 DIAGRAMA A BLOQUES DE UN
AMPLIFICADOR INTEGRADO DE
AUDIO CON COMPONENTES DE
CONTROL MECANICOS.**



NOTA: TODAS LAS RESISTENCIAS EN OHMS A 1/4 DE WATT.

**4.3 DIAGRAMA A BLOQUES DE UN
AMPLIFICADOR INTEGRADO DE
AUDIO CON COMPONENTES DE
CONTROL ELECTRONICOS.**



CONCLUSIONES

Substituir los componentes mecánicos de control por componentes electrónicos en equipo de audio presenta varias ventajas: Los componentes electrónicos no son afectados por los factores que tienden a desgastar y destruir a los componentes mecánicos, no tienen partes móviles, así que no se tienen problemas por fricción; los elementos que los forman son encapsulados, por esta razón, los problemas ocasionados por la corrosión, el polvo y la humedad son mucho menores. No existe la formación de arcos eléctricos, ni "ruido" de conmutación y en el caso de los potenciómetros electrónicos no existe el "punto muerto" y presentan mejor resolución y linealidad, además en circuitería integrada se cuenta con la compensación por cambios de tempe

ratura. Por lo tanto, los componentes electrónicos son más exactos en su funcionamiento y tienen un tiempo de vida útil considerablemente mayor.

Por otra parte, el uso de componentes electrónicos permite que la adaptación de los elementos necesarios para el control por vía remota se facilite y sea menos costoso, ya que si se tuvieran componentes mecánicos se requeriría de pequeños motores que controlados por vía remota movieran las flechas de los selectores de señal y potenciómetros mecánicos.

El hecho de que los componentes electrónicos estén controlados por señales lógicas (TTL o CMOS) los hace compatibles para poderlos controlar por medio de microprocesador o computadora, lo cual permite automatizar ciertos procesos de uso frecuente en equipo de audio (ajuste de polarización y ecualización, ajuste automático de un ecualizador, reproducción en cierto orden preestablecido de un programa musical, detección del tipo de cinta utilizado, búsqueda automática de estaciones en un sintonizador AM/FM, programación de horario de reproducción o grabación de una cinta, etc.) almacenando los parámetros de funcionamiento en la memoria del microprocesador para que éste controle la ejecución del proceso.

En este trabajo se realiza la sustitución de componentes de control en un amplificador integrado de audio, para hacerlo se recurrió a los componentes accesibles comercialmente, esto presenta inconvenientes, por ejemplo: se requiere de componentes externos para implementar funciones complementarias del control electrónico, algunos que duplican elementos ya incluidos en el componente selec

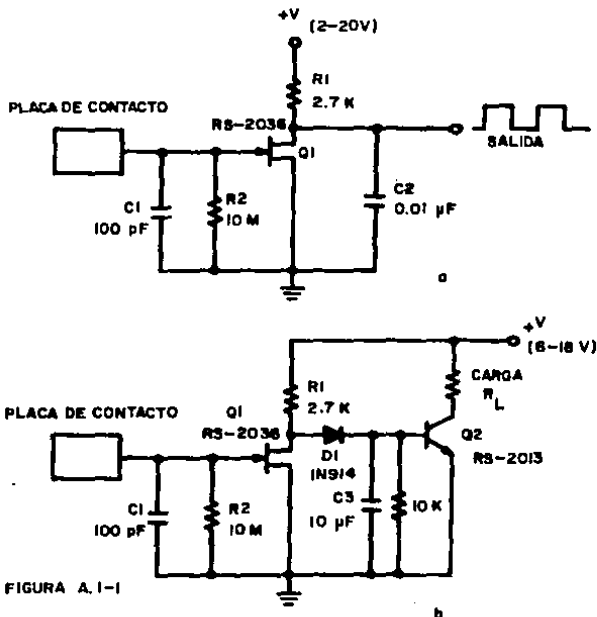
cionado, esto redundando en mayor ocupación de espacio y en hacer más costoso el componente, es por esto que las compañías que fabrican equipo de audio diseñan sus propios circuitos integrados de manera que en un solo circuito se tengan todos los elementos que son necesarios para implementar un componente de control con todas sus funciones.

En conclusión se puede decir que el uso de componentes electrónicos, no solo es benéfico, sino necesario; ya que la modernización exige del uso de nuevas técnicas para la fabricación de equipo de audio menos voluminoso, de alta calidad de funcionamiento y de fácil manejo.

APENDICE I
CONMUTADOR DE CONTACTO

CONMUTADOR DE CONTACTO

Un conmutador de contacto es un conmutador electrónico que puede ser activado por medio de tocar una pequeña placa conductora con un dedo. En la figura A.1-1a se muestra el circuito básico de un conmutador de contacto. Esencialmente consiste en un amplificador FET con una alta impedancia de entrada (10 Mohms) y una placa de metal conductor conectada a su compuerta.



El circuito se activa cuando el campo ambiental de 60 Hz. c.a. que rodea el área es impreso en la placa conductora al tocarla con un dedo. La señal es amplificada y aparece en el drenaje

como una señal cuadrada de 60 Hz., alternando entre tierra y el valor de la fuente de voltaje. El capacitor C1 elimina cualquier señal de R-F inducida por el "efecto de antena" de la placa de contacto, mientras que el capacitor C2 actúa como un supresor de transitorios.

El circuito de A.1-1b usa la misma etapa de entrada FET, pero, vía D1 rectifica la forma de onda de c.a. del drenaje del FET (Q1) y se usa el voltaje positivo generado para activar el transistor Q2. El voltaje positivo generado a través de C3 mantendrá Q2 activado mientras el capacitor se descarga por la corriente de base y la resistencia Rx. El valor de esta resistencia determina que tan rápido se desactiva el conmutador (entre 10000 y 100000 ohms).

La carga de Q2 puede ser un relevador de baja corriente o una resistencia (1000 a 5000 ohms) con la señal generada a través de la resistencia usada para activar un transistor de potencia.

APENDICE II
HOJAS DE DATOS



MOTOROLA

MOC3009 MOC3010 MOC3011 MOC3012

OPTICALLY ISOLATED TRIAC DRIVERS

These devices consist of gallium-arsenide infrared-emitting diodes optically coupled to silicon bilateral switches and are designed for applications requiring isolated triac triggering, low-current isolated ac switching, high electrical isolation (to 7500 V peak), high detector standoff voltage, small size, and low cost.

- UL Recognized File Number 54915
- Output Driver Designed for 115 Vac Line
- Standard 6-Pin DIP

MAXIMUM RATINGS (TA = 25°C unless otherwise noted)

Rating	Symbol	Value	Units
--------	--------	-------	-------

INFRARED EMITTING DIODE MAXIMUM RATINGS

Reverse Voltage	V _R	30	Volts
Forward Current - Continuous	I _F	50	mA
Total Power Dissipation @ TA = 25°C Negligible Power in Transistor Devices above 25°C	P _D	100	mW
		1.33	mW/°C

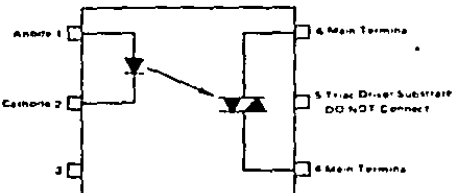
OUTPUT DRIVER MAXIMUM RATINGS

Off-State Output Terminal Voltage	V _{ORM}	750	Volts
On-State RMS Current TA = 25°C If Full Cycle 50 to 60 Hz TA = 70°C	I _{T(RMS)}	100 50	mA
Peak Asymmetrical Surge Current (PW = 10 ms, DC = 10%)	I _{TSM}	1.2	A
Total Power Dissipation @ TA = 25°C Devices above 25°C	P _D	300 40	mW mW/°C

TOTAL DEVICE MAXIMUM RATINGS

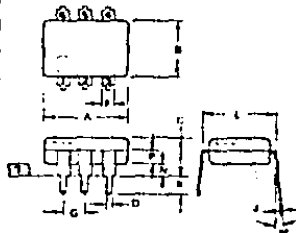
Isolation Surge Voltage (1) IPeak ac Voltage, 60 Hz, 5 Second Duration	V _{ISO}	7500	Vac
Total Power Dissipation @ TA = 25°C Devices above 25°C	P _D	330 4.4	mW mW/°C
Junction Temperature Range	T _J	-40 to +100	°C
Ambient Operating Temperature Range	T _A	-40 to +70	°C
Storage Temperature Range	T _{stg}	-40 to +150	°C
Soldering Temperature (10 s)		260	°C

(1) Isolation Surge Voltage, V_{ISO}, is an internal device detector breakdown rating



OPTO COUPLER/ISOLATOR PHOTO TRIAC DRIVER OUTPUT

250 VOLTS



STYLE 6
 PIN 1 ANODE
 2 CATHODE
 3 AC
 4 MAIN TERMINAL
 5 SUBSTRATE
 6 MAIN TERMINAL

NOTES

- 1 DIMENSIONS A AND B ARE DATUMS
- 2 □ IS SEATING PLANE
- 3 OPTIONAL TOLERANCES FOR LEADS
 $\pm 0.10 \pm 0.005$ M T A W R W
- 4 DIMENSION L TO CENTER OF LEADS
 WHEN FORMED PARALLEL
- 5 DIMENSIONING AND TOLERANCING PER
 ANSI Y32.1

MILLIMETERS		INCHES	
Ø	M4	M42	M4
A	213	8.89	0.350
B	10	0.40	0.250
C	217	8.54	0.336
D	841	33.11	1.303
E	101	3.98	0.157
F	101	3.98	0.157
G	101	3.98	0.157
H	101	3.98	0.157
I	101	3.98	0.157
J	101	3.98	0.157
K	101	3.98	0.157
L	101	3.98	0.157
M	101	3.98	0.157
N	101	3.98	0.157
O	101	3.98	0.157
P	101	3.98	0.157
Q	101	3.98	0.157
R	101	3.98	0.157
S	101	3.98	0.157
T	101	3.98	0.157
U	101	3.98	0.157
V	101	3.98	0.157
W	101	3.98	0.157
X	101	3.98	0.157
Y	101	3.98	0.157
Z	101	3.98	0.157

CASE 726A-01

ELECTRICAL CHARACTERISTICS $T_A = 25^\circ\text{C}$ unless otherwise noted

Characteristic	Symbol	Min	Typ	Max	Unit
LED CHARACTERISTICS					
Reverse Leakage Current ($V_R = 3.0\text{ V}$)	I_R	-	0.05	100	μA
Forward Voltage ($I_F = 10\text{ mA}$)	V_F	-	1.2	1.5	Volts
DETECTOR CHARACTERISTICS ($I_F = 0$ unless otherwise noted)					
Peak Blocking Current, Either Direction (Rated Voltage, Note 1)	I_{DRM}	-	10	100	μA
Peak On State Voltage, Either Direction ($I_{TYP} = 100\text{ mA Peak}$)	V_{TM}	-	2.5	3.0	Volts
Critical Rate of Rise of Off State Voltage, Figure 2	dv/dt	-	12	-	$\text{V}/\mu\text{s}$
Critical Rate of Rise of Commutation Voltage, Figure 3 ($I_{TYP} = 15\text{ mA}$)	dv/dt	-	0.15	-	$\text{V}/\mu\text{s}$
COUPLED CHARACTERISTICS					
LED Trigger Current, Current Required to Latch Output (Main Terminal Voltage = 3.0 V)	MOC3009 MOC3010 MOC3011 MOC3012	I_{FT}	15 30 5.0 5.0	30 15 10 5.0	μA
Holding Current, Either Direction		I_H	-	100	μA

- Note 1 Test voltage must be applied within dv/dt rating
- 2 Additional information on the use of the MOC3009, 3010, 3011 is available in Application Note AN-780A

TYPICAL ELECTRICAL CHARACTERISTICS
 $T_A = 25^\circ\text{C}$

FIGURE 1 - ON STATE CHARACTERISTICS

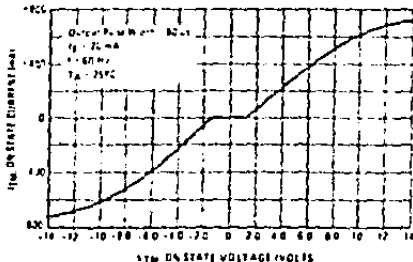
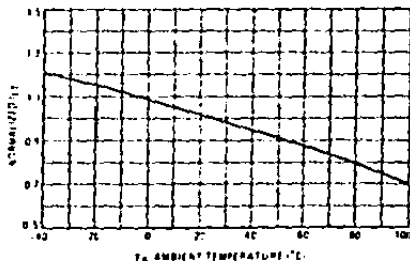


FIGURE 2 - TRIGGER CURRENT vs T_{AMB} TEMPERATURE



MOC3009, MOC3010, MOC3011, MOC3012

FIGURE 2 - dV/dt TEST CIRCUIT

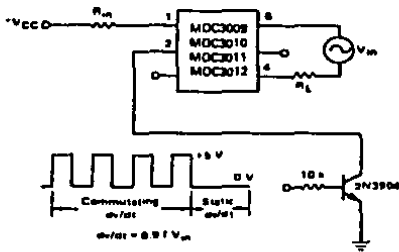


FIGURE 4 - dV/dt versus LOAD RESISTANCE

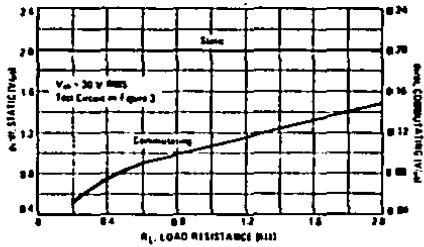


FIGURE 5 - dV/dt versus TEMPERATURE

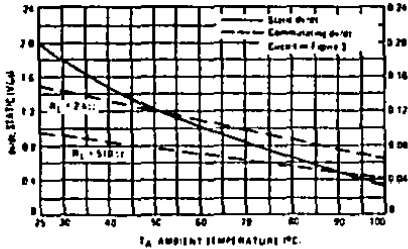


FIGURE 6 - COMMUTATING dV/dt versus FREQUENCY

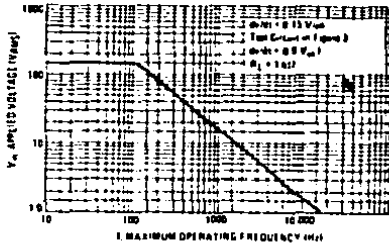
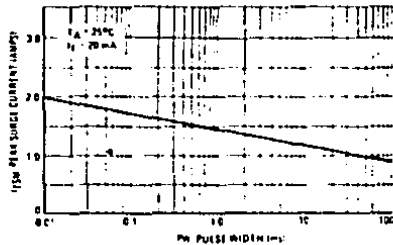


FIGURE 7 - MAXIMUM NONREPETITIVE SURGE CURRENT



5-Channel SPST PMOS Switches with Drivers designed for . . .



DG123

- Communication Systems
- Portable, Battery Operated Units
- Make-Before-Break Switching
i.e. Feedback Resistor Switching
in Variable Gain Op-Amps

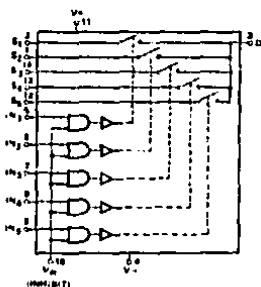
BENEFITS

- Minimizes Standby Power Requirements
 - 550 μ W
- Low Leakage
 - < 1 nA
- Reduces External Component Requirements
 - Internal Zener Diodes Protect All MOS Gates

DESCRIPTION

The DG123 contains five MOS field-effect transistors designed to function as electronic switches. Level-shifting drivers enable a low-level input (0.4 to 1.3 V) to control the ON/OFF condition of each switch. In the ON state each switch conducts current equally well in either direction, and in the OFF state the switches will block voltages up to 20 V peak-to-peak. In the OFF state, total circuit power dissipation is < 0.5 mW. Positive logic "1" at the input turns the switch ON. Switch action is make-before-break.

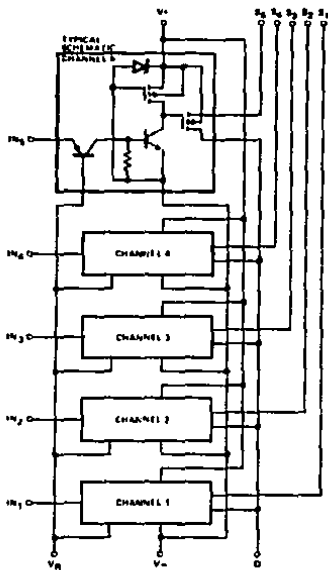
FUNCTIONAL DIAGRAM



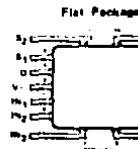
LOGIC	SWITCH
0	ON
1	OFF

SWITCHES CLOSED FOR LOGIC "1" INPUT
(POSITIVE LOGIC)

SCHEMATIC DIAGRAM

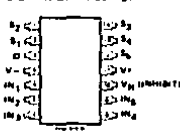


PIN CONFIGURATIONS



ORDER NUMBER:
DG123AL
SEE PACKAGE 5

Dual-In-Line Package



ORDER NUMBERS:
DG123AP OR DG123BP
SEE PACKAGE 11

Analog Switches

Siliconix

© 1978 Siliconix Incorporated

ABSOLUTE MAXIMUM RATINGS

V+ to V-	36 V	Current (Any Terminal)	30 mA
V _D to V-	36 V	Storage Temperature	-65 to 150°C
V _S to V-	36 V	Operating Temperature (A Suffix)	-65 to 125°C
V _D to V _S	25 V	Operating Temperature (B Suffix)	-20 to 85°C
V _S to V _D	25 V	Power Dissipation*	
V _R to V-	30 V	Flat Package**	750 mW
V _{IN} to V-	30 V	14 Pin DIP***	825 mW
V _R to V _{IN}	6 V		
V _{IN} to V _R	2 V		

*All leads soldered or welded to PC board.
 **Derate 10 mW/°C above 75°C.
 ***Derate 11 mW/°C above 75°C.

ELECTRICAL CHARACTERISTICS

- All DC parameters are 100% tested at 25°C. Lots are sample tested for AC parameters and high and low temperature limits to assure conformance with specifications.

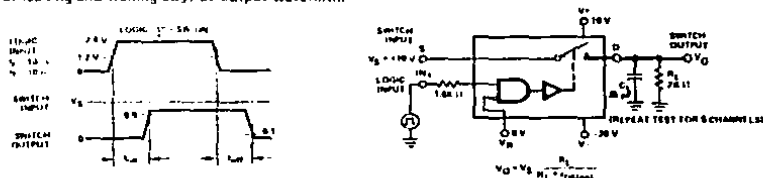
CHARACTERISTIC	MAX LIMITS						UNIT	TEST CONDITIONS, UNLESS NOTED: V+ = 10 V, V- = -20 V, V _S = 0	
	A SUFFIX		B SUFFIX		C SUFFIX				
	-65 C	25 C	125 C	-20 C	25 C	85 C			
1 I _{DS(on)}	100	100	125	125	125	150	II	V _D = 10 V I _g = -1 mA I _{th} = 1 mA	
2 R _{DS(on)}	200	200	250	225	225	300		V _D = -10 V	
3 R _{th(j-c)}	450	450	600	500	500	600		V _S = -10 V, V _D = 10 V V _{IN} = 0.4 V	
4 I _{DRM}	-1	-10K		-6	-100			V _D = -10 V, V _S = 10 V I _{th} = 1 mA	
5 I _{DRM}	-1	4000		-10	-300			V _D = -10 V, V _S = 10 V	
6 I _{DM}	4	4000		10	300			V _D = V _S = 10 V	
7 I _{IL}	1	1	100	5	5	100	μA	V _{IN} = 0.4 V	
8 I _{IN}	1.3	1	0.8	1.3	1	1	V	I _{th} = 1 mA	
9 t _{on}	0.3			0.5					
10 t _{off}	2			2				See Switching Time Test Circuit	
11 C _{int}	2 Typ*			2 Typ*			pF	V _S = 0, I _D = 0 V _D = 0, I _g = 0 f = 1 MHz	
12 C _{off}	7 Typ*			7 Typ*				V _D = 0, I _g = 0 R _L = 100Ω, C _L = 3 pF	
13 I _{OH}	I _{th} = -50 mA at 5.6 kHz*								
14 I ₊	3			3					
15 I ₋	6			6					
16 I _q	-0.5			0.5			mA	I _{IN} = 1 mA, One Channel ON	
17 I ₊	15			25					
18 I ₋	-70			-40					
19 I _q	-10			-20			μA	V _{IN} = 0.4 V, All Channels OFF	

*Typical values are for DESIGN AID ONLY, not guaranteed and not subject to production testing.

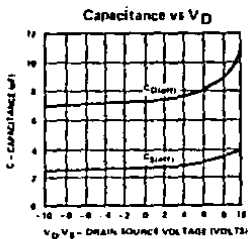
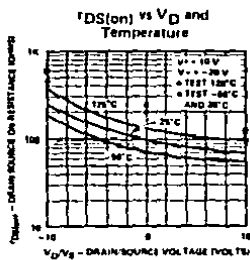
E1DB = MABA

SWITCHING TIME TEST CIRCUIT

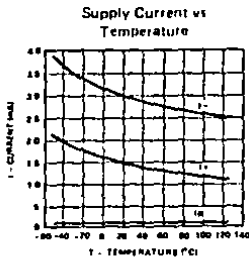
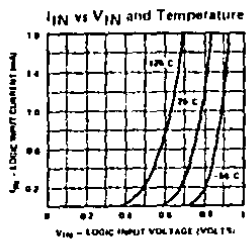
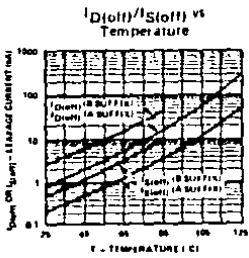
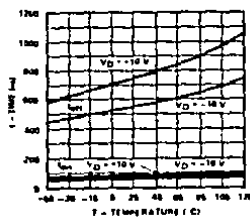
Switch output waveform shown for V_S = constant with logic input waveform as shown. Note that V_S may be + or - as per switching time test circuit. V_D is the steady state output with switch on. Feedthrough via gate capacitance may result in spikes at leading and trailing edge of output waveform.



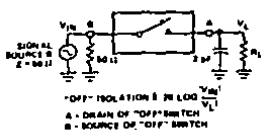
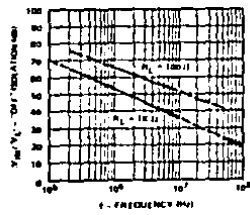
TYPICAL CHARACTERISTICS



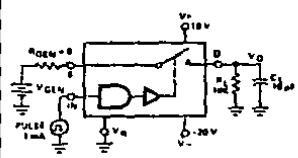
Switching Time vs V_D and Temperature



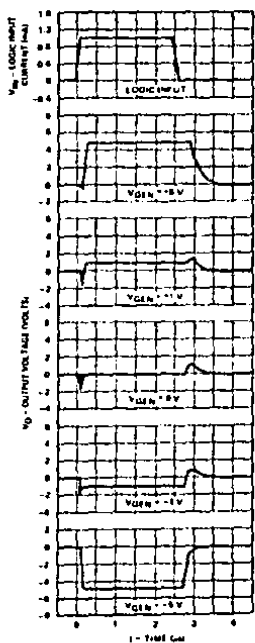
"OFF" Isolation vs R_L and Frequency



Typical delay, rise, fall, settling times, and switching transients in this circuit.



If R_{GEN} , R_L or C_L is increased, there will be proportional increases in rise and/or fall RC times.



2-Channel High-Speed Driver with SPDT JFET Switches



designed for . . .

- **Low Leakage Switching Applications i.e. Sample and Hold Circuits**
- **High Frequency Signal Switching such as Video Signals**
- **Low Distortion Switching, Audio Signals**

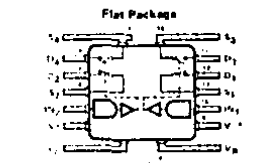
BENEFITS

- Eliminates Large Signal Error
 - < 2 nA Leakage from Signal Channel in Both ON and OFF States
- Higher Bandwidth Switching Capabilities
 - Cross-Talk and OFF Isolation > 50 dB at 10 MHz (75 Ω Load)
- Easily Interfaced
 - TTL, DTL, RTL Direct Drive Compatibility
- Less Signal Distortion than CMOS or PMOS Switches
 - Constant ON Resistance

DESCRIPTION

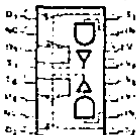
The DG190 contains four N-channel junction-type field-effect transistors (JFET) designed to function as single-pole, double-throw electronic switches. Level shifting drivers enable low-level inputs (0.8 to 2 V) to control the ON-OFF state of each switch. The driver is designed to provide a turn-off speed which is faster than turn-on speed, so that break-before-make action is achieved when switching from one channel to another. In the ON state each switch conducts current equally well in either direction. In the OFF condition the switches will block voltages up to 20 V peak-to-peak. Switch-OFF input-output feedthrough is > 50 dB at 10 MHz, because of the low output impedance of the FET-gate driving circuit.

PIN CONFIGURATIONS



*Common to Substrate and Base of Package
ORDER NUMBER: DG190AL
SEE PACKAGE 5

Dual In-Line Package

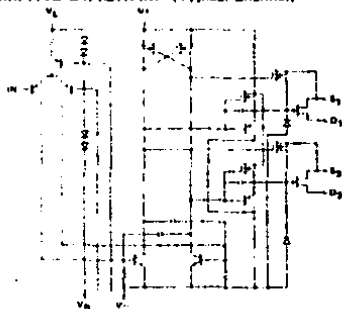


ORDER NUMBERS: DG190AP OR DG190BP
SEE PACKAGE 12

LOGIC	SW 1	SW 3
	SW 2	SW 4
0	OFF	ON
1	ON	OFF

SWITCH STATES ARE FOR LOGIC "1" INPUT
(POSITIVE LOGIC)

SCHEMATIC DIAGRAM (Typical Channel)



APPLICATION HINTS*

V_{DD} Positive Supply Voltage (V)	V_{SS} Negative Supply Voltage (V)	V_{CC} Logic Supply Voltage (V)	V_{REF} Reference Supply Voltage (V)	V_{IN} Logic Input Voltage Value (Max) (V)	V_{O} Analog Voltage Range (V)
+15**	-5	Gnd	Gnd	2.0 to 8	-7.5 to +15
+12	-7.0	+1	Gnd	2.0 to 8	-12.5 to +10
+12	-12	+5	Gnd	2.0 to 8	-5 to +12

*Application Hints are for DESIGN AID ONLY and not guaranteed and are subject to production testing.

**Electrical Parameter Chart based on $V_{DD} = +15 V$, $V_{SS} = -15 V$,
 $V_{CC} = 5 V$, $V_{REF} = Gnd$

© 1979 Siliconix Incorporated

DG190

Analog Switches

Siliconix

ABSOLUTE MAXIMUM RATINGS

V+ to V-	36 V
V+ to V _D	33 V
V _D to V-	33 V
V _D to V _S	±22 V
V _L to V-	36 V
V _L to V _{IN}	8 V
V _L to V _R	8 V
V _{IN} to V _R	8 V
V _R to V-	27 V
V _R to V _{IN}	2 V

Current (Any Terminal) 30 mA
 Storage Temperature -65 to 150°C
 Operating Temperature (A Suffix) -55 to 125°C
 (B Suffix) -20 to 85°C
 Power Dissipation*
 Flat Package** 750 mW
 16 Pin DIP*** 900 mW
 *All leads welded or soldered to PC board.
 **Derate 10 mW/°C above 75°C.
 ***Derate 12 mW/°C above 75°C.

ELECTRICAL CHARACTERISTICS

All DC parameters are 100% tested at 25°C. Lots are sample tested for AC parameters and high and low temperature limits to assure conformance with specifications.

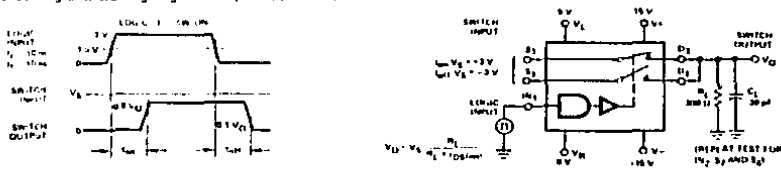
CHARACTERISTIC	MAX LIMITS					UNIT	TEST CONDITIONS, UNLESS NOTED V+ = 15 V, V- = -15 V, V _L = 8 V, V _R = 8			
	DISTANCE		DELTA							
	55°C	25°C	125°C	-20°C	75°C				85°C	
1) D(S)lew	Drain Source ON Resistance	30	30	80	40	50	75	II	V _D = -7.5 V I _D = -10 mA, V _{IN} = 2 V, Ch 1 and 2 "ON" V _{IN} = 0.8 V, Ch 3 and 4 "OFF"	
2) S(S)lew	Source ON Resistance							II	V _D = 10 V, V _L = -10 V, V _R = 10 V, V _S = 20 V V _{IN} = 2 V, Ch 3 and 4 "OFF"	
3) I(S)lew	Source ON Leakage Current		1	100		5	100	II	V _D = 8 V, V _L = -7.5 V, V _R = 10 V, V _S = 20 V V _{IN} = 0.8 V, Ch 1 and 2 "OFF"	
4) I(D)lew	Drain OFF Leakage Current		1	100		5	100	II	V _D = 10 V, V _L = -10 V, V _R = 10 V, V _S = 20 V V _{IN} = 8 V, V _S = -2.5 V	
5) I(D)lew	Drain ON Leakage Current		1	100		5	100	II	V _D = 7.5 V, V _S = -2.5 V V _{IN} = 2 V, Ch 1 and 2 "ON" V _{IN} = 0.8 V, Ch 3 and 4 "OFF"	
6) I(S)lew	Input Current, Input Voltage 8 V	-250	200	-750	750	-250	250	IA	V _D = 0	
7) I(S)lew	Input Current, Input Voltage 15 V		10	20		10	20	IA	V _D = 8 V	
8) I(S)lew	Turn OFF Time		150			100		II	See Switching Time Test Circuit	
9) I(S)lew	Turn OFF Time		120			750		II		
10) I(S)lew	Propagation Delay	8 Typical*							II	V _D = 5 V, I _D = 0
11) I(S)lew	Propagation Delay	8 Typical*							II	V _D = 5 V, I _D = 0
12) I(S)lew	Drain OFF Capacitance	8 Typical*							II	V _D = 5 V, I _D = 0
13) I(S)lew	Drain ON Capacitance	14 Typical*							II	V _D = 5 V, I _D = 0
14) I(S)lew	ON Resistance	Typical: 50 @ 10 MHz†							II	V _D = 7.5 V
15) I(S)lew	Static Drain Current		1.5			1.5		II	V _D = 0, Ch 3 and 4 "ON", Ch 1 and 2 "OFF"	
16) I(S)lew	Residual Supply Current		5			5		II		
17) I(S)lew	Logic Supply Current		4.5			4.5		II		
18) I(S)lew	Reference Current		-2			2		II		
19) I(S)lew	Residual Supply Current		1.5			1.5		II		
20) I(S)lew	Residual Supply Current		1.5			1.5		II		
21) I(S)lew	Logic Supply Current		4.5			4.5		II		V _D = 8 V, Ch 3 and 4 "OFF", Ch 1 and 2 "ON"
22) I(S)lew	Reference Supply Current		-2			2		II		

*Typical values are for D(S)lew, S(S)lew, I(S)lew and I(D)lew and are subject to production sampling.

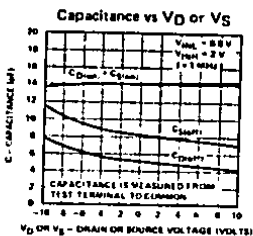
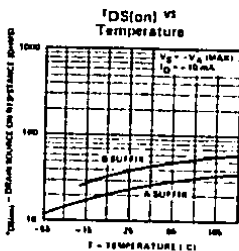
CM781 NC

SWITCHING TIME TEST CIRCUIT

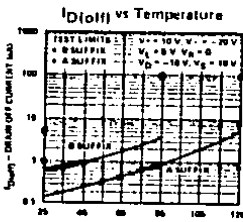
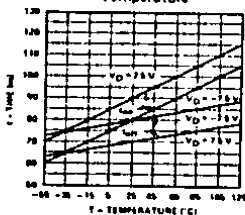
Switch output waveform shown for V_S = constant with logic input waveform as shown. Note that V_S may be + or - as per switching time test circuit. V_D is the steady state output with switch on. Feedthrough via gate capacitance may result in spikes at leading and trailing edge of output waveform.



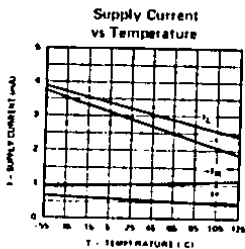
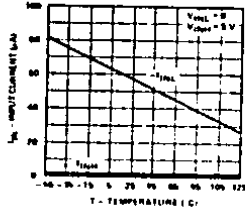
TYPICAL CHARACTERISTICS



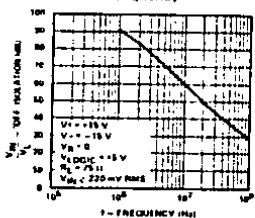
Switching Time vs V_D and Temperature



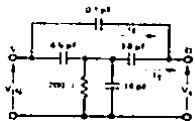
I_{IN} vs V_{IN} and Temperature



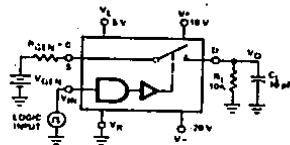
"OFF" Isolation vs Frequency



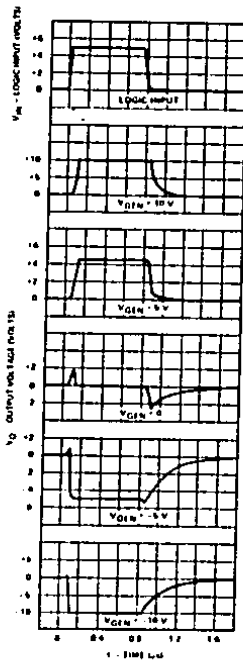
Equivalent "OFF" Circuit



Typical delay, rise, fall, settling times, and switching transients in this circuit.



If R_{GEN} , R_L or C_L is increased, there will be proportional increases in rise and/or fall RC times.



Commercial
Industrial

X9MME
X9MMEI

E²POT™ Digitally Controlled Potentiometer

FEATURES

- Solid State Reliability
- Single Chip MOS Implementation
- Three Wire TTL Control
- Operates From Standard 5V Supply
- Wide Analog Voltage Range $\pm 5V$ Min.
- 99 Resistive Elements
 - Temperature Compensated
 - $\pm 20\%$ End to End Resistance Range
- 100 Wiper Tap Points
 - Wiper Position Digitally Controlled
 - Wiper Position Stored in Nonvolatile Memory Then Automatically Recalled on Power-Up
- 100 Year Wiper Position Retention
- 8 Pin Mini-DIP Package

DESCRIPTION

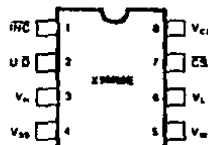
The Xicor X9MME is a solid state nonvolatile potentiometer, packaged in an 8 pin mini-DIP and is ideal for digitally controlled resistance trimming.

The X9MME is a resistor array composed of 99 resistive elements. Between each element and at either end are tap points accessible to the wiper element. The position of the wiper element on the array is controlled by the CS, U/D, and INC inputs. The position of the wiper can be stored in nonvolatile memory and is recalled upon a subsequent power-up.

The resolution of the X9MME is equal to the maximum resistance value divided by 99. As an example; for the X9503 (50 K Ω) each tap point represents 505 Ω .

Xicor E² products are designed and tested for applications requiring extended endurance. Refer to Xicor reliability reports for further endurance information.

PIN CONFIGURATION

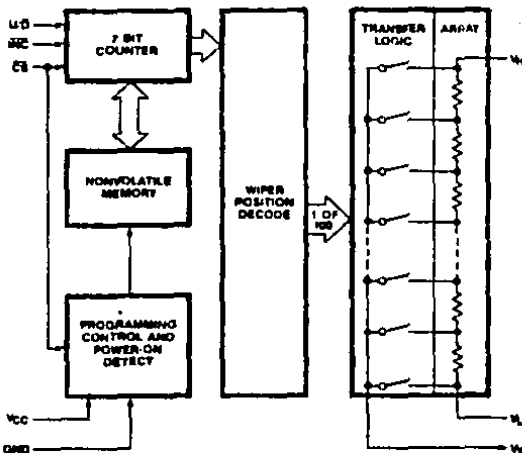


0030-1

PIN NAMES

V _H	High Terminal of Pot
V _w	Wiper Terminal of Pot
V _L	Low Terminal of Pot
V _{SS}	Ground
V _{CC}	System Power
U/D	Up/Down Control
INC	Wiper Movement Control
CS	Chip Select for Wiper Movement/Storage

FUNCTIONAL DIAGRAM



0030-2

X9MME, X9MMEI

ANALOG CHARACTERISTICS

Electrical Characteristics	
End to End Resistance Tolerance	± 20%
Power Rating at 25°C	10 mW
Wiper Current	± 1 mA Max.
Typical Wiper Resistance	40Ω at 1 mA
Typical Noise	< -120 dB/√Hz Ref: 1V
Resolution	
Resistance	1%
Linearity	
Absolute Linearity ⁽¹⁾	± 1.0 MI ⁽²⁾
Relative Linearity ⁽³⁾	± 0.2 MI ⁽²⁾
Temperature Coefficient	
-40°C to +85°C	± 300 ppm/°C Typical
Wiper Adjustability	
Unlimited Wiper Adjustment (Voltage Mode While Chip is Selected)	
Nonvolatile Storage of Wiper Position10,000 Cycles Typical	
Environmental Characteristics	
Temperature Range	
Operating X9MME	0°C to +70°C
Operating X9MMEI	-40°C to +85°C
Storage	-65°C to +150°C

D.C. OPERATING CHARACTERISTICS

X9MME T_A = 0°C to +70°C, V_{CC} = +5V ± 10%, unless otherwise specified.
 X9MMEI T_A = -40°C to +85°C, V_{CC} = +5V ± 10%, unless otherwise specified.

Symbol	Parameter	Limits			Units	Test Conditions
		Min.	Typ. ⁽⁴⁾	Max.		
I _{CC}	Supply Current		25	35	mA	
I _L	Input Leakage Current			± 10	μA	V _{IN} = 0V to 5.5V, i _{NC} , U/D, CS
V _{IH}	Input High Voltage	2.0		V _{CC} + 1.0	V	
V _{IL}	Input Low Voltage	-1.0		0.8	V	
R _W	Wiper Resistance		40	100	Ω	± 1 mA
V _{VH}	V _H Voltage	-5.0		+5.0	V	
V _{VL}	V _L Voltage	-5.0		+5.0	V	
C _{IN} ⁽⁵⁾	CS, i _{NC} , U/D, Input Capacitance			10	pF	

Notes: (1) Absolute Linearity is utilized to determine actual wiper voltage versus expected voltage as determined by wiper position when used as a potentiometer.

$$\text{Absolute Linearity} = (V_{W(n)}(\text{actual}) - V_{W(n)}(\text{expected})) = \pm 1 \text{ MI Max.}$$

$$(2) 1 \text{ MI} = R_{T0T}/99 \text{ or } \frac{V_H - V_L}{99} = \text{Minimum Increment.}^*$$

(3) Relative Linearity is utilized to determine the actual change in voltage between successive tap position when used as a potentiometer. It is a measure of the error in step size.

$$\text{Relative Linearity} = V_{W(n+1)} - [V_{W(n)} + \text{MI}] = \pm 0.2 \text{ MI Max.}$$

Typical values of Linearity are shown in Figure 3.

(4) Typical values are for T_A = 25°C and nominal supply voltage.

(5) This parameter is periodically sampled and not 100% tested.

Physical Characteristics

Marking Includes:
 Manufacturer's Trademark
 Resistance Value or Code
 Date Code

ABSOLUTE MAXIMUM RATINGS*

Temperature Under Bias	-65°C to +135°C
Storage Temperature	-65°C to +150°C
Voltage on CS, i _{NC} , U/D and V _{CC} Referenced to Ground	-1.0V to +7.0V
Voltage on V _H and V _L Referenced to Ground	-8.0V to +8.0V
Lead Temperature (Soldering, 10 Seconds)	+300°C
Wiper Current	± 1 mA

*COMMENT

Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and the functional operation of the device at these or any other conditions above those indicated in the operational sections of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

X9MME, X9MME1

A.C. CONDITIONS OF TEST

Input Pulse Levels	0V to 3.0V
Input Rise and Fall Times	10 ns
Input	1.5V

MODE SELECTION

CS	INC	U/D	Mode
L		H	Wiper Up
L		L	Wiper Down
	H	X	Store Wiper Position

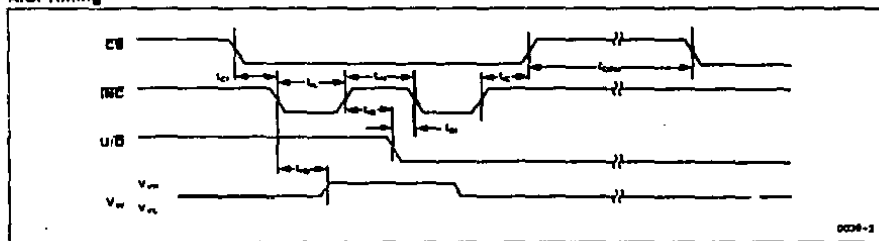
A.C. CHARACTERISTICS

X9MME $T_A = 0^\circ\text{C}$ to $+70^\circ\text{C}$, $V_{CC} = +5V \pm 10\%$, unless otherwise specified.

X9MME1 $T_A = -40^\circ\text{C}$ to $+85^\circ\text{C}$, $V_{CC} = +5V \pm 10\%$, unless otherwise specified.

Symbol	Parameter	Limits			Units
		Min.	Typ.(6)	Max.	
t_{CI}	CS to INC Setup	100			ns
t_{ID}	INC High to U/D Change	100			ns
t_{DI}	U/D to INC Setup	2.9			μs
t_{IL}	INC Low Period	1			μs
t_{IH}	INC High Period	3			μs
t_{IC}	INC Inactive to CS Inactive	1			μs
t_{CPH}	CS Deselect Time	20			ms
t_{IW}	INC to V_W Change		100	500	μs

A.C. Timing



Note: (6) Typical values are for $T_A = 25^\circ\text{C}$ and nominal supply voltage.

X9MME, X9MMEI

PIN DESCRIPTIONS

V_H

The high terminal of the X9MME is capable of handling an input voltage from $-5V$ to $+5V$.

V_L

The low terminal input is limited from $-5V$ to $+5V$.

V_W

The wiper terminal series resistance is typically less than 40Ω . The value of the wiper is controlled by the use of U/\bar{D} and \overline{INC} .

Up/Down (U/\bar{D})

The U/\bar{D} input controls the direction of the wiper movement and the value of the nonvolatile counter.

Increment (\overline{INC})

The \overline{INC} input is negative-edge triggered. Toggling \overline{INC} will move the wiper and either increment or decrement the counter in the direction indicated by the logic level on the U/\bar{D} input.

Chip Select (\overline{CS})

The device is selected when the \overline{CS} input is LOW. The current counter value is stored in nonvolatile memory when \overline{CS} is returned HIGH with \overline{INC} HIGH.

DEVICE OPERATION

The \overline{INC} , U/\bar{D} and \overline{CS} inputs control the movement of the wiper along the resistor array. HIGH to LOW transitions on \overline{INC} , with \overline{CS} LOW, increment ($U/\bar{D} = \text{HIGH}$) or decrement ($U/\bar{D} = \text{LOW}$) an internal counter. The output of the counter is decoded to position the wiper. When \overline{CS} is brought HIGH the counter value is automatically stored in the nonvolatile memory. Upon power-up the nonvolatile memory contents are restored to the counter.

With the wiper at position 99, additional increments ($U/\bar{D} = \text{HIGH}$) will not move the wiper. With the wiper at position 0, additional decrements ($U/\bar{D} = \text{LOW}$) will not move the wiper.

The state of U/\bar{D} may be changed while \overline{CS} remains LOW, allowing a gross then fine adjustment during system calibration.

If V_{CC} is removed while \overline{CS} is LOW the contents of the nonvolatile memory may be lost.

The end to end resistance of the array will fluctuate once V_{CC} is removed.

APPLICATIONS

The combination of a digital interface and nonvolatile memory in a silicon based trimmer pot provides many application opportunities that could not be addressed by either mechanical potentiometers or digital to analog circuits. The X9MME addresses and solves many issues that are of concern to designers of a wide range of equipment.

Consider the possibilities:

Automated assembly line calibration versus mechanical tweaking of potentiometers.

Protection against drift due to vibration or contamination.

Eliminate precise alignment of PWB mounted potentiometers with case access holes.

Eliminate unsightly access holes on otherwise aesthetically pleasing enclosures.

Product enhancements such as keyboard adjustment of volume or brightness control.

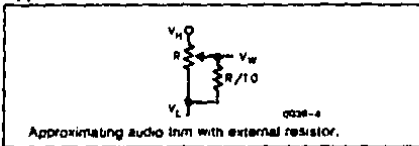
Front panel microprocessor controlled calibration of test instruments.

Remote location calibration via radio, modem or LAN link.

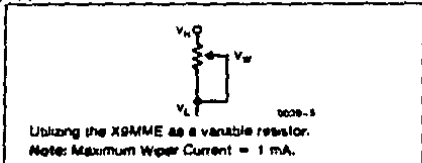
Calibration of hard to reach instruments in aircraft or other confined spaces.

APPLICATION CIRCUITS

Application Circuit # 1



Application Circuit # 2



X9MME, X9MME1

Figure 1: Typical Frequency Response for X9103

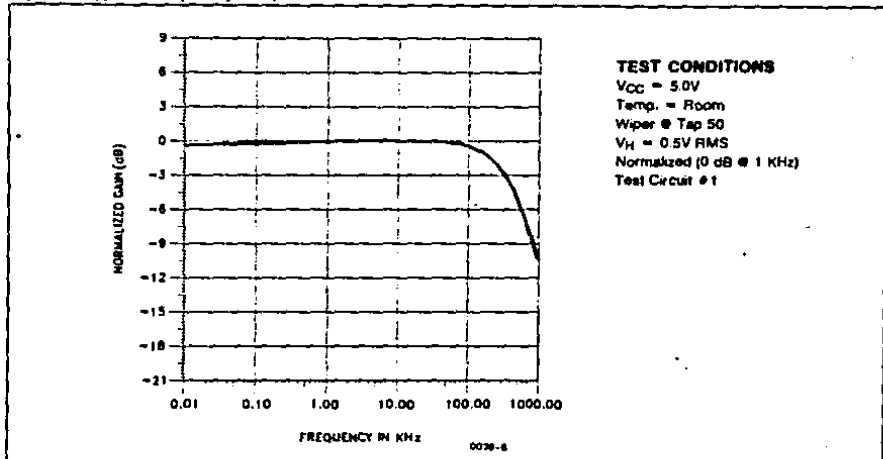
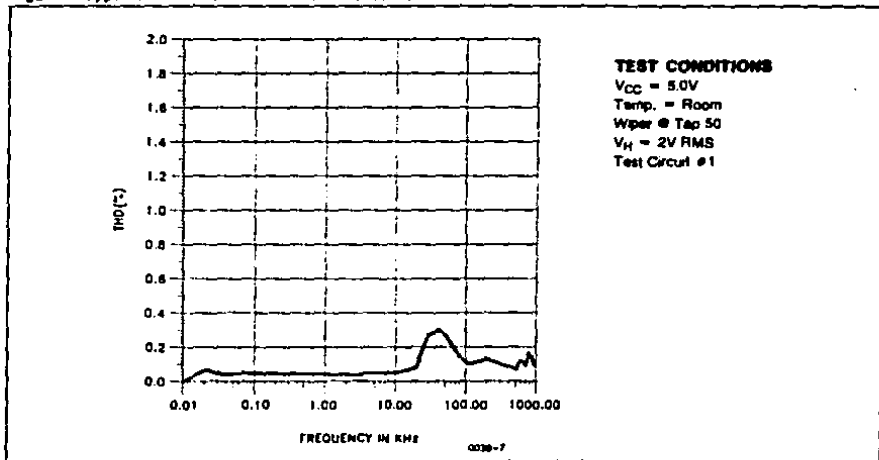
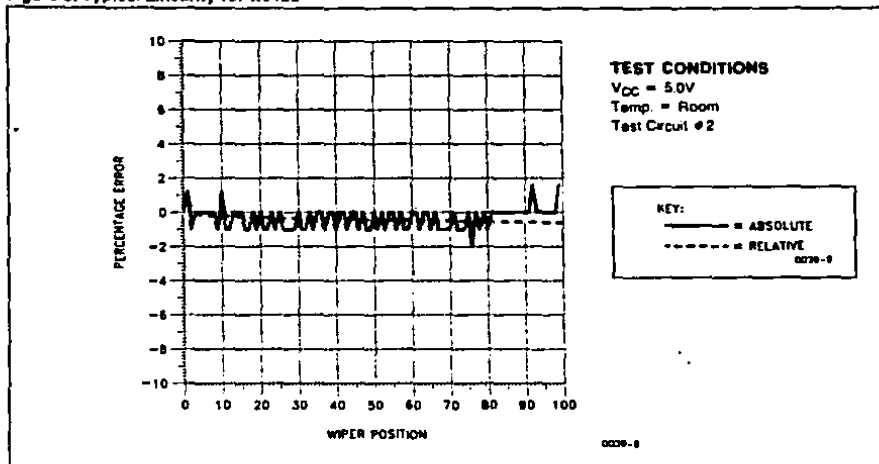


Figure 2: Typical Total Harmonic Distortion for X9103

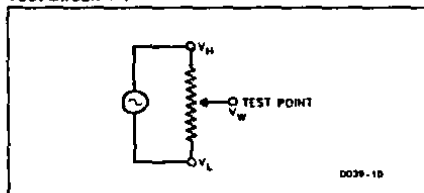


X9MME, X9MMEI

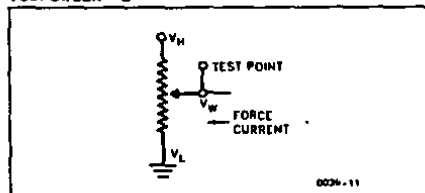
Figure 3: Typical Linearity for X9103



Test Circuit #1



Test Circuit #2



Standard Parts

Minimum Resistance	Wiper Increments	Maximum Resistance	Part Number
40 Ω	101 Ω	10 K Ω	X9103
40 Ω	505 Ω	50 K Ω	X9503
40 Ω	1010 Ω	100 K Ω	X9104

Reference and Package Guide to Xicor Nonvolatile Memories

E²POTENTIOMETERS

Part Number	Minimal Resistance	Wiper Increments	Maximum Resistance	Temp. Range(s)	Package												
					S	P	D	C	F1	F2	K	J	E	G			
X9102	40Ω	10Ω	1 KΩ	†	•	•	•										
X9103	40Ω	101Ω	10 KΩ	†	•	•	•										
X9503	40Ω	505Ω	50 KΩ	†	•	•	•										
X9104	40Ω	1010Ω	100 KΩ	†	•	•	•										
X9102I	40Ω	10Ω	1 KΩ	I	•	•	•										
X9103I	40Ω	101Ω	10 KΩ	I	•	•	•										
X9503I	40Ω	505Ω	50 KΩ	I	•	•	•										
X9104I	40Ω	1010Ω	100 KΩ	I	•	•	•										
X9102M	40Ω	10Ω	1 KΩ	M	•	•	•										
X9103M	40Ω	101Ω	10 KΩ	M	•	•	•										
X9503M	40Ω	505Ω	50 KΩ	M	•	•	•										
X9104M	40Ω	1010Ω	100 KΩ	M	•	•	•										

Key:

** = MIL-STD-883 Rev. C, Class B Compliant

† = Blank = Commercial = 0°C to +70°C

I = Industrial = -40°C to +85°C

M = Military = -55°C to +125°C

S = 14-Lead Plastic Small Outline Gull Wing

P = 8-Lead Plastic DIP

D = 8-Lead Cerdip

C = Side Braze

F1 = Ceramic Flat Pack for X2864A, X2864B, X2864H and X28C54

F2 = Ceramic Flat Pack for X28C256 and X28C256B

K = Ceramic Pin Grid Array

J = J-Hook Plastic Leaded Chip Carrier

E = Ceramic Leadless Chip Carrier (Solder Seal)

G = Ceramic Leadless Chip Carrier (Glass Frit Seal)

For complete data sheet specifications and ordering information, please refer to the Xicor 1988 Data Book Stock No. 100-080. For additional product availability check with your local Xicor sales representative.



A to D, D to A

DAC0808, DAC0807, DAC0806 8-Bit D/A Converters

General Description

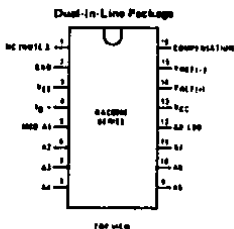
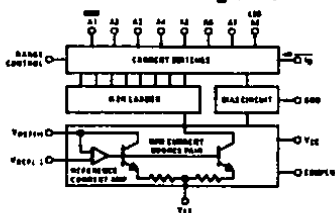
The DAC0808 series is an 8-bit monolithic digital-to-analog converter (DAC) featuring a full scale output current settling time of 150 ns while dissipating only 33 mW with $\pm 5V$ supplies. No reference current (I_{REF}) trimming is required for most applications since the full scale output current is typically ± 1 LSB of $255 I_{REF}/256$. Relative accuracies of better than $\pm 0.19\%$ assure 8-bit monotonicity and linearity while zero level output current of less than $4 \mu A$ provides 8 bit zero accuracy for $I_{REF} \geq 2$ mA. The power supply currents of the DAC0808 series are independent of bit codes, and exhibits essentially constant device characteristics over the entire supply voltage range.

The DAC0808 will interface directly with popular TTL, DTL or CMOS logic levels, and is a direct replacement for the MC1508/MC1408. For higher speed applications, see DAC0800 data sheet.

Features

- Relative accuracy: $\pm 0.19\%$ error maximum (DAC0808)
- Full scale current match: ± 1 LSB typ
- 7 and 6-bit accuracy available (DAC0807, DAC0806)
- Fast settling time: 150 ns typ
- Noninverting digital inputs are TTL and CMOS compatible
- High speed multiplying input slew rate: 8 mA/ μs
- Power supply voltage range: $\pm 4.5V$ to $\pm 18V$
- Low power consumption: 33 mW @ $\pm 5V$

Block and Connection Diagrams



Typical Application

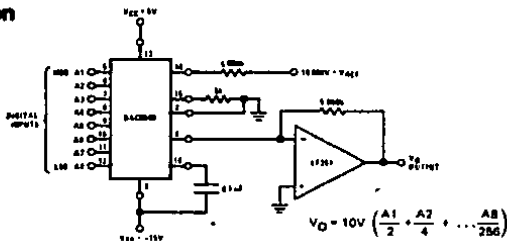


FIGURE 1. +10V Output Digital to Analog Converter

Ordering Information

ACCURACY	OPERATING TEMPERATURE RANGE	ORDER NUMBERS*					
		D PACKAGE (DIP)		J PACKAGE (J18A)		N PACKAGE (N18A)	
8 bit	$-55^{\circ}C \leq T_A \leq +125^{\circ}C$	DAC0808LD	MC1508LB	DAC0808LCJ	MC1408LB	DAC0808LCN	MC1408PB
8 bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$			DAC0807LCJ	MC1408L7	DAC0807LCN	MC1408P7
7-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$			DAC0806LCJ	MC1408L6	DAC0806LCN	MC1408P6
6-bit	$0^{\circ}C \leq T_A \leq +75^{\circ}C$						

*Note: Devices may be ordered by using either order number.

Absolute Maximum Ratings

Power Supply Voltage	+18 V _{DC}	Power Dissipation (Package Limitation)	1000 mW
V _{CC}	+18 V _{DC}	Derate above T _A = 25°C	0.7 mW/°C
V _{EE}	-18 V _{DC}	Operating Temperature Range	
Digital Input Voltage, V ₅ -V ₁₂	-10 V _{DC} to +18 V _{DC}	DAC0808L	-65°C ≤ T _A ≤ +125°C
Applied Output Voltage, V _O	-11 V _{DC} to +18 V _{DC}	DAC0808LC Series	0 ≤ T _A ≤ +75°C
Reference Current, I _{RS}	5 mA	Storage Temperature Range	-65°C to +180°C
Reference Amplifier Inputs, V ₁₄ , V ₁₅	V _{CC} , V _{EE}		

Electrical Characteristics

(V_{CC} = 5V, V_{EE} = -15V_{DC}, V_{REF}/R₁₄ = 2 mA, DAC0808: T_A = -55°C to +125°C, DAC0808C, DAC0807C, DAC0806C, T_A = 0°C to +75°C, and all digital inputs at high logic level unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	LIMITS	
E ₁	Relative Accuracy (Error Relative to Full Scale I _Q) DAC0808L (LM1578 B) DAC0808LC (LM1408 B) DAC0807LC (LM1408 7), (Note 1) DAC0806LC (LM1408 6), (Note 1)	(Figure 4)			%	
	Setting Time to Within 1/2 LSB (Includes t _{PLH})	T _A = 25°C (Note 2), (Figure 5)	150		ns	
t _{PLH}	Propagation Delay Time	T _A = 25°C, (Figure 5)	30	100	ns	
T _{CO}	Output Full Scale Current Drift		±20		µmV/°C	
MSB	Digital Input Logic Levels	(Figure 3)				
V _{IH}	High Level Logic "1"	2			V _{DC}	
V _{IL}	Low Level Logic "0"			0.8	V _{DC}	
MSB	Digital Input Current	(Figure 3)				
	High Level	V _{IH} = 5V	0	0.040	mA	
	Low Level	V _{IL} = 0.8V	-0.023	-0.9	mA	
I _{RS}	Reference Input Bias Current	(Figure 3)	-1	-3	µA	
	Output Current Range	(Figure 3) V _{EE} = -5V V _{EE} = -18V, T _A = 25°C	0	2.0	2.1	mA
I _O	Output Current	(Figure 3) V _{REF} = 2.000V, R ₁₄ = 100Ω	0	2.0	4.2	mA
	Output Current, All Bits Low	(Figure 3)	1.8	1.98	2.1	mA
	Output Voltage Compliance Pin 3 Grounded, V _{EE} Below -10V	E ₁ ≤ 0.1%, T _A = 25°C	0	4		µA
SRINEF	Reference Current Slew Rate	(Figure 6)	4	8		mA/µs
	Output Current Power Supply Sensitivity	-5V ≤ V _{EE} ≤ -18.5V	0.06	2.7		µA/V
	Power Supply Current (All Bits Low)	(Figure 3)				
I _{CC}			2.2	22	mA	
I _{FE}			-4.2	-13	mA	
V _{CC}	Power Supply Voltage Range	T _A = 25°C, (Figure 3)	4.5	5.0	5.5	V _{DC}
V _{EE}			-4.5	-15	-16.5	V _{DC}
	Power Dissipation					mW
	All Bits Low	V _{CC} = 5V, V _{EE} = -5V	33	170		mW
		V _{CC} = 5V, V _{EE} = -15V	108	308		mW
	AH Bits High	V _{CC} = 15V, V _{EE} = -5V	90			mW
		V _{CC} = 15V, V _{EE} = -15V	180			mW

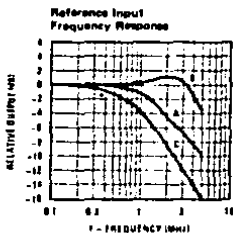
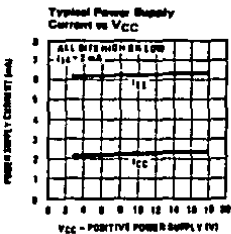
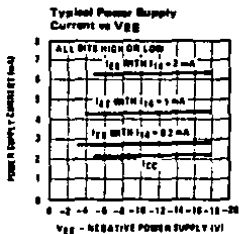
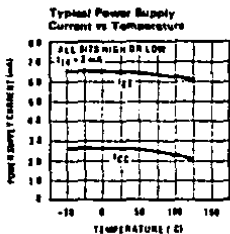
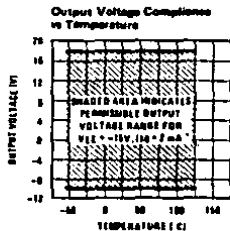
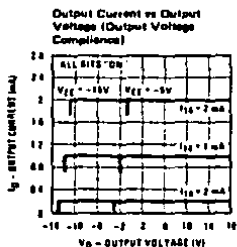
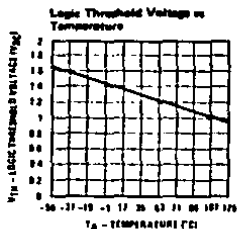
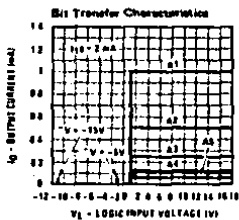
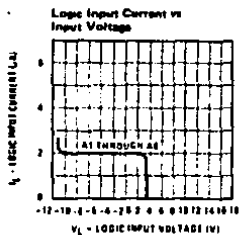
Note 1: All current switches are tested to guarantee at least 80% of rated current.

Note 2: AR bits switched.

Note 3: Range control is not required.

Typical Performance Characteristics

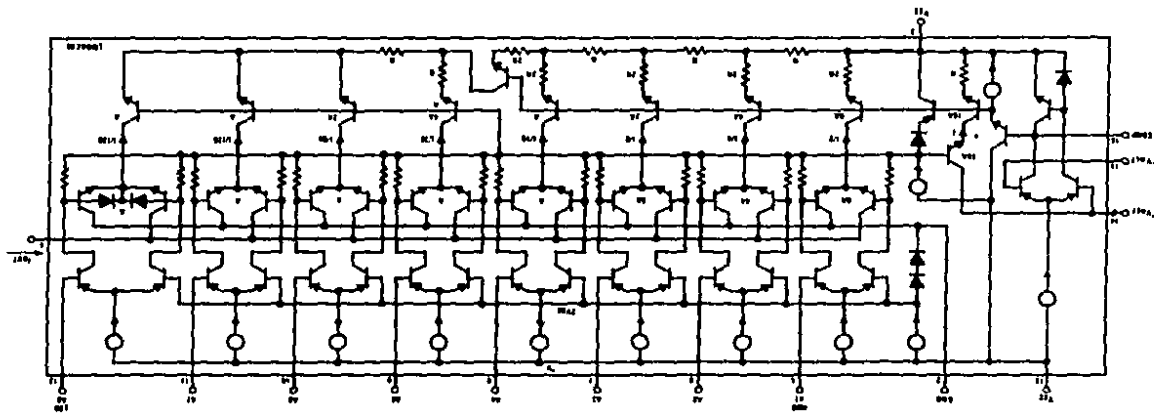
$V_{CC} = 5V$, $V_{EE} = -15V$, $T_A = 25^\circ C$, unless otherwise noted



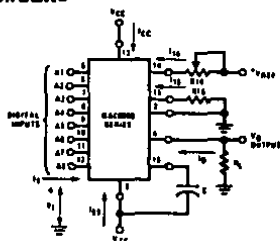
Unless otherwise specified: $R_{14} = R_{15} = 1 k\Omega$, $C = 15 pF$, pin 16 to V_{EE} ; $R_L = 50k\Omega$, pin 4 to ground.
 Curve A: Large Signal Bandwidth Method of Figure 7, $V_{REF} = 2 V_{pp}$ offset 1 V above ground.
 Curve B: Small Signal Bandwidth Method of Figure 7, $R_L = 250k\Omega$, $V_{REF} = 50 mV_{pp}$ offset 200 mV above ground.
 Curve C: Large and Small Signal Bandwidth Method of Figure 9 (no on amp), $R_L = 50k\Omega$, $R_S = 50\Omega$, $V_{REF} = 2V$, $V_S = 100 mV_{pp}$ centered at 0V.

DAC0808, DAC0807, DAC0806

FIGURE 2. EQUIPMENT CIRCUIT OF THE DAC0808 SERIES



Test Circuits



V_1 and I_1 apply to inputs A1-A8.

The resistor tied to pin 18 is to temperature compensate the bias current and may not be necessary for all applications.

$$I_0 = K \left(\frac{A_1}{2} + \frac{A_2}{4} + \frac{A_4}{16} + \frac{A_5}{32} + \frac{A_6}{64} + \frac{A_7}{128} + \frac{A_8}{256} \right)$$

$$\text{where } K = \frac{V_{RES}}{R_{14}}$$

and $A_N = "1"$ if A_N is at high level

$A_N = "0"$ if A_N is at low level

FIGURE 3. Notation Definitions Test Circuit

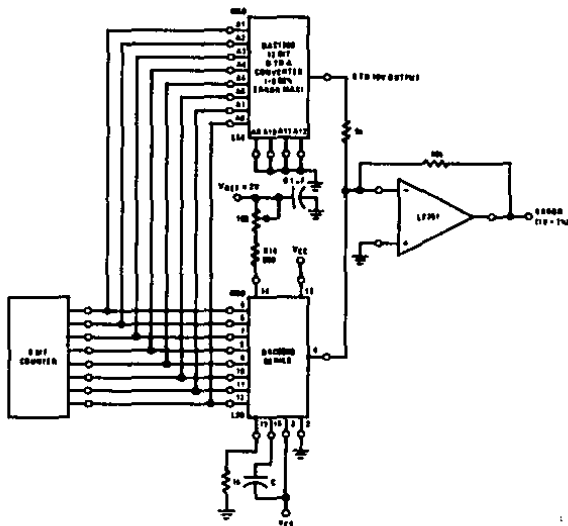


FIGURE 4. Relative Accuracy Test Circuit

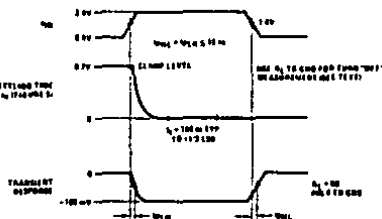
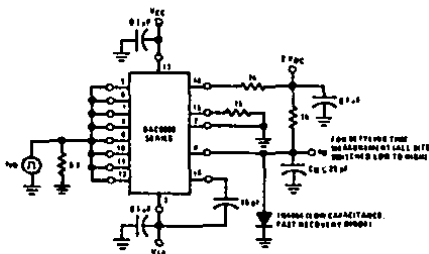


FIGURE 5. Transient Response and Settling Time

COUNTERS

54/74190, 191, LS191

'190 Presettable BCD/Decade Up/Down Counter
'191 Presettable 4-Bit Binary Up/Down Counter

- Synchronous, reversible counting
- BCD/decade — '190
4-bit binary — '191
- Synchronous, reversible counting
- Asynchronous parallel load capability
- Count enable control for synchronous expansion
- Single Up/Down control input

TYPE	TYPICAL f_{MAX}	TYPICAL SUPPLY CURRENT (Total)
74190	25MHz	65mA
74191	25MHz	65mA
74LS191	25MHz	20mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGES	MILITARY RANGES
	$V_{CC} = 5V \pm 5\%$; $T_A = 0^\circ C$ to $+70^\circ C$	$V_{CC} = 5V \pm 10\%$; $T_A = -55^\circ C$ to $+125^\circ C$
Plastic DIP	N74190N N74191N • N74LS191N	
Plastic SO	N74LS191D	
Ceramic DIP		S54190F S54191F • S54LS191F
Flatpack		S54190W S54191W • S54LS191W

DESCRIPTION

The '190 is an asynchronously presettable up/down BCD decade counter. It contains four master/slave flip-flops with internal gating and steering logic to provide asynchronous preset and synchronous count-up and count-down operation. The '191 is similar, but is a 4-bit binary counter.

Asynchronous parallel load capability permits the counter to be preset to any desired number. Information present on the parallel Data inputs (D_0 - D_3) is loaded into the counter and appears on the outputs when the Parallel Load (PL) input is LOW. As indicated in the Mode Select Table, this operation overrides the counting function.

Counting is inhibited by a HIGH level on the Count Enable (CE) input. When CE is LOW, internal state changes are initiated

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

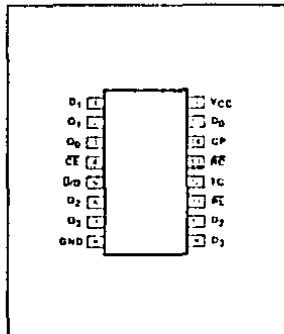
PINS	DESCRIPTION	54/74	54/74LS
CE	Input	3uI	3LSuI
Other	Inputs	1uI	1LSuI
All	Outputs	10uI	10LSuI

NOTE: Where a 54/74 unit load is understood to be 40A I_{IH} and 1.6mA I_{IL} , and a 54/74LS unit load (LSuI) is 20A I_{IH} and 0.8mA I_{IL} .

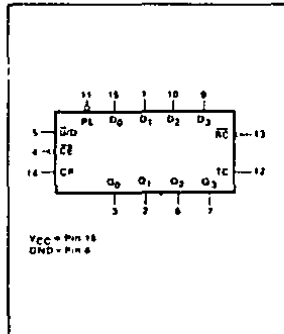
synchronously by the LOW-to-HIGH transition of the Clock input. The Up/Down (U/D) input signal determines the direction of counting as indicated in the Mode Select Table. The CE input may go LOW

when the clock is in either state, however, the LOW-to-HIGH CE transition must occur only when the clock is HIGH. Also, the U/D input should be changed only when either CE or CP is HIGH.

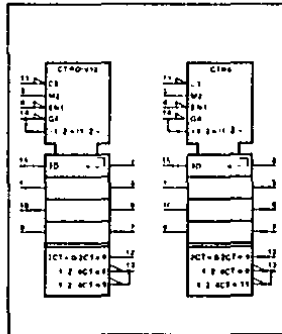
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



Overflow/underflow indications are provided by two types of outputs, the Terminal Count (TC) and Ripple Clock (RC). The TC output is normally LOW and goes HIGH when a circuit reaches zero in the count-down mode. The TC output will remain HIGH until a state change occurs, either by counting or presetting, or until \bar{U} is changed. Do not use the TC output as a clock signal because it is subject to decoding spikes.

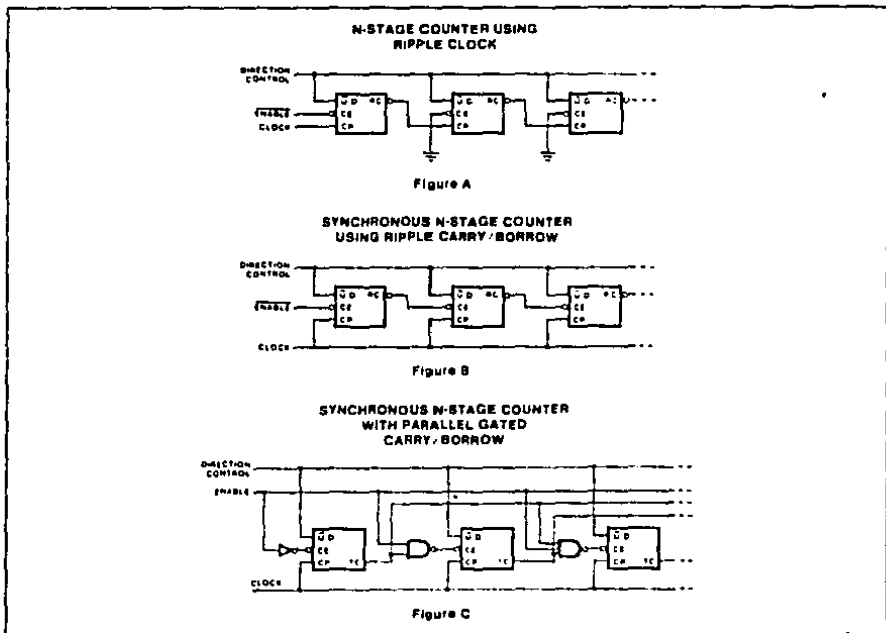
The TC signal is used internally to enable the RC output. When TC is HIGH and \bar{C} is LOW, the RC follows the Clock Pulse (CP) delayed by two gate delays. The RC output essentially duplicates the LOW clock pulse width, although delayed in time by two gate delays. This feature simplifies the design of multistage counters, as indicated in Figures A and B. In Figure A,

each RC output is used as the Clock input for the next higher stage. When the clock source has a limited drive capability this configuration is particularly advantageous, since the clock source drives only the first stage. It is only necessary to inhibit the first stage to prevent counting in all stages, since a HIGH signal on \bar{C} inhibits the RC output pulse as indicated in the Mode Select Table. The timing skew between state changes in the first and last stages is represented by the cumulative delay of the clock as it ripples through the preceding stages. This is a disadvantage of the configuration in some applications.

Figure B shows a method of causing state changes to occur simultaneously in all stages. The RC outputs propagate the carry/borrow signals in ripple fashion and all Clock inputs are driven in parallel. The LOW state duration of the clock in this

configuration must be long enough to allow the negative-going edge of the carry/borrow signal to ripple through to the last stage before the clock goes HIGH. Since the RC output of any package goes HIGH shortly after its CP input goes HIGH, there is no such restriction on the HIGH state duration of the clock.

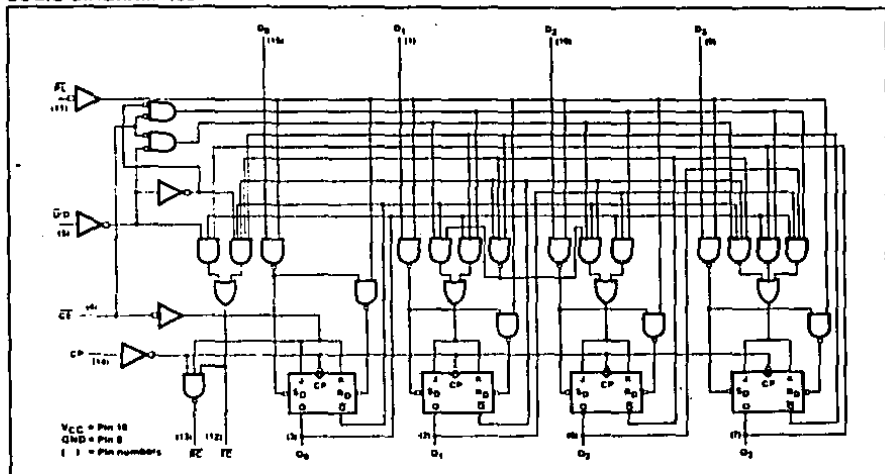
In Figure C, the configuration shown avoids ripple delays and their associated restrictions. Combining the TC signals from all the preceding stages forms the \bar{C} input signal for a given stage. An enable signal must be included in each carry gate in order to inhibit counting. The TC output of a given stage is not affected by its own \bar{C} , therefore, the simple inhibit scheme of Figure A and B does not apply.



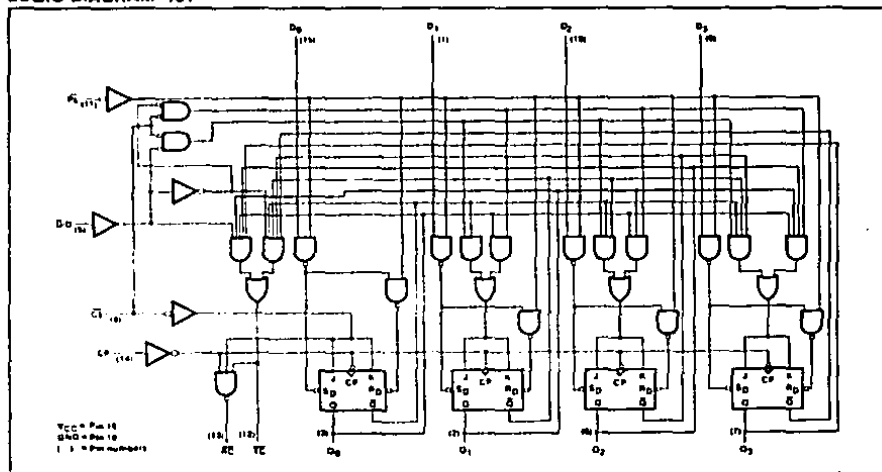
COUNTERS

54/74190, 191, LS194

LOGIC DIAGRAM '190



LOGIC DIAGRAM '191



Signetics

COUNTERS

54/74190, 191, LS191

MODE SELECT—FUNCTION TABLE, '190, '191

OPERATING MODE	INPUTS					OUTPUTS
	PL	\bar{U}/D	$\bar{C}\bar{E}$	CP	D_A	Q_A
Parallel load	L	X	X	X	L	L
	L	X	X	X	H	H
Count up	H	L	1	*	X	count up
Count down	H	H	1	*	X	count down
Hold (do nothing)	H	X	H	X	X	no change

TC AND $\bar{R}\bar{C}$ FUNCTION TABLE, '190

INPUTS			TERMINAL COUNT STATE				OUTPUTS	
\bar{U}/D	$\bar{C}\bar{E}$	CP	Q_0	Q_1	Q_2	Q_3	TC	$\bar{R}\bar{C}$
H	H	X	H	X	X	H	L	H
L	H	X	H	X	X	H	L	H
L	L	\bar{U}	H	X	X	H	L	\bar{U}
L	H	X	L	L	L	L	L	H
L	H	X	L	L	L	L	L	H
H	L	\bar{U}	L	L	L	L	L	\bar{U}

TC AND $\bar{R}\bar{C}$ FUNCTION TABLE, '191

INPUTS			TERMINAL COUNT STATE				OUTPUTS	
\bar{U}/D	$\bar{C}\bar{E}$	CP	Q_0	Q_1	Q_2	Q_3	TC	$\bar{R}\bar{C}$
H	H	X	H	H	H	H	L	H
L	H	X	H	H	H	H	L	H
L	L	\bar{U}	H	H	H	H	L	\bar{U}
L	H	X	L	L	L	L	L	H
L	H	X	L	L	L	L	L	H
H	L	\bar{U}	L	L	L	L	L	\bar{U}

- H = HIGH voltage level (steady state)
- L = LOW voltage level (steady state)
- \bar{U} = LOW voltage level (one setup time prior to the LOW to HIGH edge transition)
- X = Don't care
- * = LOW to HIGH edge transition
- \bar{U} = LOW pulse
- \bar{U} = TC goes LOW on a LOW to HIGH edge transition

ABSOLUTE MAXIMUM RATINGS (Over operating free air temperature range unless otherwise noted)

PARAMETER	54	54LS	74	74LS	UNIT
V_{CC} Supply voltage	7.0	7.0	7.0	7.0	V
V_{in} Input voltage	-0.5 to +5.5	-0.5 to +7.0	-0.5 to +5.5	-0.5 to +7.0	V
I_{in} Input current	-30 to +5	-30 to +1	-30 to +5	-30 to +1	mA
V_{out} Voltage applied to output in HIGH output state	-0.5 to + V_{CC}	-0.5 to + V_{CC}	-0.5 to + V_{CC}	-0.5 to + V_{CC}	V
T_A Operating free air temperature range	-55 to +125		0 to 70		°C

COUNTERS

54/74190, 191, LS191

RECOMMENDED OPERATING CONDITIONS

PARAMETER		54/74			54/74LS			UNIT	
		Min	Nom	Max	Min	Nom	Max		
V _{CC}	Supply voltage	Min	4.5	5.0	5.5	4.5	5.0	5.5	V
		Com'l	4.75	5.0	5.25	4.75	5.0	5.25	V
V _{IH}	HIGH-level input voltage		2.0			2.0		V	
V _{IL}	LOW-level input voltage	Min			+0.8			+0.7	V
		Com'l			+0.8			+0.8	V
I _{IK}	Input clamp current				-12			-18	mA
I _{OH}	HIGH-level output current				-800			-400	µA
I _{OL}	LOW-level output current	Min			16			4	mA
		Com'l			16			8	mA
T _A	Operating free-air temperature	Min	-55		+125	-55		+125	°C
		Com'l	0		70	0		70	°C

DC ELECTRICAL CHARACTERISTICS (Over recommended operating free-air temperature range unless otherwise noted)

PARAMETER	TEST CONDITIONS ¹	54/74190, 191			54/74LS191			UNIT		
		Min	Typ ²	Max	Min	Typ ²	Max			
V _{OH}	HIGH-level output voltage V _{CC} = MIN, V _{IH} = MIN, V _{IL} = MIN, I _{OH} = MAX	Min	2.4	3.4		2.5	3.4	V		
		Com'l	2.4	3.4		2.7	3.4	V		
V _{OL}	LOW-level output voltage V _{CC} = MIN, V _{IH} = MIN, V _{IL} = MAX	Min		0.2	0.4		0.25	0.4	V	
		Com'l		0.2	0.4		0.35	0.5	V	
				74LS				0.25	0.4	V
V _{IK}	Input clamp voltage	V _{CC} = MIN, I _I = I _{IK}						-1.5	V	
I _I	Input current at maximum input voltage	V _{CC} = MAX		V _I = 5.5V			1.0	mA		
		V _I = 7.0V	CE input				0.3	mA		
I _{IH}	HIGH-level input current	V _{CC} = MAX		V _I = 2.4V			120	µA		
				Other inputs			40	µA		
				V _I = 2.7V		CE input			50	µA
I _{IL}	LOW-level input current	V _{CC} = MAX		V _I = 0.4V			20	µA		
				Other inputs			-4.8	mA		
I _{OS}	Short-circuit output current ³	V _{CC} = MAX		Min	-20		-65	-20	-100	mA
				Com'l	-18		-65	-20	-100	mA
I _{CC}	Supply current ⁴ (total)	V _{CC} = MAX		Min	65	99	20	35	mA	
				Com'l	65	105	20	35	mA	

NOTES

- For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
- All typical values are at V_{CC} = 5V, T_A = 25°C.
- I_{OS} is tested with V_{OUT} = +0.5V and V_{CC} = V_{CC} MAX + 0.5V. No more than one output should be shorted at a time and duration of the short circuit should not exceed one second.
- Measure I_{CC} with all inputs grounded and all outputs open.

COUNTERS

54/74190, 191, LS191

AC CHARACTERISTICS $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0\text{V}$

PARAMETER	TEST CONDITIONS	54/74		54LS/74LS		UNIT
		$C_L = 15\text{pF}$, $R_L = 400\Omega$		$C_L = 15\text{pF}$, $R_L = 2\text{k}\Omega$		
		Min	Max	Min	Max	
f_{MAX}	Maximum input count frequency	Waveform 1		20	20	MHz
t_{PLH} t_{PHL}	Propagation delay Clock to Q output	Waveform 1		24 36	24 36	ns
t_{PLH} t_{PHL}	Propagation delay Clock to RC output	Waveform 2		20 24	20 24	ns
t_{PLH} t_{PHL}	Propagation delay Clock to TC output	Waveform 1		42 52	42 52	ns
t_{PLH} t_{PHL}	Propagation delay U/D to RC output	Waveform 7		45 45	45 45	ns
t_{PLH} t_{PHL}	Propagation delay U/D to TC output	Waveform 7		33 33	33 33	ns
t_{PLH} t_{PHL}	Propagation delay Data to Q outputs	Waveform 3		22 50	32 40	ns
t_{PLH} t_{PHL}	Propagation delay PL to any output	Waveform 4		33 50	33 50	ns
t_{PLH} t_{PHL}	Propagation delay CE to RC output	Waveform 2		33 33	33 33	ns

NOTE

Per industry convention, f_{MAX} is the worst case value of the maximum device operating frequency with no conditions on t_1 , t_2 pulse width or δt_{12} cycleAC SETUP REQUIREMENTS $T_A = 25^\circ\text{C}$, $V_{CC} = 5.0\text{V}$

PARAMETER	TEST CONDITIONS	54/74		54LS/74LS		UNIT
		Min	Max	Min	Max	
t_{PW}	CP pulse width	Waveform 1		25	25	ns
t_{WL}	PL pulse width	Waveform 5		35	35	ns
t_s	Setup time, Data to PL	Waveform 5		20	20	ns
t_h	Hold time, Data to PL	Waveform 5		0	5	ns
t_{rec}	Recovery time, PL to CP	Waveform 5		40	40	ns
$t_{s(L)}$	Setup time, LOW CE to Clock	Waveform 8		40	40	ns
$t_{h(L)}$	Hold time, LOW CE to Clock	Waveform 8		0	0	ns

LATCHES/FLIP-FLOPS

54/74LS373, 54/74LS374, S373, S374

**'373 Octal Transparent Latch With 3-State Outputs
'374 Octal D Flip-Flop With 3-State Outputs**

- 8-bit transparent latch — '373
- 8-bit positive, edge-triggered register — '374
- 3-State output buffers
- Common 3-State Output Enable
- Independent register and 3-State buffer operation

TYPE	TYPICAL PROPAGATION DELAY	TYPICAL SUPPLY CURRENT (Total)
74LS373	19ns	24mA
74S373	10ns	105mA
74LS374	19ns	27mA
74S374	8ns	118mA

ORDERING CODE

PACKAGES	COMMERCIAL RANGES	MILITARY RANGES
	V _{cc} - 5V ± 5%; T _a - 0°C to + 70°C	V _{cc} - 5V ± 10%; T _a - -55°C to + 125°C
Plastic DIP	N74LS373N • N74S373N N74LS374N • N74S374N	
Plastic SO	N74LS373D • N74S373D N74LS374D • N74S374D	
Ceramic DIP		S54LS373F • S54S373F S54LS374F • S54S374F
LLCC		S54S374G S54LS373G • S54LS374G

DESCRIPTION

The '373 is an octal transparent latch coupled to eight 3-State output buffers. The two sections of the device are controlled independently by Latch Enable (E) and Output Enable (OE) control gates.

The data on the D inputs are transferred to the latch outputs when the Latch Enable (E) input is HIGH. The latch remains transparent to the data inputs while E is HIGH, and stores the data present one setup time before the HIGH-to-LOW enable transition. The enable gate has about 400mV of hysteresis built in to help minimize problems that signal and ground noise can cause on the latching operation.

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable (OE) controls all eight 3-State buffers independent of the latch operation. When OE is LOW, the latched or transparent data appears at the outputs. When OE is HIGH, the outputs

INPUT AND OUTPUT LOADING AND FAN-OUT TABLE

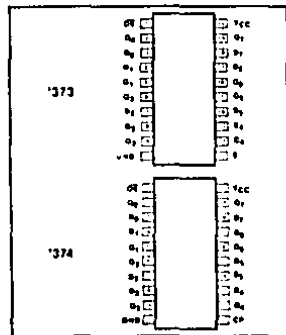
PINS	DESCRIPTION	5474B	5474LS
All	Inputs	15uI	1LSuI
All	Outputs	10SuI	30LSuI

NOTE
Where a 5474LS unit load (SuI) is 50uA I_{OH} and - 2.0mA I_{OL}, and a 5474LS unit load (LSuI) is 20uA I_{OH} and - 0.4mA I_{OL}, are in the HIGH impedance "off" state, which means they will neither drive nor load the bus.

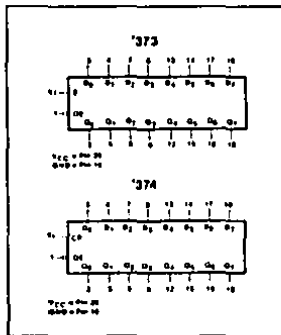
The '374 is an 8-bit, edge-triggered register coupled to eight 3-State output buffers. The two sections of the device are controlled independently by the Clock (CP) and Output Enable (OE) control gates.

The register is fully edge triggered. The state of each D input, one setup time before the LOW-to-HIGH clock transition, is transferred to the corresponding flip-flop's Q output. The clock buffer has about 400mV of hysteresis built in to help minimize problems that signal and ground noise can cause on the clocking operation.

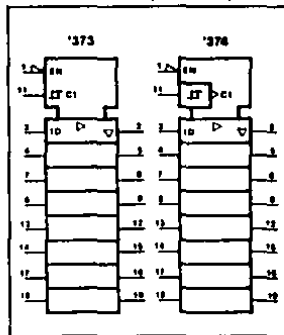
PIN CONFIGURATION



LOGIC SYMBOL



LOGIC SYMBOL (IEEE/IEC)



LATCHES/FLIP-FLOPS

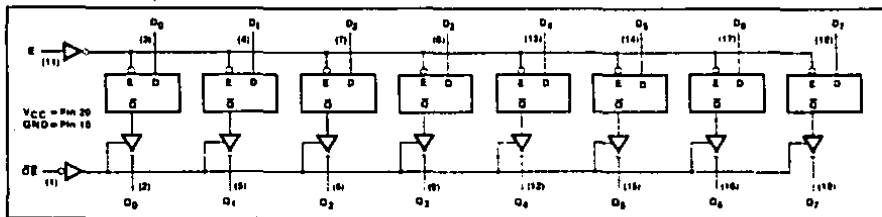
54/74LS373, 54/74LS374, S373, S374

The 3-State output buffers are designed to drive heavily loaded 3-State buses, MOS memories, or MOS microprocessors. The active LOW Output Enable (OE) controls

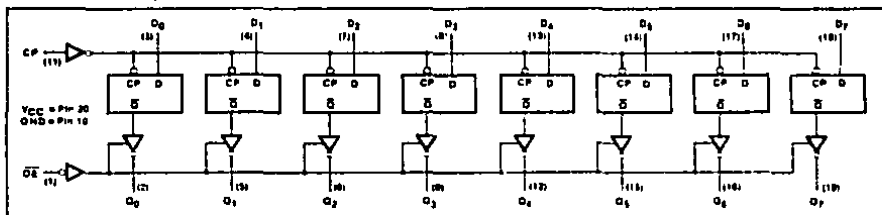
all eight 3-State buffers independent of the register operation. When OE is LOW, the data in the register appears at the outputs. When OE is HIGH, the outputs are in

the HIGH impedance "off" state, which means they will neither drive nor load the bus.

LOGIC DIAGRAM, '373



LOGIC DIAGRAM, '374



MODE SELECT—FUNCTION TABLE, '373

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	OE	E	D _n		Q ₀ -Q ₇
Enable and read register	L	H	L	L H	L H
Latch and read register	L	L	l h	L H	L H
Latch register and disable outputs	H	L	l h	L H	(Z) (Z)

MODE SELECT—FUNCTION TABLE, '374

OPERATING MODES	INPUTS			INTERNAL REGISTER	OUTPUTS
	OE	CP	D _n		Q ₀ -Q ₇
Load and read register	L	l h	l h	L H	L H
Load register and disable outputs	H	l h	l h	L H	(Z) (Z)

H = HIGH voltage level
 l = HIGH voltage level one setup time prior to the LOW to HIGH clock transition or HIGH to LOW OE transition
 L = LOW voltage level

l = LOW voltage level one setup time prior to the LOW to HIGH clock transition or HIGH to LOW OE transition
 h = HIGH voltage level one setup time prior to the LOW to HIGH clock transition
 H = HIGH voltage level
 (Z) = HIGH impedance off state
 l = LOW to HIGH clock transition

LATCHES/FLIP-FLOPS

54/74LS373, 54/74LS374, S373, S374

ABSOLUTE MAXIMUM RATINGS (Over operating free-air temperature range unless otherwise noted.)

PARAMETER		54LS	54S	74LS	74S	UNIT	
V_{CC}	Supply voltage	7.0	7.0	7.0	7.0	V	
V_{IN}	Input voltage	-0.5 to +7.0	-0.5 to +5.5	-0.5 to +7.0	-0.5 to +5.5	V	
I_{IN}	Input current	-30 to +1	-30 to +5	-30 to +1	-30 to +5	mA	
V_{OUT}	Voltage applied to output in HIGH output state.	-0.5 to + V_{CC}	-0.5 to + V_{CC}	-0.5 to + V_{CC}	-0.5 to + V_{CC}	V	
T_A	Operating free-air temperature range	-55 to +125			0 to 70		°C

RECOMMENDED OPERATING CONDITIONS

PARAMETER			54/74LS			54/74S			UNIT
			Min	Nom	Max	Min	Nom	Max	
V_{CC}	Supply voltage	Min	4.5	5.0	5.5	4.5	5.0	5.5	V
		Com'l	4.75	5.0	5.25	4.75	5.0	5.25	V
V_{IH}	HIGH-level input voltage		2.0		2.0			V	
V_{IL}	LOW-level input voltage	Min			+0.7			+0.8	V
		Com'l			+0.8			+0.8	V
I_{IK}	Input clamp current			-18			-18	mA	
I_{OH}	HIGH-level output current	Min		-1.0			-2.0	mA	
		Com'l		-2.6			-6.5	mA	
I_{OL}	LOW-level output current	Min		12			20	mA	
		Com'l		24			20	mA	
T_A	Operating free air temperature	Min	-55	+125	-55		+125	°C	
		Com'l	0	70	0		70	°C	

NOTE

 $V_{IL} = +0.7V$ MAX for 54S at $T_A = +125^\circ C$ only.

LATCHES/FLIP-FLOPS

54/74LS373, 54/74LS374, S373, S374

DC ELECTRICAL CHARACTERISTICS (Over recommended operating free-air temperature range unless otherwise noted.)

PARAMETER	TEST CONDITIONS ¹	54/74LS373, 374		5474S373, 374			UNIT			
		Min	Typ ²	Max	Min	Typ ²		Max		
V _{OH}	HIGH-level output voltage V _{CC} = MIN, V _{IH} = MIN, V _{IL} = MAX, I _{OH} = MAX	Mil	2.4	3.4			V			
		Com ¹	2.4	3.1		2.4	3.1	V		
V _{OL}	LOW-level output voltage V _{CC} = MIN, V _{IH} = MIN, V _{IL} = MAX	Mil		0.25	0.4		0.5 ³	V		
		Com ¹			0.35	0.5		0.5	V	
		I _{OL} = 12mA	74LS			0.25	0.4		V	
V _{IC}	Input clamp voltage V _{CC} = MIN, I _I = I _{IK}				-1.5		-1.2	V		
I _{OH}	Off-state output current, HIGH-level voltage applied V _{CC} = MAX, V _{IH} = MIN	V _O = 2.7V			20			μA		
		V _O = 2.4V					50	μA		
I _{OL}	Off-state output current, LOW-level voltage applied V _{CC} = MAX, V _{IH} = MIN	V _O = 0.4V			-20			μA		
		V _O = 0.5V					-50	μA		
I _I	Input current at maximum input voltage V _{CC} = MAX	V _I = 7.0V			0.1			mA		
		V _I = 5.5V					1.0	mA		
I _{IH}	HIGH-level input current V _{CC} = MAX, V _I = 2.7V				20			μA		
I _{IL}	LOW-level input current V _{CC} = MAX	V _I = 0.4V			-0.4			mA		
		V _I = 0.5V					-0.25	mA		
I _{OS}	Short-circuit output current ⁴ V _{CC} = MAX		-30		-130	-40		mA		
I _{CC}	Supply current (total) V _{CC} = MAX	I _{CCZ} OE = 4.5V 'LS373		24	40				mA	
		I _{CCZ} OE = 0V 'S373					105	180	mA	
		I _{CCZ} OE = 4.5V 'LS374		27	40				mA	
		I _{CCZ} All inputs grounded 'S374						102	140	mA
		I _{CCZ} CP, OE = 4.5V D Inputs = GND 'S374						131	180	mA

NOTES

- For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the applicable type.
- All typical values are at V_{CC} = 5V, T_A = 25°C.
- I_{OS} is tested on V_{OUT} = 0.5V and V_{CC} = V_{CC} MAX = 0.5V. Not more than one output should be shorted at a time and duration of the short circuit should not exceed one sec.
- V_{OL} = 0.45V max for 54S at T_A = +125°C only.

AC CHARACTERISTICS T_A = 25°C, V_{CC} = 5.0V

PARAMETER	TEST CONDITIONS	54/74LS		5474S		UNIT
		C _L = 45pF, R _L = 667Ω		C _L = 15pF, R _L = 280Ω		
		Min	Max	Min	Max	
f _{MAX}	Maximum clock frequency Waveform 6, '374	35		75		MHz
t _{PLH} t _{PHL}	Propagation delay Latch Enable to output Waveform 1, '373		30		14	ns
			30		18	ns
t _{PLH} t _{PHL}	Propagation delay Data to output Waveform 4, '373		18		12	ns
			18		12	ns
t _{PLH} t _{PHL}	Propagation delay Clock to output Waveform 6, '374		28		15	ns
			28		17	ns
t _{OVH}	Enable time to HIGH level Waveform 2		28		15	ns
t _{OVL}	Enable time to LOW level Waveform 3, '373 '374		36		18	ns
			28		18	ns
t _{PHZ}	Disable time from HIGH level Waveform 2, C _L = 5pF		20		9	ns
t _{PLZ}	Disable time from LOW level Waveform 3, C _L = 5pF		25		12	ns

NOTE

For industry comment on f_{MAX} is the worst case value of the maximum device operating frequency with no constraints on t_I, pulse width or duty cycle.

Signetics

LM3915 Dot/Bar Display Driver

General Description

The LM3915 is a monolithic integrated circuit that senses analog voltage levels and drives ten LEDs, LCDs or vacuum fluorescent displays, providing a logarithmic 3 dB/step analog display. One pin changes the display from a bar graph to a moving dot display. LED current drive is regulated and programmable, eliminating the need for current limiting resistors. The whole display system can operate from a single supply as low as 3V or as high as 25V.

The IC contains an adjustable voltage reference and an accurate ten-step voltage divider. The high-impedance input buffer accepts signals down to ground and up to within 1.5V of the positive supply. Further, it needs no protection against inputs of $\pm 35V$. The input buffer drives 10 comparators referenced to the precision divider. Accuracy is typically better than 1 dB.

The LM3915's 3 dB/step display is suited for signals with wide dynamic range, such as audio level, power, light intensity or vibration. Audio applications include average or peak level indicators, power meters and RF signal strength meters. Replacing conventional meters with an LED bar graph results in a faster responding, more rugged display with high visibility that retains the ease of interpretation of an analog display.

The LM3915 is extremely easy to apply. A 12V full-scale meter requires only one resistor in addition to the ten LEDs. One more resistor programs the full-scale anywhere from 1.2V to 12V independent of supply voltage. LED brightness is easily controlled with a single pot.

The LM3915 is very versatile. The outputs can drive LCDs, vacuum fluorescents and incandescent bulbs as well as LEDs of any color. Multiple devices can be cascaded for a dot or bar mode display with a range of 60 or 90 dB. LM3915s can also be cascaded with LM3914s for a linear/log display or with LM3918s for an extended-range VU meter.

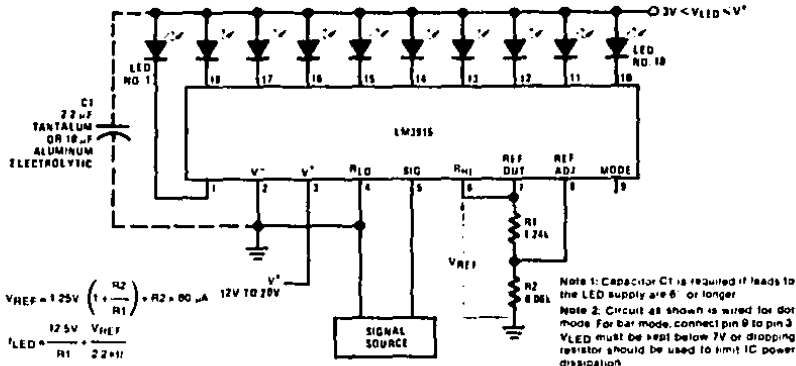
Features

- 3 dB/step, 30 dB range
- Drives LEDs, LCDs, or vacuum fluorescents
- Bar or dot display mode externally selectable by user
- Expandable to displays of 90 dB
- Internal voltage reference from 1.2V to 12V
- Operates with single supply of 3V to 25V
- Inputs operate down to ground
- Output current programmable from 1 mA to 30 mA
- Input withstands $\pm 35V$ without damage or false outputs
- Outputs are current regulated, open collectors
- Directly drives TTL or CMOS
- The internal 10-step divider is floating and can be referenced to a wide range of voltages

The LM3915 is rated for operation from $0^{\circ}C$ to $+70^{\circ}C$. The LM3915N is available in an 18-lead molded DIP package and the LM3915J comes in the 18-lead ceramic DIP.

Typical Applications

0V to 10V Log Display



Absolute Maximum Ratings

Power Dissipation (Note 3)	1W	Input Signal Overvoltage (Note 3)	+ 35V
Ceramic DIP(L)	625 mW	Divider Voltage	- 100 mV to V^*
Molded DIP(M)	25W	Reference Load Current	10 mA
Supply Voltage	25V	Storage Temperature Range	- 55°C to + 150°C
Voltage on Output Drivers	25V	Lead Temperature (Soldering, 10 seconds)	300°C

Electrical Characteristics (Note 1)

Parameter	Conditions (Note 1)	Min	Typ	Max	Units
Comparators					
Offset Voltage, Buffer and First Comparator	$0V < V_{RLO} = V_{RH} < 12V$, $I_{LED} = 1 \text{ mA}$		3	10	mV
Offset Voltage, Buffer and Any Other Comparator	$0V < V_{RLO} = V_{RH} < 12V$, $I_{LED} = 1 \text{ mA}$		3	15	mV
Gain ($\Delta I_{LED}/\Delta V_{IN}$)	$I_{L(REF)} = 2 \text{ mA}$, $I_{LED} = 10 \text{ mA}$	3	8		mA/mV
Input Bias Current (at Pin 5)	$0V < V_{IN} < (V^* - 15V)$		10	50	nA
Input Signal Overvoltage	No Change in Display	- 35		35	V
Voltage Divider					
Divider Resistance	Total, Pin 6 to 4	15	22	30	k Ω
Relative Accuracy (Input Change Between Any Two Threshold Points)	(Note 2)	2.0	3.0	4.0	dB
Absolute Accuracy at Each Threshold Point	(Note 2)				
	$V_{IN} = -3, -6 \text{ dB}$	- 0.5		+ 0.5	dB
	$V_{IN} = -9 \text{ dB}$	- 0.5		+ 0.65	dB
	$V_{IN} = -12, -15, -18 \text{ dB}$	- 0.5		+ 1.0	dB
	$V_{IN} = -21, -24, -27 \text{ dB}$	- 0.5		+ 1.5	dB
Voltage Reference					
Output Voltage	$0.1 \text{ mA} < I_{L(REF)} < 4 \text{ mA}$, $V^* = V_{LED} = 5V$	1.2	1.28	1.34	V
Line Regulation	$3V < V^* < 18V$		0.01	0.03	%/V
Load Regulation	$0.1 \text{ mA} < I_{L(REF)} < 4 \text{ mA}$, $V^* = V_{LED} = 5V$		0.4	2	%
Output Voltage Change with Temperature	$0^\circ\text{C} < T_{AK} < 70^\circ\text{C}$, $I_{L(REF)} = 1 \text{ mA}$, $V^* = V_{LED} = 5V$		1		%
Adjust Pin Current			75	120	μA
Output Drivers					
LED Current	$V^* = V_{LED} = 5V$, $I_{L(REF)} = 1 \text{ mA}$	7	10	13	mA
LED Current Difference (Between Largest and Smallest LED Currents)	$V_{LED} = 5V$, $I_{LED} = 2 \text{ mA}$ $V_{LED} = 5V$, $I_{LED} = 20 \text{ mA}$		0.12 1.2	0.4 3	mA mA
LED Current Regulation	$2V < V_{LED} < 17V$, $I_{LED} = 2 \text{ mA}$ $I_{LED} = 20 \text{ mA}$		0.1 1	0.25 3	mA mA
Dropout Voltage	$I_{LED(ON)} = 20 \text{ mA}$ w/ $V_{LED} = 5V$, $\Delta I_{LED} = 2 \text{ mA}$			15	V
Saturation Voltage	$I_{LED} = 20 \text{ mA}$, $I_{L(REF)} = 0.4 \text{ mA}$		0.15	0.4	V
Output Leakage, Each Collector	Bar Mode (Note 4)		0.1	10	μA
Output Leakage	Dot Mode (Note 4)				
Pins 10 - 18			0.1	10	μA
Pin 1		60	150	450	μA
Supply Current					
Standby Supply Current (All Outputs Off)	$V^* = +5V$, $I_{L(REF)} = 0.2 \text{ mA}$		2.4	4.2	mA
	$V^* = +20V$, $I_{L(REF)} = 1.0 \text{ mA}$		6.1	9.2	mA

Notes

Note 1: Unless otherwise stated, all specifications apply with the following conditions:

$$3VDC \leq V^+ \leq 20VDC$$

$$-0.015V \leq V_{IO} \leq 12VDC$$

$$T_A = 25^\circ C, I_{REF} = 0.2 mA, \text{ pin 9 connected to pin 3 (bar mode)}$$

$$3VDC \leq V_{LED} \leq 15V^+$$

$$V_{REF} = V_{OH}, V_{IO} \leq V^+ - 1.5V$$

For higher power dissipations pulse testing is used.

$$-0.015V \leq V_{OH} \leq 12VDC$$

$$0 \leq V_{IO} \leq V^+ - 1.5V$$

Note 2: Accuracy is measured referred to 0 dB = $\pm 10,000\mu V$ at pin 5 with $\pm 10,000\mu V$ at pin 5 and $0.000V$ at pin 4. At lower full-scale voltages, buffer and comparator offset voltage may add significant error. See table for threshold voltages.

Note 3: Pin 5 input current must be limited to $\pm 3 mA$. The addition of a 39k resistor in series with pin 5 allows $\pm 10V$ signals without damage.

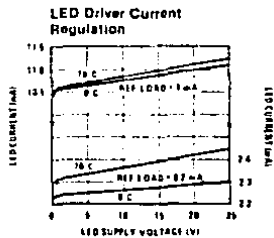
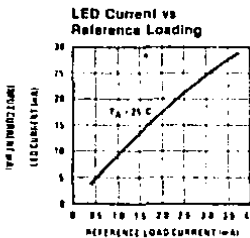
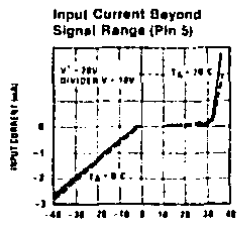
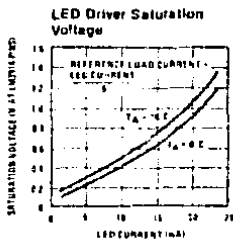
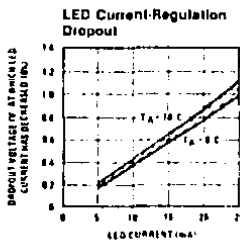
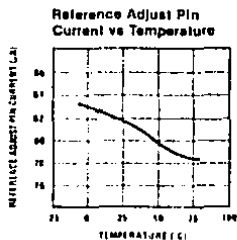
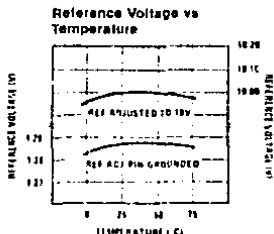
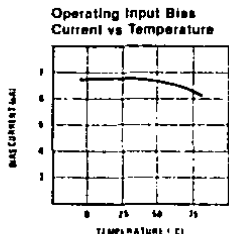
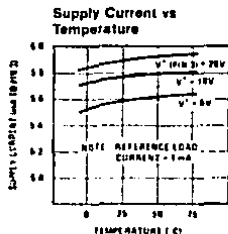
Note 4: Bar mode results when pin 9 is within 20 mV of V^+ . Out mode results when pin 9 is pulled at least 200 mV below V^+ . LED string I/O output current is disabled if pin 9 is pulled 0.9V or more below V(ED).

Note 5: The maximum junction temperature of the LM3915 is 100°C. Devices must be derated for operation at elevated temperatures (junction to ambient thermal resistance is 75°C/W for the ceramic DIP (A) package and 120°C/W for the molded DIP (B) package).

THRESHOLD VOLTAGE (Note 2)

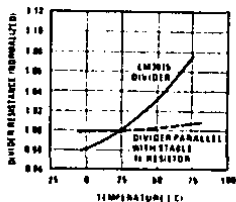
Output	dB	Min	Typ	Max	Output	dB	Min	Typ	Max
1	-27	0.422	0.447	0.531	6	-12	2.372	2.512	2.819
2	-24	0.596	0.631	0.750	7	-9	3.350	3.548	3.825
3	-21	0.841	0.891	1.059	8	-6	4.732	5.012	5.309
4	-18	1.189	1.259	1.413	9	-3	6.683	7.079	7.498
5	-15	1.679	1.778	1.995	10	0	9.985	10	10.015

Typical Performance Characteristics

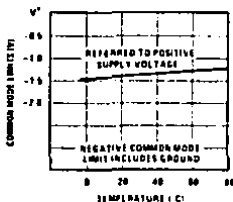


Typical Performance Characteristics (Continued)

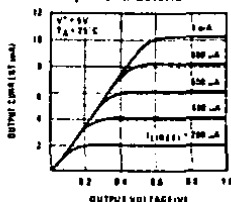
Total Divider Resistance vs Temperature



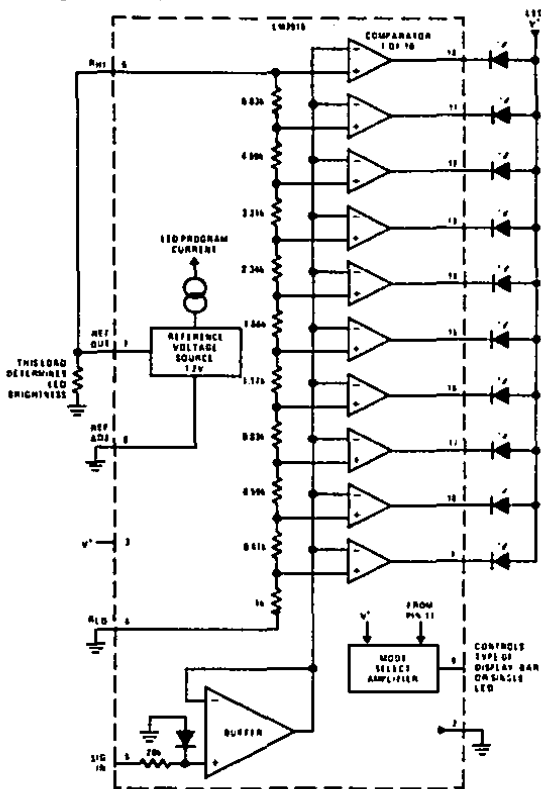
Common-Mode Limits



Output Characteristics



Block Diagram (Showing Simplest Application)



B I B L I O G R A F I A

- 1 Schilling D. and Belove Ch., ELECTRONIC CIRCUITS, DISCRETE AND INTEGRATED, McGraw-Hill Co., U.S.A., Second Edition, 1981.
- 2 Taub H. and Schilling D., DIGITAL INTEGRATED ELECTRONICS, McGraw-Hill, Co., U.S.A., 1979.
- 3 Millman J. and Halkias Ch., INTEGRATED ELECTRONICS, McGraw-Hill Co., U.S.A., 1975.
- 4 Malvino A., ELECTRONIC PRINCIPLES, McGraw-Hill Co., U.S.A., 1979.
- 5 Boylestad R. and Nashelsky L., ELECTRONIC DEVICES AND CIRCUIT THEORY, Prentice Hall, Inc., Englewood Cliffs, N.J., 1982.

- 6 Texas Instruments Engineering Staff, TRANSISTOR CIRCUIT DESIGN, McGraw-Hill Kogakusha, LTD, Tokyo, Japan, 1963.
- 7 Texas Instruments Engineering Staff, DESIGN WITH TTL INTEGRATED CIRCUITS, McGraw-Hill Co., U.S.A., 11th. Printing, 1984.
- 8 General Electric, TRANSISTOR MANUAL, General Electric Company, U.S.A., 1969.
- 9 National Semiconductor, AUDIO/RADIO HANDBOOK, National Semiconductor Corporation, Santa Clara, C.A., 1980.
- 10 Motorola, LINEAR AND INTERFACE INTEGRATED CIRCUITS, Motorola, Inc., Phoenix, Ariz., 1985.