

86  
2 Ene



**UNIVERSIDAD NACIONAL AUTONOMA  
DE MEXICO**

**FACULTAD DE INGENIERIA**

**SISTEMA DE ADQUISICION DE DATOS  
PARA MEDICION DE TEMPERATURA  
SADMET**

**T E S I S**

**QUE PARA OBTENER EL TITULO DE  
INGENIERO MECANICO ELECTRICISTA  
P R E S E N T A N**

**ARMANDO RAUL MEAVE MENDOZA  
GUILLERMO DE LA FUENTE GUZMAN  
VALENTIN MENDEZ MARTINEZ**



**DIRECTOR DE TESIS  
ING. JUAN B. MARTINEZ GARCIA**

**México, D F.**

**1985**



Universidad Nacional  
Autónoma de México



## **UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso**

### **DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL**

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

SISTEMA DE ADQUISICION DE DATOS PARA  
MEDICION DE TEMPERATURA  
(SADMET)

INDICE	PAGINA
INTRODUCCION	
CAPITULO 1: TEORIA DE SENSORES DE TEMPERATURA	1-1
1.1 EL TERMOPAR	1-3
1.2 EL TERMISTOR	1-24
1.3 EL RTD	1-28
1.4 EL SENSOR EN CIRCUITO INTEGRADO	1-30
1.5 EL SENSISTOR	1-31
CAPITULO 2: HARDWARE DEL SISTEMA	2-1
2.1 DISPOSITIVO MODULAR STANDARD OMNIBUS	2-5
2.2 FUENTE DE ALIMENTACION	2-9
2.3 DISEÑO CON EL Z80	2-14
2.4 PUERTO DE ENTRADA SALIDA TMS5501	2-24
2.5 DISEÑO DEL AMPLIFICADOR DE INSTRUMENTACION	2-34
2.6 DISEÑO DEL SISTEMA DE ADQUISICION DE DATOS	2-40
2.7 COMPENSACION DEL TERMOPAR	2-48
CAPITULO 3: SOFTWARE DEL SADMET	3-1
3.1 SOFTWARE BASE UTILIZADO	3-3
3.2 SOFTWARE DE APLICACION	3-11
3.3 ALMACENAMIENTO DEL SOFTWARE DE APLICACION	3-34
CONCLUSIONES	
APENDICE A: SENSORES DE TEMPERATURA	
A.1 ELEMENTOS CONSTITUTIVOS DE UN SISTEMA DE PIROMETRIA	A-1
A.2 CARACTERISTICAS DE ALAMBRES PARA TERMOPARES	A-2
A.3 ALAMBRES Y CABLES DE CONEXION PARA TERMOPAR	A-4
A.4 AISLAMIENTO PARA TERMOPARES	A-10
A.5 TERMINAL Y CABEZAS DE CONEXION PARA TERMOPARES	A-13
A.6 INSTRUMENTOS DE MEDICION	A-15
A.7 ESPECIFICACIONES TECNICAS DE VARIOS TIPOS DE RTD'S	A-17
APENDICE B: ESPECIFICACIONES TECNICAS DE LOS PRINCIPALES COMPONENTES	B-1

	PAGINA
B.1 CPU Z80	B-1
B.2 TMS 5501	B-8
B.3 ADC 0800	B-24
B.4 MULTIPLEXOR ANALOGICO 4051	B-30
B.5 MEMORIAS EPROM 2716 Y RAM 2114	B-37
B.6 DECODIFICADOR 74LS138	B-45
B.7 REGISTRO 74LS194	B-48

#### APENDICE C: LENGUAJE BASIC

C.1 ELEMENTOS DEL LENGUAJE DE CONTROL BASIC	C-1
C.2 SINTAXIS GENERAL DEL LENGUAJE DE CONTROL BASIC	C-2
C.3 COMANDOS Y DECLARACIONES DEL LENGUAJE DE CONTROL BASIC	C-6
C.4 ERRORES REPORTADOS	C-12

#### BIBLIOGRAFIA

## INTRODUCCION

Es indudable que las computadoras han tomado gran importancia en el mundo actual. Los fabricantes se esfuerzan día con día en ofrecer máquinas más veloces, más completas, de menor tamaño y de mayor capacidad, sin descuidar el costo, ya que éste disminuye conforme se va desarrollando la tecnología. La utilización de las computadoras ha creado poco a poco lo que podríamos considerar como otra Revolución Industrial y es que cada vez son más las aplicaciones que se les dan a estas máquinas en casi todas las actividades que desarrolla el ser humano.

La cantidad de recursos humanos y económicos que se ha destinado, a nivel mundial, para la investigación y el desarrollo de sistemas basados en computadoras, es cada vez mayor. Se intuye que en un futuro no muy lejano, sufriremos una invasión de computadoras en prácticamente cualquier actividad que realizemos modificando con ello, muy probablemente nuestra educación y por ende nuestros patrones de conducta, como está sucediendo en los países de tecnología avanzada dentro del ramo.

Nuestro país no debe quedarse a la zaga de este fenómeno ya que debemos tratar de disminuir la dependencia tecnológica en que nos encontramos inmersos. Es claro que nuestro país, dado los recursos de que dispone, no debe buscar enfrentarse en aquellas ramas que competitivamente no están (por el momento) a su alcance, más bien, debe utilizar los recursos que otros países ya producen a gran escala, para satisfacer sus crecientes necesidades.

Por ejemplo, el objetivo quizá no sea producir una computadora más barata que la que produce otro país, lo mejor sería aprovechar esa computadora en aquellas áreas en que su utilización represente una gran ventaja, y es que emplear las aplicaciones específicas que otras naciones le dan a las computadoras sería aplicar soluciones costosas, que probablemente no correspondan a nuestra realidad, ya que el Software y -- Hardware de aplicación, son las partes más costosas en un sistema de - computación.

Dentro de este marco surge nuestro proyecto de un sistema de adquisi- ción de datos.

El sistema pretende buscar una aplicación de los microprocesadores y - que a su vez sea de utilidad a nuestra industria con dispositivos elec- trónicos y recursos financieros que estén al alcance de cualquiera.

El sistema podrá sensar y medir diversas variables físicas tales como - presión, humedad, precipitación pluvial, temperatura, etc., de tal forma que al utilizar el microprocesador se facilite la supervisión y control de dichas variables.

Pensamos que una de las variables más importantes, más usadas y al mismo tiempo más difíciles de medir en los procesos industriales es la tem peratura, por lo que nuestro proyecto está orientado a un sistema de ad quisición de datos para medición de temperatura (SADMET), sin embargo y es bueno hacerlo notar nuestro sistema pretende ser capaz de sensar y - controlar cualquier variable física.

El presente trabajo está organizado en 3 capítulos, cada uno de ellos, tratando un tema específico con la información necesaria para la expli- cación completa de nuestro sistema.

A continuación se da una breve descripción de cada uno de los capítulos de nuestro trabajo.

Tomando en cuenta que existen varias teorías utilizadas en dispositivos transductores de temperatura, el capítulo uno contiene un estudio de --

Los principales sensores de temperatura existentes, a saber: termopares, termistores, RTD's ó PRTD's, sensores en C.I. y sistores. Dicho estudio contiene un análisis de parámetros tan importantes como: linealidad, exactitud, sensibilidad, disponibilidad y costo por mencionar algunos. De este capítulo surgen importantes conclusiones acerca del dispositivo idóneo para nuestros objetivos, así como los requisitos a satisfacer para su adecuado funcionamiento.

En este capítulo se trata al termopar con mayor detalle, ya que representa la mejor opción, razón por la cual, fue seleccionado como el transductor de nuestro sistema.

Dentro del estudio del termopar, se mencionan los principales efectos termoelectricos, las leyes de la termometría, tipos de termopar, formas de compensación, factores de selección, aplicaciones en la industria, etc. A diferencia del estudio de los otros sensores de temperatura de los cuales sólo se da una breve descripción.

El capítulo dos contiene la información detallada de cada una de las funciones del SADMET a nivel Hardware. Se explican en detalle criterios de selección de componentes y de diseño de circuitos. Se desglosa de una manera profunda, el funcionamiento de los circuitos, tanto en conjunto como a nivel individual, explicándose la teoría utilizada, la cual nos llevo a determinar los componentes elementales de éstos. Cuando se considera necesario, se proporciona el dibujo del bloque funcional así como sus diagramas de tiempo (cronogramas).

Creemos pertinente aclarar que en este trabajo se considera como Hardware a todos aquellos dispositivos electrónicos que proporcionan las señales necesarias para el funcionamiento del sistema, entre otras se cuentan las de direccionamiento, multiplexaje y de control. Además el Hardware incluye el diseño y la implementación de los circuitos para el tratamiento de la señal enviada por el transductor.

El tercer capítulo está orientado al Software con que cuenta nuestro sistema. Aquí se explica en detalle las características del software

base de nuestra microcomputadora, sus alcances, sus limitaciones y sus consecuencias.

Dentro de este capítulo se explica como surgió nuestro programa de aplicación, qué hace, cómo lo hace y cuáles son sus posibles alternativas de expansión.

Para finalizar nuestro trabajo mencionamos las actividades desarrolladas en el transcurso de la elaboración y diseño del Sistema de Adquisición de Datos para Medición de Temperatura, así como también los problemas que encontramos en el camino llegando al final a conclusiones que seguramente ayudarán en el desarrollo de futuros proyectos de esta índole, así como la potencialidad del sistema para su mejor aprovechamiento.

Se dedica una sección para la recopilación de apéndices que consideramos como referencias de gran utilidad para el estudio y complemento de cada uno de los capítulos.

CAPITULO 1.- TEORIA DE SENSORES DE TEMPERATURA.

I N D I C E  
\* \* \* \* \*

	<u>Página</u>
1.0.- INTRODUCCION	1-1
1.1.- EL TERMOPAR	1-3
1.1.1.- Selección	1-8
1.1.2.- Compensación y Calibración	1-11
1.1.3.- Diagnóstico de Problemas en la Instalación	1-18
1.1.4.- Aplicaciones Industriales del Termopar según su elemento protector.	1-20
1.2.- EL TERMISTOR	1-24
1.3.- EL RTD (RESISTANCE TEMPERATURE DETECTOR)	1-28
1.4.- EL SENSOR EN CIRCUITO INTEGRADO	1-30
1.5.- EL SENSISTOR	1-31
1.6.- CONCLUSIONES	1-33

## CAPITULO I

### TEORIA DE SENSORES DE TEMPERATURA.

#### 1.0.- INTRODUCCION:

En el mercado nos podemos encontrar con gran variedad de sensores de temperatura, sin embargo, en este capítulo, trataremos sólo a los sensores de temperatura que utilizan los efectos eléctricos para la medición de ésta. Dentro de las ventajas que ofrecen los sensores a estudiar se pueden mencionar las siguientes: la señal que proporcionan a su salida se puede detectar y amplificar y así usarse para propósitos de control u otras aplicaciones, también se pueden obtener lecturas de gran exactitud, si los sensores empleados se calibran y compenzan adecuadamente. En este trabajo se describirán a cinco transductores de temperatura los cuales son: el Termopar, el Termistor, el RTD (Resistance Temperature Detector) o PRTD (Platinum Resistance Temperature Detector), los sensores en circuito integrado y el sensistor.

Para poder seleccionar nuestro elemento sensor, establecimos ciertos requisitos con los cuales debería de cumplir dicho sensor, entre otros requisitos se pueden mencionar los siguientes:

- Capacidad para detectar temperaturas industriales (Aprox. 0-1000°C)
- Facilidad para conseguirlo.
- Precio accesible.
- Grado de exactitud aceptable.

Como se explicará a lo largo de este capítulo, el sensor que tuvo características más cercanas a nuestro objetivos, fue el termopar, razón por la cual se hará un estudio a fondo de éste, mientras que los restantes sensores de temperatura (RTD, termistor, etc.) sólo se describirán brevemente.

TRANSDUCTORES DE TEMPERATURA MAS COMUNES

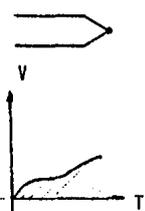
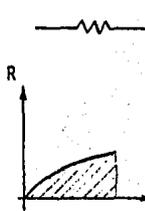
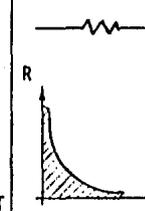
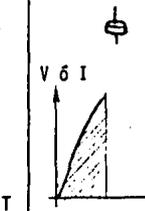
	<p align="center">TERMOPAR</p> 	<p align="center">R T D</p> 	<p align="center">TERMISTOR</p> 	<p align="center">SENSOR C.I.</p> 
VENTAJAS	<ul style="list-style-type: none"> <li>- Auto Polarizado</li> <li>- Simple</li> <li>- Robusto</li> <li>- Económico</li> <li>- Gran Variedad</li> <li>- Rango de Temp. amplio</li> </ul>	<ul style="list-style-type: none"> <li>- Muy estable</li> <li>- Muy preciso</li> <li>- Más lineal que el Termopar</li> </ul>	<ul style="list-style-type: none"> <li>- Salida grande</li> <li>- Rápido</li> <li>- Dos alambres medidores</li> </ul>	<ul style="list-style-type: none"> <li>- Muy lineal</li> <li>- La salida más grande</li> <li>- Barato</li> </ul>
DESVENTAJAS	<ul style="list-style-type: none"> <li>- No lineal</li> <li>- Voltaje bajo</li> <li>- Requiere Ref.</li> <li>- Poco estable</li> <li>- Poco sensible</li> </ul>	<ul style="list-style-type: none"> <li>- Caro</li> <li>- Lento</li> <li>- Requiere fuente corriente</li> <li>- Cambio de resistencia pequeño</li> <li>- Resistencia absoluta baja</li> <li>- Autocalentamiento</li> </ul>	<ul style="list-style-type: none"> <li>- No lineal</li> <li>- Rango de Temp. limitado.</li> <li>- Frágil</li> <li>- Requiere F. de Corriente.</li> <li>- Auto calentamiento.</li> </ul>	<ul style="list-style-type: none"> <li>- T 200°C</li> <li>- Req. Fte. de Poder</li> <li>- Lento</li> <li>- Autocalentamiento</li> <li>- Las configuraciones son limitadas</li> </ul>

TABLA 1.1

Para tener una idea de los sensores a estudiar, la tabla 1.1 muestra las curvas características de 4 de los dispositivos a tratar, así como las ventajas y desventajas de cada uno de ellos.

### 1.1. El Termopar.

El Termopar se basa en el fenómeno que sucede cuando se juntan en un extremo, dos metales diferentes y en dicho extremo se le aplica cierta temperatura, entonces en los extremos opuestos de los dos metales, se produce una diferencia de potencial que es proporcional a la temperatura del extremo en que están unidos los dos metales (ver fig. 1.1)

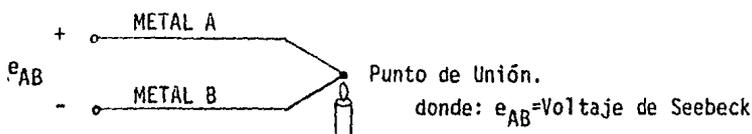


Fig. 1.1 Efecto Seebeck

Para facilitar el entendimiento del funcionamiento del termopar, se mencionarán primero los efectos y leyes de termometría en los cuales se basa el termopar. Por lo tanto, en los siguientes párrafos, se describen: el efecto Seebeck, el efecto Peltier, el efecto Thompson, la ley de los metales intermedios, la ley de las temperaturas interiores y la ley de los metales insertados.

#### Efecto Seebeck.

En 1821, Thomas J. Seebeck descubrió que cuando un lazo formado por dos metales diferentes y una de las puntas (junturas) está a una temperatura  $T_1$ , mientras la otra junta está a una temperatura mayor  $T_2$ , fluiría una corriente en el lazo y continuará fluyendo mientras las dos juntas estén a temperaturas diferentes. La fuerza electromotriz (FEM) producida por esta corriente, es llamada Fuerza Electromotriz Térmica de Seebeck y su va-

lor es directamente proporcional a la diferencia de Temperatura de las dos juntas. ( $\mathcal{E}_{AB} = \alpha T$ ) = Coeficiente de Temperatura

Ejemplos:

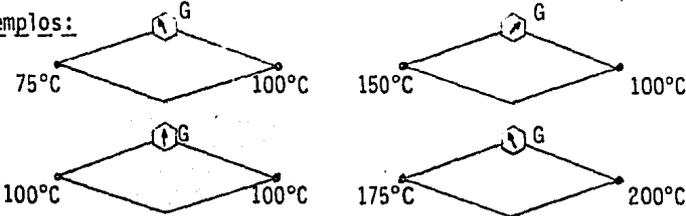


Fig. 1.2.- Efecto Seebeck

En la figura 1.2 se observa que cuando ambas juntas están a la misma Temperatura, el galvanómetro no se mueve, es decir no fluye corriente alguna.

### Efecto Peltier.

En 1834 J.C.A. Peltier, reportó que cuando dos metales diferentes son conectados, y puesto que una corriente fluye en el lazo formado por los dos metales (según el efecto Seebeck) una junta absorberá calor, mientras que la otra liberará calor.

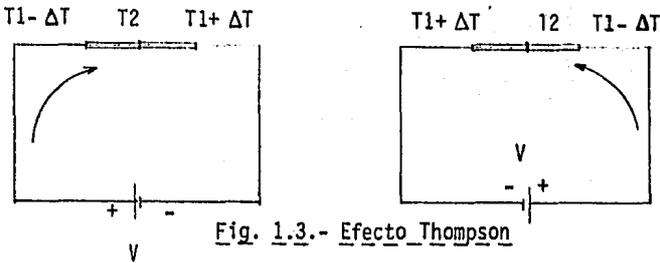
Nota: En este descubrimiento, está basado el refrigerador moderno.

La cantidad de calentamiento y enfriamiento en el lazo de Peltier, es directamente proporcional a la corriente que fluye en el lazo.

### Efecto Thompson.

Sir William Thompson descubrió que cuando un conductor es conectado a una fuente externa, hay un gradiente de temperatura a través del conductor, esto es, cuando el centro está a una temperatura ( $T_2$ ) y los extremos a una temperatura menor ( $T_1$ ), el paso de corriente a través del conductor causa un cambio en una de las temperaturas extremas de  $T_1$  a  $T_1 - \Delta T$ , y en el otro extremo tenemos que cambia de  $T_1$  a  $T_1 + \Delta T$ .

Ejemplo:



Como se puede observar, en la figura 1.3, si la corriente fluye en sentido contrario al original, el extremo que tenía una temperatura de  $T_1 - \Delta T$ , cambiará a  $T_1 + \Delta T$  y sucede el efecto contrario en el otro extremo del metal.

Quizás sea conveniente aclarar que el Efecto Thompson en todos los metales es muy pequeño e inclusive en algunos metales, tal efecto es cero.

### Leyes de la Termometría.

Las leyes que a continuación se mencionan asumen que los alambres de medición o puntas, son homogéneos, es decir, que están libres de defectos e impurezas.

### Ley de los Metales Intermedios.

Establece, que si en un circuito termoeléctrico, se coloca un tercer metal, la FEM neta del circuito, no se verá afectada, siempre y cuando las nuevas conexiones se mantengan a la misma temperatura.

Ejemplo: Tenemos un Termopar de Hierro-Constantan (Fe-C), si se insertan dos puntas de cobre (Cu) entre los puntos de nuestro Termopar Fe-C, no habrá cambio en el voltaje de salida, y éste será el mismo que cuando se tenía solo el Termopar Fe-C a temperatura  $T$ . (Ver la fig. 1.4).

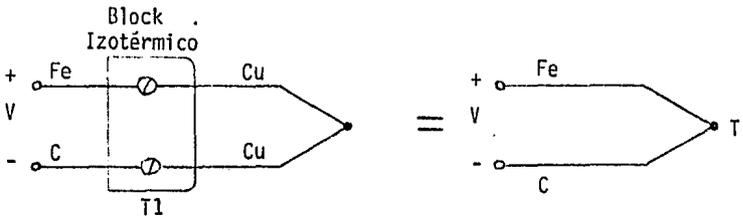


Fig. 1.4.-Ley de los metales Intermedios

Ley de las Temperaturas Interiores.

Esta ley explica que el voltaje de salida  $V$ , será el mismo que el del par Fe-C a la temperatura  $T$ , despreciando la fuente externa de calentamiento aplicada a cualquiera de las puntas de medición del Termopar.

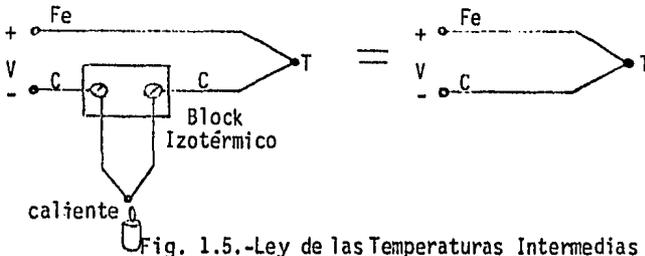


Fig. 1.5.-Ley de las Temperaturas Intermedias

En otras palabras, esta ley establece que si dos metales diferentes producen una FEM  $E_1$  cuando se encuentran sus juntas a unas temperaturas  $T_1-T_2$  y una FEM  $E_2$  cuando sus juntas están a  $T_2-T_3$ , la FEM generada cuando las juntas estén a  $T_1-T_3$ , será  $E_3$  y es igual a  $E_1+E_2$ , como se muestra en la figura 1.6.

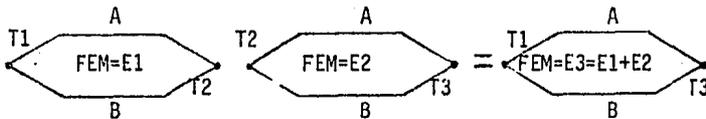


Fig. 1.6.-Ley de las Temperaturas Intermedias

Ley de los Metales Insertados.

El voltaje  $V$ , será igual al que presenta en el par Fe-C a temperatura  $T$ , si ambas puntas del metal P, están a la misma temperatura. Los dos Ter-

mopares creados por la inserción del tercer metal (Fe-P y P-Fe) actúan en sentido contrario, es decir se contrarrestan sus efectos. (Fig. 1.7)

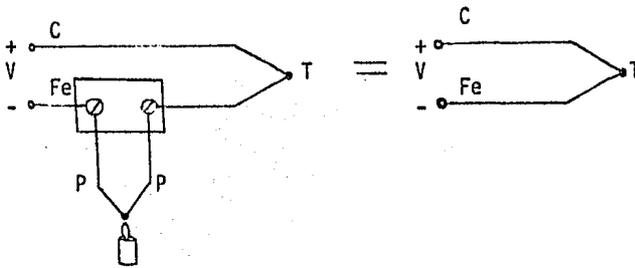


Fig. 1.7.- Ley de los metales Insertados

### 1.1.1.- Selección de Termopares.

Al seleccionar un termopar, se toman en cuenta dos características, 1) Diámetro del alambre y 2) Los materiales de los cuales van a ser hechos tales alambres.

La selección del diámetro del alambre está comprometida entre - la robustez requerida para la instalación y la pérdida de calor a través del alambre mismo. En la mayoría de las instalaciones industriales, la robustez es más importante que las pérdidas por calor.

La selección de acuerdo al material, es una consideración extremadamente importante, ya que se deben de tomar en cuenta factores como: FEM de salida, exactitud, estabilidad, rangos de temperatura de operación, costo, medio en el que va a operar el - termopar, etc.

#### Selección de acuerdo a la Atmósfera (o medio ambiente).

La atmósfera a la cual va a ser sujeto el termopar, es uno de los factores más importantes de considerar, al seleccionar el material de construcción del termopar, por ejemplo, seleccionando un termopar, Cobre-Constantan o Fierro-Constantan, en una atmósfera oxidante, causará deterioro, en el termopar ya que aunque como sabemos, la atmósfera oxidante no oxida el cobre, fierro o el constantan, pero causa una reducción en el área transversal del termopar, aunque la FEM de salida, permanece relativamente constante. Sin embargo, en termopares que usan cromel, platino o alumel, el oxígeno resulta en el deterioro de sus superficies y por lo tanto, en una reducción en su FEM de salida.

En la sección 1.1 4 se dan varios ejemplos de termopares de todos los tipos (dependiendo de su material de construcción), con varias aplicaciones industriales.

Selección de acuerdo a la FEM de Salida.

En la figura 1.8 se ilustran los tipos de termopares más comunmente usados y sus curvas de respuesta, temperatura contra FEM de salida.

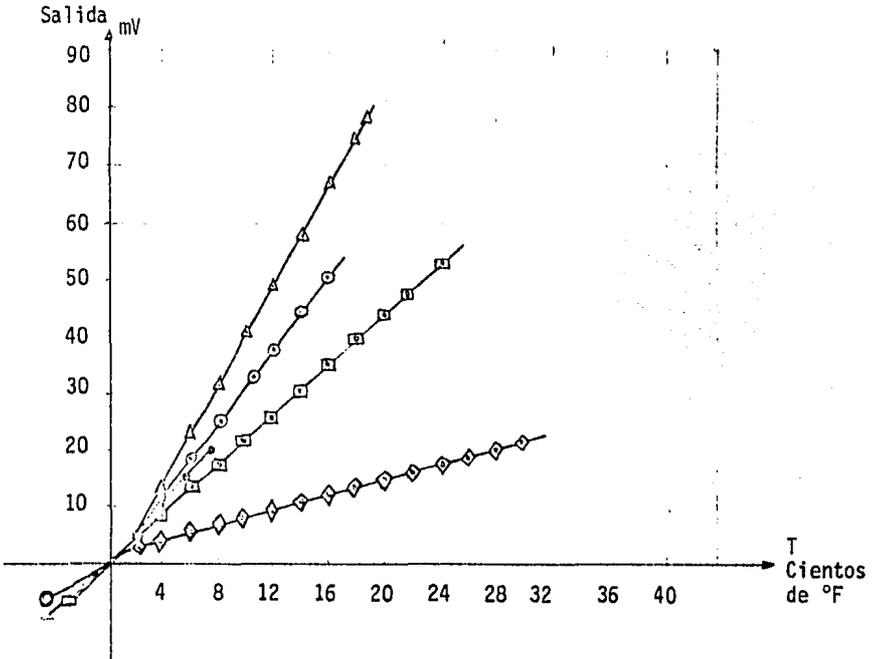


Fig. 1.8 Tipos de Termopar

donde:

- |     |                        |                    |
|-----|------------------------|--------------------|
| —△— | Cromel - Constantan    | tipo "E"           |
| —○— | Fierro - Constantan    | tipo "J"           |
| —●— | Cobre - Constantan     | tipo "T"           |
| —□— | Cromel - Alumel        | tipo "K"           |
| —◇— | Platino- Platino+Radio | tipo "R". "S", "B" |

De la figura 1.8 se observa por ejemplo que los termopares Cromel-Constantan, tienen rangos de temperatura que van de unos 2 ó 3 cientos de °F bajo cero hasta un poco menos de 1800°F, la gráfica también muestra que la característica temperatura -FEM de estos pares, es lineal en gran porción de la curva después de los 400°F, además la exactitud y estabilidad de los termopares Cromel-Constantan, es superior a la de otros tipos y son menos caros que los de la clase de platino.

Otra curva importante de mencionar que se ve en la gráfica es la de los termopares Platino-Platino+Rodio. Se nota que el rango de temperatura de estos pares es muy amplio, ya que va desde 0°F hasta aproximadamente 3000°F. La curva no es perfectamente lineal pero los factores como exactitud y estabilidad del platino, lo hacen muy superior a cualquier otro tipo de termopar, el único inconveniente de este tipo de pares es su costo elevado, pero eso se discutirá en el párrafo siguiente.

#### Selección de Acuerdo a la Economía.

Algunos datos obtenidos sobre precios, nos indican que los termopares más baratos son los del tipo Cobre-Constantan y los de Fierro-Constantan, después, casi al doble del precio anterior se encuentran los pares de - Cromel-Alumel y Cromel-Constantan y por último, los termopares más caros son los del tipo de Platino-Rodio, lo cual hace que estos últimos sean utilizados sólo en situaciones donde la alta exactitud y estabilidad, que es dada por este tipo de termopares, sea absolutamente necesaria.

Observando los anteriores criterios de selección, y basándonos en ellos, en nuestro sistema nos decidimos por elegir al termopar tipo J (Fierro-Constantan) ya que éste se apegó más a nuestras condiciones que los -- otros tipos de termopares. Tales condiciones fueron, como ya lo mencionamos en la introducción de este capítulo: rango de temperatura de - (0-1600°C) facilidad para conseguirlo, precio accesible y grado de exactitud aceptable.

### 1.1.2. Calibración y Compensación del Termopar.

Quando se van a hacer mediciones de temperatura con termopares, la junta de referencia debe mantenerse a una temperatura constante, o una compensación electrónica para los cambios de temperatura es necesaria en dicha junta.

Al conectar un medidor a las puntas del termopar, se produce un error en la medición, que es función de la temperatura en el instrumento medidor. Dicho error produce un voltaje que se resta al voltaje medido equivalente a la temperatura de la junta de medición, dando como resultado, lecturas falsas. Al voltaje indeseado producido en el dispositivo medidor, se le conoce como error de junta fría y debe ser cancelado.

A continuación se describen varios métodos para compensar los termopares dentro de los cuales está el método de compensación por hardware, el cual se tratará a fondo en el capítulo de hardware, debido a que tal método fue el que empleamos en la compensación de nuestro termopar.

#### a) Método del Baño de Hielo.

Este procedimiento permite la generación de una FEM (fuerza - electromotriz) en las terminales del instrumento de lectura. En la figura 1.9, las juntas de referencia del termopar se refieren al punto del hielo.

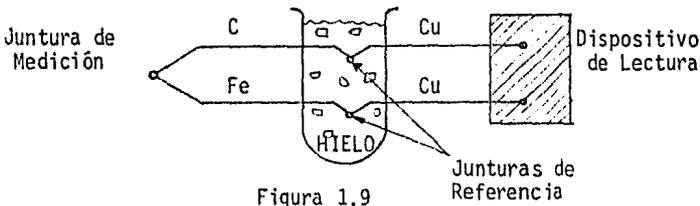


Figura 1.9

Los cambios en la temperatura de la junta de referencia, afectan la salida medida y los instrumentos deben cancelar esta fuente de error. Entonces, si se ponen las juntas de referencia en un baño de hielo ( $0^{\circ}\text{C}$ ), la temperatura de la junta de referencia es conocida y la diferencia de temperaturas se puede obtener sencillamente. Se observa que este método resulta poco conveniente porque el mantener el baño de hielo durante largo tiempo, no es práctico.

b) Método de Calentamiento sobre Referencias.

Se utilizan dos controladores de temperatura para simular la temperatura de referencia al punto del hielo:

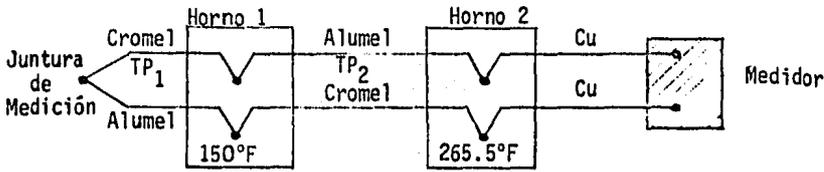


Fig. 1.10

Dos hornos a temperaturas diferentes son utilizados en este método. Los dos hornos se utilizan para dar un equivalente de una temperatura de referencia baja. Por ejemplo, las puntas del termopar  $TP_1$  (Cromel Alumel) son conectadas al horno 1 para formar dos juntas (Cromel-Alumel, Alumel-Cromel) que según tablas dan como resultado  $2.66\text{ mV}$  cada una, es decir, el voltaje en la salida del horno 1 será de  $2.66\text{ mV}$  o  $5.32\text{ mV}$ . Para comenzar este nivel de voltaje, las puntas del termopar  $TP_2$  (Cromel-Alumel) son conectadas a las puntas de cobre del medidor en un segundo horno de  $265.5^{\circ}\text{F}$ . Esta es la temperatura precisa a la cual el termopar Cromel-Cobre y Alumen-Cobre, produce un voltaje diferencial de  $5.32\text{ mV}$ . Este voltaje cancela la salida de  $5.32\text{ mV}$  del primer horno, nivelando a  $0\text{ mV}$  las terminales de cobre que van al medidor, y este voltaje es equivalente a una temperatura de  $0^{\circ}\text{C}$  ó  $-32^{\circ}\text{F}$ .

c) Compensación por Software.

En la figura 1.11 las juntas J3 y J4 constituyen la junta de referencia, un termistor ( $R_T$ ), nos permite medir la temperatura absoluta de la junta de referencia. Se asume que las juntas J3, J4 y el termistor, se encuentran a la misma temperatura gracias al bloque izotérmico.

El procedimiento a seguir en este método es:

- Medimos  $R_T$  la cual se refleja como un voltaje ( $V_{REF}$ ) cuyo nivel sería captado a través de un canal de nuestro sistema.
- Por otro canal, se detecta el voltaje  $V$ , que contiene al error de junta fría.
- Mediante un programa, que se encuentra previamente almacenado en el sistema, se realiza la resta de  $V$  y  $V_{REF}$ , para obtener  $V_1$ , este voltaje es acondicionado por el mismo programa almacenado, tal que en la pantalla o en la salida del sistema, podemos leer la temperatura real de la junta  $J_1$  ( $T_{J_1}$ ).

La figura 1.11 muestra el diagrama de la compensación por software.

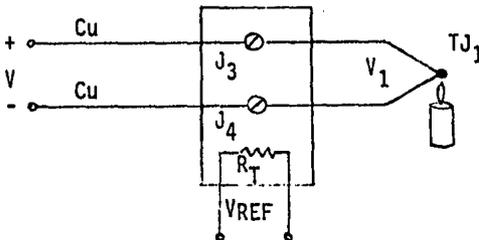


Fig. 1.11 Compensación por Software



taje cancela el error y mantiene la temperatura de la junta de referencia sobre un gran rango de temperatura ambiente y - con gran exactitud de grados,

Una de las ventajas de la compensación del puente eléctrico y en general de la compensación por hardware, es que se elimina la necesidad de computar la temperatura absoluta de la junta de referencia, con esto se ahorran dos pasos de cómputo que son: la detección del voltaje de referencia (VREF) y la resta de V y VREF para obtener  $V_1$  (ver figura 1.11 para mayor referencia). Por lo dicho anteriormente, se nota que la compensación por hardware es más rápida que la compensación por software.

La tabla 1.2 muestra las características de ambas compensaciones.

COMPENSACION HARDWARE	COMPENSACION SOFTWARE
<ul style="list-style-type: none"> <li>- Más rápida</li> <li>- Restringida solo a un tipo de termopar</li> </ul>	<ul style="list-style-type: none"> <li>- Requiere más tiempo de cómputo</li> <li>- Versátil, acepta cualquier tipo de Termopar</li> </ul>

Tabla 1.2

Hasta el momento, sólo hemos hablado de los métodos para compensar termopares, en los siguientes párrafos se mencionará un método de calibración usualmente empleado en la industria.

Se entiende como calibración el comenzar el termopar a diversas temperaturas, es decir, eliminar el error de junta fría en un amplio rango.

Podemos decir en general que, antes de aceptar una lectura de un instrumento, es recomendable realizar, al menos, una simple verificación de la calibración para estar seguros de la validez de las mediciones.

#### Método del Horno verificador de temperatura.

Se emplea un horno que teóricamente es un horno controlador de temperaturas exactas, que tiene en el centro de su área caliente, un bloque de metal (cobre o aluminio) al cual se le hace un orificio. Un termopar estándar calibrado y varios termopares a ser calibrados son insertados en el hoyo del bloque metálico. Cuando el horno y el bloque de metal alcanzan la estabilidad térmica a una temperatura dada, la temperatura puede ser determinada exactamente del termopar estándar y las correcciones necesarias son hechas para cada uno de los termopares a calibrar. El principio que hay detrás de este procedimiento es que, el horno puede controlar temperaturas exactas con tolerancias razonables, pero por la existencia del bloque de metal, se da una inercia térmica adicional tal que la temperatura del pozo de calibración o del hoyo del bloque metálico, será constante en varios cientos de °C por períodos de tiempo considerables, hecho que es deseado y muy importante.

Cuando los termopares son calibrados de esta manera, se tiene que, a menos que ellos sean usados en aplicaciones donde la profundidad de inmersión, su contacto físico con la masa a ser medida y el gradiente de temperaturas a través de la profundidad de inmersión, sean semejantes a las condiciones correspondientes al horno con el que se checó el termopar, los datos obtenidos tendrán error, bajo las circunstancias de uso. Por esto se sugiere que la calibración del termopar sea modificada dependiendo de la aplicación del termopar.

Nuestra calibración busca ser sencilla y a la vez lo más eficiente

posible, por lo que usamos tablas de valores de voltaje del termopar que son proporcionadas por el fabricante.

Esto se mostrará en forma práctica en el capítulo 2.

### 1.1.3. Diagnóstico de Problemas en la Instalación de Termopares.

El comportamiento de los sistemas de medición de Temperatura con Termopares, puede ser predecido y el mal funcionamiento de tales sistemas se puede analizar, basándose en los efectos y las leyes termoeléctricas que se estudiaron en el principio de este capítulo.

En el inicio de un nuevo sistema, las dificultades con las que uno se encuentra, se pueden analizar rápida y fácilmente, si los efectos y las leyes de la termometría son entendidas. Los problemas del circuito del termopar son como los problemas de cualquier otra unidad del sistema. Una de las formas más simples de detectar fallas en el circuito del termopar, es, desconectar al termopar del sistema y conectar sus terminales a un potenciómetro portátil. Se procede entonces como si el termopar ya estuviera calibrado. Un termopar conocido debe insertarse en el mismo medio ambiente junto con el termopar de prueba, pero el termopar conocido, en esta situación, no necesariamente se toma como estándar. Cuando la prueba anterior indica una correlación cerrada entre ambos termopares (conocido y de prueba), esto descarta al termopar como elemento causante del problema y entonces se sigue con la prueba de las puntas del termopar, la cual también es fácil y sencilla de hacer, ya que casi siempre se basa en probar continuidad en los puntos terminales.

El paso siguiente después de haber probado el termopar y sus terminales de extensión, es probar la tabla o la conexión externa, donde el termopar está conectado en sus puntas de extensión y llevar el potenciómetro portátil a este lugar. Desconectar al termopar en este punto y conectar en el punto al potenciómetro. Los datos de esta prueba podrán indicar definitivamente si la dificultad está en el termopar mismo o en las puntas de extensión entre la tabla de conexiones y las terminales de entrada del dispositivo medidor. Un error detectado en este punto indicará: un corto

circuito o un circuito abierto, o tan solo deterioro en el termopar. Después de esto, el circuito del termopar será checado de casos como: daños al aislante de las puntas de extensión, alambres rotos, conexiones corroídas, terminales perdidas, etc.

La técnica de diagnóstico que se mencionó en los párrafos anteriores, no es la única posible, ya que el diagnóstico de un circuito de termopar al igual que de cualquier otro circuito requiere de un procedimiento lógico y ordenado, es decir, cualquier técnica que cumpla con estos requisitos (orden y lógica) puede ser empleada para detectar fallas en los circuitos en los que se instalan termopares.

#### 1.1.4.- Aplicaciones Industriales del Termopar según su elemento protector.

A continuación se proporciona una serie de tablas en las que se muestran algunas aplicaciones en la industria y tratando de mostrar con ellas, la gama de aplicaciones en las que se puede usar el termopar.

ELEMENTO      PROTECTOR

Los elementos protectores dan una mayor duración en la vida del termopar al evitar en el contacto directo con agentes destructores en el medio como, la corrosión, abrasión, fuego directo y otros más. La selección correcta del material según el medio de aplicación es de considerable importancia.

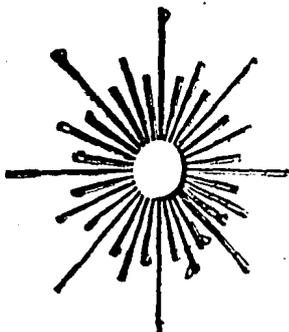


TABLA DE MATERIALES SEGUN SU APLICACION

INDUSTRIA	APLICACION	TEMP. OP. °C.	MATERIAL RECOMENDADO
REFINACION DE MINERALES	Asufre		
	Tostador de mineral.....	370 - 1040....	Thermalloy 4C, Cromel, Cerámica, Al-44b
	Hopeloscador..... Prealeñador.....	370 - 485.... 705 - 1315....	Hierro al Cromo Cerámica
TRATAMIENTOS TERMICOS	Baños de Sal		
	Alta velocidad.....	Hasta 1290....	Cerámica
	Neutro.....	1095.....	Al-44b
	Carburación		
	Cianuro.....	.....	Vique?
	Gas.....	Hasta 1100.....	Inconel, Al-44b
	Cianuro.....	915.....	Al-44c
	Endurecimiento		
	Fuego abierto o calentamiento eléctrico.....	Hasta 1100.....	Inconel, Al-44f
	¡ Meryamientos.....	Hasta 1375..... Hasta 1290.....	Cerámica Níquel (uso intermitente)
	Lavillo pct.....	1285.....	Inconel, Al-44b
	Mixtura.....	840.....	Pifuspach (Megopach) Al-44b
Hecocido.....	Hasta 850..... 703 - 1100..... 485.....	Hierro forjado Inconel, Al-44b hierro forjado Pifuspach (Megopach) hierro forjado	
Templado por aceite.....			
VIDRIO	Cámara de fundición		
	Alimentadores.....	Hasta 1205.....	Platino
	Conductores y checedores..... Parad y techo.....	Hasta 915..... Hasta 1315.....	Inconel, Al-44c Cerámica

PIROMETRIA FLUJO Y CONTROL. S. A.

INDUSTRIA	APLICACION	TEMP. CP. °C.	MATERIAL RECOMENDADO
ALIMENTICIA	Cámara de combustión, azúcar.....	260 - 370....	Hierro forjado
	Fruta y vegetales.....	95 - 130....	AI-304
	Horno de recocido.....	205 - 482....	Hierro forjado
CEMENTO Y CAL	Horno		
	Enfriador (clinker cooler)...	650.....	Pifupack (Megopack) AI-446, Inconel
	Zona caliente.....	1430.....	Cerámica
	Zona fría.....	315 - 1100....	AI-446, Nicromo
CERAMICA	Abrasión de sílice.....	Hasta 1260....	Cerámica
	Esmaltador.....	820 - 1700....	Nicromo, Inconel, Cerámica
	Línea troncal.....	1110 - 1320....	Cerámica
	Horno de porcelanizado.....	985 - 1200....	Cerámica, Inconel, Carburo de Silicio
	Pared y bóveda del horno.....	260.....	Hierro forjado
	Pulverizador.....		Pifupack (Megopack)
FIERRO Y ACERO	Alto Horno		
	Tragante.....		Inconel AI-446
	Domos de estufa.....	980 - 1260....	Carburo de silicio
	Línea troncal.....		Inconel
	Salida estufa.....		Hierro forjado
	Soplo caliente.....	480 - 870....	Inconel AI-446
	Estanado		
	Palla.....		AC
	Aceite de palas.....		AI-304
	Fosas de recalentamiento.....	1100.....	Inconel
		sobre 1100....	Carburo de silicio
	Galvanizado.....		Acero extra bajo carbono
	Horno de Billets.....	1100.....	Inconel AI-446
		sobre 1100....	Carburo de silicio
	Hornos de forja.....	1100 - 1320....	Carburo de silicio
	Recocido.....		Inconel AI-446
	Horno de hogar abierto.....		
	Alimentadores y chimenea.....	hasta 980.....	Inconel AI-446
	Checkers.....	hasta 1205....	Cerámica
	Horno de recocido continuo		
	Salida.....		Inconel
Zona calientes.....		Cerámica	
Picado de hornos.....		Cubierta de grafito	
GAS	Cámara productora.....		Inconel, AI-446
	Gas líquido		
	Carburador.....		Inconel, AI-446
	Recalentador.....		Inconel, AI-446
	Destilador de Alquitrán.....		AC
METALES NO FERROSOS	Bronce		
	Horno de fundición.....		Chromium alumina, termopar de inme-
	Perfiles y forja.....		sión (Jenssa)
	Recocido.....		Inconel, AI-446
			Pifupack (Megopack) hierro forjado
	Estaño		
	Horno de fundición.....	260.....	Acero extra bajo carbono
	Magnesio		
	Cuchara de vaciado.....		Pifupack (Megopack)
	Fundición.....		Pifupack (Megopack)
	Fundición de matrices.....		Pifupack (Megopack)
	Plomo		
Horno de fundición.....	340.....	Hierro forjado	
	810.....	AI-446	
Zinc			
Fundición de matrices.....	425.....	Acero extra bajo carbono	
PAPEL	Digestor.....	105 - 150....	AI-316
	Quemadores de azufre.....	485 - 760....	Termalloy-40
PETROLEO	Bóveda de la destilación.....	820 - 1255....	Nicromo, Inconel
	Cámara reactiva.....	455 - 475....	AI-304
	Columna de destilación.....	65 - 260....	AI-304

PIROMETRIA FLUJO Y CONTROL, S. A.

INDUSTRIA	APLICACION	TEMP. OP. °C.	MATERIAL RECOMENDADO
	Desengrasador (Dewaxing).....	29.....	AI-304
	Ductos de destilación.....	510.....	AI-304
	Entrada tubería destilación.....	300 - 325.....	AI-304
PLANTAS TERMICAS	Aire carbonizado.....	260.....	AI-304
	Cámara de encendido.....	985 - 1205.....	Níromo, Inconel
	Ductos de gas.....	235 - 340.....	Pífupack, fierro forjado AI-440
	Línea de vapor.....	150 - 510.....	AI-304
	Línea de agua.....	.....	Acero al carbón
	Múltiple de escape en máquinas.....	220.....	AI-304
	Pre calentadores.....	95 - 260.....	Pífupack (Magopack) fierro forjado
QUIMICA	Acetato etílico.....	.....	Monel
	Acetate de linasa.....	21.....	AI-304
	Acetate vegetal.....	.....	AI-304, Monel
	Acetona.....	100.....	AI-304
	Acetileno.....	.....	AI-304, Monel, Níquel
	Acetato de aluminio.....	Saturado.....	AI-304
	Acetato anílico.....	.....	Monel
	Acetato butílico.....	.....	Monel
	Acetate de semillas de algodón.....	.....	Acero C1018, Monel, Níquel
	Acido acético.....	101-21.....	AI-304
		501-21.....	AI-304
		501-100.....	AI-316
		991-21.....	AI-430
		991-100.....	AI-430
		21.....	AI-316
	Acido oleico.....	41-100.....	Hastelloy B
	Acido bromhídrico.....	51 Caliente y	
	Acido bórico.....	Frio.....	AI-304
	Acido butílico.....	51-21.....	AI-304
		31-65.....	AI-304
	Acido carbónico.....	Todas las con-	
		centraciones 100	AI-316
	Acido cianhídrico.....	.....	AI-316
	Acido cítrico.....	51-21.....	AI-304
		151-400.....	AI-316
		Concentrado 100	AI-316
	Acido clorhídrico.....	11-21.....	Hastelloy C
		11-100.....	Hastelloy B
		51-21.....	Hastelloy C
		51-100.....	Hastelloy B
		251-21.....	Hastelloy B
		251-100.....	Hastelloy B
	Acido crómico.....	51-21.....	AI-304
		101-100.....	AI-316
		501-100.....	AI-316
		.....	AI-304
	Acido esteérico.....	.....	Hastelloy C
	Acido fluorhídrico.....	51-21.....	AI-316
	Acido fórmico.....	11-21.....	AI-304
	Acido fosfórico.....	101-21.....	AI-316
		101-100.....	Hastelloy C
		301-21.....	Hastelloy B
		851-100.....	Hastelloy B
	Acido gálico.....	51-21.....	Monel
		51-65.....	Monel
	Acido láctico.....	51-21.....	AI-304
		51-65.....	AI-316
	Acido málico.....	101-100.....	Tántalo
	Acido muriático.....	Caliente y frio	AI-316
	Acido nítrico.....	21.....	Tántalo
		51-21.....	AI-304
		301-21.....	AI-304
		201-21.....	AI-304
		501-100.....	AI-304
		651-100.....	AI-316
	Concentrado 21.	AI-304	
	Concentrado 100	Tántalo	
Acido oxálico.....	51 caliente y		
	frio.....	AI-304	
	101-100.....	Monel	
Acido pícrico.....	21.....	AI-304	
Acido polimérico.....	.....	AI-316	
Acido pirogalico.....	.....	AI-304	
Acido salicílico.....	.....	Níquel	
Acido sulfúrico y nítrico.....	Todas las con-		
	centraciones...	Carpenter No. 20	
Acido sulfúrico.....	51-21.....	Hastelloy B	
	51-100.....	Hastelloy B	
	101-21.....	Hastelloy B	
	101-100.....	Hastelloy B	

PIROMETRIA FLUJO Y CONTROL. S. A.

INDUSTRIA	APLICACION	TEMP. OP. °C.	MATERIAL RECOMENDADO
QUIMICA	Eter.....	21.....	A1-304
	Eter de petr6leo.....	21-21.....	A1-304
	Fluoruro de sodio.....	.....	Monel
	Fosfato de sodio.....	.....	Acero C1018
	Formaldehido.....	.....	A1-304
	Fre6n.....	.....	Acero C1018
	Gas hidrogeno.....	.....	A1-304
	Gas de coke.....	.....	Acero C1018
	Gas natural.....	21.....	A1-304
	Gasolina.....	21.....	A1-304
	Glicol etileno.....	.....	Acero C1018
	Glicerina.....	21.....	A1-304
	Glicerol.....	.....	A1-304
	Glucosa.....	21.....	A1-304
	Hid6xido de bario.....	.....	Acero C1018
	Hid6xido de calcio.....	101-100.....	A1-304
		201-100.....	A1-304
		501-100.....	A1-316
		51-21.....	A1-304
	Hid6xido de potasio.....	251-100.....	A1-304
		501-100.....	A1-316
		.....	A1-304
	Hid6xido de sodio.....	.....	A1-316
	Hipoclorito de sodio.....	.....	A1-316
	Jab6n.....	21.....	A1-304
	Laca o barniz.....	21.....	A1-316
	Latex.....	.....	Acero C1018
	Leche.....	.....	A1-304, Niquel
	Metano.....	21.....	Acero C1018
	Nafta.....	21.....	A1-304
	Ne6n.....	21.....	A1-304
	Nitrato de amonio.....	Todas las con- centraciones	.....
		21, 100.....	A1-304
	Nitrobenzono.....	21.....	A1-304
	Nitrato de cobre.....	.....	A1-304, A1-316
	Nitrato de potasio.....	51-21.....	A1-304
		51-100.....	A1-304
		.....	A1-304
	Nitrato de sodio.....	Fundido.....	A1-316
	Oxigeno.....	21.....	Acero al carb6n
		Liquido.....	Acero Inoxidable
		A altas tempera- turas.....	Acero Inoxidable
	Permananganato de potasio.....	.....	A1-304
	Per6xido de sodio.....	.....	A1-304
	Per6xido de hidrogeno.....	21.....	A1-316
		100.....	A1-316
	Pentano.....	.....	A1-304
	Petr6leo.....	.....	A1-316
	Propano.....	.....	A1-304
	Querosena.....	21.....	A1-304
	Sal de amonio.....	.....	Monel
	Sal de higuera (EPSOM).....	Caliente y fria	A1-304
	Silicato de sodio.....	.....	Acero C1018
	Solvante de acetato.....	Crudo o puro...	Monel, Niquel
		51-21.....	A1-304
	Sulfato de amonio.....	101-100.....	A1-316
		Saturado 100.....	A1-316
		51-21.....	A1-304
		.....	Nicromo
	Sulfato de bario.....	A1-304, A1-316.....	A1-304, A1-316
	Sulfato de cobre.....	.....	Monel
	Sulfato etilico.....	21.....	A1-304
	Sulfato ferrico.....	Diluido 21.....	A1-304
	Sulfato f6rrico.....	51-21.....	A1-304
	Sulfato de magnesio.....	Caliente y frio	Monel
	Sulfato de niquel.....	Caliente y frio	A1-304
	Sulfato de potasio.....	51-21.....	A1-304
		51-100.....	A1-304
		.....	A1-304
	Sulfato de quinina.....	.....	A1-304
	Sulfato de sodio.....	21.....	A1-304
		51-21.....	A1-304
		251-100.....	A1-304
	Sulfato de zinc.....	Saturado 21.....	A1-304
		65.....	A1-304
		Seco y h6medo.....	A1-316
		21.....	A1-316
	Tetracloruro de carbono.....	101-21.....	Monel
	Tolueno.....	.....	Bronce fosfatado, Monel
	Tricloro de etileno.....	.....	Acero C1018
	Vapor.....	.....	A1-304
	Vinagre.....	.....	A1-304
	Visco.....	.....	A1-304, Niquel
	Xileno.....	.....	Cobre
	Yodo.....	21.....	T6stalo
	Zinc.....	Fundido.....	Fierro colado

## 1.2. El Termistor

El termistor es una resistencia sensible a la temperatura. La característica que define o identifica al termistor, es que es el más sensible, a diferencia del termopar que es el transductor más versátil, y del RTD que es el más estable.

Los termistores generalmente son contruídos con materiales semiconductores y la mayoría de los termistores, tienen coeficiente de temperatura negativo (resistencia se reduce al incrementarse la temperatura). Este coeficiente negativo puede ser tan grande como varios cientos por °C, permitiendo al circuito en que esté el termistor, detectar cambios pequeñísimos en la temperatura, los cuales no podrían ser observados con un RTD o con un circuito con termopar.

La desventaja principal del termistor es que es un dispositivo extremadamente no lineal, que depende mucho de los parámetros del proceso bajo estudio. Esto se refleja en el hecho de que los fabricantes de termistores, no tengan curvas de estandarización de sus termistores, lo cual constituye un gran problema, puesto que al comprar un termistor no se da mas que el valor óhmico, pero no se sabe como va a responder el termistor. Un camino para resolver el problema anterior, es obtener una curva individual aproximada, para cada termistor, usando la ecuación de STEINHART-HART.

$$\frac{1}{T} = A + B \ln R + C (\ln R)^3 \dots 1$$

donde:  $T = ^\circ K$  ;  $R =$  Resistencia del termistor  
 $A, B, C,$  constantes

Las constantes  $A, B$  y  $C,$  son determinadas, seleccionando tres puntos de la curva, resolviendo las tres ecuaciones simultáneas.

La misma ecuación 1 se puede simplificar para obtener cálculos más rápidos, teniendo como ecuación resultante:

$$T = \frac{B}{\ln R - A} - C$$

A, B y C, se determinan igualmente, tomando tres puntos de la curva (experimental) y resolviendo las tres ecuaciones simultáneas resultantes.

### Desventajas.

Como los termistores son fabricados con materiales semiconductores, éstos son más susceptibles a descalibraciones permanentes a temperaturas altas, que los RTD's o los termopares. Es por esto que la aplicación de los termistores, se limita a unos pocos cientos de °C.

Entre más pequeño sea el valor óhmico del termistor, más rápidamente responde a los cambios de temperatura, esto también resulta en que por su pequeña masa térmica lo haga más susceptible a errores por autocalentamiento.

### Aplicaciones.

Los termistores pueden ser usados en una gran variedad de formas. Aquí mencionaremos sólo unas cuantas aplicaciones del termistor.

#### 1.- Medición de Temperatura.

Si se pone un termistor en una de las ramas de un puente de Weatstone, se obtendrá una información precisa de la temperatura.

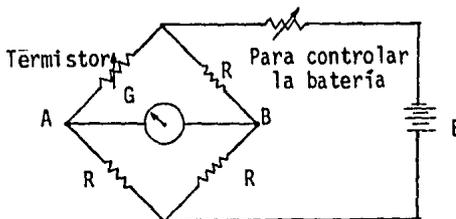


Figura 1.13

La exactitud es limitada en la mayoría de las aplicaciones, sólo por el dispositivo de lectura.

## 2.- Compensación de Medidores.

La resistencia de la bobina de un medidor, cambia con la temperatura, haciendo al medidor, dependiente de la temperatura. Usando termistores apropiados de un alto coeficiente negativo de temperatura, la bobina puede ser compensada, tal que la resistencia total a la temperatura ascendente, sea esencialmente constante, permitiendo que el medidor, se utilice en un amplio rango de temperaturas.

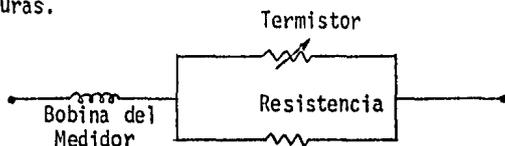


Figura 1.14

## 3.- Control de Temperatura.

Se puede diseñar un sistema usando un termistor con su curva temperatura-resistencia, conocida, para formar una rama de un puente, y un potenciómetro calibrado en temperatura para formar otra rama del puente.

Cuando el potenciómetro es calibrado a una temperatura deseada, el puente sufre un desbalanceo. Este desbalanceo es introducido a un amplificador el cual actúa un relevador para obtener una fuente de calentamiento o de enfriamiento.

Cuando el Termistor sensa la temperatura deseada, el puente se balancea, abriendo el relayador y apagando o suspendiendo la fuente de calor o de enfriamiento. (Figura 1.15)

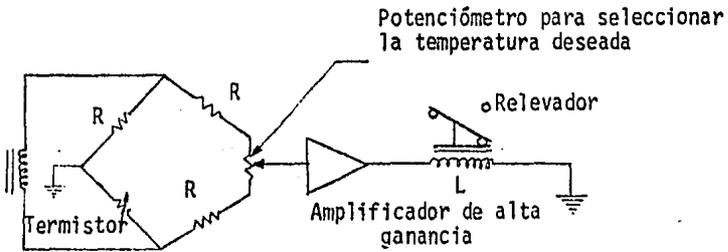


Figura 1.15

### 1.3 El RTD.

Pocos años después de que T. J. Seebeck hizo su descubrimiento acerca de la termoelectricidad, Sir Williams Siemens, aplicó el Platino como elemento en un termómetro de resistencia.

Hoy en día el platino es utilizado como el elemento primario en los termómetros de resistencia de alta precisión. De hecho hasta la fecha el PRTD (Platinum Resistance Temperature Detector) es usado como estándar de interpolación del punto de Oxígeno (-182.96°C) a el punto del antimonio (630.74°C). El Platino como metal noble, muestra susceptible limitación a la contaminación, pero es muy estable a temperaturas altas.

La función principal del RTD se basa en la característica de todos los metales, de tener un cambio positivo en su resistencia con cambios positivos de la Temperatura. Para minimizar el error de medición del sistema, se seleccionan metales con valores de resistencia grande, es decir un alambre con alta resistividad. La lista de materiales y sus respectivas resistividades más comunes para la construcción de los RTD's se muestra en la tabla 1.3

Tabla 1.3

M E T A L		RESISTIVIDAD $\Omega$ /CMF (CMF=CIRCULAR MIL FOOT)
Oro	Au	13.00
Plata	Ag	8.8
Cobre	Cu	9.26
Platino	Pt	59.00
Tugsteno	W	30.00
Nikel	Ni	36.00

Observando la Tabla 1.3 notamos que el Oro y la Plata por su baja resistividad no son usados como elementos del RTD. El Tugsteno tiene alta resistividad, pero sus aplicaciones se reservan para casos de altas temperaturas porque es extremadamente frágil y difícil de trabajar. El cobre es usado ocasionalmente como elemento del RTD, pero su baja resistividad hace más largos los elementos que si fueran de platino, pero res

ponde de una manera muy lineal, además de que tiene un bajo costo, lo que constituye una alternativa económica pero su aplicación se limita aproximadamente a sólo 120°C. Nos quedan dos elementos, los cuales son los que se utilizan con mayor frecuencia en la construcción de los RTD's, estos elementos son el platino y el níquel o aleaciones de níquel. Los derivados del níquel son económicos pero se limitan a ciertos rangos de Temperatura, además de que responden de una forma no lineal y tienden a dañarse con el tiempo.

Hablando ahora del RTD, diremos que es más lineal que el termistor y el termopar pero requiere de que se le fije una curva de respuesta. Para aproximar la curva del RTD por años se ha utilizado la ecuación de Callendar Van Dusen, la cual establece:

$$R_T = R_0 + R_0 \alpha \left[ T - \int \left( \frac{T}{100} - 1 \right) \left( \frac{T}{100} \right) - \beta \left( \frac{T}{100} - 1 \right) \left( \frac{T^3}{100} \right) \right]$$

donde:

$R_T$  = Resistencia a la Temperatura T [°C]

$R_0$  = Resistencia a T=0°C

$\alpha$  = Coeficiente de Temperatura a T=0°C

(para el platino típicamente es de +0.00392  $\Omega / \Omega / ^\circ\text{C}$ )

$\int$  = 1.49 (valor típico para el platino)

$\beta$  = 0 para T > 0

0.11 (típico) para T < 0

Los valores exactos de  $\alpha$ ,  $\beta$  y  $\int$ , se pueden determinar, probando el RTD a cuatro temperaturas diferentes y resolviendo el sistema de ecuaciones resultante.

## 1.5 El Sensistor.

El sensistor es un dispositivo semiconductor sensible a la temperatura, con respuesta bastante lineal, y con rangos de medición desde  $-50^{\circ}\text{C}$  hasta  $350^{\circ}\text{C}$ .

Se trata de un dispositivo relativamente nuevo, por lo que la literatura acerca de él, es escasa.

Los rangos de operación están limitados por la variación de la concentración de portadores y por la variación de la movilidad con la temperatura. La explicación detallada del comportamiento del sensistor se basa en términos de física de semiconductores tales como: concentración de portadores, corrientes de huecos, dimensión de áreas de contacto, región de conductividad intrínseca, etc., términos cuya explicación sale del objetivo de este trabajo, por lo que si se desea mayor información acerca del comportamiento del sensistor se sugiere leer la referencia.

Nosotros visitamos el laboratorio de Semiconductores de la Universidad Autónoma de Puebla, en donde se ha construido al sensistor con las siguientes características:

Dimensiones de  $1200 \times 1400 \mu\text{m}$  y  $\approx 3.80 \mu\text{m}$  de espesor, estas medidas son antes de que se encapsule al sensistor.

En las pruebas que se han realizado en el laboratorio se ha obtenido un comportamiento lineal de la resistencia en función de la temperatura, dentro de un rango de  $-50$  hasta  $120^{\circ}\text{C}$ .

Las aplicaciones del sensistor son numerosas, se mencionan a continuación algunos ejemplos:

- Inyección de combustible en la industria Automotriz.

- Probar terminales en circuitos y tabletas de circuitos integrados.
- Secadores de pelo, planchas, refrigeradores, alarmas contra incendio, etc...

## 1.6 CONCLUSIONES.

El estudio de los sensores de temperatura nos fue de gran utilidad, ya que nos proporcionó un panorama general de todas las posibles opciones para seleccionar al elemento sensor idóneo para nuestra aplicación.

Del análisis de las características de cada uno de los sensores, pudimos establecer claramente sus posibles aplicaciones y de esta manera concluir que el RTD y el Termopar, eran los dispositivos que más se ape-gaban a nuestras necesidades, siendo quizás la más importante, el rango de temperaturas a medir que en nuestro caso eran de 0 a 1500°C (Temperaturas Industriales), desechando así a los otros sensores.

El RTD es un dispositivo muy estable, muy preciso y bastante lineal, por lo que en aplicaciones en donde mediciones de temperatura de gran exacti-tud son indispensables, el RTD, sería el transductor recomendable, sien-do su mayor inconveniente, su costo elevado.

Por otra parte el Termopar es un sensor con aceptable estabilidad, preci-sión y dentro del rango de temperaturas de nuestra aplicación, se consi-dera practicamente lineal, además, comparado con el RTD, es un dispositi-vo barato, por lo que para nosotros resultó la mejor opción.

Como mencionamos en este capítulo, existen Termopares de varios tipos, con diferentes características tales como: linealidad, rango de medición, costo, estabilidad, exactitud y capacidad de adaptación a diferentes me-dios.

Haciendo un estudio de tales características, nos decidimos que el Termo-par tipo J (Fierro-Constantan) cumplía de manera adecuada todos nuestros requisitos.

El análisis de los efectos y leyes de la Termometría, nos sirvió para en-tender el funcionamiento del Termopar y así establecer las bases de dise-ño que fueron usadas en el capítulo número dos.

## CAPITULO 2.- HARDWARE DEL SADMET.

### I N D I C E \* \* \* \* \*

	<u>Página</u>
INTRODUCCION	2-1
2.1.- DISPOSITIVO MODULAR STANDARD OMNIBUS	2-5
2.2.- FUENTE DE ALIMENTACION	2-9
- Requerimientos y Criterios de diseño	
- Teoría de fuentes de alimentación	
2.3.- DISEÑO CON EL Z80	2-14
- Generación del reloj de 4MHZ	
- Direccionamiento de memorias	
- Señales de control del Z80	
- Memorias	
2.4.- PUERTO DE ENTRADA SALIDA TMS 5501	2-22
- Funciones del TMS	
- Generación de las señales de reloj	
- Elaboración de las señales de control	
- Habilitación del puerto	
- Polarizaciones y adaptaciones de nivel	
2.5.- DISEÑO DEL AMPLIFICADOR DE INSTRUMENTACION	2-34
- Criterios de diseño	
- Consideraciones sobre señal de modo común, offsets y amplificación	
- Compensación	
2.6.- DISEÑO DEL SISTEMA DE ADQUISICION DE DATOS	2-40
- Generación del reloj de 1MHZ	

- Direccionamiento del Multiplexor analógico y del Convertidor Analógico Digital (CAD)
- Señales de control
- Rango de la entrada analógica

2.7.- COMPENSACION DEL TERMOPAR

2-48

- Necesidad de compensar
- Compensación por hardware
- Datos de compensación y calibración

## CAPITULO 2.- HARDWARE DEL SADMET.

### INTRODUCCION.

En este capítulo se analiza a nivel de diseño y a nivel de componentes - el funcionamiento del sistema.

Enseguida y de manera introductoria, se hace una explicación de la distribución de las diferentes partes, ya que excepto la fuente de alimentación, se escogió asignar a los componentes en forma de interconexión modular en tres tarjetas standard tipo PF-1 (Punto Flotante) de la siguiente manera:

#### Primera Tarjeta.

Aquí se encuentra el CPU Z80 (Unidad Central de Procesamiento), las 3 memorias PROM, las 2 memorias RAM, el circuito que genera el reloj de 4MHZ a partir del cristal de cuarzo que oscila a 8MHZ, la lógica de direccionamiento de las memorias y la lógica de control del Z80.

#### Segunda Tarjeta.

En esta parte se encuentra el puerto de entrada salida TMS5501 con el que logramos interfazar al microprocesador con una pantalla video para el despliegue de datos y con su teclado para la elaboración y modificación de programas de aplicación. También se encuentra aquí la circuitería que proporciona las señales necesarias para el funcionamiento del TMS5501, estas señales se elaboran dado que este puerto está diseñado inicialmente para trabajar con el microprocesador TMS3080A. En esta tarjeta se direcciona al TMS a través de su correspondiente lógica, se elaboran dos señales de reloj a partir del reloj disponible en el bus (4MHz) dándoles el nivel adecuado al TMS que es de 0 a 12 Volts, se elaboran las señales de control Sync,  $\overline{C_0}$  y  $\overline{C_1}$ , se informa al TMS según su requerimiento si existe solicitud de lectura, escritura o interrupción,

por último se adaptan los niveles de tensión entre la terminal de video y el TMS.

### Tercera Tarjeta.

Aquí se encuentra en sí lo que es el Sistema de Adquisición de datos, es decir nuestra aplicación al microprocesador Z80.

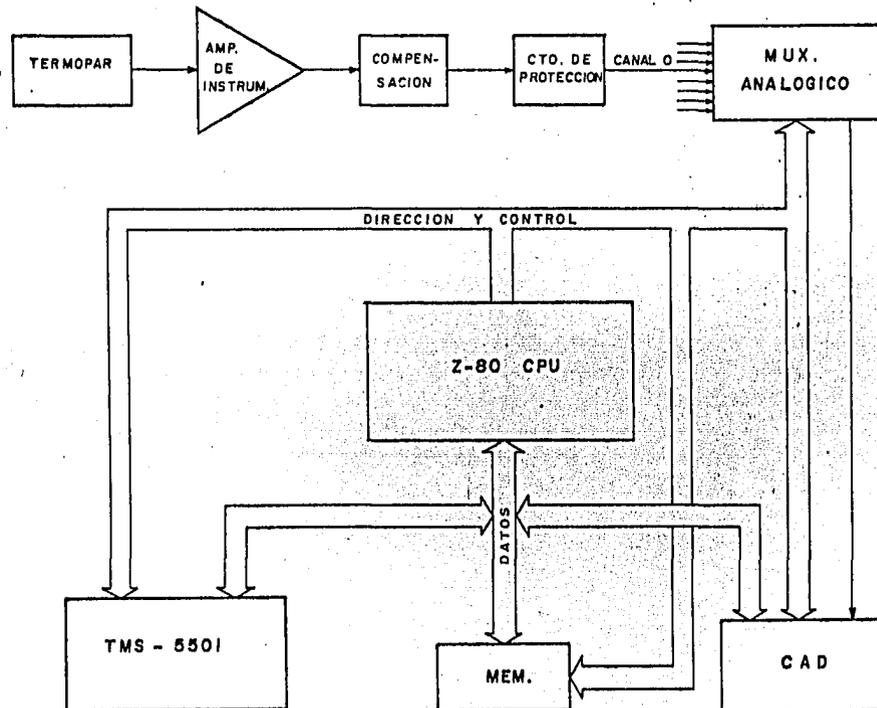
En esta tarjeta fundamentalmente, se capta la pequeña (mV) señal analógica proveniente del termopar, se amplifica, se selecciona entre otras 7 variables analógicas, se convierte en señal digital y se manda al bus de datos del Z80.

Se construyeron dos amplificadores de instrumentación con su compensación de offset y de modo común, se proporciona un sistema de protección para el multiplexor analógico para que sus entradas sólo fluctúen entre 0 y 5 volts, se proporciona un puente de compensación con un termistor para eliminar el error de juntura fría del termopar, en esta tarjeta también se encuentra toda la lógica de direccionamiento del multiplexor analógico y del convertidor analógico digital, que se manejan como puertos, se coloca un registro de 4 bits que mantiene el direccionamiento del multiplexor mientras no se indique cambio.

Las tres tarjetas se interfazan por medio de conectores adheridos a una tarjeta madre del módulo estándar omnibus, en ésta es posible insertar 6 conectores con su respectiva tarjeta.

Tanto las tarjetas punto flotante, como la tarjeta madre, tienen 36 líneas, cada una de ellas tiene una asignación especial que fundamentalmente pueden ser: líneas de datos, de control o de polarización (tierra, 5V, 12V, -12V).

Dentro de cada tarjeta se buscó que cada "chip" tuviera una base, para su fácil cambio en caso de avería, para realizar las diversas conexiones se hizo uso de alambre especial tipo "wire-wrap" que va soldado -



2 - 3

DIAGRAMA 2.1

UNAM FAC. DE INGENIERIA	
ELABORO: G. DE LA F.G. A. R. M. M. V. M. M.	Fecha: 15-VI-85 DIAG. No

directamente a los componentes o a las bases.

En este capítulo se pretende explicar de manera global la interacción de las partes, y de manera particular el funcionamiento de los componentes más importantes, para lograrlo se proporciona el dibujo de la parte explicada y cuando es necesario su diagrama de tiempos.

El diagrama 2.1 muestra los bloques que forman nuestro Sistema de Adquisición de Datos (SADMET).

La descripción del sistema se hará en el siguiente orden:

- 2.1.- Dispositivo Modular Standard Omnibus
- 2.2.- Fuente de Alimentación
- 2.3.- Diseño con el Z80
- 2.4.- Puerto de entrada salida TMS 5501
- 2.5.- Diseño del Amplificador de Instrumentación
- 2.6.- Diseño del Sistema de Adquisición de datos
- 2.7.- Compensación de Termopar

### 2.1.- Dispositivo Modular Standard Omnibus.

Para la interconexión de los diversos circuitos se eligió el sistema Modular Standard Omnibus, este sistema puede contar con 6 tarjetas PF-1 con una sola tarjeta madre, a continuación se describirán cada una de sus partes.

#### a) Tarjetas Punto flotante PF-1.

Esta tarjeta cuenta con 8 franjas horizontales, cada una de ellas está dividida por una línea central de la que se pueden disponer de 5V o de cero volts (tierra), en la parte superior y en la inferior se cuenta con 38 nodos independientes, cada nodo tiene dos agujeros para la inserción de componentes, en las partes laterales de la tarjeta se encuentran anchas líneas verticales para las polarizaciones de 5 y 0 volts, en la parte inferior se encuentran 18 líneas, que pueden ser líneas de datos de dirección, de control o de polarización, cada tarjeta es idéntica por ambos lados por lo que en la parte inferior se dispone en total de 36 líneas.

#### b) Conectores para el sistema modular.

Estos conectores reciben a las tarjetas PF-1 y las conectan entre sí a través de lo que se conoce como tarjeta madre, los co--

ectores cuentan con las 36 líneas necesarias para la interconexión, en las que se asignan las señales de la siguiente manera:

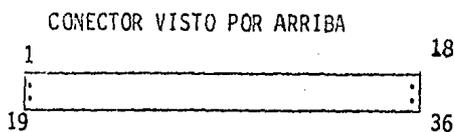


Figura 2.0

### Asignación de señales

1	5V	19	5V
2	12V	20	D6
3	-12V	21	D7
4	RELOJ	22	A0
5	INT	23	A1
6	A14	24	A2
7	WAIT	25	A3
8	MEMR	26	A4
9	IORQ	27	A5
10	RD	28	A6
11	WR	29	A7
12	D0	30	A8
13	D1	31	A9
14	D2	32	A10
15	D3	33	A11
16	D4	34	A12
17	D5	35	A13
18	GND	36	GND

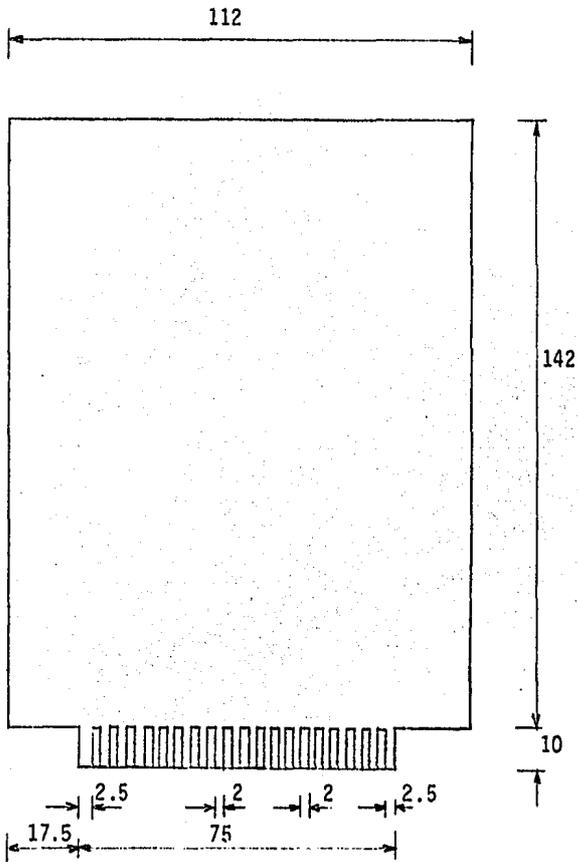
en resumen:

- 8 líneas de datos
- 15 líneas de dirección
- 6 líneas de polarización
- 6 líneas de control
- 1 línea para el reloj

c) Tarjeta madre.

Esta tarjeta cuenta con 6 franjas en las que es posible soldar conectores de 36 líneas para la conexión de tarjetas PF-1, cada agujero de cada franja está unido por medio de pistas de circuito impreso con los agujeros correspondientes de las demás franjas. En

Fig. 2.1.- Tarjeta punto flotante (PF-1) del sistema modular omnibus.



NOTA: Cotas en mm.

la parte frontal se conectan las polarizaciones de 0, 12, -12 y 5 volts por medio de un conector de 4 patitas.

d) Alambre Wirewrap.

Este alambre se usa para la conexión de los componentes, y va soldado de un dispositivo a otro, este alambre es bastante delgado y por lo mismo muy útil para este tipo de aplicaciones.

## 2.2.- Fuente de Alimentación.

Las polarizaciones más usuales requeridas por los diversos chips de nuestro sistema son de +12, -12 y +5 volts de DC, por lo que se diseñó y construyó una fuente de alimentación que nos las proporciona.

La fuente se muestra a continuación:

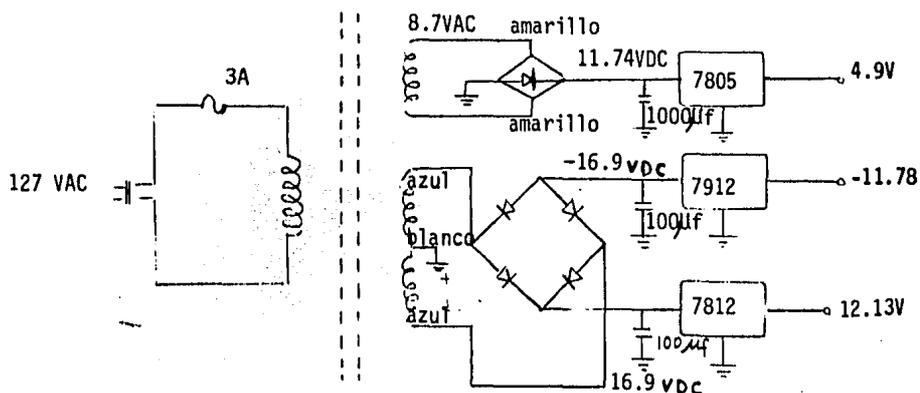


Figura 2.2

Como puede verse se utiliza un transformador con 2 devanados en el secundario, uno de ellos con tap central.

El primer devanado proporciona 8.7 volts de AC, el segundo devanado proporciona 12.85 VAC de cada uno de los extremos al tap central. El transformador fué mandado a hacer con la capacidad de proporcionar hasta 3 amperes.

Para lograr los voltajes de corriente directa se usan puentes rectificadores como los mostrados en la figura, con lo que se obtienen - rectificaciones de onda completa.

Es preferible utilizar un rectificador de onda completa a un rectifi

cador de media onda ya que a pesar de usar más diodos proporciona el doble de tensión y el doble de frecuencia de salida por lo que el filtrado se facilita.

En los filtros convencionales la constante de tiempo formada por el capacitor de filtrado y la resistencia de carga debe ser por lo menos 10 veces mayor que el período de la señal rectificada, con el fin de disminuir el rizado al mínimo (no dar tiempo a la descarga del capacitor).

Como usamos un capacitor de entrada como filtro, éste se carga con el -doble de frecuencia cuando usamos un rectificador de onda completa por lo que no necesitamos capacitores demasiado grandes para lograr la constante de tiempo requerida.

El capacitor se carga con un voltaje igual a la tensión de pico de la señal rectificada por lo que las salidas tienen aproximadamente ese valor.

Al rectificar y filtrar la tensión de 8.7 VAC se obtiene una tensión -de 11.74 VDC, ésta excita a un regulador 7805 con lo que se obtienen 5 VDC regulados.

Las tensiones de +12.85 y -12.85 VAC se rectifican y filtran obteniéndose +16.9 y -16.9 VDC. Con estas tensiones y los reguladores 7812 y 7912 se obtienen los +12 y -12 VDC regulados.

Nuestra fuente se alimenta directamente de la línea, cuenta con switch de encendido y un fusible de 3 Amperes.

Teoría de la fuente de alimentación.

a) Rectificadores de media onda

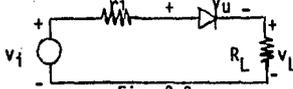


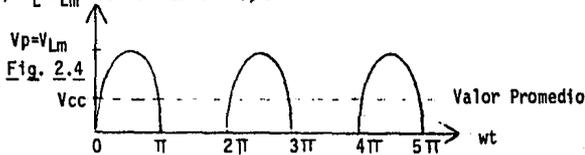
Fig. 2.3

la corriente en el diodo

$$i_D = \begin{cases} \frac{V_{im}}{V_i + R_L} \cos \omega t & \text{cuando } V_i > 0 \\ 0 & \text{cuando } V_i < 0 \end{cases}$$

$$v_L = i_D R_L = \begin{cases} \frac{V_{im}}{V_i + R_L} R_L \cos \omega t & \text{cuando } V_i > 0 \\ 0 & \text{cuando } V_i < 0 \end{cases}$$

$$v_L(t) = v_L = V_{Lm} \cos \omega t \text{ cuando } V_i > 0$$



el desarrollo en serie de Fourier de  $v_L(t)$  es

$$v_L(t) = V_{Lm} \left( \frac{1}{\pi} + \frac{1}{2} \cos \omega t + \frac{2}{3\pi} \cos 2\omega t - \frac{2}{15\pi} \cos 4\omega t + \dots \right)$$

Es una tensión rectificada de media onda. Su valor medio o valor equivalente de DC se obtiene dividiendo el área por el período,  $2\pi$

$$V_{Ldc} = \left( \frac{1}{2\pi} \right) \int_{\pi/2}^{\pi/2} (V_{Lm} \cos \omega t) d(\omega t) = \frac{V_{Lm}}{\pi}$$

$$\boxed{V_{Ldc} = \frac{V_p}{\pi}}$$

para un rectificador de media onda  
 $f_{sal} = 60 \text{ c/seg.}$

Sin filtraje.

- La frecuencia de salida es igual a la frecuencia de entrada.
- El voltaje inverso de pico que debe soportar el diodo es igual a  $V_{Lm}$ .

La tensión de salida es  $\frac{V_p}{\pi}$  y una pequeña tensión de ondulación  $V_r$ , donde

$$V_r = V_{Lm} \left( \frac{1}{200} \text{ Sen } \omega t + \frac{1}{300\pi} \text{ Sen } 2 \omega t + \dots \right) \text{ Ver Referencia}$$

$$V_r \text{ eficaz} = \frac{V_{Lm}}{280} ; \frac{(V_r)_{\text{rms}}}{V_{Ldc}} = \frac{\pi}{280} \doteq 0.011$$

Rectificador de Onda completa.

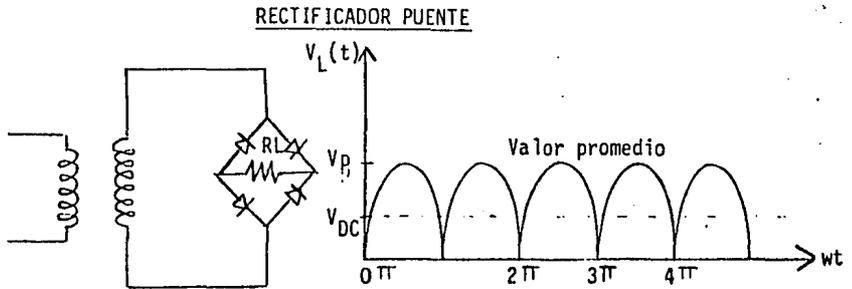


Figura 2.5

$V_L(t)$  en serie de fourier.

$$V_L = V_{Lm} \left( \frac{2}{\pi} + \frac{4}{3\pi} \text{ Cos } 2 \omega t - \frac{4}{15\pi} \text{ Cos } 4 \omega t + \dots \right)$$

cuya componente de DC es

$$V_{LDC} = \frac{2 V_{Lm}}{\pi}$$

y la frecuencia de salida

es el doble de la frecuencia de entrada,  $f = 120 \text{ c/seg.}$

sal

y la tensión de ondulación (con  $\omega RC = 100$ )

$$V_r \doteq \left( \frac{4 V_{Lm}}{3\pi} \right) \left( \frac{1}{200} \text{ Sen } 2 \omega t - \frac{1}{2000} \text{ Sen } 4 \omega t + \dots \right)$$

$$V_{r_{\text{rms}}} = \frac{V_{Lm}}{210\pi} ; \frac{(V_r)_{\text{rms}}}{V_{Ldc}} = \frac{1}{420} \doteq 0.0024$$

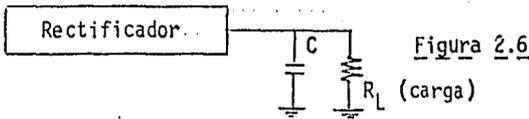
que es considerablemente menor que la obtenida utilizando un rectificador de media onda.

La tensión inversa de pico que debe soportar cada diodo es  $V_{Lm}$  ( $V_p$ ).

Filtrado en los rectificadores de onda completa.

El filtro con capacitor de entrada y el rectificador de onda completa son los más ampliamente usados.

Un rectificador con derivación central o de puente (rectificador de onda completa) trabajando con un capacitor de filtrado producen una mejor rectificación de pico, porque el capacitor se carga con doble frecuencia. Como resultado el rizado es menor y el voltaje de salida de DC se aproxima aún más al voltaje pico.



Se debe tener una constante de tiempo larga ( $R_L C$ ) para evitar la descarga del capacitor y por lo mismo el rizado. Con cte de tiempo larga el rizado prácticamente desaparece. (No se da tiempo y la descarga y el próximo pico de la señal recarga el capacitor).

Dado que  $f=120$  en el rect. de onda completa.

$$T = \frac{1}{f} = 8.33 \text{ ms}$$

$$R_L C \gg 83.3 \text{ ms} \text{ (al menos 10 veces)}$$

Para satisfacer lo anterior el rectificador de onda completa requiere de valores más pequeños para C y  $R_L$  lo que representa una ventaja (comparado con el rec. de 1/2 onda). Con  $R_L C \geq 83,3$  las tensiones de salida se pueden aproximar como sigue:

$$V_{LDC} \approx \frac{(1-0.00417)}{R_L C} V_p \approx V_p \text{ con } R_L \text{ muy grande}$$

$$V_r \approx \frac{0.0024}{R_L C} V_p$$

$$C (\text{min}) \approx \frac{0.24}{r R_L} \quad ; \quad r = \text{porcentaje de rizado}$$

### 2.3.- Diseño con el Z80.

En esta parte se analiza, la manera en que se proporcionan las diversas señales de control del Z80, como se genera el reloj de 4MHZ y como se direccionan las memorias.

#### a) Generación del reloj de 4MHZ.

La señal de reloj es generada a partir de un cristal de cuarzo - que oscila a 8 MHZ, este cristal fué mandado a hacer especialmente para este fin, el cristal forma junto con dos inversores, 2 resistencias y un capacitor lo que se conoce comúnmente como un Multivibrador Astable.

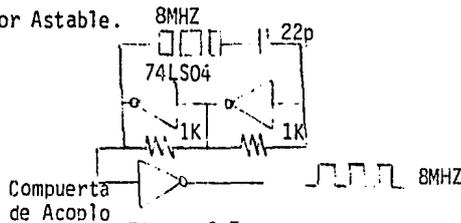


Figura 2.7

La señal de 8MHZ es mandada a un divisor de frecuencia entre 2 para obtener la señal cuadrada de 4MHZ.

2 - 15

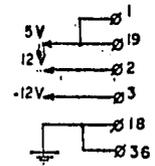
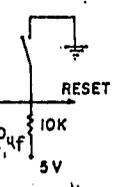
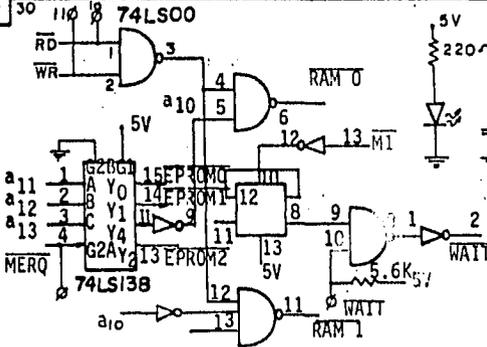
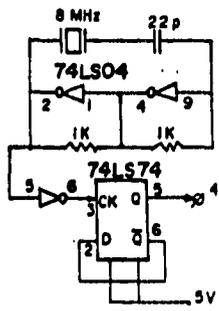
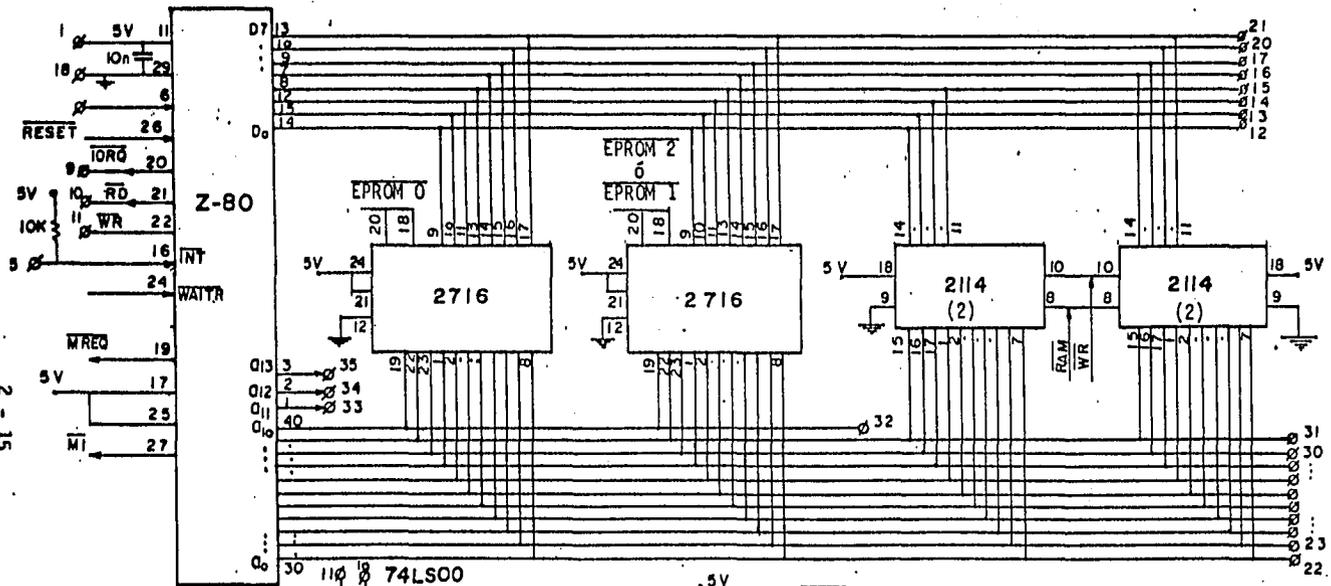


DIAGRAMA 2.2

El divisor de frecuencia entre 2 no es más que un simple flip flop tipo D conectado de la siguiente manera:

Tabla 2.1

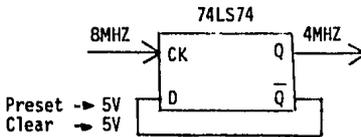


Figura 2.8

ENTRADAS				SALIDAS	
PRESET	CLEAR	CLOCK	D	Q	$\bar{Q}$
H	H	↑	H	H	L
H	H	↑	L	L	H

Tabla de Funciones

La salida negada se conecta a la entrada D y como clock, la señal de -- 8MHZ, obteniéndose en la salida Q la señal de 4MHZ deseada.

El efecto de la división entre dos puede observarse en el siguiente diagrama de tiempos, y éste se produce porque el flip flop sólo cambia de estado con el pulso de subida del reloj. ↑

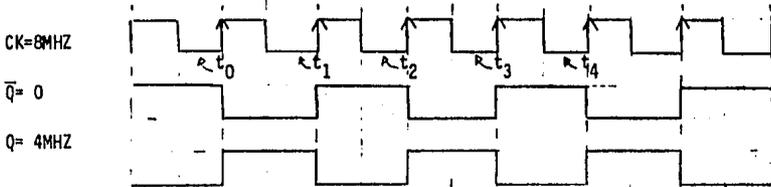


Figura 2.9

Cuando el pulso ↑ del reloj se encuentra que  $\bar{Q}=0$  y por lo mismo  $D=0$  - fuerza a que la salida Q tome el valor de 1 por el contrario cuando el pulso ↑ del reloj se encuentra que  $\bar{Q}=1$  y por lo mismo  $D=1$  fuerza a que la salida Q tome el valor de 0. Como el pulso aparece cada ciclo de la señal de 8 MHz, la salida Q tendrá nivel alto o nivel bajo durante este intervalo, con lo que se obtiene la división de frecuencia entre 2.

#### b) Direccionamiento de memorias.

Para el direccionamiento de memorias se usa un decodificador 74138, - compuertas nand e inversores, las direcciones son decodificadas a partir de las líneas  $a_{11}$ ,  $a_{12}$  y  $a_{13}$ , con la autorización de memory

request ( $\overline{MREQ}$ ), las salidas de este decodificador son activas bajas, - por lo que el direccionamiento de las memorias ROM es inmediato ya que éstas también se activan con niveles bajos, son usadas las salidas 15 para la EPROM<sub>0</sub>, 14 para la EPROM<sub>1</sub> y 13 para la EPROM<sub>2</sub>. Para el direccionamiento de las RAM se usa una autorización, que depende si se va a leer o a escribir en la memoria para este fin se usan las señales READ ( $\overline{RD}$ ) y WRITE ( $\overline{WR}$ ) que vienen del Z80, además las líneas decodificadas - del 74138, de esta manera la línea 11 direcciona la Ram 0 o en su caso direcciona la Ram 1 (cada Ram está formada por dos 2114 y tiene capacidad de un Kbyte. Cada Prom tiene capacidad para escribir 2 Kbytes.

Diagrama del direccionamiento memorias.

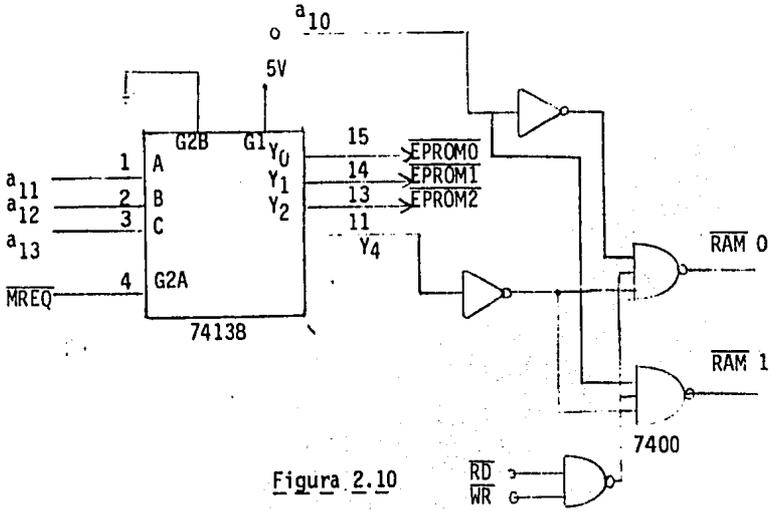


Figura 2.10

El decodificador 74LS138 cuenta con 3 líneas de habilitación, 3 líneas de selección y ocho salidas. Las líneas de habilitación son:  $G_1$ ,  $G_2A$  y  $G_2B$ , la primera debe tener nivel alto (5V) y las 2 restantes nivel bajo (0V) para lograr activar al integrado.

Se escogió asignar a  $G_1=5V$  a  $G_2A= \overline{MREQ}$  y a  $G_2B=0V$ , de tal manera que cada vez que esté presente  $\overline{MREQ}$  (0volts), se seleccione al decodificador.

Las líneas de selección son A, B, C, a las que se asignó respectivamente las líneas de dirección  $a_{11}$ ,  $a_{12}$  y  $a_{13}$ , de tal manera que cada salida es activada según el código de 3 bits de estas líneas.

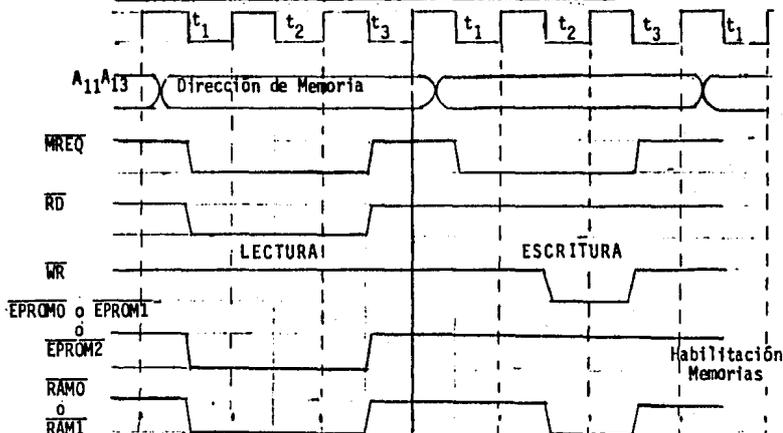
Se aprovechan 4 salidas para direccionar a 5 respectivas memorias, cada una de las salidas del decodificador es activa baja.

A continuación se muestra el código de 3 bits usado

Tabla 2.2

E N T R A D A S			S A L I D A										
HABILITACION			SELECCION			$Y_0$ Eprom <sub>0</sub>	$Y_1$ Eprom <sub>1</sub>	$Y_2$ Eprom <sub>2</sub>	$Y_3$	$Y_4$ RAM <sub>0</sub>	$Y_4$ RAM <sub>1</sub>	$Y_6$	$Y_7$
$G_1$	$G_2A$ $\overline{MREQ}$	$G_2B$	C $a_{13}$	B $a_{12}$	A $a_{11}$								
1	0	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	0	0	1	1	1	1	0	0	1	1
1	0	0	1	0	1	1	1	1	1	1	1	1	1

Fig. 2.11 Diagramas de tiempos del direccionamiento de memorias.



Las direcciones asignadas a las memorias quedan de la siguiente manera:

Líneas de Dirección						Tabla 2.3 Memoria		Dirección
$a_{14}$	$a_{13}$	$a_{12}$	$a_{11}$	$a_{10}$	-----	$a_0$		(Localidad de Memoria)
0	0	0	0	x	-----	x	Eprom 0	de la 0000 a la 07FF
0	0	0	1	x	-----	x	Eprom 1	de la 0800 a la 0FFF
0	0	1	0	x	-----	x	Eprom 2	de la 1000 a la 17FF
0	1	0	0	x	-----	x	Ram 0	de la 2000 a la 23FF
0	1	0	1	x	-----	x	Ram 1	de la 2400 a la 27FF

C) RESET.

El reset del Z80 es activo bajo, para dárselo, se pensó en el siguiente circuito, que cuenta con switch del tipo botón que está normalmente abierto, cada vez que se oprime el botón se cierra el switch y se da el reset.

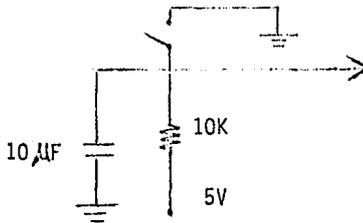


Figura 2.12

d) Interrupciones.

Dado que las interrupciones al Z80 no serán usadas, se mandan 5V a través de una resistencia de 10K a la entrada INT del Z80.

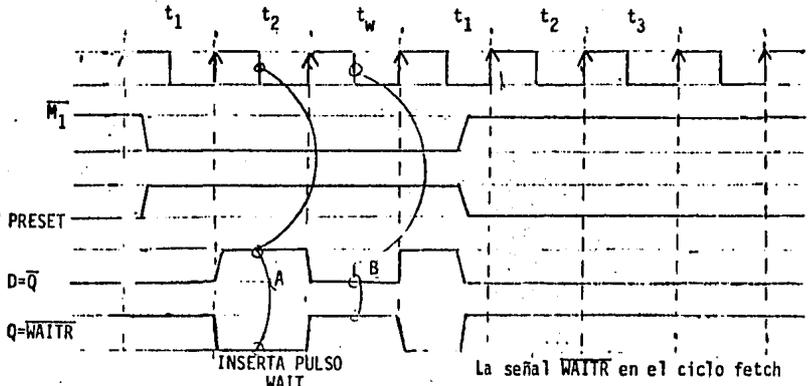
e) Señal de WAITR.

La señal de WAITR puede ser producida durante el ciclo fetch o durante el ciclo de entrada o salida del TMS para ello se dispone de una compuerta nand de 2 entradas de tal manera que cuando el ciclo fetch accione WAITR con un cero, en la otra entrada (wait del TMS) existe 1 y viceversa.

i) Señal de WAITR por ciclo fetch. La señal de WAITR se elabora en el ciclo fetch para insertar automáticamente un pulso twait, para esto, se controla un flip flop tipo D divisor entre 2 por medio de la señal  $\overline{M}_1$  del ciclo fetch, a través de un inversor en la entrada PRESET, cuando PRESET tiene un nivel alto hace que el flip flop 74LS74 trabaje como divisor entre 2 pero cuando tiene nivel bajo fuerza la salida Q a H (alto) y  $\overline{Q}$  a L (bajo).

La señal WAITR toma el nivel bajo con el pulso de subida de  $T_2$  siempre y cuando preset tenga nivel alto, cuando el Z80 sen sa WAIT en el flanco de bajada  $T_2$  inserta un TW.

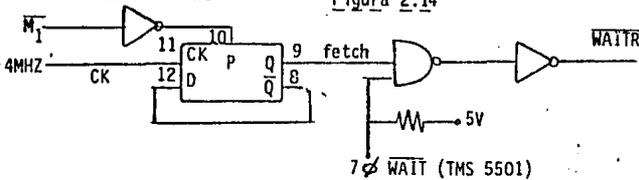
Figura 2.13



- A.- Como en el flanco de bajada de  $T_2$  el Z80 sensa un nivel bajo en  $\overline{\text{WAITR}}$ , inserta un tiempo  $T_w$ .
- B.- Como en el flanco de bajada de  $T_w$  el Z80 sensa nivel alto, entonces pasa al tiempo  $T_3$ .

CIRCUITO DEL  $\overline{\text{WAITR}}$ .

Figura 2.14



- ii) Señal de  $\overline{\text{WAITR}}$  producida por el puerto TMS 5501. La señal de wait proveniente del TMS tiene como fin insertar dos  $T_w$  aparte del  $T_w$  automático en la instrucción entrada salida con lo que se logran 2 ciclos de espera para el Z80.

f) Memorias Ram.

Las memorias 2114 sólo cuentan con 4 líneas de datos por lo que requieren dos de estas memorias para lograr 1 Kbyte de memoria, de tal manera que con las 4 memorias que tenemos contamos con 2 Kbytes de memoria RAM. La señal de  $\overline{\text{WR}}$  es aplicada a la entrada 10 de la 2114 para indicarle escritura (activa) o lectura (desactiva).

## 2.4.- Diseño con el TMS 5501.

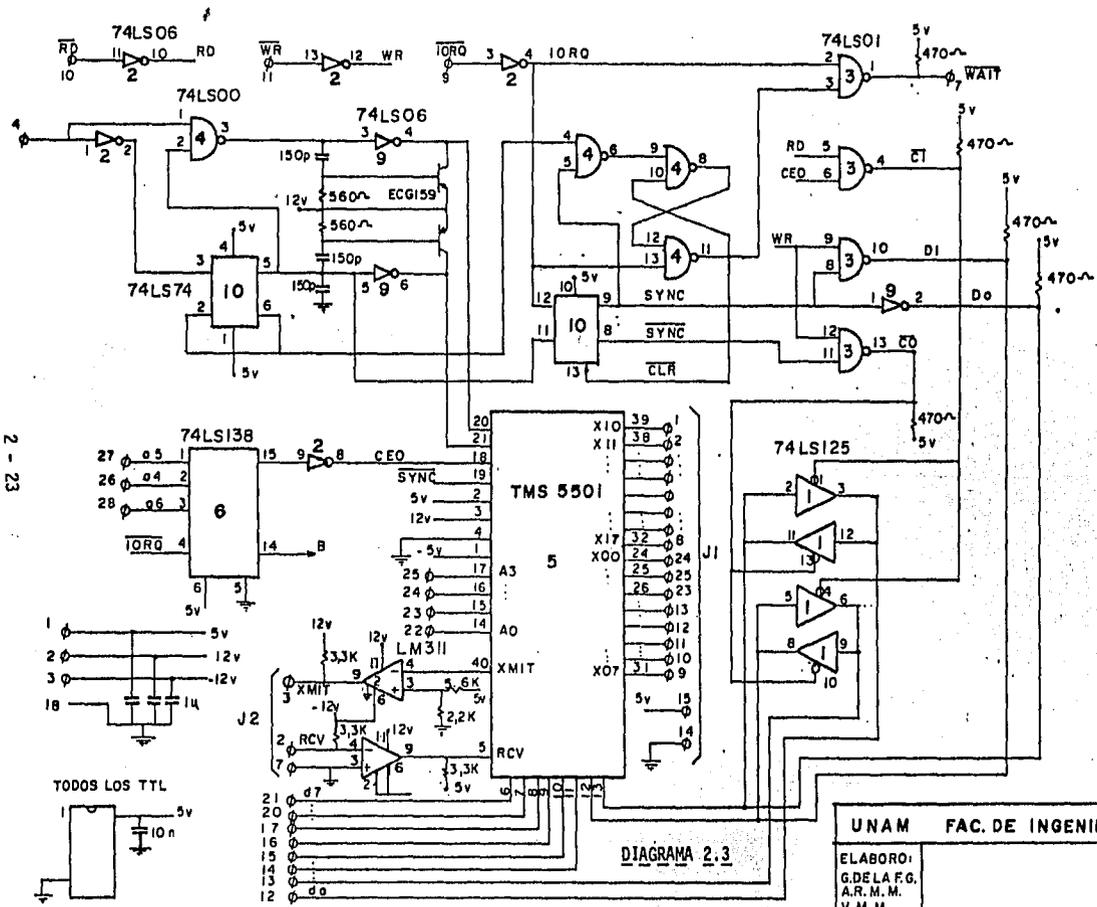
El objeto de utilizar el controlador TMS 5501 es contar con un puerto de entrada y salida de datos en forma serie con el fin de lograr interfazar el Z80 con un teclado y una pantalla de video, de esta manera, poder elaborar programas en ensamblador o en basic desplegándolos y ejecutándolos de manera cómoda.

El TMS cuenta además con un puerto de entrada de 8 bits en paralelo, un puerto de salida de 8 bits en paralelo, 2 líneas de solicitud externa de interrupción, cinco timers programables con un intervalo de tiempo de 64  $\mu$ seg a 16.32 nseg. Las funciones se seleccionan en el TMS 5501 a través de 14 comandos activados por cuatro líneas de dirección.

La transferencia de datos entre el TMS 5501 y el bus de datos del Z80 se realiza por medio de las señales:

- 1) CE (Chip enable-habilitar integrado-)
- 2) SYNC: Señal que indica el inicio de un ciclo de máquina, cuando está activa el TMS interroga el estado de sus líneas  $D_0$  y  $D_1$  (datos) para decidir si hay interrupción, si se trata de leer o escribir.
- 3) Cuatro líneas de dirección para seleccionar 1 de 14 comandos del TMS, nosotros usamos las líneas  $a_0$ ,  $a_1$ ,  $a_2$  y  $a_3$  del Z80.
- 4) Un bus de datos bidireccional de 8 bits.
- 5) Una línea de interrupción que va del TMS al Z80 y en nuestra aplicación no es usada.
- 6) Las señales  $\overline{C_0}$  o  $\overline{C_1}$ , para que TMS tenga acceso al bus de datos.
- 7) La señal WAIT para insertar dos, tiempos  $T_w$  en ciclo I/O.

El TMS 5501 originalmente se diseñó para acoplarse al microprocesador 8000, pero nosotros lo interfazamos con el Z80, el motivo para hacerlo es que nos proporciona todo lo que necesitamos para nuestra aplicación además de gran facilidad para su programación.



2 - 23

DIAGRAMA 2.3

<b>UNAM FAC. DE INGENIERIA</b>	
ELABORO: G.DELA.F.G. A.R.M.M. V.M.M.	Fecha: 15-VI-85 DIAG. No

Para acoplar el TMS con el Z80 requerimos entonces simular las señales que le proporciona el 8080 y éstas son:

- a) Dos señales de reloj con niveles de 0 a 12 volts,
- b) Una señal SYNC que le permita sensar sus líneas  $D_0$  y  $D_1$  para reconocer solicitud de interrupción, de lectura o de escritura.
- c) El TMS debe mandar dos  $t_w$  por medio de la señal WAIT al Z80.
- d) Una codificación para elegir la habilitación del TMS 5501 (CE).
- e) Una circuiteria que junto con la señal SYNC sea capaz de proporcionar información sobre interrupciones lectura o escritura, capaz además, de interfazar las líneas  $D_0$  y  $D_1$  del TMS con el bus de datos.

La manera como se proporcionan estas señales es:

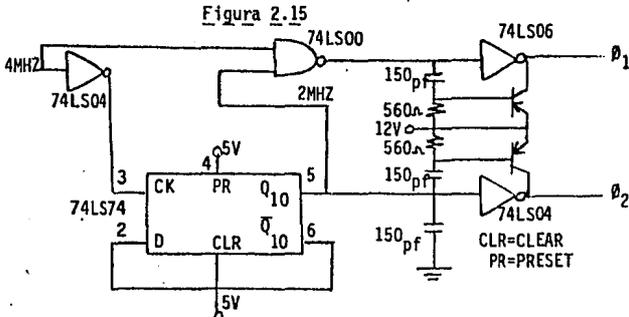
a) Generación de las dos señales de reloj.

Las señales de reloj a proporcionar son  $\phi_2$  y  $\phi_1$ , su frecuencia es de 2 MHz, su nivel es de 0 a 12 volts. En el caso de  $\phi_1$  la duración del pulso positivo es la tercera parte del pulso negativo en cada ciclo.

En el Z80 disponemos de una señal de reloj de 4 MHz, esta señal la invertimos y la dividimos entre dos por medio de un flip flop tipo D, esta señal constituye el reloj  $\phi_2$  previa adaptación de un nivel de 0 a 12 volts pico a pico por medio de un circuito convertidor de nivel.

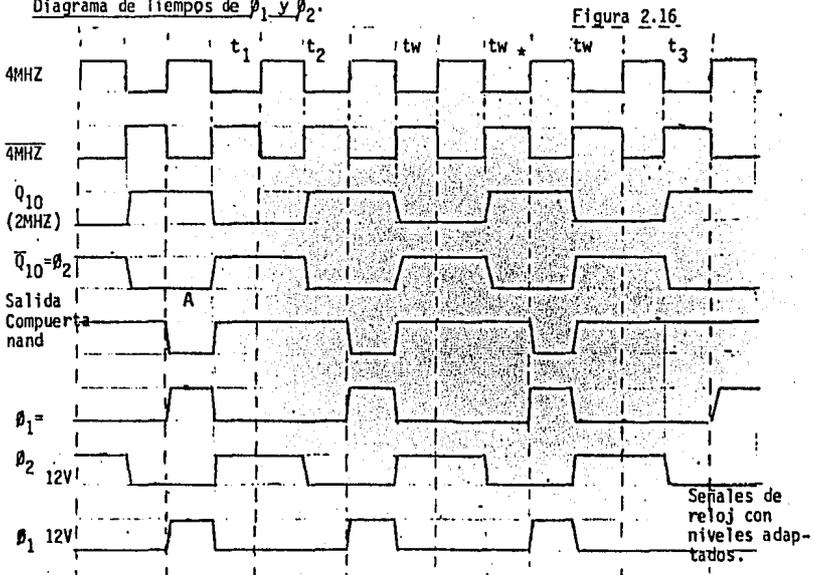
La señal de reloj de 4 MHz se aplica a la entrada de una compuerta nand, a la otra entrada se aplica la señal de 2 MHz proveniente de la salida Q del flip flop divisor entre 2, con lo que se obtiene previa adaptación de niveles la señal de reloj  $\phi_1$ , la generación de estas señales se aclarará aún más con el diagrama de tiempos mostrado a continuación.

CIRCUITO GENERADOR Y ADAPTADOR DE RELOJES.



Los inversores 74LS06 son con colector abierto para que en el momento en que conduzcan los transistores (o en su base) alcancen la tensión de 12V.

Diagrama de Tiempos de  $\beta_1$  y  $\beta_2$ .



A.- Cuando el reloj de 4MHz y la salida  $Q_{10}$  de 74LS74 tienen valor 1 la salida de la compuerta nand toma el valor cero.

b) Generación de la señal SYNC.

Para generar la señal SYNC se hace uso de un flip flop tipo D 74LS74, conectando la señal de 2 MHz proveniente de  $Q_{10}$  como reloj y la señal IORQ en la entrada D.

Mientras IORQ tenga nivel bajo la salida del flip flop tendrá nivel bajo, cuando aparece IORQ con nivel alto el flip flop espera el flanco de subida del reloj para cambiar su estado a alto.

La señal SYNC termina cuando la señal  $\overline{CLR}$  del 74LS74 toma nivel bajo ya que con ello se fuerza a su salida a tomar nivel bajo.

Para generar la señal  $\overline{CLR}$  se hace uso de tres compuertas nand, las entradas de la primer compuerta son SYNC y  $\overline{Q}_{10}$ , las entradas de la tercer compuerta son el estado de la salida de la segunda compuerta y la señal IORQ, tal y como se muestra en la figura.

La señal  $\overline{CLR}$  se activa cuando IORQ está presente (nivel alto), SYNC todavía tiene nivel alto y se presenta un nivel alto en  $\overline{Q}_{10}$  después de la elaboración de SYNC.

La señal  $\overline{CLR}$  vuelve a alto cuando IORQ pase a nivel bajo.

Las salidas SYNC y  $\overline{SYNC}$  se toman de  $Q_{10}$  y  $\overline{Q}_{10}$  respectivamente (salidas flip flop).

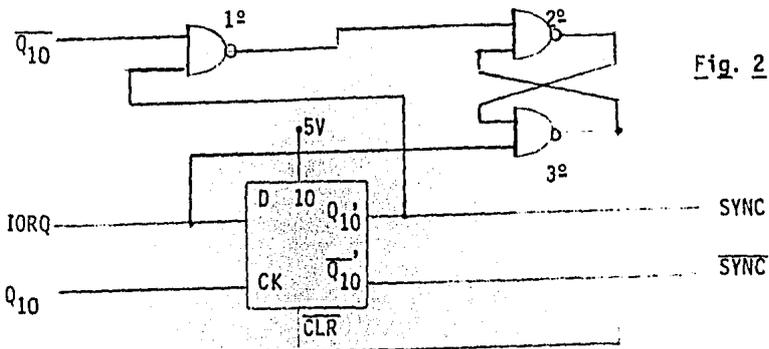


Fig. 2.17

DIAGRAMA DE TIEMPOS DE LAS SEÑALES SYNC Y CLEAR.

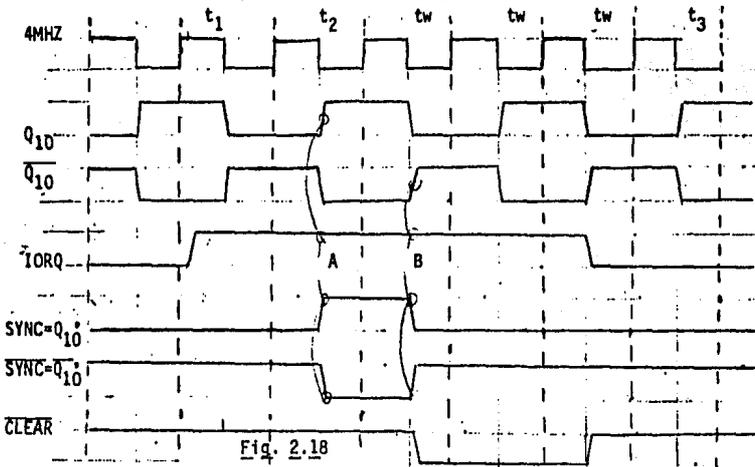


Fig. 2.18

A.- SYNC alto con  $\overline{IORQ}$  alto y flanco de subida de  $Q_{10}$ .

B.- SYNC pasa a bajo con  $\overline{CLEAR}$  activada, para ello  $\overline{IORQ}$  en nivel alto SYNC todavía en alto y pulso de subida de  $\overline{Q_{10}}$  después de SYNC.

c) Elaboración de la señal  $\overline{WAIT}$ .

La señal  $\overline{WAIT}$  tiene como fin insertar 2 tiempos  $T_w$  en el ciclo I/O (entrada-salida), con el fin de pedirle al Z80 que espere al TMS.

La señal  $\overline{WAIT}$  es elaborada a partir de un compuerta NAND cuyas entradas son  $\overline{IORQ}$  y  $\overline{CLR}$ .  $\overline{WAIT}$  toma el nivel bajo cuando  $\overline{IORQ}$  y  $\overline{CLR}$  toman un nivel alto.

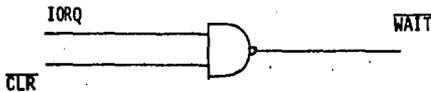


Figura 2.19

DIAGRAMA DE TIEMPOS DE LA SEÑAL WAIT.

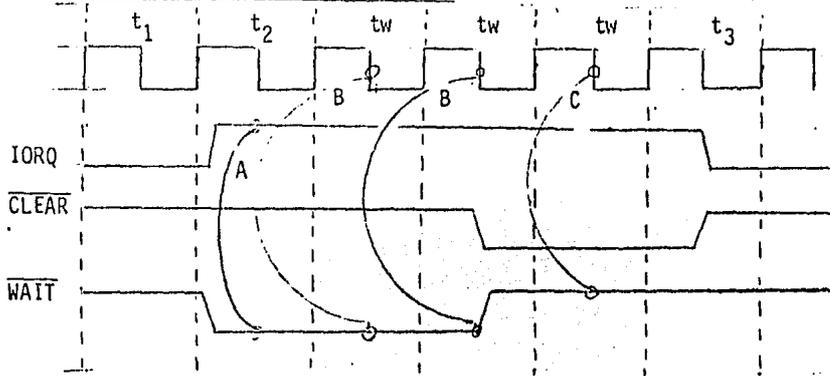


Figura 2.20

- A.- Cuando IORQ y  $\overline{\text{CLEAR}}$  tienen nivel alto  $\overline{\text{WAIT}}$  tiene nivel bajo.
- B.- En el flanco de bajada de  $T_w$  se sensa la señal  $\overline{\text{WAIT}}$ , como está activa (nivel bajo) inserta un  $T_w$ .
- C.- En el flanco de bajada del  $T_w$  se sensa la señal  $\overline{\text{WAIT}}$  como tiene nivel alto, se pasa al tiempo  $T_3$ .

d) Habilitación del TMS 5501.

La habilitación del TMS 5501 se hace a través de un nivel alto en su entrada CE (chip enable), para lograrlo se utiliza un decodificador 74LS138 y un inversor. El decodificador es habilitado por medio de la señal  $\overline{\text{IORQ}}$ , cuando esto sucede el decodificador utiliza las líneas  $a_4, a_5, a_6$  para activar sus salidas.

Cuando  $a_4, a_5$  y  $a_6$  tienen nivel bajo, aparece un cero en la salida  $Y_0$  del decodificador, este cero pasa a "1" por medio de un inversor y es enviada para habilitar al TMS 5501.

Mientras no aparesca  $\overline{\text{IORQ}}$  y las tres líneas  $a_4, a_5$  y  $a_6$  tenga nivel bajo, CE tendrá nivel bajo y por lo mismo el TMS estará desactivado, es decir, su salida estará en alta impedancia para no cargar al bus de datos.

Cuando el TMS está habilitado, sensa las líneas de dirección  $a_3, a_2$

$a_1$  y  $a_0$  para escoger 1 de los 14 comandos disponibles y con ello ejecutar una función determinada.

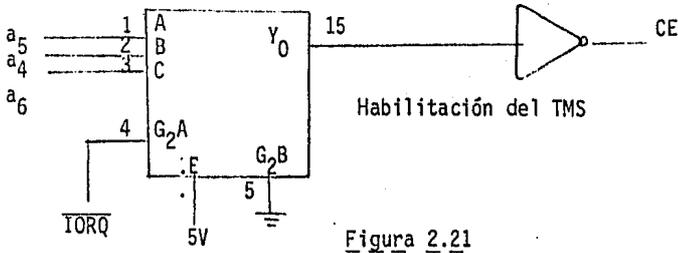


Figura 2.21

DIAGRAMA DE TIEMPOS DE CE

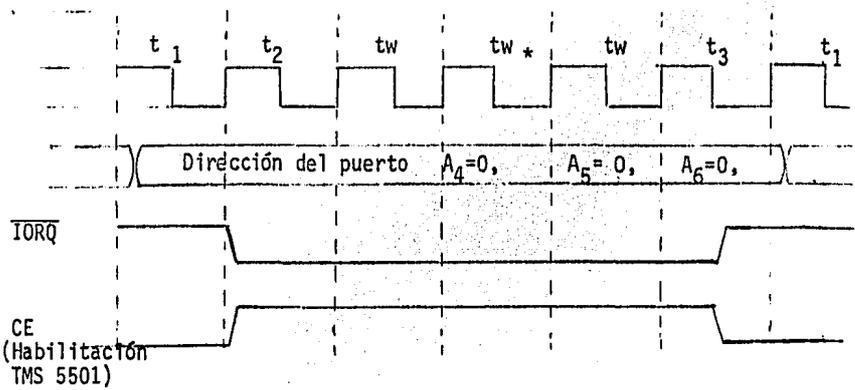


Figura 2.22

CE (HABILITACION TMS 5501)

·TABLA 2.4. COMANDOS DEL TMS

LÍNEAS DE DIRECCION a <sub>7</sub> a <sub>6</sub> a <sub>5</sub> a <sub>4</sub> a <sub>3</sub> a <sub>2</sub> a <sub>1</sub> a <sub>0</sub>	DIRECCIONES (Hex.)	C O M A N D O	FUNCION
X 0 0 0 0 0 0 0	00 80	Leer buffer de recepción	RBn → Dn
X 0 0 0 0 0 0 1	01 81	Leer entradas externas	XIn → Dn
X 0 0 0 0 0 1 0	02 82	Leer dirección de interrupción	RST → Dn
X 0 0 0 0 0 1 1	03 83	Leer status del TMS5501	(status) → Dn
X 0 0 0 0 1 0 0	04 84	Editar comandos	- -
X 0 0 0 0 1 0 1	05 85	Cargar registro de velocidad	- -
X 0 0 0 0 1 1 0	06 86	Cargar buffer transmisor	Dn → TBn
X 0 0 0 0 1 1 1	07 87	Cargar puerto de salida	Dn → XOn
X 0 0 0 1 0 0 0	08 88	Cargar registro de máscara	Dn → MRn
X 0 0 0 1 0 0 1	09 89	Cargar timer 1	Dn → Timer 1
X 0 0 0 1 0 1 0	0A 8A	Cargar timer 2	Dn → Timer 2
X 0 0 0 1 0 1 1	0B 8B	Cargar timer 3	Dn → Timer 3
X 0 0 0 1 1 0 0	0C 8C	Cargar timer 4	Dn → Timer 4
X 0 0 0 1 1 0 1	0D 8D	Cargar timer 5	Dn → Timer 5
X 0 0 0 1 1 1 0	0E 8E	Sin uso	
X 0 0 0 1 1 1 1	0F 8F	Sin uso	

donde:

RBn ≡ bit n del buffer receptor

Dn ≡ Línea n del bus de datos I/O

XIn ≡ Línea n de entrada externa

RST ≡ 1L (IA<sub>2</sub>) (IA<sub>1</sub>) 111

TBn ≡ bit n del buffer transmisor

XOn ≡ bit n del puerto de salida

MRn ≡ bit n del registro de máscara

e) Habilitación de las líneas  $D_0$ ,  $D_1$  del TMS.

Las líneas  $D_0$  y  $D_1$  del TMS tienen las siguientes funciones:

- 1) Proporcionar al TMS 5501 información sobre interrupciones, lectura o escritura, durante la señal de control SYNC.
- 2) Recibir datos del Z80 durante el ciclo de escritura (WRITE).
- 3) Enviar datos al Z80 durante su ciclo de lectura (READ).

Para lograr que las líneas  $D_0$  y  $D_1$  cumplan con lo anterior se usan 4 buffer de 3º estado controlados por medio de las señales  $\overline{C_0}$  y  $\overline{C_1}$ .

Los buffer de 3º estado logran aislar al bus de datos del Z80 de las líneas  $D_0$  y  $D_1$  mientras no exista solicitud de lectura o escritura con el TMS.

Cuando está presente la señal de SYNC, la línea  $D_0$  sensa un 0 en  $D_0$  con lo que no habilitamos la solicitud de interrupción, la línea  $D_1$  sensa un 0 en caso de solicitud de escritura y un 1 en caso de lectura. Los buffer de 3º estado permanecen desactivados.

$D_0$  y  $D_1$  quedan conectados al bus de datos cuando:

- Dos buffers de 3º estado son habilitados por medio de  $\overline{C_0}$  cuando el Z80 desea escribir en el TMS (WRITE).
- Otros dos buffers de 3º estado son habilitados por medio de  $\overline{C_1}$  cuando el Z80 desea leer al TMS (READ).

$\overline{C_0}$  está activada cuando  $\overline{SYNC}$  y write tienen nivel alto, es decir, cuando existe solicitud de escritura y no está presente SYNC.

$\overline{C_1}$  está activada cuando  $\overline{CEO}$  y RD tienen nivel alto, es decir, cuando existe solicitud de lectura y está habilitado el TMS 5501.

HABILITACION DE D<sub>0</sub> Y D<sub>1</sub> POR MEDIO DE C<sub>0</sub> Y C<sub>1</sub>.

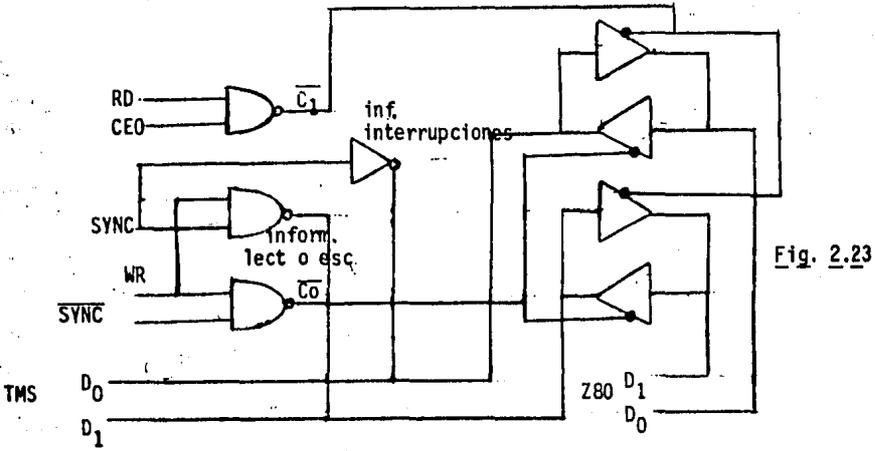


Fig. 2.23

DIAGRAMA DE TIEMPOS DE C<sub>0</sub> Y C<sub>1</sub>.

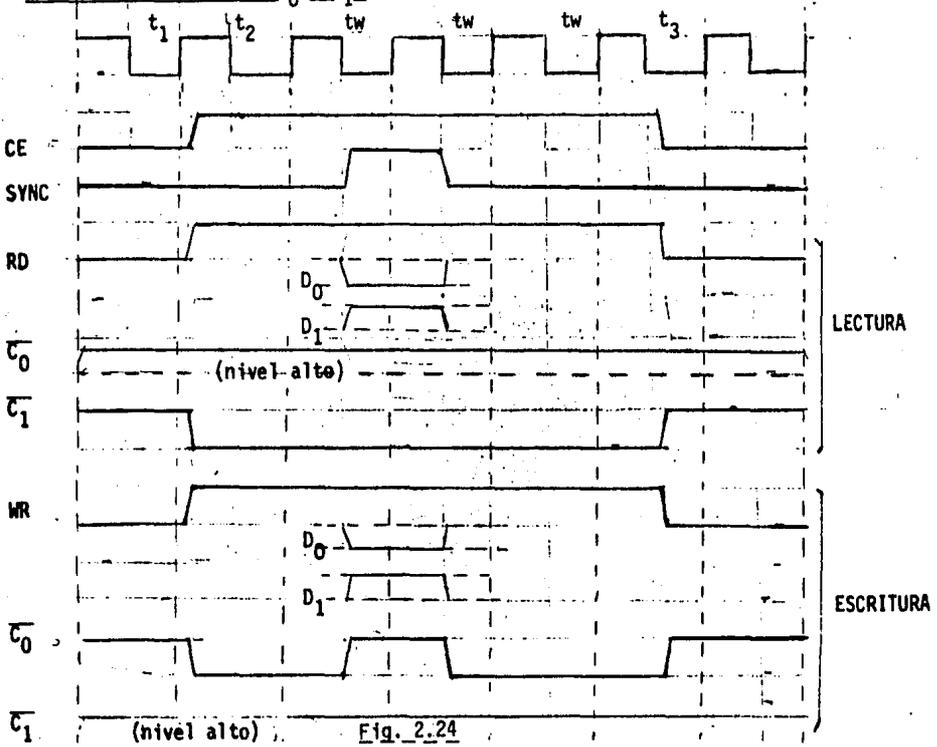


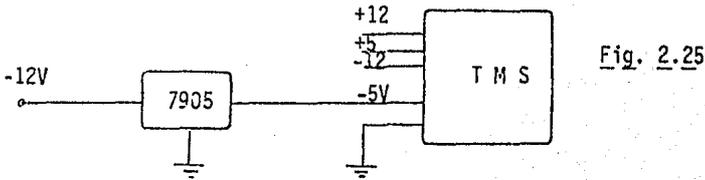
Fig. 2.24

## f) Polarizaciones y adaptaciones de Nivel.

El TMS requiere polarizaciones de +5, +12V y -5V.

Las polarizaciones disponibles en nuestra fuente son +5, +12, -12 y 0 Volts, para lograr la tensión de -5V usamos un regulador 7905, conectándole como entrada -12 volts.

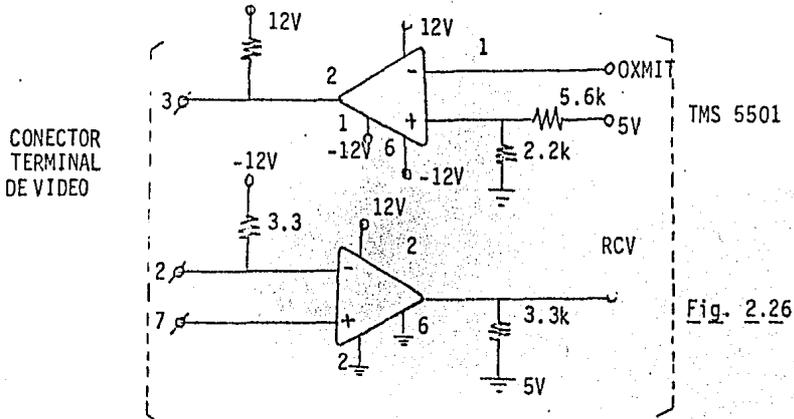
Polarizaciones del TMS.



### Adaptaciones de Nivel.

Para la transmisión y recepción de datos serie se utilizan las patitas X MIT y RCV.

Para interfazar a la terminal de video con el TMS es necesario entonces, adaptar los niveles de tensión, nosotros lo logramos por medio de 2 comparadores LM311 conectados de la siguiente manera:



- El primer comparador reacciona con un umbral de 1.4 volts y se usa para la transmisión de datos (TMS terminal).
- El segundo comparador se usa para la recepción de datos.



y tiene como fin "referenciar" a tierra la salida diferencial de la primera etapa.

Consideraciones sobre la señal de modo común.

El voltaje de modo común se define como el promedio de los dos voltajes de entrada:  $V_c = \frac{V_{i1} + V_{i2}}{2}$

Idealmente, un amplificador operacional responde sólo a la diferencia de voltaje ( $V_2 - V_1$ ) y no produce voltaje de salida para el voltaje de entrada de modo común. Sin embargo, en los amplificadores prácticos un voltaje de entrada de modo común  $V_c$  genera un voltaje de salida de modo común  $V_{oc}$ .

El voltaje de entrada diferencial es de hecho el que interesa amplificar y se define como la diferencia de los dos voltajes de entrada.

$$V_d = V_{i1} - V_{i2}$$

→ Señal de modo común en la primera etapa del amplificador de instrumentación.

El error de modo común de esta primera etapa se puede considerar prácticamente como cero, esto resulta claro del siguiente análisis:

Consideraciones:  $V_{id} = V_{i1} - V_{i2} = 0$  señal puramente de modo común.

$$V_c = \frac{V_{i1} + V_{i2}}{2} = \frac{V_{i2} + V_{i1}}{2}$$

$$I_{R2} = \frac{V_{i1} - V_{i2}}{R_2}$$

$$V_1 = I_{R2} R_1 + V_{i1} ; V_1 = I_{R2} R_1 + V_c$$

$$V_2 = -I_{R2} R_1 + V_{i2} ; V_2 = -I_{R2} R_1 + V_c$$

$$V_{oc} = V_1 - V_2 = \frac{(1 + R_1 + R_1)}{R_2} (V_{i1} - V_{i2})$$

$$V_{oc} = \frac{(1 + 2R_1)}{R_2} (V_c - V_c) = 0$$

Voc=0

Señal de modo común en la segunda etapa.

Consideraciones:  $V_{id} = V_1 - V_2 = 0$  ;  $V_1 = V_2$  donde  $V_c$  es voltaje de entrada puramente de modo común.

$$V_c = \frac{V_1 + V_2}{2} = V_1 = V_2$$

La ecuación que describe al restador de la segunda etapa puede obtenerse fácilmente por superposición ya que se trata de un inversor y de un no inversor que forman un restador, la ecuación es:

$$V_o = -\frac{R_4}{R_3} V_1 + \frac{R_3 + R_4}{R_3} \frac{R_6}{R_5 + R_6} V_2$$

como lo que se pretende es que el voltaje de salida sea cero en la

señal de modo común:  $V_{oc} = -\frac{R_4}{R_3} V_c + \frac{R_3 + R_4}{R_3} \frac{R_6}{R_5 + R_6} V_c = 0$  ;  $V_c = V_1 = V_2$  de

esto se cumple con  $\frac{R_4}{R_3} = \frac{R_3 + R_4}{R_3} \frac{R_6}{R_5 + R_6}$

manipulando algebraicamente

$$\frac{R_4}{R_3} = \frac{(R_4 + 1) R_6}{R_3 (R_5 + R_6)} ; R_4 = \frac{(R_4)}{(R_3)} \frac{(R_6)}{R_5 + R_6} + \frac{R_6}{R_5 + R_6}$$

$$\frac{R_4}{R_3} - \frac{(R_4)}{(R_3)} \frac{(R_6)}{R_5 + R_6} = \frac{R_6}{R_5 + R_6} ; \frac{R_4}{R_3} \left(1 - \frac{R_6}{R_5 + R_6}\right) = \frac{R_6}{R_5 + R_6}$$

$$\frac{R_4}{R_3} \frac{(R_5 + R_6 - R_6)}{R_5 + R_6} = \frac{R_6}{R_5 + R_6} ; \frac{R_4}{R_3} = \frac{R_6}{R_5 + R_6} \frac{(R_5 + R_6)}{(R_5)} \cdot \frac{R_4}{R_3} = \frac{R_6}{R_5}$$

Es decir el error de modo común tiende a cero mientras mejor "apareadas" estén estas resistencias.

Para lograrlo se consiguieron resistencias de precisión con una tolerancia del 1% y se colocó en lugar de  $R_6$ , un potenciómetro de muchas vueltas de los denominados "Trim pots".

Consideraciones sobre los errores de offset y corrientes de polarización.

1a. Etapa

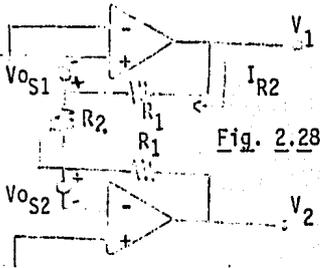


Fig. 2.28

$$I_{R2} = \frac{V_{os1} - V_{os2}}{R_2}$$

$$V_1 = I_{R2} R_1 + V_{os1}$$

$$V_2 = -I_{R2} R_1 + V_{os2}$$

del desarrollo algebraico queda.

$$V_o = V_1 - V_2 = (V_{os1} - V_{os2}) \left( \frac{1 + 2R_1}{R_2} \right) \text{ --- error offset}$$

Las corriente de polarización no tienen un efecto importante ya que de manera parecida al voltaje de offset tienden a anularse.

2a. Etapa

a) offset

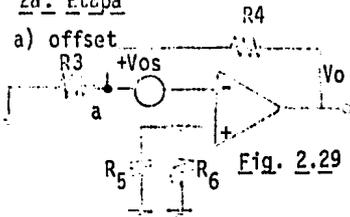


Fig. 2.29

$$\sum I_a = \frac{V_{os}}{R_3} + \frac{V_{os} - V_o}{R_4}$$

$$V_o = \frac{(R_4 + 1)V_{os}}{R_3}$$

b) Corrientes de polarización.

$$I_{B2} = 0$$

$$I_{B1} \neq 0$$

$$V_o = I_{B1} R_4$$

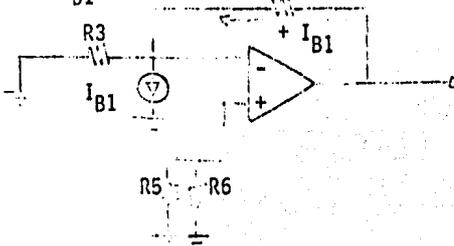
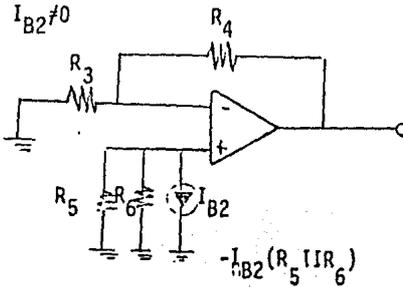


Fig. 2.30

Figura 2.31

con  $I_{B1}=0$



$$V_o = \frac{(R_4+1)}{R_3} (-I_{B2} [R_6 IIR_5])$$

Por lo que el error de la segunda etapa queda:

$$V_o = \frac{(R_4+1)}{R_3} Vos + R_4 I_{B1} - \frac{(R_4+1)}{R_3} (R_6 IIR_5) I_{B2}$$

Si  $R_4=R_6$  --- (consideraciones de modo común)

$$\frac{R_4}{R_3} = \frac{R_6}{R_5}$$

$$V_o = \frac{(R_4+1)}{R_3} Vos + R_4 I_{B1} - R_6 I_{B2}$$

De las ecuaciones anteriores puede observarse que los errores de offset y de corriente de polarización tienden a ser más grandes en la segunda etapa, por lo que es conveniente que sus resistencias y su ganancia sean pequeñas.

Para comenzar los voltajes de offset se realizó la compensación recomendada por el fabricante en uno de los amplificadores operacionales de la primera etapa.

Consideraciones sobre la amplificación.

Como ya se mencionó anteriormente, es conveniente que la segunda etapa tenga una ganancia reducida, por lo tanto se buscó que tuviera ganancia unitaria y por lo mismo la amplificación recae sobre la primera etapa.

Considerando que:  $\frac{R_4}{R_3} = \frac{R_6}{R_5}$  por modo común

$$R_4=R_3=R_5=R_6 \text{ --- por ganancia unitaria. (2a. Etapa)}$$

La ecuación general de todo el amp. se reduce a

$$V_o = \left[ \frac{2R_1 + 1}{R_2} \right] (V_{i_1} - V_{i_2})$$

La ganancia requerida para nuestra aplicación es de 100 por lo que se escogieron los siguientes valores de resistencias.

$R_2$  ----- Potenciómetro 1K

$R_1$  ----- 35 K

$R_3 = R_4 = R_5 = R_6 = 10K$

Por lo que la ganancia teóricamente puede ir de:

$$V_o = \left[ \frac{2(35)}{1} + 1 \right] (V_{i_1} - V_{i_2})$$

$$V_o = 71 (V_{i_1} - V_{i_2}) \quad \frac{V_o}{V_{i_1} - V_{i_2}} = 71 \quad \text{desde 71 hasta } \infty$$

La ganancia puede ser fácilmente manipulada moviendo  $R_2$ .

### Ajuste del Amplificador de Instrumentación.

a) Ajuste de modo común.

Con  $V_{i_1} = V_{i_2} = 10V$  se ajusta la salida moviendo el potenciómetro  $R_6$ , con lo que fué posible reducir el voltaje de modo común a tan sólo 10mv.

b) Ajuste de offset.

Con  $V_{i_1} = V_{i_2} = 0V$  y por medio de un potenciómetro de 25K conectado entre

Las patitas 1 y 5 del chip con su cursor a +12V, fué posible dejar el error de offset a tan sólo 2mv,

c) Ajuste ganancia.

Por medio de un puente de wheatstone aplicamos un voltaje de 20 mv a la entrada del amplificador y moviendo el potenciómetro  $R_2$  ajustamos la salida a 2 volts con lo que obtenemos la ganancia de 100 que buscamos.

## 2.6.- Sistema de Adquisición de Datos:

El sistema de adquisición de datos nace como una aplicación al microprocesador Z80.

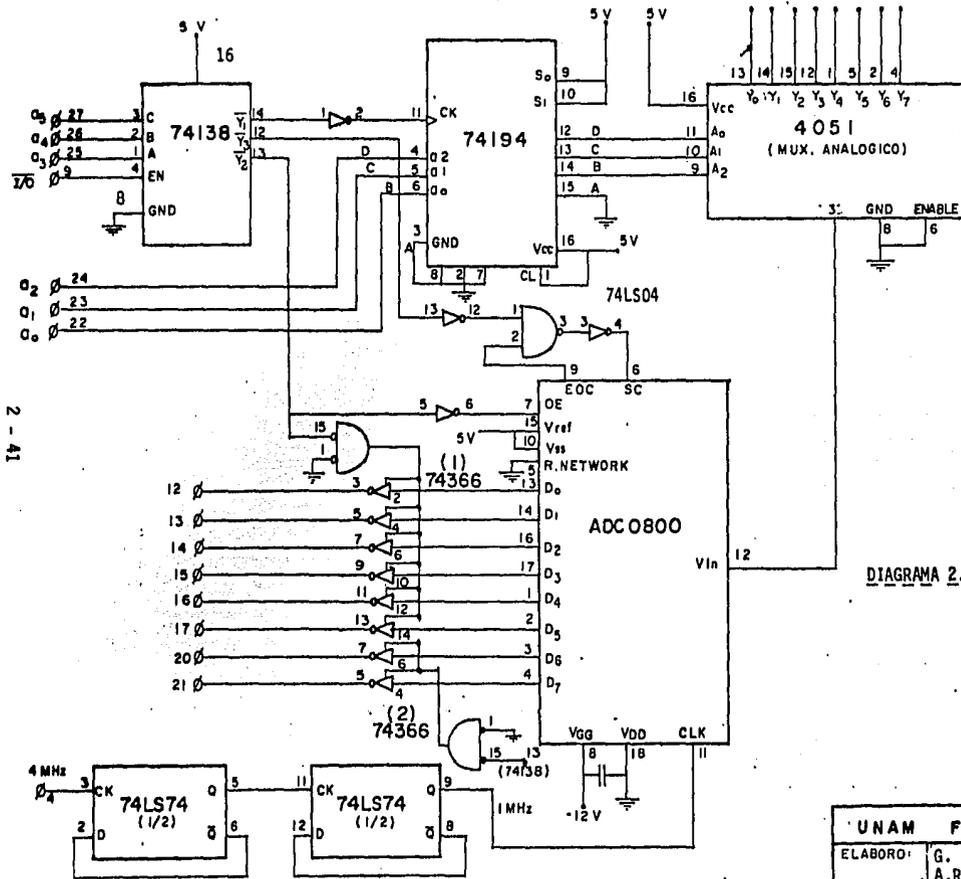
El sistema está enfocado básicamente a la medición de temperatura, pero podría ser utilizado con éxito para sensar cualquier variable analógica. El diseño contempla la selección de hasta 8 variables por medio de un multiplexor analógico.

Cuando es seleccionada alguna variable, es convertida en señal digital de 8 bits y enviada al bus de datos del Z80.

El sistema de adquisición de datos pretende como una primera aplicación sensar temperaturas industriales para su supervisión y control, por lo que, la primera entrada analógica es una señal proveniente de un termopar previa amplificación de la misma.

El sistema cuenta entonces con:

- 1) Un termopar tipo J (hierro constantan) para medir temperaturas de 0 a 1000° centígrados.
- 2) Una etapa amplificadora, para lograr aumentar el nivel de la diminuta señal proveniente del termopar a un rango de 0 a 5V.
- 3) Una etapa de compensación.



2 - 41

DIAGRAMA 2.4

UNAM FAC. DE INGENIERIA		
ELABORÓ:	G. DE LA F.G.	Fecha:
	A.R.M.M., V.M.M.	15-VI-85

- 4) Una etapa protectora que limite la entrada del multiplexor analógico de 0 a 5V.
- 5) Un Multiplexor Analógico de 8 canales cuyas entradas y salidas pueden ir de 0 a 5 volts.
- 6) Un convertidor Analógico Digital ADC 0800 de 8 bits.
- 7) Ocho inversores de tercer estado para reacondicionar la salida complementada del convertidor evitando cargar a la línea mientras no estén seleccionados.
- 8) Un decodificador 74138 y un registro 74194 para el direccionamiento del multiplexor, del convertidor analógico digital y de los inversores de tercer estado.
- 9) Una etapa de control que permita proporcionar al convertidor analógico digital:
  - a) Un reloj de 1MHz
  - b) Un dato analógico constante mientras se realiza la conversión.
  - c) Una indicación de que puede iniciarse otra conversión, siempre y cuando se haya terminado la anterior.

A continuación se describen con detalle cada una de las partes del sistema (a excepción del termopar y el amplificador que se describen aparte).

a) Generación del reloj de 1MHz.

El convertidor ADC0800 requiere para su funcionamiento de un reloj de 1MHz, éste se elabora a partir del reloj de 4MHz disponible en el bus, pasándolo por dos flip flops tipo D conectados como divisores de frecuencia entre dos.

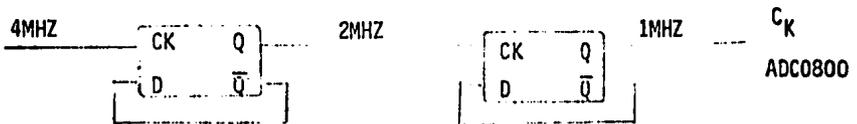


Figura 2.32

b) Direccionamiento del Multiplexor Analógico (MUX).

El convertidor Analógico Digital (ADC) requiere que su entrada sea estable mientras dura la conversión, para que esto suceda se requiere que el multiplexor analógico conserve el mismo canal seleccionado durante este tiempo, esto a su vez se logra si las líneas  $A_0$ ,  $A_1$ ,  $A_2$  del MUX conservan su estado.

Dado que es necesario habilitar primero al multiplexor y después al ADC no sería posible conectar directamente las líneas de dirección del Z80 con  $A_0$ ,  $A_1$ ,  $A_2$  del multiplexor ya que hacerlo así implicaría un cambio constante de canal con lo que el convertidor no tendría una entrada estable.

Para remediar esta situación se hace uso de un registro que almacene la dirección del canal seleccionado, y la cambie solamente cuando se ha deseado. El registro direcciona directamente al MUX, logrando con ello la estabilidad deseada.

El registro usado es el 74194, éste cuenta con 3 líneas de direccionamiento, a las que hacemos coincidir las líneas  $a_0$ ,  $a_1$  y  $a_2$  del Z80, cuenta además con 4 salidas, a tres de ellas les asignamos  $A_0$ ,  $A_1$  o  $A_2$  y las conectamos directamente al MUX.

Las tres líneas de salida toman los valores correspondientes a sus líneas de entrada, cada vez que se presenta un pulso de subida en su entrada CK.

El pulso de subida, a la entrada CK del registro se produce cada vez que deseamos un cambio de canal en el multiplexor analógico. Este pulso es generado por medio de la salida  $Y_1$  de un decodificador 74138 cuando las líneas  $a_5$ ,  $a_4$  tienen nivel bajo,  $a_3$  nivel alto y esta activa  $\overline{170}$ .

Tomando en cuenta que las líneas  $a_5$ ,  $a_4$  y  $a_3$  deben tener los niveles

antes mencionados y que las líneas  $a_2$ ,  $a_1$  y  $a_0$ , forman un código de 3 bits para indicarle al multiplexor analógico que canal debe seleccionar, las direcciones asignadas a cada canal quedan:

Tabla 2.5

LINEAS DE DIRECCION								DIRECCION HEXADECIMAL	DIRECCION DECIMAL	CANAL
a7	a6	a5	a4	a3	a2	a1	a0			
X	1	0	0	1	0	0	0	CB o 48H	72	0
X	1	0	0	1	0	0	1	C9 49	73	1
X	1	0	0	1	0	1	0	CA 4A	74	2
X	1	0	0	1	0	1	1	CB 4B	75	3
X	1	0	0	1	1	0	0	CC 4C	76	4
X	1	0	0	1	1	0	1	CD 4D	77	5
X	1	0	0	1	1	1	0	CE 4E	78	6
X	1	0	0	1	1	1	1	CF 4F	79	7

la línea de dirección  $a_6$ , debe tener nivel alto para no direccionar también al TMS 5501, ya que éste se habilita con las líneas  $a_6$ ,  $a_5$  y  $a_4$ .

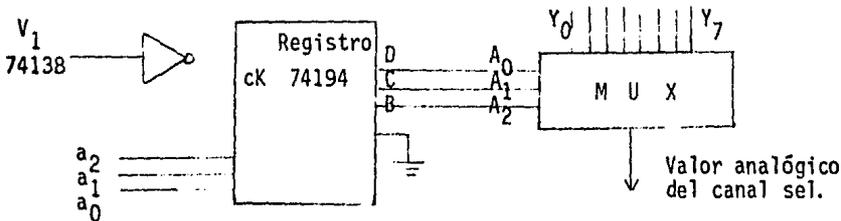


Figura 2.33

c) Direccionamiento del Convertidor Analógico Digital (ADC) y de los Inversores de Tercer Estado.

El convertidor analógico digital cuenta con tres líneas de control activas con niveles altos, las funciones atribuidas a estas líneas son:

Una línea le indica al convertidor que debe iniciar una conversión SC (start conversion). Otra línea le indica que habilite sus salidas, es decir que pasen del tercer estado al código de 8 bits correspondiente a su entrada analógica OE, (output enable).

La última línea le sirve al convertidor para indicarle a un dispositivo externo que ha concluido una conversión EOC (END OF CONVERSION).

La entrada start conversión es habilitada por medio de la salida Y3 del decodificador 74138 cuando la línea  $a_5$  tiene nivel bajo, las líneas  $a_4$  y  $a_3$  nivel alto y cuando  $\overline{I/O}$  está activa. La habilitación de start conversión requiere que ya se haya terminado la conversión precedente, es decir que EOC tenga nivel alto.

La entrada output enable del convertidor y los inversores de tercer estado son habilitados al mismo tiempo por medio de la salida Y2 del decodificador cuando sus líneas  $a_5$  y  $a_3$  tienen nivel bajo,  $a_4$  nivel alto y está presente  $\overline{I/O}$ .

La habilitación de las salidas del convertidor y de los inversores de tercer estado se realiza cuando el Z80 requiere leer en el bus de datos el código de 8 bits correspondiente a la entrada analógica (READ).

Direccionamiento de SC, OE y el ck del 74194.

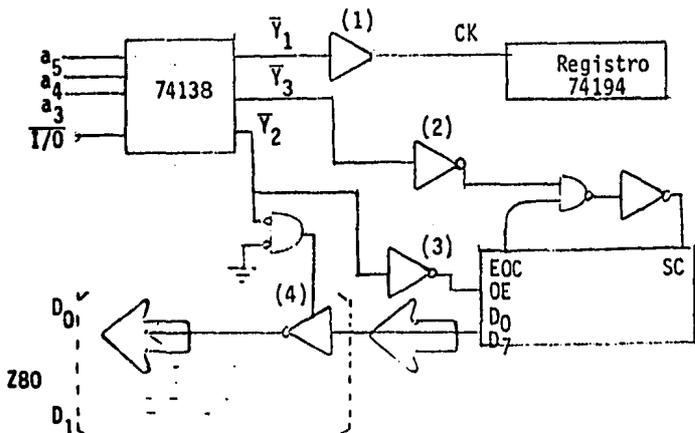


Fig. 2.34

Los inversores 1, 2 y 3 son usados para dar los niveles altos requeridos. Los inversores (4) tienen como finalidad ajustar la salida complementada del ADC0800 para una lectura directa. (Complementan la salida complementada).

DIAGRAMA DE TIEMPOS DEL CK DEL 74194.

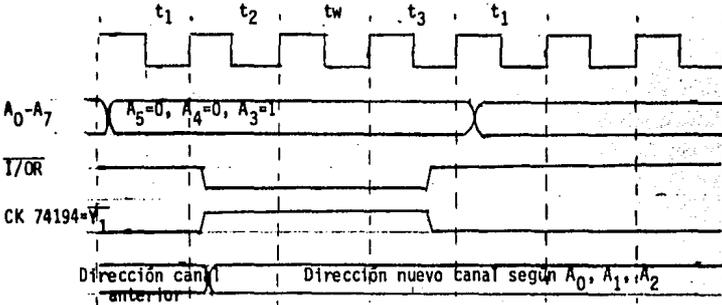


DIAGRAMA DE TIEMPOS DEL SC (INICIO CONVERSION).

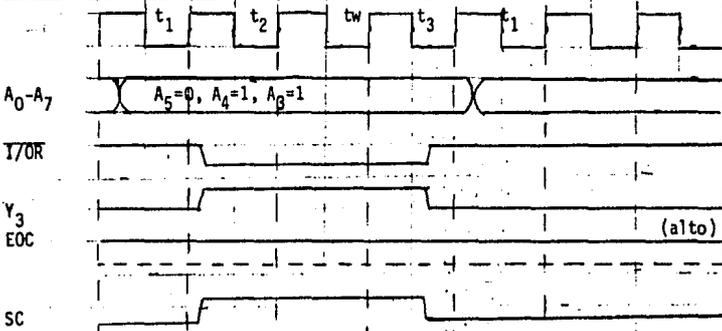


DIAGRAMA DE TIEMPOS DE OE (HABILITACION SALIDA).

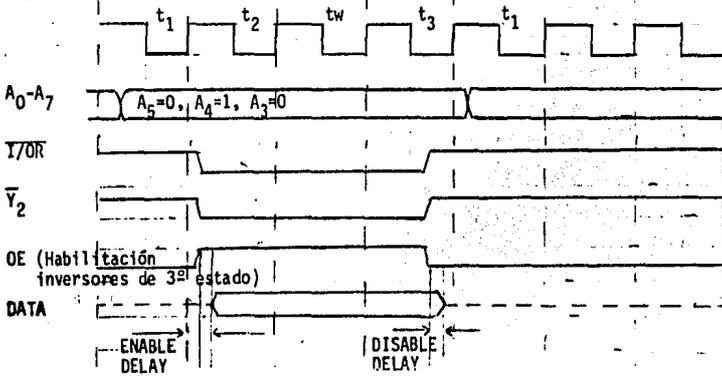


Figura 2.35

Direcciones Asignadas a SC y OE.

Tabla 2.6

<u>LINEAS DIRECCION</u>								<u>DIRECCION</u>
a7	a6	a5	a4	a3	a2	a1	a0	(X=0)
X	1	0	1	1	X	X	X	58H --- SC (inicio conversión)
X	1	0	1	0	X	X	X	50H OE (habilitación salidas conv.e inversores de tercer estado).

d) Rango de la entrada analógica.

El convertidor analógico digital ADC0800 es un circuito que utiliza la técnica de aproximaciones sucesivas, para este fin usa un comparador - cuyas entradas son por una parte la entrada analógica proveniente del multiplexor y por otra una tensión formada a partir de 256 resistencias en serie y 256 switches analógicos.

La tensión de referencia usada por las resistencias en serie se forma a partir de las tensiones aplicadas a las patitas Vref y R-Network Bottom.

El rango de la entrada analógica depende del voltaje de referencia de las 256 resistencias en serie, es decir, de la diferencia de potencial entre Vref y Rnetwork.

Como la salida del multiplexor analógico puede ir de 0 a 5 volts, la entrada del convertidor debe estar en el mismo rango, por lo que se asignó a Vref 5 volts y R network 0 volts.

Las polarizaciones para el funcionamiento del convertidor son:  $V_{SS}=5v$  y  $V_{GG}=-12$  volts, lo que no representa ningún problema ya que están disponibles en el bus de nuestra tarjeta.

e) Protección:

Dado que el multiplexor analógico, sólo puede manejar voltajes positivos, se pensó en un arreglo de diodos que limite el voltaje aplicado a las entradas del multiplexor en un rango de 0 a 5V (rango útil para nuestra aplicación).

Esto es necesario porque a la entrada se coloca un amplificador de instrumentación que pudiese saturar a +12 o a -12 volts.

El arreglo es sumamente sencillo y se muestra a continuación:

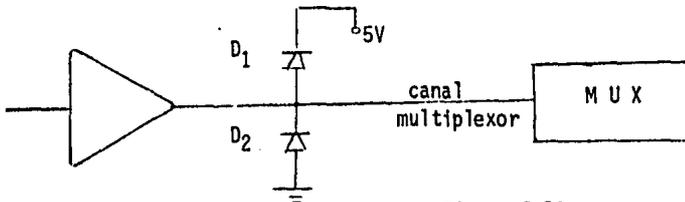


Figura 2.36

Cuando el voltaje excede 5.7 volts el diodo  $D_1$  conduce con lo que el canal queda conectado a la fuente de 5V, con  $-0.7V$   $D_2$  conduce con lo que el canal queda prácticamente conectado a tierra (cero volts).

2.7.- Compensación del Termopar.

El primer canal del multiplexor analógico se usa para sensar temperatura por medio de una tensión proveniente de un termopar tipo J.

La señal proveniente del termopar es muy pequeña por lo que requiere ser amplificada, a niveles que pueda diferenciar el multiplexor analógico.

Se pensó utilizar un termopar para medir temperatura por su facilidad para conseguirlo, por su bajo costo y principalmente porque el rango de temperaturas a medir va de 0 a 1000°C con lo que el sistema podría ser usado con éxito en aplicaciones industriales.

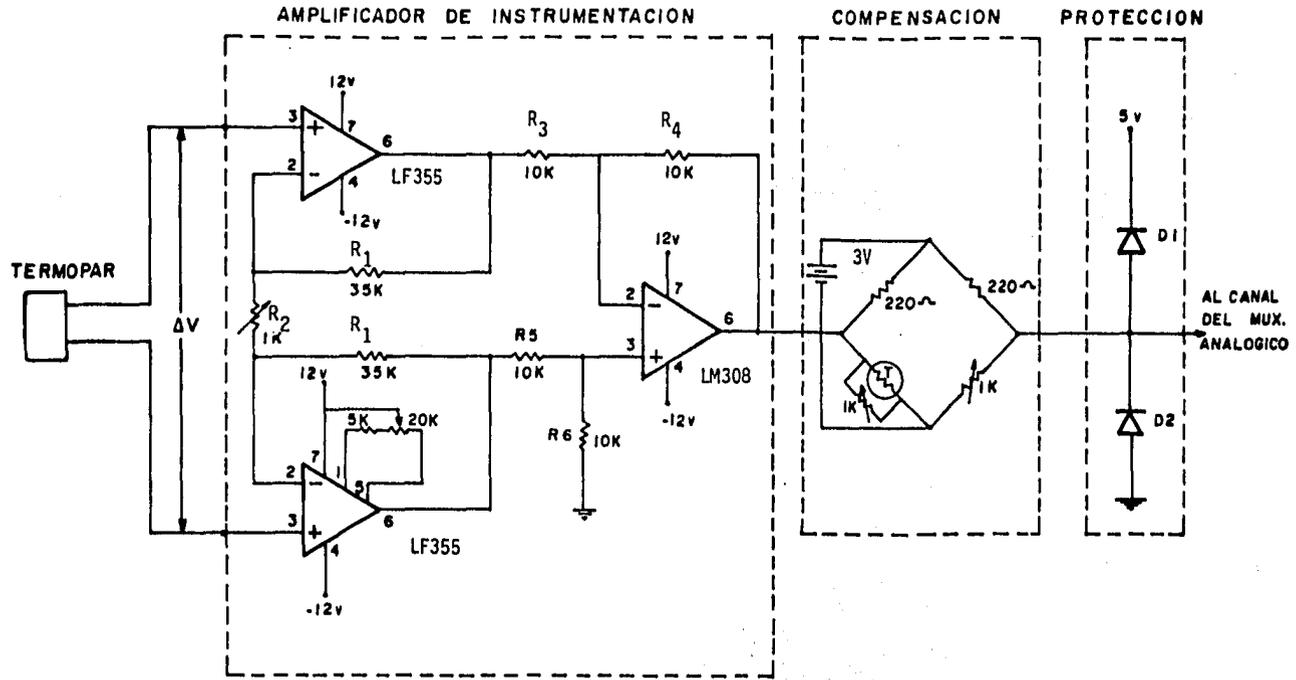


DIAGRAMA 2.5

<b>UNAM FAC. DE INGENIERIA</b>	
ELABORO: G. DE LA F.G. A. R. M. M. V. M. M.	Fecha:  DIAG No

### El termopar:

Cuando se unen dos metales diferentes y el punto de unión es sometido a una cierta temperatura, se produce en los extremos opuestos una diferencia de potencial. Todo par de metales diferentes exhibe este efecto. Los termopares aprovechan este fenómeno.

Los termopares son dispositivos compuestos por 2 alambres formados por metales diferentes, en un extremo están unidos y encerrados en un tubo metálico llamado bulbo y en el otro extremo van usualmente a algún dispositivo de medición.

El bulbo se pone en contacto con diversos objetos de los que se desea conocer su temperatura.

Existen diversos tipos de termopares, dependiendo su clasificación principalmente del tipo de metales de que está formado. El termopar usado en nuestra aplicación es tipo J y está constituido por fierro y por Constantan.

### Error de juntura fría:

La diferencia de potencial producida en los extremos del termopar requiere ser medida por lo que usualmente se conecta a un voltímetro.

Sin embargo dado que los alambres que se conectan al dispositivo de medición están formados por los mismos metales que forman en el bulbo la juntura sensible a la temperatura, se produce un error que va en función de la temperatura imperante en el instrumento de medición.

Este error constituye una tensión que se resta a la diferencia de potencial formado a partir de la temperatura a medir, y por lo mismo conduce a lecturas falsas.

A la tensión indeseada producida en el instrumento de medición se le conoce como error de juntura fría y debe ser eliminada.

### Compensación:

En nuestra aplicación, el error de junta fría se presenta en unas terminales de conexión llamadas "zapatas", éstas tienen como fin interconectar al termopar con un amplificador de instrumentación.

Para eliminar al error de junta fría se requiere compensar al termopar.

Existen diversos métodos de compensación que son explicados con detalle en el capítulo correspondiente. Nosotros optamos por la compensación Hardware ya que es una alternativa sencilla y además muy confiable en un amplio rango de temperaturas.

### Compensación por Hardware:

El método que usamos, suma un voltaje de compensación igual al error de junta fría, por lo que tiende a anular su efecto. Dado que el error de junta fría depende de la temperatura de las zapatas de conexión, el voltaje sumado también debe variar en función de ella.

Para elaborar la tensión a sumar para la compensación del error de junta fría hacemos uso de un termistor insertado en un puente de wheatstone.

El termistor se encuentra en la superficie donde se hayan las zapatas de conexión con lo que registramos su temperatura.

El termistor es un dispositivo muy sensible a pequeños cambios de temperatura por lo que para que nos pueda servir para nuestra aplicación debemos controlar este efecto.

El puente en el que se encuentra el termistor se encuentra polarizado con una batería de 3 volts ya que el voltaje de compensación es del orden de milivolts.

El termistor usado proporciona a 25°C una resistencia aproximada de 220 $\Omega$  por lo que los valores resistivos de los demás componentes del puente fueron escogidos para que pudiesen ajustarse a ese valor.

Se usan dos resistencias de 220 $\Omega$ , un potenciómetro de color azul de 1 K $\Omega$  y un potenciómetro rojo también de un K $\Omega$ .

El arreglo empleado se muestra a continuación:

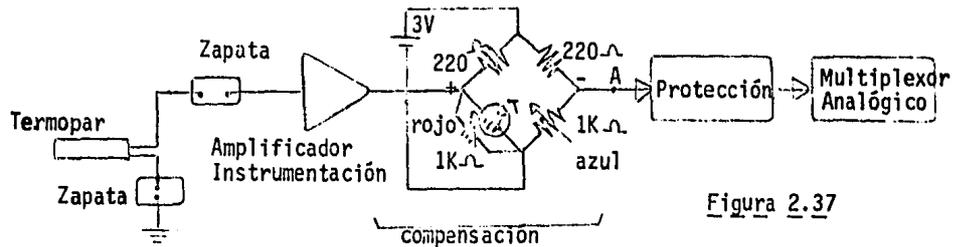


Figura 2.37

El potenciómetro azul sirve para equilibrar el puente, y por lo mismo para controlar el nivel de la tensión de salida de compensación.

El potenciómetro rojo se conecta en paralelo en el termistor y se ajusta siempre a un valor bastante inferior al que pudiese tener el termistor, con el fin de minimizar al nivel deseado los grandes cambios sufridos por el termistor a diferentes temperaturas.

Es decir, con el potenciómetro rojo controlamos la velocidad de cambio del termistor.

### Calibración del Termopar:

La compensación del termopar debe eliminar el error de juntura fría en un amplio rango de temperaturas, para ello se requiere calibrar el termopar.

Para la calibración se usa una tabla de valores de tensión del termopar a diversas temperaturas que proporciona el fabricante.

Se escogen dos temperaturas de referencia y se procede de la siguiente manera:

- 1º El bulbo del termopar se pone en contacto con un objeto con la primera temperatura de referencia y se ajusta la salida del puente compensador por medio del potenciómetro azul.
- 2º Se pasa a la segunda temperatura de referencia y se mide la salida en el punto A, esta salida deberá ser la correspondiente a la temperatura en la tabla.

Si la salida es mayor o es menor quiere decir que la velocidad de cambio del termistor es también mayor o menor que lo estipulado, por lo que se regresa a la primera temperatura de referencia y se mueve el potenciómetro rojo según el nivel de desajuste.

- 3º Al mover el potenciómetro rojo se ajusta la velocidad de cambio del termistor, pero también se modifica el nivel de salida del puente compensador, por lo que el proceso se vuelve iterativo es decir se debe volver a ajustar con el potenciómetro azul y después con el rojo hasta que las salidas a las dos temperaturas de referencia correspondan con los valores especificados.

Los puntos escogidos para la calibración fueron 0 y 18°C (temperatura ambiente). Estas temperaturas fueron usadas por la facilidad con que podemos disponer de ellas.

Tabla 2.7.- DATOS DE CALIBRACION

TEMP.	VOLTAJE DEL TERMOPAR SIN COMPENSAR	ERROR DE JUNTURA FRIA	VOLTAJE DE COMPENSACION	VOLTAJE DEL TERMOPAR COMPENSADO
18°C	-11 mv	102.6 mv	102.6 mv	91.6 mv
0°C	-95 mv	95 mv	95 mv	0 mv

Después de la calibración se procede a checar las salidas del termopar a diferentes temperaturas y se ajusta cuando sea necesario.

## CAPITULO 3: SOFTWARE DEL SADMET

### I N D I C E \*\*\*\*\*

PAGINA

3.0	I N T R O D U C C I O N	3-1
3.1	SOFTWARE BASE UTILIZADO	3-3
3.1.1	Acoplamiento y breve descripción del lenguaje BASIC.	3-3
3.1.2	Ventajas y desventajas de acoplamiento y uso del lenguaje BASIC.	3-10
3.2	SOFTWARE DE APLICACION	3-11
3.2.1	Necesidades de un programa de aplicación	3-11
3.2.2	Flujo de información	3-14
3.2.3	Diagrama de flujo del sistema	3-17
3.2.4	Listado del programa	3-28
3.2.5	Interpretacion de resultados	3-30
3.3	ALMACENAMIENTO DEL SOFTWARE DE APLICACION	3-34

### 3. 0 INTRODUCCION

En cualquier lugar del mundo en donde se encuentre un procesador electrónico, existe ligado directa e íntimamente a éste una parte intangible pero muy importante llamada Software y que es precisamente, la que le dará información (instrucciones) suficiente y necesaria para que el procesador realice las operaciones, ya sean aritméticas, lógicas o de recepción/transmisión de datos, que se desean y que en conjunto -- forman un proceso.

En términos generales, el software es el conjunto de instrucciones -- que conforman un programa. Existen en el medio de computación una -- gran variedad de lenguajes de programación, utilizados para el desarrollo del software y se tienen desde niveles muy elementales como -- lenguaje máquina (ensamblador), cuyo código se representa por números hexadecimales, principalmente en el uso de los microprocesadores, hasta lenguajes de programación de alto nivel (Fortran, Cobol, Basic, -- etc.) y algunos más avanzados, desarrollados en las grandes computadoras, que tienen la particularidad de utilizar verbos y frases completas, para conformar un programa (ADD, IDMS).

El software necesita un lugar de almacenamiento permanente, desde el cual el procesador pueda leer e interpretar adecuadamente las instrucciones ahí guardadas. Este lugar de almacenamiento puede ser uno de -- los mencionados a continuación:

- 1.- Almacenamiento en memoria ROM (Read Only Memory)
- 2.- Utilizar dispositivos magnéticos auxiliares (floppy, cinta magnética, discos magnéticos, etc.)

Y como alternativa, tener el programa que utilizará el procesador, -- escrito en papel y teclearlo, a través de una terminal de video, cada que se necesita, quedando almacenado temporalmente en memoria RAM (-- Random Access Memory), mientras dure energizada dicha memoria.

Ahora bien, en el desarrollo de este capítulo se tiene la descripción del software utilizado a lo largo del desenvolvimiento de esta tesis.

El capítulo está desglosado en dos puntos esenciales, uno el software base utilizado, que es aquel que adaptamos a nuestra configuración de hardware y el cual nos ayudará a desarrollar precisamente el segundo punto, que es el software de aplicación, es decir, es el software que implementamos y que fue diseñado para los fines perseguidos en este - trabajo.

### 3.1 SOFTWARE BASE UTILIZADO

Para llevar a cabo nuestro programa de aplicación necesitamos de un software base que fuese compatible con la configuración de hardware diseñada en este trabajo. Tomando en cuenta esta situación, se decidió utilizar el software que implementó la Compañía Cromemco para sus micro-computadoras. Fue posible implementar dicho software debido a que la configuración base de hardware es similar a la desarrollada en este proyecto, con pequeños cambios de direccionamiento en puertos de entrada/salida.

#### 3.1.1 ACOPLAMIENTO Y BREVE DESCRIPCION DEL INTERPRETE BASIC.

Este software fue implementado específicamente para procesos de control, adquisición de datos, pruebas automatizadas y aplicaciones similares, siendo esta característica la principal por la cual nos decidimos a implementar dicho software en el sistema de adquisición de datos. A continuación se mencionan algunas características de funcionamiento de dicho software.

- 1.- Puede utilizar lenguaje máquina para ensamblar subrutinas.
- 2.- Es posible formatear campos numéricos, hexadecimales, así como tabuladores, utilizando una terminal de video como salida.
- 3.- Los números pueden ser representados en enteros, decimales, hexadecimales o formato ASCII.
- 4.- Utilizando el comando INPUT, automáticamente se imprime el nombre de la variable que recibirá el dato tecleado.
- 5.- Todas las instrucciones pueden ser abreviadas para obtener un programa mucho más compacto.

A grandes rasgos podemos decir que el software base, visto como una unidad, está compuesto de dos partes elementales. Estas partes son descritas brevemente a continuación:

1.- MONITOR.- El monitor es aquel que nos permite recibir, almacenar y enviar información, entre el puerto utilizado como -- interfase de un periférico de entrada/salida serie (por ejemplo una terminal de video) y la unidad central de - proceso (C.P.U.por sus siglas en inglés)

2.- INTERPRETE BASIC.- El intérprete Basic es aquel que se encarga de decodificar y como su nombre lo indica, interpretar el código de instrucciones que pertenecen al programa para que en el momento en que el procesador ejecute dicho -- programa, éste entienda el código de instrucciones y -- las lleve a cabo.

Todo en su conjunto forma lo que nosotros denominamos un lenguaje de programación teniendo éste, en nuestro caso particular, la estructura, características y algunas funciones del lenguaje de programación Ba-- sic, utilizado en otros equipos de cómputo.

Ahora bien, tanto el intérprete Basic como el Monitor deben de estar almacenados en alguna parte de nuestro sistema.

El intérprete Basic se encuentra almacenado en memoria ROM (Read Only Memory) en las localidades que comprenden de la dirección 0423 Hex. a la 0FFF Hex. inclusive, y el programa monitor dentro de las localidades 0000 Hex a la 0422 Hex, también en memoria ROM.

Con respecto al desarrollo de programas de aplicación, existen varios comandos que están disponibles para auxiliar en la creación, modificac ión y revisión de dichos programas, almacenados en memoria RAM. Es-- tos comandos son descritos enseguida, dando una explicación superfi-- cial del funcionamiento de cada uno de ellos.

1.- LIST despliega el programa almacenado en memoria.

2.- NEW borra el programa almacenado en memoria y queda lista para in troducir un nuevo programa.

3.- La tecla DEL (Delete) y ROB (Robout) son utilizados para borrar - caracteres en una línea de inserción.

4.- La tecla ESC (Escape) es utilizada para borrar una línea completa.

Para corregir una línea es necesario volver a reescribir dicha línea. Utilizando el comando LIST es posible ver solo una línea, un bloque -- completo o todo el programa almacenado.

Esto es con respecto a la inserción de programas en el espacio de memoria disponible para dichos propósitos. Este espacio se encuentra delimitado por las direcciones de memoria de la 2000 a la 27FF Hex inclusive.

El intérprete Basic aquí utilizado tiene un manejo especial para los - tipos de representación de los números, las variables, la operación y definición de los vectores que se pueden implementar.

Enseguida presentamos una descripción del manejo de los números y va-- riables disponibles en el software base implementado.

Los números utilizados en el intérprete BASIC solamente pueden ser en -- teros y menor o igual a 32767. Estos números son almacenados interna -- mente en dos Bytes, es decir se utilizan 16 bits de complemento 2.

Los números pueden ser expresados como enteros, hexadecimales o como caracteres ASCII.

1.- Los números hexadecimales son denotados con un signo de "%" al -- principio del campo o valor.

2.- Los números en Código ASCII son denotados con dos puntos ":.".

Tenemos la capacidad de utilizar hasta 52 variables, representadas -- por letras, una serie de la A a la Z y otra de la A0 hasta la Z0.

Podemos definir solamente un arreglo o vector en el intérprete BASIC, representado por el signo de arroba (@) y cada uno de los elementos del Vector (@(I)) usa 2 bytes para almacenar el valor de éste.

El mismo espacio de memoria utilizado para almacenar el arreglo  $A(I)$  puede ser accedido byte por byte, a través de el  $A(J)$  por ejemplo para acceder el primer elemento del vector  $A(0)$ , podemos utilizar  $\&(0)$  y  $\&(1)$  el byte bajo y el byte alto respectivamente, del elemento  $A(0)$ .

Es posible tener como subíndice la operación de variables es decir - una expresión aritmética.

El intérprete Basic cuenta con una serie de funciones que son descritas a continuación, utilizaremos a X e Y como variables o como expresiones aritméticas de la forma  $X = a + b + c$ .

- 1.- ABC (X) Entrega el valor absoluto de X.
- 2.- RND (X) Entrega un número cualquiera entre uno e inclusive el valor de X. (número Random)
- 3.- SCN (X) Entrega un 1 si X es mayor que cero o cero. y - 1 si X es negativo.
- 4.- AND (X,Y) Realiza la operación AND de los bits almacenados en -- las variables X y Y
- 5.- OR (X,Y) Realiza la operación OR de los bits almacenados en las variables X y Y.
- 6.- XOR (X,Y) Realiza la operación XOR de los bits almacenados en -- las variables X y Y.
- 7.- GET (X) Muestra el contenido de un byte de la localidad de memoria X.
- 8.- IN (X) Entrega el valor de un byte del puerto de entrada X, -- cuando  $0 \leq X \leq 255$
- 9.- LOC Muestra la dirección absoluta de  $A(0)$ .
- 10.- PUT (X) Escribe un byte en la localidad de memoria.

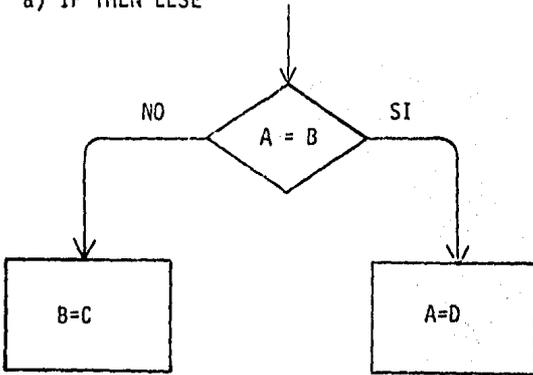
Existen algunas otras funciones que no son mencionadas aquí debido a que no representó interés alguno en el desarrollo de este trabajo, - aunque en el apéndice vienen relacionadas dentro del bloque de instrucciones.

El Lenguaje Basic se compone de 4 tipos de instrucción fundamentales.

1.- Control de Flujo: Son aquellas instrucciones que guían el flujo que deben seguir éstas, se tienen tres declaraciones diferentes:

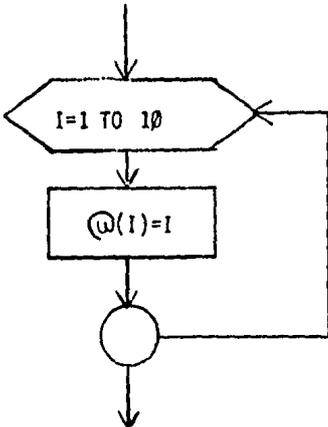
Para esta instrucción se tienen varios símbolos de comparación, éstos son descritos enseguida:

a) IF THEN ELSE

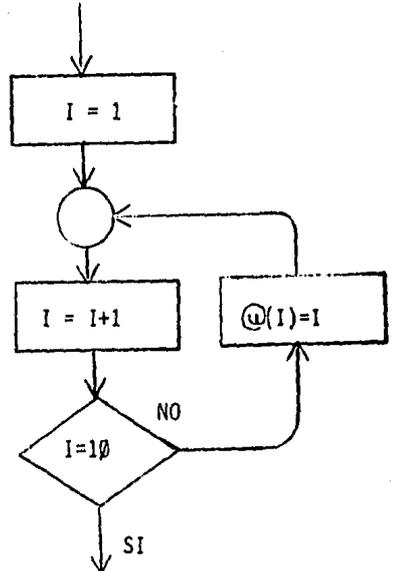


- > Mayor que
- < Menor que
- = Igual a
- ≠ No igual o diferente a
- ≥ Mayor o igual a
- ≤ Menor o igual a

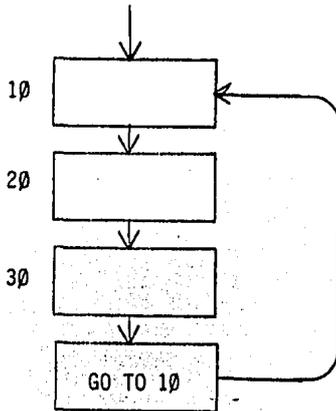
b) FOR NEXT



≡



C) GO TO



2.- Entrada/Salida de Puertos: Son aquellas instrucciones que nos -- permiten transferir información a un puerto de entrada o salida, ya sea leer o escribir en éstos.

a) PRINT.- Utilizado para imprimir cualquier caracter o información en el puerto de recepción y transmisión tipo Serie (terminal de video).

b) INPUT.- Recibe cualquier información del puerto de recepción y transmisión tipo serie (terminal de video).

c) OUT (X).- Transfiere información al puerto, mapeado en la dirección X por medio del Bus de datos.

d) IN (X).- Recibe información del puerto, mapeado en la dirección X por medio del Bus de datos.

3.- Operaciones: Aquellas instrucciones que nos permiten realizar expresiones aritméticas con valores almacenados en memoria y constantes.

+ SUMA    - RESTA    \* MULTIPLICACION    / DIVISION

Si el resultado de una de estas operaciones sobrepasa el rango de valores entre -32767 y 32767, Basic genera un error de la forma HOW?

4.- Comando de Inicio y Fin de Programas: Son aquellas instrucciones que nos permiten iniciar la ejecución de un programa o detener - dicha ejecución.

RUN (Inicio ejecución) STOP (Parada ejecución) la tecla CTRL - al mismo tiempo que la Tecla C, tiene la misma función que el -- STOP.

Existen otra serie de funciones y comandos que están disponibles opcionalmente como ayuda, éstos son detallados en el apéndice de este capítulo.

### 3.1.2 VENTAJAS Y DESVENTAJAS DEL ACOPLAMIENTO Y USO DEL LENGUAJE BASIC.

A groso modo hemos descrito el funcionamiento de las instrucciones -- más elementales usadas dentro del lenguaje Basic, su empleo nos da -- una serie de ventajas y desventajas que se presentan a continuación.

Quizá la ventaja más importantes, es que empleamos un lenguaje de programación fácil de utilizar, ya que tenemos una gran variedad de funciones implementadas en comparación con el lenguaje ensamblador hecho que se refleja en un importante ahorro de tiempo de programación, además que es conocido por muchas personas que tienen conocimiento de -- computación y por lo mismo es muy fácil de modificar el software de aplicación, sin necesidad de tener la experiencia del diseño, desarrollo e implementación de nuestro sistema. También se tienen disponibles una serie de abreviaturas para cada una de las instrucciones, -- ésto nos trae como consecuencia, la disminución de espacio en el almacenamiento del programa en memoria RAM (Random Access Memory). Estas abreviaturas se encuentran relacionadas al final de este capítulo, en el apéndice.

Como desventajas tenemos, que el lenguaje que usamos carece de representación y manipulación de números fraccionarios, es decir, sólo tenemos la opción de utilizar números enteros, además los números enteros deben de encontrarse dentro del rango de  $\pm 32767$ , máximo valor -- absoluto que podemos representar y almacenar.

## 3.2 SOFTWARE DE APLICACION

### 3.2.1 NECESIDADES DE UN PROGRAMA DE APLICACION

Debido a que desarrollamos el sistema tomando como herramienta principal el microprocesador, es necesario implementar un sistema de software que lleve a cabo una serie de procesos recibiendo información y entregando resultados para su adecuada interpretación:

El software de aplicación pretende: seleccionar de una en una hasta - ocho posibles variables analógicas, convertir cada uno de los datos - analógicos en un valor digital, direccionar y habilitar a los dispositivos en el momento preciso. Brindarle al usuario la opción de programar los puertos a habilitar y establecer niveles de referencia de la variable a medir de tal manera que cuando ésta sobrepase dicho nivel el sistema envíe un mensaje de alarma. Tomando en consideración el -- error de más - menos un bit que presenta el convertidor analógico digital el software debe minimizar este error y para ello se hace un promedio de 25 valores previamente obtenidos. Para obtener los valores - reales de las variables físicas es necesario manipular la información sensada, por ejemplo para el caso de la temperatura sensada por nuestro termopar fue necesario multiplicar el valor medido por 3.5 (7/2) dado que este valor representa la pendiente de la curva característica del termopar. Por último el programa debe desplegar los resultados en forma tabular.

Tomando en cuenta el objetivo y las definiciones del software de aplicación, decidimos separar este software en tres procesos. A continuación se dará una descripción de los procesos que nosotros consideramos necesarios, siguiendo el desarrollo posterior llegaremos a la codificación del programa de aplicación.

#### PROCESO

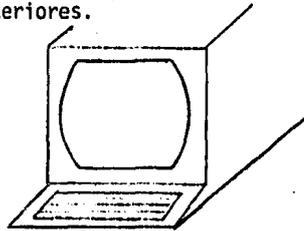
#### D E S C R I P C I O N

- 1.- SADMET 1 Inicializa las principales variables a utilizar y -- acepta los datos relacionados con los puertos a sensar (total de ptos., número de puertos, nivel de alarma del puerto).

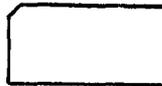
- 2.- **SADMET 2**    Selecciona número de puerto y habilita éste para conversión, recibe el dato convertido y lo acondiciona - para obtener el valor real sentido.
  
- 3.- **SADMET 3**    Compara la información de los niveles de alarma con - el valor real obtenido, despliega mensaje de alarma - si éste es necesario, despliega los datos obtenidos de cada uno de los puertos, así como el puerto que le corresponde.

Cada uno de los procesos va a hacer uso de uno o más recursos físicos (hardware), para poder llevar a cabo su función. A continuación nos referiremos a dichos recursos, relacionándolos con el dibujo que representará al hardware en los diagramas posteriores.

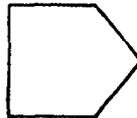
- a) Terminal de video  
Periférico de entrada/salida



- b) Puerto de entrada de datos



- c) Puerto de Salida de datos



- d) Memoria de Almacenamiento (RAM)



- e) Microprocesador (Lugar donde se lleva a cabo el proceso)



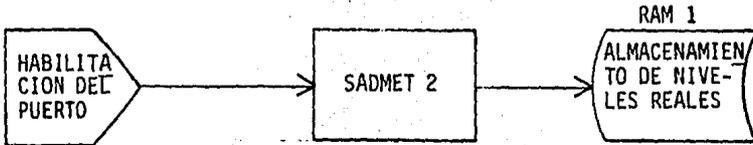
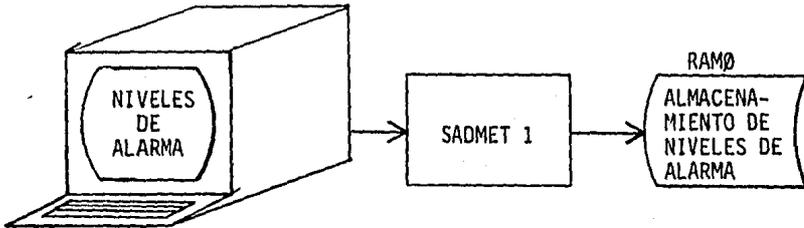
Contando con estos recursos y llevando a cabo los procesos definidos como SADMET 1, SADMET 2 y SADMET 3 tenemos abarcada la solución del objetivo y las necesidades de los requerimientos de software del sistema de adquisición de datos. La interrelación de los elementos y procesos descritos se lleva a cabo más adelante con diagramas y figuras representativas.

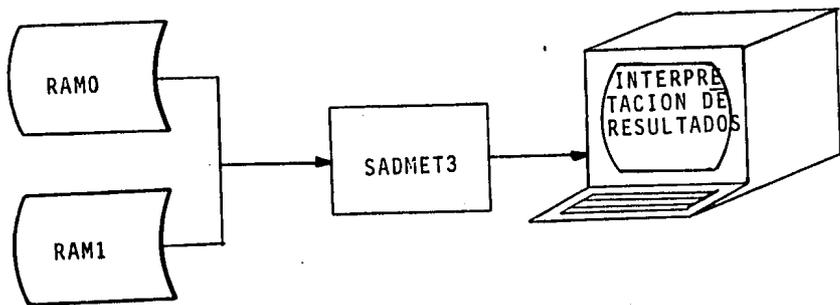
### 3.2.2 FLUJO DE LA INFORMACION

El flujo de la información no es otra cosa más que la interrelación de los dispositivos utilizados (hardware), con la información que se procesa y el software de aplicación, en forma gráfica y bastante general, para el mejor entendimiento del sistema y para que a su vez - pueda ser interpretado por gente que por primera vez tiene contacto con trabajos de este tipo.

En la sección anterior nos referimos a tres procesos que necesitamos llevar a cabo. Dichos procesos, desglosados uno por uno, son representados gráficamente en las siguientes figuras:

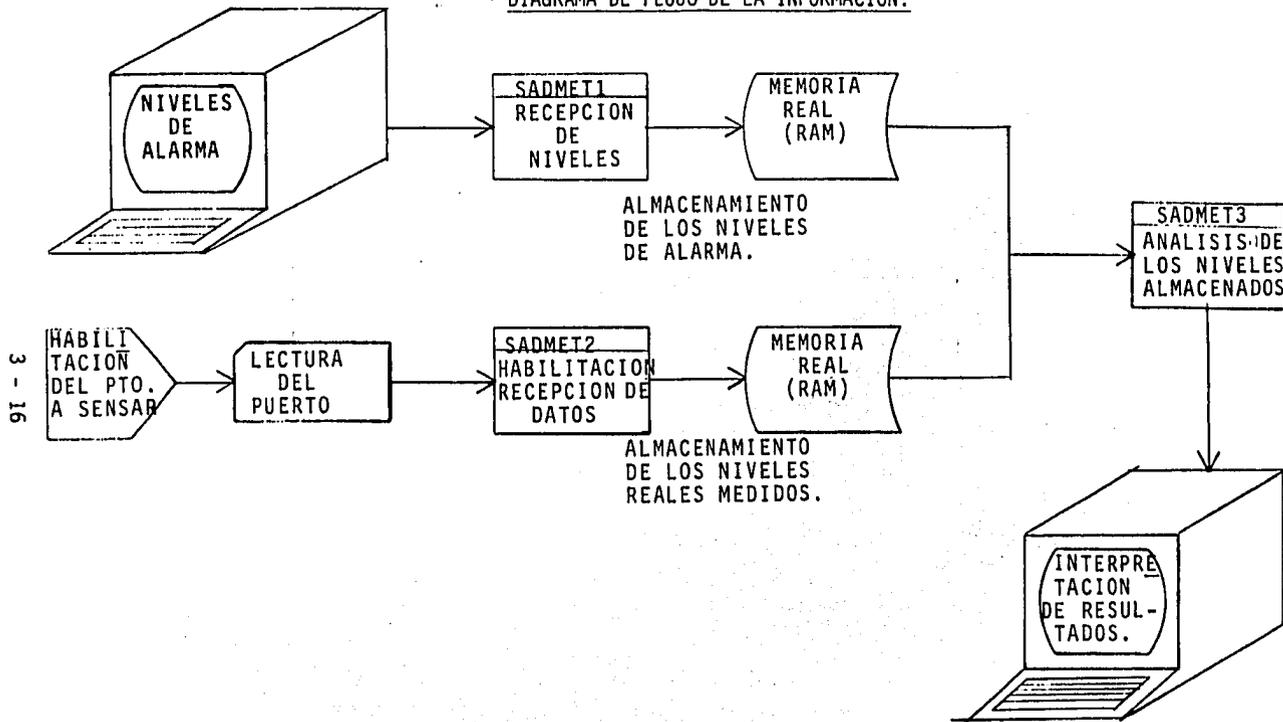
#### FLUJO DE INFORMACION POR PROCESO





En el siguiente diagrama representamos todo el conjunto de procesos con sus respectivas entradas y salidas, así como su interrelación entre unos y otros.

DIAGRAMA DE FLUJO DE LA INFORMACION.



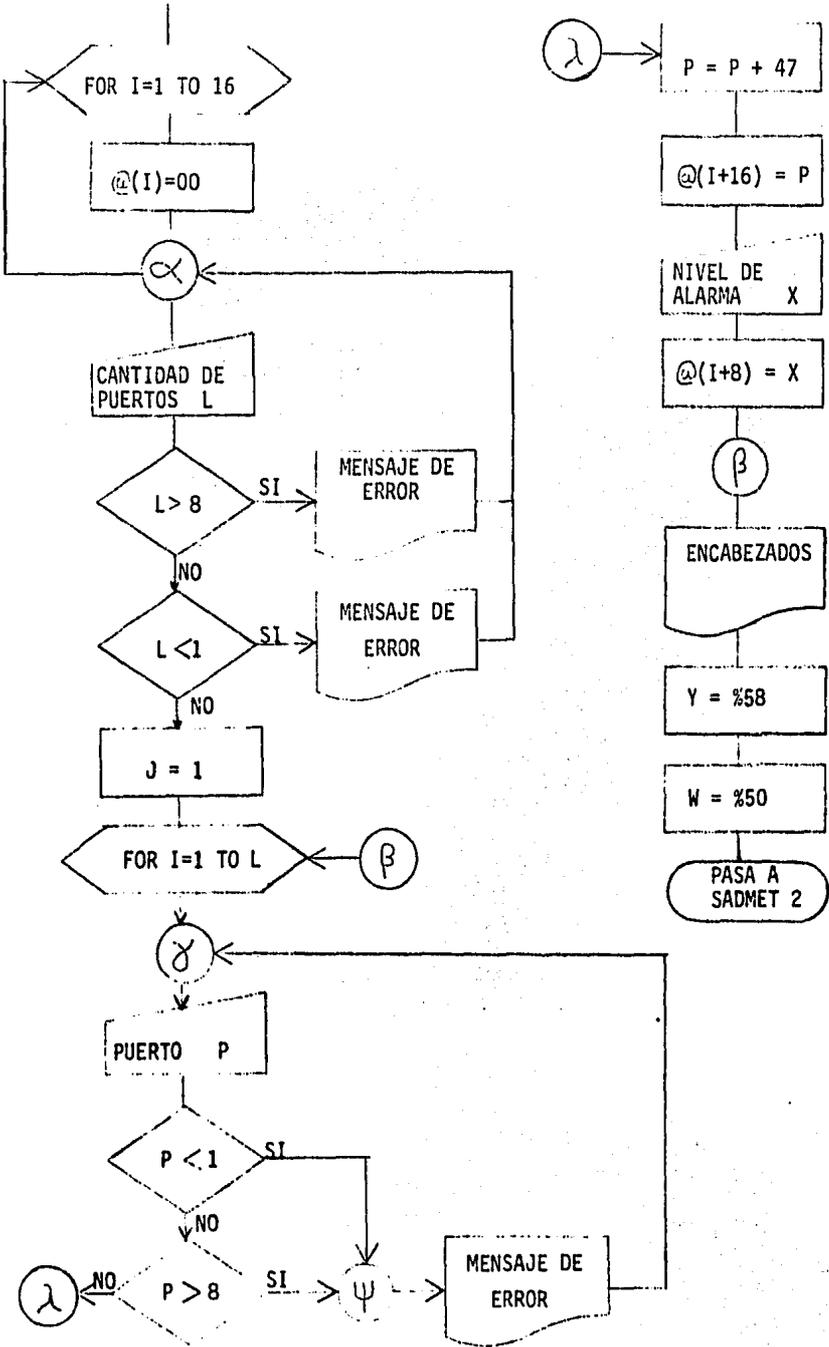
### 3.2.3 DIAGRAMA DE FLUJO DEL SISTEMA

Esta sección define los diagramas de flujo de cada uno de los procesos de que consta el sistema de adquisición de datos. Más adelante iniciamos las definiciones de cada uno de los procesos, la descripción de cada una de las variables y al final la integración de los procesos en un solo programa.

#### 1.- SADMET 1:

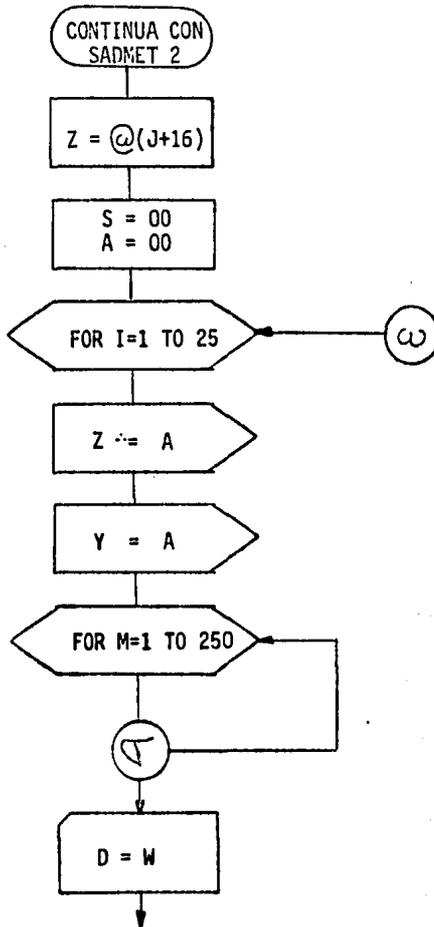
- a) Inicializa variables a utilizar (les da valor de cero decimal)
- b) Inicializa vector de niveles de alarma.
- c) Despliega mensaje de bienvenida y opciones que brinda el sistema, por medio de la consola.
- d) Pide y acepta el total de puertos que se habilitaran para sensar información.  
Si el valor recibido es mayor que ocho o menor que uno, envía mensaje de error, este mensaje es controlado por el programa de aplicación. Regresa a pedir y aceptar el total de puertos que se habilitaran (inicia el paso (d)).
- e) Pide y acepta el numero de puerto que se desea sensar.  
Si el numero de puerto es mayor que ocho o menor que uno el programa despliega mensaje de error y reinicia el paso e).
- f) Pide y acepta el nivel de alarma del numero de sensor seleccionado.
- g) Repite (e) hasta que el usuario termine de seleccionar sus puertos.
- h) Envía títulos de encabezado al dispositivo utilizado como consola.

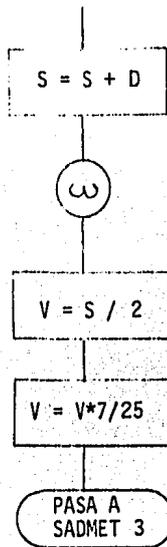




2.- SADMET 2:

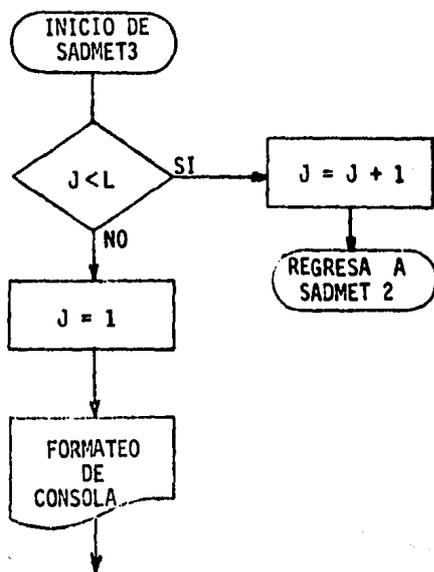
- a) Inicializa variables de acumulación y cálculo.
- b) Selecciona dirección de puerto a sensar.
- c) Envía señal de inicio de conversión analógica a digital.
- d) Retardo para permitir que finalice conversión.
- e) Lee dato convertido.
- f) Acumula el dato.
- g) Repite 25 veces desde el paso (c).
- h) Calcula el promedio y ajusta el valor obtenido a valor real.

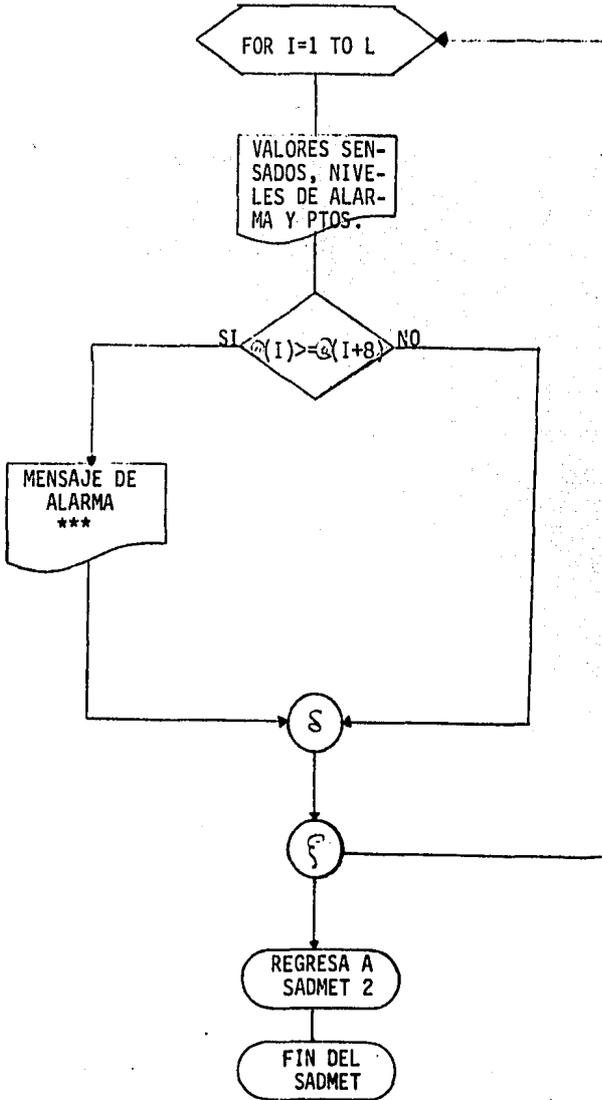




### 3.- SADMET 3:

- a) Recibe el valor obtenido del proceso anterior.
- b) Almacena el valor en el vector de datos.
- c) Si el número de puerto a sensar es menor al total de puertos que se están sensando, aumenta en uno el contador de puertos y regresa a ejecutar el proceso denominado SADMET 2.
- d) Inicializa el contador de puertos (valor uno).
- e) Envía los valores de los puertos leídos y sus correspondientes niveles de alarma así como el número de puerto.
- f) Si alguno o varios niveles de alarma son menores o iguales al correspondiente valor sensado, se despliegan tres asteriscos - en la columna de alarma, suena el timbre de la consola en dos ocasiones, en caso contrario no hay ninguna señal, ni en la -- consola, ni en la columna de alarma.
- g) Regresa a reiniciar el flujo a partir de la ejecución del proceso SADMET 2.
- h) Finaliza el programa de aplicaión SADMET.



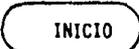
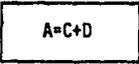
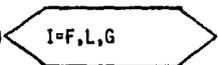
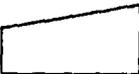
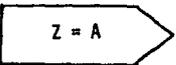
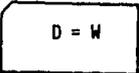
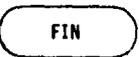


Cada una de las variables utilizadas tienen un fin específico que a continuación describimos en forma somera.

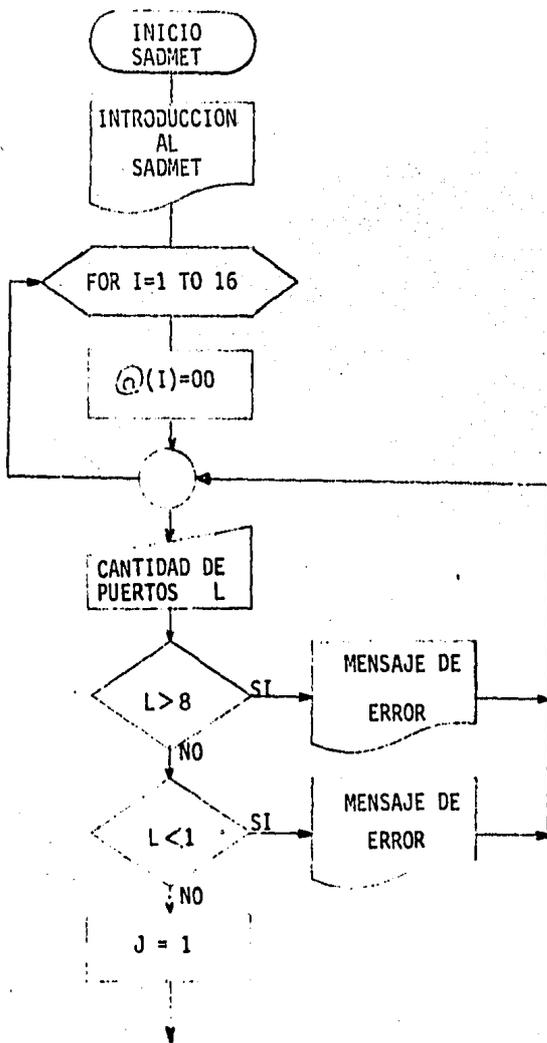
- a) E.- Contiene el valor hexadecimal con que borramos la pantalla.
- b) C.- Contiene el valor Hexadecimal con que hacemos sonar la bocina de la terminal.
- c) I.- Variable utilizada para hacer variaciones desde 1 hasta el número definido y en algunas ocasiones para calcular el número de sub-índice que necesitamos saber.
- d) &(X).- Vector utilizado para almacenar información.  
Con este vector simulamos 3 arreglos unidimensionales, cada uno contiene L elementos.  
Uno es utilizado para almacenar los datos leídos del puerto y está localizado desde &(1) hasta &(L).  
El segundo contiene los niveles de alarma de cada puerto y va desde &(L+1) hasta &(2\*L) y por último el tercer arreglo que contiene los números de puerto que estamos accedando y están contenidos desde &(2\*L+1) hasta &(3\*L)
- e) L.- Es la variable que contiene el número de elementos que contiene cada uno de los arreglos.
- f) J.- Utilizamos esta variable para saber que número de elemento en el vector de puertos, estamos sensando.
- g) X.- Es la variable en donde aceptamos el número de dirección de -- nuestro puerto, para después almacenarlo en el elemento del -- vector de número de puerto, también la utilizamos para aceptar el nivel de alarma de dicho puerto y también almacenarlo en el vector correspondiente.
- h) Z.- Contiene el número de puerto que vamos a sensar.
- i) Y.- Contiene la dirección del puerto que habilita el comienzo de conversión de señal analógica a digital.
- j) W.- Contiene la dirección del puerto que contiene el valor sentido ya convertido a digital.
- k) A.- Valor enviado para habilitar el multiplexor analógico y para habilitar el inicio de conversión de señal analógica a digital.

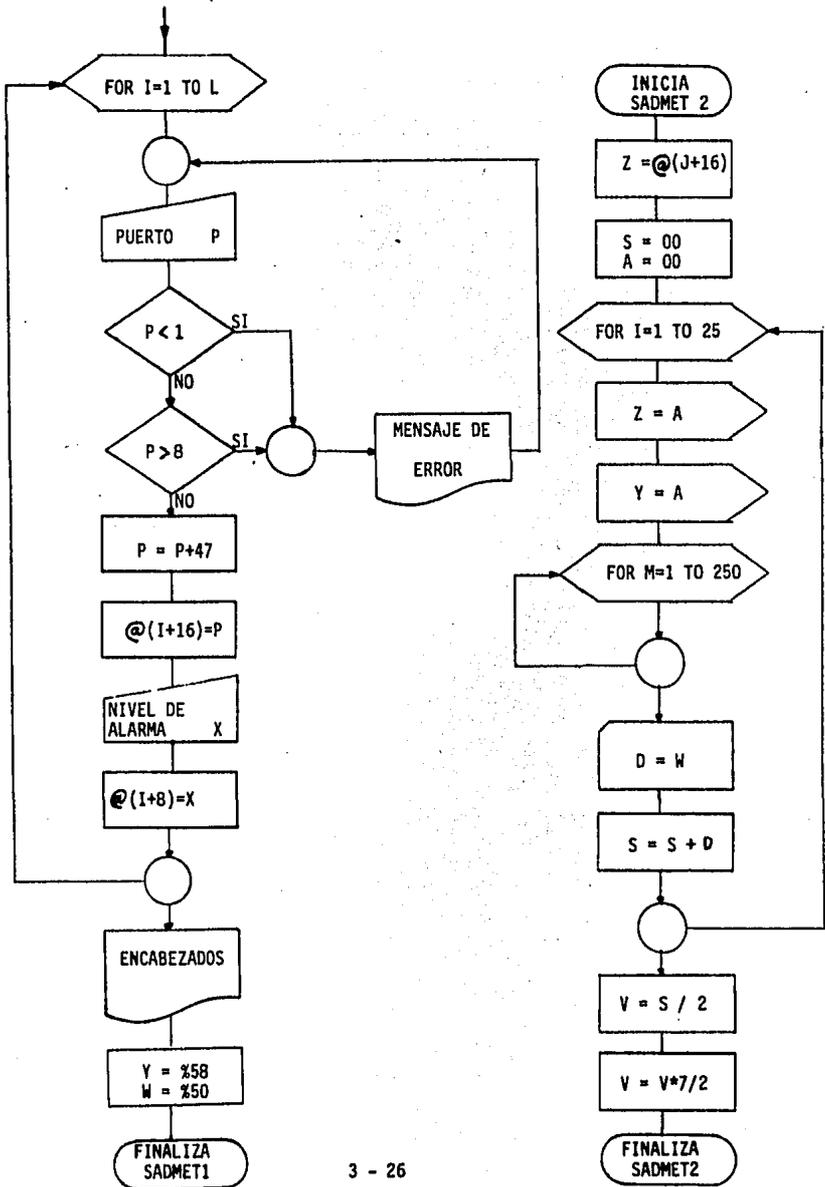
- l) D.- Esta variable contiene el valor obtenido por parte del convertidor analógico digital.
- m) S.- Acumula los valores obtenidos de la lectura del puerto en donde se encuentra el convertidor analógico digital.
- n) V.- Contiene el valor promedio y ajustado del sensor leído.

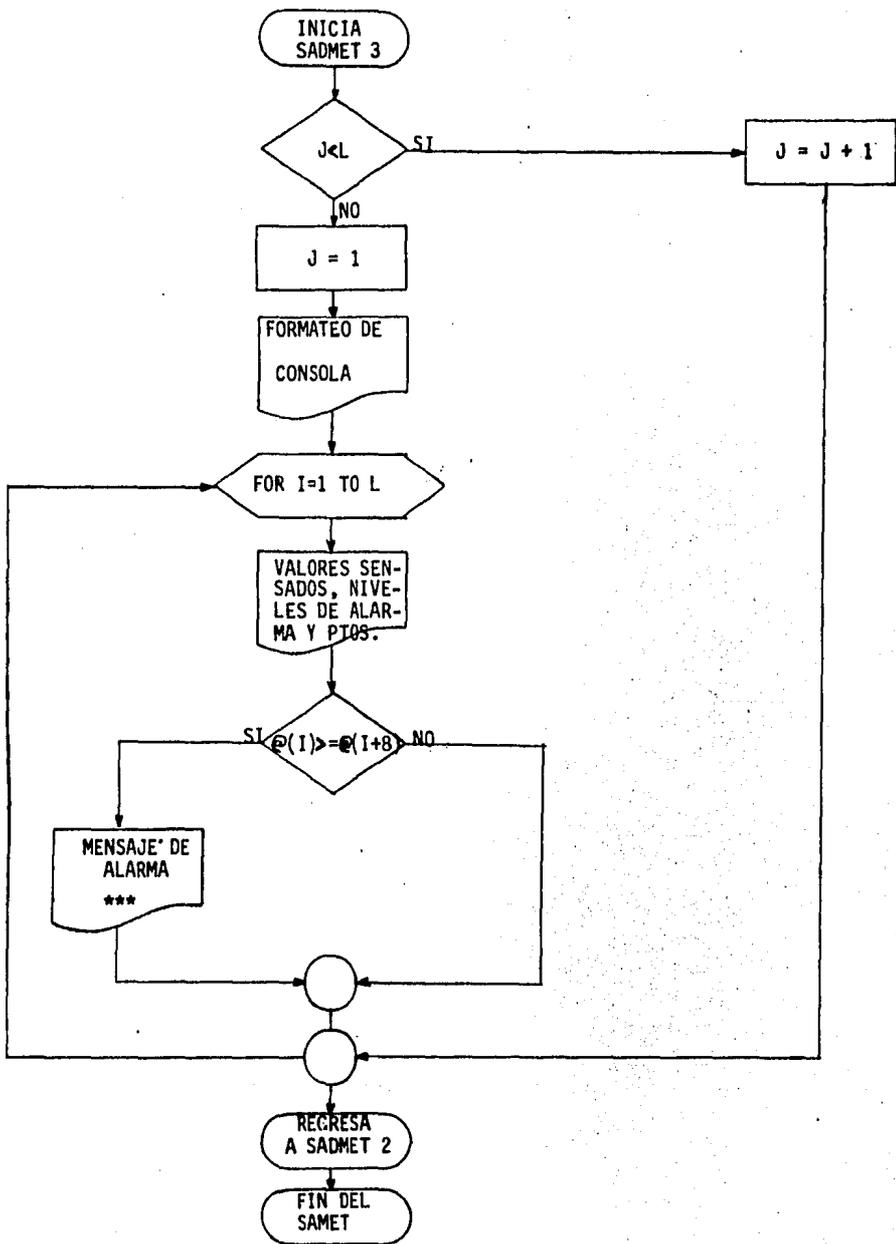
Los símbolos utilizados en los diagramas de flujo, también son descritos como función dentro de éste.

- |     |   |   |
|-----|---|---|
| 1)  |    | Significa que en este punto principia el proceso  |
| 2)  |    | Operación y asignación a una variable específica.   |
| 3)  |    | Loop o repetición desde que I tiene el valor de F, hasta que tiene el valor de L y se incrementa en Múltiplos de G. |
| 4)  |    | Punto de llegada o salida de más de un flujo.   |
| 5)  |    | Entrada de datos por terminal de video o por teletipo.  |
| 6)  |   | Envía al Puerto Z el contenido de la variable A   |
| 7)  |  | Recibe del Puerto W y el contenido lo almacena en la Variable D   |
| 8)  |  | Utilizado para hacer comparaciones entre dos o más variables.   |
| 9)  |  | Escribe en la terminal de video o en el teletipo.   |
| 10) |  | FIN del Proceso.  |

El sistema está dividido en tres procesos, estos procesos están integrados en un solo programa que contiene todas las instrucciones de cada proceso. El diagrama de flujo del programa se muestra en la siguiente figura.







### 3.2.4 CODIFICACION DEL PROGRAMA

Obteniendo el diagrama de flujo, procedimos a codificar en lenguaje BASIC. Esta codificación viene integrada en un solo programa y antes de pasar a ella, debemos de tomar en consideración que dicha codificación realmente está almacenada en la microcomputadora, con las abreviaturas permitidas por el lenguaje, esto con el fin de utilizar el menor espacio en memoria ROM. A continuación se describe el programa con todas las instrucciones utilizadas.

```
5  AUTORUN
10  OUT(18)=12;PRINT ' ';OUT(12)=7
20  PRINT 'SADMET          BIENVENIDOS AL SISTEMA DE ADQUISICION DE DATOS'
30  PRINT ' ';PRINT ' '
40  PRINT '          EL SADMET LE BRINDA LA OPORTUNIDAD DE SELECCIONAR HASTA'
50  PRINT '          8 VARIABLES ANALOGICAS POR MEDIO DE PUERTOS';PRINT ' '
60  INPUT '          TECLEE LA CANTIDAD DE PUERTOS QUE DESEA SENSAR ' L
70  PRINT ' '
80  IF L>8 PRINT 'COMO MAXIMO PUEDE ELEGIR 8 PUERTOS';PRINT ' ';GOTO 60
90  IF L<1 PRINT 'MINIMO DEBE ELEGIR 1 PUERTO';PRINT ' ';GOTO 60
100 PRINT ' ';PRINT ' ';J=1
110 FOR I=1 TO L
120 INPUT 'PUERTO ' P
130 IF P<1 GOTO 210
140 IF P>8 GOTO 210
150 P=P+47;⊕(I+16)=P
160 PRINT '          NIVEL DE ALARMA DEL PUERTO',P-47,' ',
170 INPUT X
180 ⊕(I+8)=X
190 NEXT I
200 GOTO 220
210 PRINT ' SOLO ACEPTO NUMEROS DEL 1 a1 8';GOTO 120
220 OUT(18)=12
230 PRINT 'SADMET          *** INFORMACION GENERAL DEL SISTEMA ***'
240 PRINT ' '
250 PRINT '          NUMERO DE      VALOR      NIVEL DE      ALARMA'
260 PRINT '          PUERTO      SENSADO      ALARMA'
270 Z=⊕(J+16);A=00;S=00
280 FOR I=1 TO 25
```

```

290 OUT(Z)=A
300 OUT(%58)=A
310 D=IN(%50)
320 S=S+D
330 NEXT I
340 V=S/2;V=V*7/25
350 @ (J)=V
360 IF J < L J=J+1;GOTO 270
370 J=1
380 PRINT '^A'
390 FOR I=1 TO 5
400 PRINT '^J'
410 NEXT I
420 FOR I=1 TO L
430 PRINT ' ',@(I+16)-47,
440 PRINT ' ',@(I), ' ',@(I+8), ' '
450 IF @(I) >=@(I+8) PRINT ' ***';GOTO 470
460 PRINT ' '
470 NEXT I
480 GOTO 270

```

### 3.2.5 INTERPRETACION DE RESULTADOS

En esta sección detallamos todos los formatos de pantalla que se diseñaron para la terminal de video. Estos formatos muestran todas las posibles formas en que aparece la información, tanto para recepción de datos como representación de resultados.

El formato de pantalla número uno, nos muestra el contenido de los - despliegues en el momento de aceptar los datos (la función del SADMET 1).

El formato de pantalla número dos, representa el mensaje de alarma - que el sistema detectó, en el momento en que la señal obtenida es ma yor al nivel de alarma, mostrando el puerto donde se suscitó el mensaje, el valor obtenido y su respectivo nivel de alarma.

El formato número tres, representa todos los puertos que estamos sen sando, con su correspondiente valor obtenido y nivel de alarma, con el fin de tener información general del sistema.

SADMET

BIENVENIDOS AL SISTEMA DE ADQUISICION DE DATOS  
EL SADMET LE BRINDA LA OPCION DE SELECCIONAR HASTA  
8 VARIABLES ANALOGICAS POR MEDIO DE PUERTOS  
TECLEE LA CANTIDAD DE PUERTOS QUE DESEA SENSAR:10

COMO MAXIMO PUEDE ELEGIR 8 PUERTOS

TECLEE LA CANTIDAD DE PUERTOS QUE DESEA SENSAR: 0

MINIMO DEBE ELEGIR UN PUERTO

TECLEE LA CANTIDAD DE PUERTOS QUE DESEA SENSAR: 1

PUERTO : A

SOLO ACEPTO NUMEROS DEL 1 AL 8

PUERTO : 10

SOLO ACEPTO NUMEROS DEL 1 AL 8

PUERTO : 2

NIVEL DE ALARMA DEL PUERTO 2: 130

SADMET BIENVENIDOS AL SISTEMA DE ADQUISICION DE DATOS

EL SADMET LE BRINDA LA OPCION DE SELECCIONAR HASTA  
8 VARIABLES ANALOGICAS POR MEDIO DE PUERTOS

TECLEE LA CANTIDAD DE PUERTOS QUE DESEA SENSOR:2

PUERTO : 1

NIVEL DE ALARMA DEL PUERTO 1.: 110

PUERTO : 6

NIVEL DE ALARMA DEL PUERTO 6 : 310

SADMET

\*\*\* INFORMACION GENERAL DEL SISTEMA \*\*\*

NUMERO DE PUERTO	VALOR SENSADO	NIVEL DE ALARMA	ALARMA
1	98	100	
2	150	200	
3	115	120	
4	140	150	
5	111	110	***
8	130	130	***

### 3.3 ALMACENAMIENTO DEL SOFTWARE DE APLICACION

Para facilitar el manejo del programa de aplicación y evitar el teclearlo cada vez que se encienda el sistema decidimos almacenar dicho programa en una memoria PROM.

El almacenamiento del programa se hizo por medio del lenguaje ensamblador, la secuencia que se llevó es:

1. Pasamos a modo lenguaje ensamblador.
2. Se posiciona en la dirección 1000 (dirección en donde se encuentra el inicio de la memoria).
3. Se verifica que la memoria PROM no contenga información.
4. La memoria está lista y regresa el prompt del lenguaje ensamblador.
5. Verifica la cantidad de bytes que contiene el programa inicia en la dirección de memoria RAM número 21FF y el comando nos indica hasta que dirección de memoria ocupa nuestro programa, en este caso utilizamos - hasta la dirección 26 EA (el ensamblador nos entrega primero el byte con la parte baja de la dirección y después el byte con la parte alta).
6. Volvemos a posicionarnos en la dirección 1000.
7. Le indicamos que vamos a almacenar información en la memoria PROM.
8. Indicamos que son dos Kbytes de memoria ROM.
9. Le damos la dirección de inicio y la última dirección en donde se encuentra almacenado - el programa de aplicación y un cero para indicar que comiense en esa dirección relativa (en el paso seis nos posicionamos en la dirección 1000).
10. El ensamblador nos va informando cuanta memoria está ocupando en el almacenamiento, del

programa de aplicación, por medio de un asterisco (\*). Cada asterisco significa 256 bytes almacenados.

El programa de aplicación fue almacenado en un --  
Kbyte de memoria ROM.

A continuación se presentan las instrucciones utilizadas en el almacenamiento del software de aplicación, numerados de acuerdo al desarrollo hecho - en él. Sección anterior

1. QUIT
  2. PUNTO FLOTANTE: 6.1000
  3. :V
  4. K:
  5. PUNTO FLOTANTE: SM 21FF
- 
- 21FF : EA
  - 2200 : 26
  6. : G 1000
  7. :P
  8. K:2
  9. D:21FF 26EA 0
  10. \*\*\*\*

Aquí sólo mencionamos el procedimiento llevado a cabo para almacenar el programa de aplicación en la PROM número tres del SADMET sin profundizar - en los pasos antes mencionados ya que salen de - nuestro objetivo. Para ello utilizamos el equipo de programación que nos fue facilitado por el Instituto de Ingeniería.

## CONCLUSIONES

La elaboración de un sistema de adquisición de datos, se pudo realizar de una gran diversidad de formas ya que la electrónica es una materia rica en opciones, nuestro propósito inicial consistía en conocer la mayoría de las alternativas existentes, hacer un análisis y una evaluación a fondo y seleccionar aquella que se apegara más a los objetivos trazados.

El estudio de los sensores de temperatura fue de una valiosa utilidad en el diseño de las partes electrónicas, ya que éste se apegó adecuadamente a los requerimientos del dispositivo.

La búsqueda de información no se limitó a referencias bibliográficas, ya que visitamos industrias fabricantes y distribuidoras de termopares, RTD's, termistores, etc. En ocasiones visitamos fábricas que ya utilizaban los dispositivos en sus instalaciones.

Gracias al estudio de los sensores de temperatura se analizaron las diferentes opciones existentes, resaltando sus ventajas y desventajas, llegando a la conclusión que el termopar era el elemento que mejor se apegaba a nuestras necesidades.

El estudio de las leyes y principios termoeléctricos nos ayudó a comprender mejor el funcionamiento de los elementos sensores y por lo tanto a poder diagnosticar fallas y problemas y al mismo tiempo proponer alternativas de solución.

Por medio de este trabajo demostramos que utilizando los microprocesadores adecuadamente se pueden supervisar y controlar parámetros físicos en procesos industriales. Inclusive con un Hardware y Software más sofisticado el sistema podría tener grados de exactitud aún mayores, controlar de una manera más efectiva y hasta simular el comportamiento de algún proceso.

Dentro de las ventajas del Sistema de Adquisición de Datos para Medición de Temperatura (SADMET) se cuenta su gran versatilidad, puesto que como lo hemos mencionado, el SADMET no sólo es capaz de sensar y controlar temperatura, sino que haciendo pequeñas modificaciones se puede manejar cualquier variable física.

Por otro lado, en lo que se refiere al diseño de este tipo de equipo, a pesar de que cada vez es más necesario en la industria, no existe una organización que se dedique, a respaldar este tipo de proyectos y por lo mismo tenemos que depender de equipos desarrollados en otros países y que la mayoría de las veces no corresponden a los requerimientos de nuestra industria, además de que son adquiridos a precios muy altos.

El SADMET representa una alternativa para nuestra industria y para nosotros los integrantes del proyecto, significó, una oportunidad de diseñar con dispositivos analógicos y digitales, de usar técnicas de control y de aplicar nuestros conocimientos de programación.

Nuestro deseo es que este proyecto pueda ser útil a nuestra industria y que merezca una oportunidad de ser empleado.

**APENDICE A**

**SENSORES**

**DE**

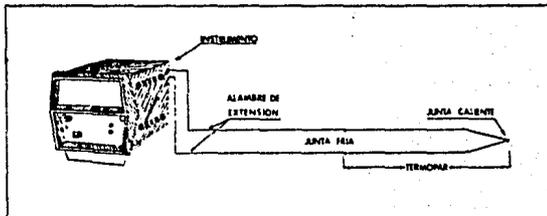
**TEMPERATURA**

INFORMACION TECNICA

ELEMENTOS CONSTITUTIVOS

Un sistema de pirometría normalmente se compone de los siguientes elementos:

- I.- Elemento sensor y sus accesorios.
  - a) Elemento termopar y elemento resistivo.
  - b) Aislamiento individual de los elementos sensores.
  - c) Elemento protector.
  - d) Block terminal.
  - e) Cabeza de conexión.
- II.- Cable de extensión compensado.
- III.- Instrumento para la medición de temperatura.
  - a) Indicador.
  - b) Registrador.
  - c) Controlador.



ALAMBRES PARA TERMOPAR

CALIBRACION E. CROMEL-CONSTANTANO.- Usado comúnmente en atmósferas oxidantes. No corroe a temperaturas abajo de 0°C.

CALIBRACION J. FIERRO-CONSTANTANO.- Se usa en atmósferas oxidantes y reductoras y sobre todo en ausencia de oxígeno libre. Está limitado por el conductor de fierro para aplicarse en amoníaco, nitrógeno e hidrógeno, en estos casos úsese calibres gruesos por ejemplo Cal. 8.

CALIBRACION T. COBRE-CONSTANTANO.- Extremadamente resistente a la corrosión en atmósferas normales. Puede ser usado en atmósferas reductoras y oxidantes. Evítese usarlo en soluciones alcalinas, amoníaco, peróxido de hidrógeno, azufre fundido, sulfuro de hidrógeno y dióxido de azufre.

CALIBRACION K. CROMEL-ALUMEL.- Usado en atmósferas neutrales y oxidantes. Para temperaturas no mayores de 1,260°C, se recomienda usar calibres gruesos. Evítese en atmósferas reductoras.

CALIBRACION R. PLATINO-PLATINO/13% RODIO.

CALIBRACION S. PLATINO-PLATINO/10% RODIO.

CALIBRACION B. PLATINO/30% RODIO-PLATINO/6% RODIO.- Se usa en atmósferas oxidantes, el termopar es atacado por atmósferas reductoras y la sílica, para evitarlo úsese alúmina (98%  $Al_2O_3$ ) o alúmina pura (99.7%  $Al_2O_3$ ), como tubo protector y barra aisladora, evite usarlos con aisladores de longitud pequeña cuando exista atmósfera reductora. Para todos los casos úsese termopar de construcción tipo megopack. (Pifupak)

CALIBRACION V. IRIDIO 60% RODIO-IRIDIO.

CALIBRACION AA. TUNGSTENO-TUNGSTENO 2E% RENIO.

CALIBRACION AE. TUNGSTENO 5% RENIO-TUNGSTENO, 2E% RENIO.

CALIBRACION AO. TUNGSTENO 3% RENIO-TUNGSTENO, 25% RENIO.

LIMITES DE ERROR PARA ALAMBRES DE TERMOPAR

CALIBRACION	RANGO DE TEMPERATURA °C	LIMITE DE ERROR	
		NORMAL	ESPECIAL
T	-185 hasta -60°C	- - - -	+ 1.0%
	-100 hasta -60°C	+ 2.00%	+ 1.0%
	- 60 hasta 90°C	+ 0.75%	+ 0.38%
	90 hasta 370°C	+ 0.75%	+ 0.38%
J	- 15 hasta 280°C	+ 2.00%	+ 1.00%
	280 hasta 760°C	+ 0.75%	+ 0.38%
E	- 15 hasta 320°C	+ 1.50%	- - - -
	320 hasta 870°C	+ 0.5%	- - - -
K	- 15 hasta 280°C	+ 2.00%	+ 1.00%
	280 hasta 1260°C	+ 0.75%	+ 0.38%
S, R	- 15 hasta 540°C	+ 2.50%	+ 1.25%
	540 hasta 1480°C	+ 0.25%	- - - -
B	870 hasta 1700°C	+ 0.50%	- - - -

LIMITES DE TEMPERATURA PARA TERMOPARES

TIPO	TEMPERATURA MAXIMA EN °C SEGUN LOS CALIBRES				
	8	14	20	24	30
T	---	---	260	205	205
J	760	590	480	370	370
E	870	650	530	420	420
K	1260	1100	980	870	870
R, S	---	---	---	1480	---
B	---	---	---	1760	---
V	---	---	---	2090	---
AA	---	---	---	2310	---
AE	---	---	---	2310	---
AO	---	---	---	2310	---

RESISTENCIA PARA ALAMBRES Y CABLES DE EXTENSION DE TERMOPAR  
OHMS POR 100 PIES A 68°F

Calibre	Diámetro en pulgadas	Tipo de alambre				
		J, JX	K, KX	T, TX	E, EX	SX, RX
8	.128	2.145	3.646	1.844	4.355	.173
9	.114	2.705	4.599	2.325	5.493	.219
10	.102	3.411	5.799	2.932	6.296	.280
11	.091	4.301	7.312	3.697	8.733	.356
12	.081	5.423	9.219	4.661	11.01	.449
13	.072	6.839	11.63	5.878	13.89	.560
14	.064	8.625	14.66	7.413	17.51	.713
15	.057	10.87	18.48	9.345	22.08	.898
16	.051	13.71	23.30	11.78	27.83	1.132
17	.045	17.30	29.39	14.87	35.11	1.426
18	.040	21.80	37.07	18.74	44.27	1.809
19	.036	27.50	46.74	23.64	55.85	2.255
20	.032	35.69	58.97	29.82	70.43	2.846
21	.0285	43.73	74.32	37.58	88.77	3.670
22	.0253	55.11	93.68	46.91	111.9	4.604
23	.0226	69.52	118.2	59.75	141.1	5.776
24	.0201	87.66	149.0	75.34	177.9	7.247
25	.0179	110.5	187.9	95.00	224.5	9.077
26	.0159	139.4	237.0	119.8	283.0	11.48
27	.0142	175.6	298.6	150.9	356.6	14.68
28	.0126	221.6	376.8	190.5	450.0	18.27
29	.0113	279.3	474.8	240.1	567.1	22.93
30	.0100	352.0	598.4	302.5	714.7	29.01

CALIBRACION, SELECCION Y CERTIFICACION

PIFUSA proyecta un servicio de certificación y calibración completo de termopares, los alambres y sus cables de extensión. Los valores de una calibración están basados en normas de la National Bureau of Standards. Los rangos de temperatura para todas las calibraciones son de 32°F hasta 2400°F; dependiendo del tipo de alambre y calibre, PIFUSA calibra en 2 puntos únicamente, a 110°F y 310°F. Los certificados de calibración que ofrecemos son de la más alta calidad requerida.

CABLES DE EXTENSION

El cable de extensión es usado en la Pirometría para unir el Termopar al instrumento, y está constituido por un par de alambres de un material que tiene (hasta cierta temperatura) las mismas características del termopar, con el aislamiento adecuado para cada aplicación.

CARACTERISTICAS DE AISLAMIENTOS PARA CABLES DE EXT. COMPENSADOS

AISLAMIENTO	IDENTIFICACION	TEMPERATURAS MIN. Y MAX. RECOMENDADAS	RESISTENCIA	
			HUMEDAD Y ABRASION	
PVC	P	- 28 hasta 105°C	Excel.	Excel.
Asbesto	A	hasta 530°C	Regular	Excel.
Fibra Vidrio	V	hasta 480°C	Regular	Buena
Fib.Vid.Alta Temp	VAT	hasta 700°C	Reg.	Regular
Teflón/fib. Vid.	TV	-115 hasta 480°C	Excel.	Regular
Teflón	T	- 65 hasta 260°C	Excel.	Excel.
Asbesto/Fib.Vid.	AV	hasta 350°C	Regular	Regular

LIMITES DE ERROR PARA CABLES DE EXTENSION COMPENSADOS

CALIBRACION	RANGO DE TEMPERATURA °C	LIMITE DE ERROR	
		NORMAL	ESPECIAL
EX	-15 hasta 200°C	+ 1.5°C	- -
TX	-60 hasta 90°C	+ 0.75°C	+ 0.38°C
JX	-15 hasta 200°C	+ 2.0°C	+ 1.0°C
KX	-15 hasta 200°C	+ 2.0°C	+ 1.0°C
SX, RX	25 hasta 200°C	+ 4.0°C	- -

Todos estos datos están basados en las normas ISA RP 1.1 hasta RP 1.7 y ANSI circular C96.1-1964.

PIROMETRIA FLUJO Y CONTROL, S. A.

CABLES DE EXTENSION PARA TERMOPIARES

CHOMEL CONSTANTANO ( EX )

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	AISLAMIENTO		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. BES	PULG.			INDIVIDUAL	TOTAL		
EX-16-AA	16	.0508	Sólido	.278	Asbesto	Asbesto	.165x.250	35
EX-16-PP	16	.0508	Sólido	.278	Polivinilo	Polivinilo	.111x.188	26

COBRE CONSTANTANO ( TX )

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	AISLAMIENTO		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. BES	PULG.			INDIVIDUAL	TOTAL		
TX-14-PP	14	.0641	Sólido	.074	Polivinilo	Polivinilo	.130x.226	37
TX-16-PP	16	.0508	Sólido	.118	Polivinilo	Polivinilo	.111x.188	26
TX-16-PPMT	16	.0508	Sólido	.118	105°C PVC	Torcido Mylar, - Alambre de Drene y PVC a 80°C	.250	28
TX-20-PP	20	.0320	Sólido	.298	Polivinilo	Polivinilo	.092x.1150	15
TX-20-PPMT	20	.0320	Sólido	.298	Polivinilo	Torcido, Mylar y PVC	.200	20

FIERRO - CONSTANTANO ( JX )

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	AISLAMIENTO		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. BES	PULG.			INDIVIDUAL	TOTAL		
JX-14-AA	14	.0641	Sólido	.086	Asbesto	Asbesto	.184x.288	44
JX-14-PP	14	.0641	Sólido	.086	Polivinilo	Polivinilo	.130x.226	37
JX-14-AA	14	-	Flexible	.079	Asbesto	Asbesto	.190x.300	44
JX-16-AA	16	.0508	Sólido	.137	Asbesto	Asbesto	.165x.250	34
JX-16-TAA	16	.0508	Sólido	.137	Teflón(TFE),Asbesto	Asbesto	.175x.266	34
JX-16-VY	16	.0508	Sólido	.137	Fibra de Vidrio	Fibra de Vidrio	.080x.145	18
JX-16-PH	16	.0508	Sólido	.137	Polivinilo	Nylon	.097x.174	26
JX-16-PP	16	.0508	Sólido	.137	Polivinilo	Polivinilo	.111x.188	27
JX-16-PPMT	16	.0508	Sólido	.137	Polivinilo	Torcido, Mylar y PVC	.250	20
JX-16-AA	16	-	Flexible	.125	Asbesto	Asbesto	.178x.270	33
JX-16-PH	16	-	Flexible	.125	Polivinilo	Nylon	.120x.205	24
JX-17-PPT	17	-	Flexible	.185	Polivinilo	Polivinilo	.250	35
JX-20-PH	20	.0320	Sólido	.357	Polivinilo	Nylon	.078x.136	16
JX-20-PP	20	.0320	Sólido	.357	Polivinilo	Polivinilo	.092x.150	14
JX-20-PPMT	20	.0320	Sólido	.357	Polivinilo	Torcido, Mylar y PVC	.200	20
JX-20-PP	20	-	Flexible	.317	Polivinilo	Polivinilo	.115x.190	14

PIROMETRIA FLUJO Y CONTROL. S. A.

CABLES DE EXTENSION PARA TERMOPARES

CROPEL - ALUMEL ( KX )

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	A I S L A M I E N T O		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. B&S	PULG.			INDIVIDUAL	TOTAL		
KX-14-AA	14	.0641	Sólido	.147	Asbesto	Asbesto	.184x.288	48
KX-14-PP	14	.0641	Sólido	.147	Polivinilo	Polivinilo	.130x.226	38
KX-14-AA	14	-	Flexible	.134	Asbesto	Asbesto	.190x.300	42
KX-16-AA	16	.0508	Sólido	.233	Asbesto	Asbesto	.165x.250	35
KX-16-YAA	16	.0508	Sólido	.233	Tefón(TFE)Asbesto	Asbesto	.173x.266	35
KX-16-VV	16	.0508	Sólido	.233	Fibra de Vidrio	Fibra de Vidrio	.080x.145	23
KX-16-PN	16	.0508	Sólido	.233	Polivinilo	Nylon	.097x.174	24
KX-16-PP	16	.0508	Sólido	.233	Polivinilo	Polivinilo	.112x.188	27
KX-16-PPMT	16	.0508	Sólido	.233	105°C PVC	Torcido, Mylar, Alambre de drone y PVC a 80°C.	.250	28
KX-16-AA	16	-	Flexible	.213	Asbesto	Asbesto	.170x.270	36
KX-17-PPT	17	-	Flexible	.315	Polivinilo	Polivinilo	.250	39
KX-20-PP	20	.0320	Sólido	.590	Polivinilo	Polivinilo	.092x.150	14
KX-20-PPMT	20	.0320	Sólido	.590	Polivinilo	Torcido, Mylar y PVC	.200	20
KX-20-PP	20	-	Flexible	.538	Polivinilo	Polivinilo	.115x.190	14

PLATINO - PLATINO ( SX )  
10 % RODO

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	A I S L A M I E N T O		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. B&S	PULG.			INDIVIDUAL	TOTAL		
SX-16-AA	16	.0508	Sólido	.016	Asbesto	Asbesto	.165x.250	34
SX-16-YAA	16	.0508	Sólido	.016	Teflón (TFE), Asbesto	Asbesto	.173x.266	34
SX-16-AA	16	-	Flexible	.014	Asbesto	Asbesto	.170x.270	35
SX-20-VV	20	.0320	Sólido	.040	Fibra de Vidrio	Fibra de Vidrio	.057x.102	8
SX-20-PN	20	.0320	Sólido	.040	Polivinilo	Nylon	.078x.136	11

TUNGSTENO 5 % RENIO-TUNGSTENO, 26 % RENIO

CATALOGO	ALAMBRE		TIPO DE ALAMBRE	OHMS*	A I S L A M I E N T O		DIMENSION DE LA CUBIERTA TOTAL	PESO APROX. EN LBS. POR CADA 1000'
	CAL. B&S	PULG.			INDIVIDUAL	TOTAL		
KX-24-AV	24	.0201	Sólido	.940	Asbesto	Fibra de Vidrio	.059x.090	5

CABLES DE EXTENSION MULTICONDUCTORES

El Cable Multiconductor PIFUSA Tipo M es diseñado para obtener fácil instalación y una máxima supresión de ruido. El Multiconductor es construido con alambre Calibre 20 ó Calibre 16, torcidos y calibrado según normas ANSI C96.1 y aislado individualmente con 15 mils de 105°C, PVC.

Cada par individual esta codificado con color y número para su facil manejo. Cada par esta cableado o torcido desde 1 1/2" hasta 2 1/2". Se provee un cable flexible Cal. 22 con 15 mils PVC que sirve para comunicación telefonica, para la instalación o para la calibración del instrumento. El blindaje está constituido por una cinta Mylar aluminizada de 2.35 mils y además un cable flexible de cobre para drene de Cal. 20. La cubierta total es de 80°C, PVC y el espesor depende de el número de pares: 4 hasta 10 pares es de .050", 12 hasta 24 pares es de .062", 36 pares es de .078" .

C A T A L O G O					NUMERO	DIAMETRO	MINIMO	PESO EN lb
TIPO	JX	TIPO	KX	TIPO	DE	EXTERIOR	RADIO DE	POR CADA
				TX	PARES.	EN PULG.	DOBLEZ	1000'.
4JX-20-M		4KX-20-M		4TX-20-M	4	.390	2 -3/8	80
8JX-20-M		8KX-20-M		8TX-20-M	8	.480	3	130
10JX-20-M		10KX-20-M		10TX-20-M	10	.570	3 -1/2	175
12JX-20-M		12KX-20-M		12TX-20-M	12	.590	3 -5/8	200
16JX-20-M		16KX-20-M		16TX-20-M	16	.650	4	245
20JX-20-M		20KX-20-M		20TX-20-M	20	.680	4 -1/8	285
24JX-20-M		24KX-20-M		24TX-20-M	24	.760	4 -5/8	335
36JX-20-M		36KX-20-M		36TX-20-M	36	.900	5 -1/2	500

Los cables multiconductores se proveen en longitudes normales de 150 mts y 300 mts con un  $\pm$  10% de variación.

PIFUSA TAMBIEN FABRICA:

CABLES MULTICONDUCTORES BLINDADOS CON MALLA DE COBRE O FIERRO ESTANADO.

CABLES MULTICONDUCTORES CON ARMAZON FLEXIBLE.

CABLES MULTICONDUCTORES PARA INSTRUMENTOS DE CONTROL.

ALAMBRE METAL BASE - CONDUCTORES PARES

Tipo de alambre	Calibre	Pie doble /libra	Catálogo
FIERRO - CONSTANTANO (J)	7&8	9	J-7/8
	8	10	J-8
	14	43	J-14
	20	175	J-20
CROMEL - ALUMEL (K)	8	10	K-8
	14	40	K-14
	20	162	K-20
COBRE - CONSTANTANO (T)	14	40	T-14
	20	162	T-20
CROMEL - CONSTANTANO (E)	14	40	E-14
	20	162	E-20

ALAMBRE METAL NOBLE

Tipo de alambre	Calibre	Pulgada/onza troy	Catálogo
PLATINO	24	282	P -24
PLATINO - 6% RODIO	24	294	P' 6-24
PLATINO - 10% RODIO	24	302	P10-24
PLATINO - 13% RODIO	24	308	P13-24
PLATINO - 30% RODIO	24	343	P30-24

Todos los alambres para termopar tipo PIFUSA están calibrados con las normas ISA. Para límites de error especiales se ofrecen con un costo adicional. Otros tipos y calibres de alambre se cotizan sobre requisición.

PIROMETRIA FLUJO Y CONTROL. S. A.

CABLES AISLADOS PARA TERMOPARES .

FIERRO CONSTANTANO ( J )

CODIGO DE COLORES ANSI, NEGATIVO: ROJO; POSITIVO: AZUL; TOTAL CAFE CON TRAZAS

CODIGO	ANSI	NEGATIVO	POSITIVO	TOTAL	CAFE CON TRAZAS
J-14-AA	14	.0641	SOLIDO.	.086	ASBESTO ASBESTO .184 x .288 40
J-14-GG	14	.0641	SOLIDO.	.086	FIBRA DE VIDRIO FIBRA DE VIDRIO .090 x .167 32
J-20-AA	20	.0320	SOLIDO.	.357	ASBESTO ASBESTO .142 x .214 22
J-20-GG	20	.0320	SOLIDO.	.357	FIBRA DE VIDRIO FIBRA DE VIDRIO .057 x .102 9
J-20-AG	20	.0320	SOLIDO.	.357	ASBESTO FIBRA DE VIDRIO .065 x .120 8
J-20-NN	20	.0320	SOLIDO.	.357	NYLON NYLON .068 x .120 11
J-20F-AG	20	.0320	FLEXIBLE	.357	ASBESTO FIBRA DE VIDRIO .090 x .140 9
J-24-AG	24	.0201	SOLIDO.	.877	ASBESTO FIBRA DE VIDRIO .050 x .100 5
J-24-GG	24	.0201	SOLIDO.	.877	FIBRA DE VIDRIO FIBRA DE VIDRIO .045 x .078 4
J-30-GG	30	.0100	SOLIDO.	3.520	FIBRA DE VIDRIO FIBRA DE VIDRIO .035 x .052 3

CROMEL ALUMEL ( K )

CODIGO DE COLORES ANSI, NEGATIVO: ROJO; POSITIVO: AZUL; TOTAL CAFE CON TRAZAS

CODIGO	ANSI	NEGATIVO	POSITIVO	TOTAL	CAFE CON TRAZAS
K-14-AA	14	.0641	SOLIDO.	.147	ASBESTO ASBESTO .184 x .288 48
K-20-AA	20	.0320	SOLIDO.	.590	ASBESTO ASBESTO .142 x .214 20
K-20-AG	20	.0320	SOLIDO.	.590	ASBESTO FIBRA DE VIDRIO .065 x .110 8
K-20-GG	20	.0320	SOLIDO.	.590	FIBRA DE VIDRIO FIBRA DE VIDRIO .060 x .100 8
K-24-AA	24	.0201	SOLIDO.	1.490	ASBESTO ASBESTO .080 x .160 5
K-24-GG	24	.0201	SOLIDO.	1.490	FIBRA DE VIDRIO FIBRA DE VIDRIO .045 x .078 4
K-30-GG	30	.0100	SOLIDO.	5.980	FIBRA DE VIDRIO FIBRA DE VIDRIO .035 x .055 2

CROMEL CONSTANTANO ( E )

CODIGO DE COLORES ANSI, NEGATIVO: ROJO; POSITIVO: PURPURA; TOTAL CAFE CON TRAZAS

CATALOGO.	ALAMBRE CAL. PULG. B&S	TIPO DE ALAMBRE	OHMS.	AISLAMIENTO.		DIMENSION DE LA CU-BIERTA TOTAL	PESO APROX EN LB-POR CADA 1000'.
				INDIVIDUAL.	TOTAL		
E-20-GG	20	.0320	SOLIDO.	.704	FIBRA DE VIDRIO FIBRA DE VIDRIO	.057 x .102	8
E-24-GG	24	.0201	SOLIDO.	1.780	FIBRA DE VIDRIO FIBRA DE VIDRIO	.045 x .078	4

COBRE CONSTANTANO ( T )

CODIGO DE COLORES ANSI, NEGATIVO: ROJO; POSITIVO: AZUL; TOTAL CAFE CON TRAZAS

CODIGO	ANSI	NEGATIVO	POSITIVO	TOTAL	CAFE CON TRAZAS
T-10-GG	20	.0320	SOLIDO.	.298	FIBRA DE VIDRIO FIBRA DE VIDRIO .057 x .102 5
T-20-AG	20	.0320	SOLIDO.	.298	ASBESTO FIBRA DE VIDRIO .075 x .137 12
T-20-AA	20	.0320	SOLIDO.	.298	ASBESTO ASBESTO .075 x .148 10
T-24-GG	24	.0201	SOLIDO.	.753	FIBRA DE VIDRIO FIBRA DE VIDRIO .045 x .078 4
T-24-AG	24	.0201	SOLIDO.	.753	ASBESTO FIBRA DE VIDRIO .065 x .125 5
T-24-AA	24	.0201	SOLIDO.	.753	ASBESTO ASBESTO .065 x .135 6
T-24-NN	24	.0201	SOLIDO.	.753	NYLON NYLON .060 x .095 6
T-24-PP	24	.0201	SOLIDO.	.753	POLIVINILO. NINGUNO LA CONST. ES TORCIDA. .048 x .096 3
T-28-GG	28	.0126	SOLIDO.	1.905	FIBRA DE VIDRIO FIBRA DE VIDRIO .035 x .056 3
T-30-GG	30	.0100	SOLIDO.	3.025	FIBRA DE VIDRIO FIBRA DE VIDRIO .032 x .052 2

AISLAMIENTOS CERAMICOS INDIVIDUALES PARA TERMOPARES

La función principal de los aisladores en los termopares, es aislar eléctricamente un polo del termopar con otro.

Las 2 principales características de los aisladores para termopares son:

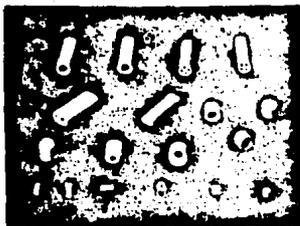
ALTA RESISTENCIA ELECTRICA  
ALTA RESISTENCIA TERMICA

Las construcciones más comunes de los aisladores para termopares son:

ESPINA DE PESCADO  
REDONDO DE 1 CANAL  
REDONDO DE 2 CANALES  
OVALADO DE 2 CANALES  
REDONDO DE 4 CANALES  
BARRAS AISLADORAS DE 2 Y 4 CANALES

Los principales materiales de los aisladores para termopares así como sus temperaturas límite de operación son:

SILIMANITA (60% $Al_2O_3$ )	1600°C
ALUMINA (98% $Al_2O_3$ )	1750°C
ALUMINA PURA (99.7% $Al_2O_3$ )	1850°C



CARACTERISTICAS DE LOS TUBOS PROTECTORES METALICOS

MATERIAL	CÓMPOSICION	TEMP. OPER. MAXIMA °C.	OBSERVACIONES
Acero al Carbón	Igual	540	Para utilizarse en líquidos y gases corrosivos.
AI-304	Cromo 18% Ni 8% y Fe.	1000	Buena resistencia a la oxidación y a la corrosión.
AI-316	Cr. 18% Ni. 8% Mo. 2% y Fe.	1000	Igual que el AI-304, excepto que resiste mejor los ataques de agentes químicos.
AI-310	Cr. 24%, Ni. 13.5% y Fe.	1100	Excelente resistencia a la oxidación y a la corrosión.
AI.446	Cr. 28% y Fe.	1150	Para utilizarse en atmósferas sulfurosas, baños de sal y metal fundido. - No se recomienda utilizar se en atmósferas carburizantes. Tiene excelente resistencia a la corrosión y oxidación a la alta temperatura.
Inconel	Ni. 80% Cr. 14% y Fe.	1150	Tiene buena resistencia a la corrosión en altas temperaturas y excelente resistencia a la oxidación en altas temperaturas. - No se use en atmósferas sulfurosas arriba de 525°C.
Metal Cerámico.	Cromo Alumina	1400	Excelente resistencia a los sulfatos. Resistencia a la oxidación arriba 1150°C.

BLOCK TERMINAL PARA TERMOPAR

El block terminal se utiliza para la interconexión del cable de extensión y el termopar. Existen dos tipos: sencillos y dobles.

El block terminal sencillo (Fig. A) está fabricado de refractario comprimido resistente al calor, y es usado con tornillos sobre la cabeza para calibres No. 12 AWG o menores con el cable de extensión y No. 7 AWG o menores con el alambre termopar con identificación de polaridad.

El block terminal doble (Fig. B) igual que el block terminal sencillo esta fabricado de refractario comprimido resistente al calor, y es usado para termopares dobles y cable de extensión atornillado a la parte superior de la cabeza. Se puede utilizar alambres calibres No. 14 AWG menores de termopar y calibres No. 12 AWG o menores en cables de extensión. Con identificación de polaridad.



FIG. A



FIG. B

CABEZAS DE CONEXION

La cabeza de conexión se utiliza para proteger el block terminal, evitar el movimiento del termopar, acoplar por medio de rosca a cualquier tubo protector y mantener en su posición al cable de extensión asegurando una eficaz conexión. Los tipos de cabeza de conexión que son más usuales son el de aluminio vaciado y el de hierro vaciado en dos piezas. Las construcciones comunes en las tapas para sujetarlas al cuerpo son: tapas con tornillos y taparoscadas.

La cabeza de aluminio o hierro vaciado (Ver Fig) llevan en cada salida rosca, una para acoplar el tubo protector del termopar y otra para el tubo conduit.

Medida "A"  
Rosca Entrada

1/4"	NPT
1/2"	NPT
3/4"	NPT
1"	NPT

Medida "B"  
Rosca Salida

1/2"	NPT
3/4"	NPT



ALUMINIO



FIERRO

INSTRUMENTOS DE MEDICION

En un circuito de pirometría se requiere del empleo de un instrumento que mida la señal del elemento sensor y lo convierta en grados de temperatura, manifestándose en una escala graduada o bien en una gráfica de registro.

Existen 3 tipos de instrumentos que se usan para tal efecto.

- 1.- Milivóltmetro de bobina móvil, comunmente llamados milivóltmetros. Se basan en el principio de el galvanómetro D'Arsonval.
- 2.- Milivóltmetro de balance continuo, comunmente llamados potenciómetros electrónicos. Se basa en la comparación de un voltaje conocido contra el voltaje generado por el termopar. Está compuesto básicamente por tres circuitos acoplados electrónicamente, los cuales son: Conversión, amplificación y operación del motor de balance.
- 3.- Milivóltmetro digital electrónico, instrumento basado completamente en circuitos electrónicos, el más moderno, exacto, versátil y económico.

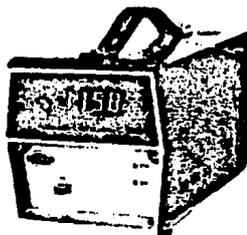
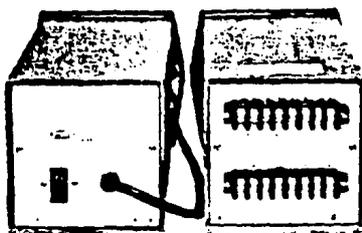
Los tres tipos de instrumentos se presentan comercialmente en:

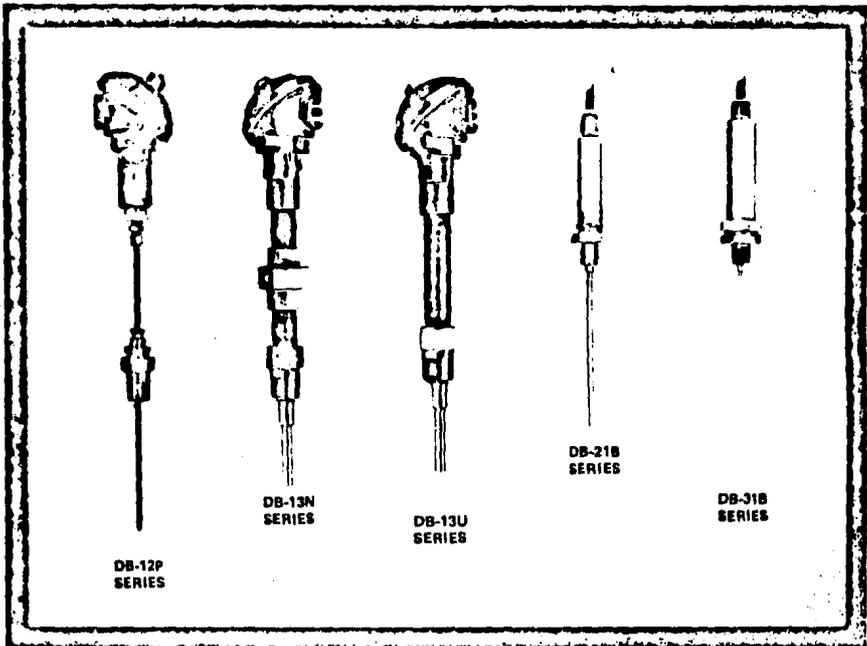
- Indicadores
- Indicadores - Registradores
- Indicadores - Controladores
- Indicadores - Registradores - Controladores

Para seleccionar un instrumento en cualquier sistema de pirometría se consideran básicamente los siguientes puntos:

- 1.- Temperatura de Trabajo.

- 2.- Valores de temperatura en la escala mínima y la escala máxima.
- 3.- Calibración del termopar.
- 4.- Tipo y presentación del instrumento.
- 5.- Formas de la escala y gráfica (circular, lineal ó digital).
- 6.- Velocidad de respuesta del instrumento.





## DB SERIES DYNATHERM NICKEL AND COPPER RESISTANCE TEMPERATURE DETECTORS

DYNATHERM Resistance Temperature Detectors (RTD's) are sensors whose electrical resistance changes with a change in temperature. They are normally used to measure temperatures from  $-40$  to  $+205^{\circ}\text{C}$  ( $-40$  to  $+400^{\circ}\text{F}$ ), and can also be calibrated for cryogenic and extended ranges from  $-130$  to  $+315^{\circ}\text{C}$  ( $-200$  to  $+600^{\circ}\text{F}$ ).

### DESIGNED FOR HIGH SPEED OF RESPONSE

The special configuration and construction of the sensitive tip, together with the use of a thermally conductive bobbin to support the electrically insulated element winding, ensures fast response to temperature variations. When the sensor is installed in a thermometer well, the sensor tip is spring-loaded against the inner surface of the well tip to minimize any thermal lag that could be caused by the use of the protective well.

### DURABLE, LONG LIFE, LOW MAINTENANCE

The resistance element and bobbin are impregnated with a high-temperature compound. This durable precision assembly is housed in an AISI Type 316 stainless steel (316 ss) sheath. When wells are used, the RTD can be easily removed without process shutdown. This type of construction increases the life of the sensor, results in lower maintenance costs, and reduces spare parts inventory.

**FOXBORO®**  
A Foxboro Company

®Registered Trademark

### CONSISTENT ACCURACY

This is achieved by a special Foxboro assembly and calibration technique. Determination of precise resistance values, and subsequent exact manufacture of padder resistor network, ensures the accuracies specified in this document.

### USABLE WITH A VARIETY OF INSTRUMENTS

DYNATHERM RTD's may be used with a variety of Foxboro temperature measuring instruments. These include the 34 or E94 Series Transmitters, 694A Series Resistance-to-Current Converters, 4060 Series Recorders, or other electronic instrumentation via SPEC 200 components.

### A VARIETY OF CONFIGURATIONS

DYNATHERM RTD's are available with a terminal connection head or explosionproof connection head for terminal connections; or welded tubular head or removal tubular head for cable connections. They can be provided bare, or with a wide selection of couplers. A choice of ten calibrations is offered. Sensor lengths range from 150 to 1020 mm (6 to 40 in), with special lengths available up to 7500 mm (300 in). Wells are optionally available to protect the RTD from physical damage, or from potentially corrosive or damaging process media. This configuration versatility provides the user with an RTD suitable for most process applications.

### PERFORMANCE SPECIFICATIONS

#### Accuracy (Nickel RTD)

- Between -40 and +205°C (-40 and +400°F)  
±0.3°C (±0.5°F)
- Between 205 and 315°C (400 and 600°F)  
±0.8°C (±1.5°F)

#### Accuracy (Copper RTD)

- Between 0 and 150°C (32 and 300°F)  
±1.0°C (±2.0°F)

#### Repeatability (Up to one year)

- Between -40 and +205°C (-40 and +400°F)  
±0.3°C (±0.5°F)
- Between 205 and 315°C (400 and 600°F)  
±0.8°C (±1.5°F)

**Sheath Pressure Rating** The pressure rating of the bare sheathed sensor is 4.6 MPa (670 psi).

#### Response Time (For a bare uncoated sensor)

- 6 seconds maximum for a 63% recovery** Based on a step change in temperature starting at an ambient room temperature of 25°C (77°F) to being immersed in 100°C (212°F) water stirred at 1 m/s (3 ft/s).
- 50 seconds maximum for a 63% recovery** Based on the bare uncoated sensor starting in free air, then subjected to air being stirred at 210 m/s (700 ft/s).

**Self-Heating Effect** The self-heating effect of a bare sensor suitably immersed in an ice bath stirred at 1 m/s (3 ft/s) is 0.05°C (0.1°F) at 6 mA dc current.

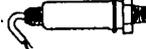
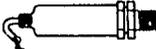
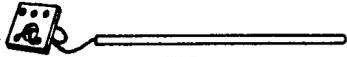
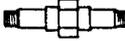
**Internal Connecting Wire Effect** A reduction in length of the internal connecting wire of the sensing element, at the time of calibration, can cause a -0.3°C (-0.5°F) offset per 0.3 m (1.0 ft) of reduction.

### FUNCTIONAL SPECIFICATIONS

#### Span and Range Limits

Calibration Curve Code	Span Limits	Normal Range Limits	Extended Range Limits
-226N <sup>(a)</sup> -226W <sup>(a)</sup>	5 and 65°F <sup>(b)</sup> >65 and 400°F	-40 and +400°F -40 and +400°F	-200 and +600°F -200 and +600°F
-227N <sup>(a)</sup> -227W <sup>(a)</sup>	3 and 36°C <sup>(b)</sup> >36 and 220°C	-40 and +205°C -40 and +205°C	-130 and +315°C -130 and +315°C
-218F -219C	50 and 400°F 30 and 220°C	-40 and +400°F -40 and +205°C	----- -----
-222F -223C	50 and 400°F 30 and 220°C	-40 and +400°F -40 and +205°C	----- -----
-226F -229C	50 and 260°F 30 and 150°C	32 and 300°F 0 and 150°C	----- -----

<sup>(a)</sup> Refer to "Optional Features" section for cryogenic calibrations  
<sup>(b)</sup> For Normal Range Limits only.

Model Code		
<b>DYNATHERM RTD</b>		DB
<b>Head Type</b>		
Aluminum Terminal Head (for terminal connection)		-1
Welded Tubular Head (for cable connection)		-2
Removable Tubular Head (for cable connection)		-3
Explosionproof Terminal Head (for terminal connection)		-4
Without Connection Head		-0
<b>Coupler Type</b>		
Bare Sensor (no coupler)		1B
Replacement Sensor		1R
Compression Coupler		2C
Packing Coupler		2P
Spring-Loaded Neck Coupler		3S
Nipple Coupler (for DB-1 w/well only)		3N
Union Coupler (for DB-1 w/well only)		3U
Special, Nonstandard Coupling (Refer to Foxboro)		3X
<b>Calibration Curve</b> (Refer to Span and Range Limits Table)		
NR-226, Nickel, Narrow Span, 5 to 65°F span (standard)		-226N
NR-226, Nickel, Wide Span, over 65°F to 400°F span (standard)		-226W
NR-227, Nickel, Narrow Span, 3 to 36°C span (standard)		-227N
NR-227, Nickel, Wide Span, over 36°C to 220°C span (standard)		-227W
NR-218, Nickel		-218F
NR-219, Nickel		-219C
NR-222, Nickel		-222F
NR-223, Nickel		-223C
CR-228, 10-ohm Copper		-228F
CR-229, 10-ohm Copper		-229C
<b>Length, "A"</b> (Refer to "DIMENSIONS—NOMINAL")		
150 mm (6 in)		06
300 mm (12 in)		12
400 mm (16 in)		16
460 mm (18 in)		18
560 mm (22 in)		22
610 mm (24 in)		24
710 mm (28 in)		28
780 mm (30 in)		30
860 mm (34 in)		34
910 mm (36 in)		36
1000 mm (40 in)		40
Over 910 to 7600 mm (over 36 to 300 in) <sup>(*)</sup>		XX
<b>Examples:</b> DB-13N-219C18; DB-22C-227N06; DB-31B-226WXX (48 in);		

(\*) When wells are used, the maximum allowable length "A" is 3050 mm (120 in)

**Calibration**

Calibration Curve	Reference SAMA-PMC Standard	Foxboro T <sup>1</sup> Document	Ice-Point Resistance (Ω)
NR-226	RC 21-4-1973	5-24a	235.12
NR-227	RC 21-4-1973	5-24a	235.12
NR-218	—	5-21a	120.06
NR-219	—	5-21a	120.06
NR-222	—	5-22a	90.42
NR-223	—	5-22a	90.42
CR-228	RC 21-4-1973	5-25a	9.042
CR-229	RC 21-4-1973	5-25a	9.042

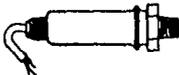
<sup>(1)</sup>T<sup>1</sup> = Technical Information

**Aluminum Terminal Head (DB-1)** This is a Model 1090 Terminal Connection Head Assembly. It is provided with a spring loading mechanism to assure sensor tip contact to well bottom when the RTD is used with a well. The padder resistors are contained within the head. The head is manufactured from diecast aluminum and has an O-ring gasketed, threaded cover. Conduit and coupler connections are 3/4 NPT. The assembly is designed to meet IEC IP 65 and provides the environmental protection of NEMA Type 4. Refer to figure below.

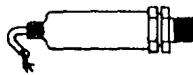
**Welded Tubular Head (DB-2)** This head consists of a 316 ss tubular shell, which is welded to a 303 ss mounting body, which in turn is welded to the 316 ss sensor sheath. The padder resistors are contained within the tubular shell. A cable is provided in a 3 m (10 ft) standard length. Optional lengths are available, as specified. Conduit and process connections are 1/2 NPT. This welded head assembly is designed to provide the environmental protection of NEMA Type 6. Refer to figure below.



DB-1 HEAD



DB-2 HEAD



DB-3 HEAD



DB-4 HEAD

**PHYSICAL SPECIFICATIONS**

**Sensor Sheath** 316 ss, 6.35 mm (0.250 in) diameter.

**Extension Cable** (For DB-2 and DB-3 only) This standard cable extends from the tubular head. It consists of three 18 AWG stranded copper wires, each with polyethylene insulation, and all enclosed in a polyvinyl jacket. The standard cable length is 3 m (10 ft), and its temperature limits are -30 and +80°C (-20 and +175°F).

**Sensing Element Wire**

**Nickel RTD** Pure nickel, 0.05 mm (0.002 in) diameter, with 0.08 mm (0.003 in) thick glass fiber insulation.

**Copper RTD** Annealed copper, 0.08 mm (0.003 in) diameter, with 0.013 mm (0.0005 in) formvar insulation.

**Internal Connecting Wire** 25% nickel-clad solid copper, 0.57 mm (0.022 in) diameter. Has silicone impregnated glass fiber insulation, 0.81 mm (0.032 in) diameter.

**Removable Tubular Head (DB-3)** This head consists of a 316 ss tubular shell which encloses the padder resistors. This shell is attached to the 303 ss mounting body using a 303 ss nut. The mounting body is welded to the 316 ss sensor sheath. This weatherproof head is removable in order to permit separate resistor replacements. Refer to figure below.

**Explosionproof Terminal Head (DB-4)** This is a Crouse-Hinds flameproof and explosionproof head which is used specifically to protect conductors in conduit systems within hazardous areas. Durable and weatherproof construction designed for use in Class I, Groups C and D; Class II, Groups E, F, and G; and Class III hazardous locations. Refer to figure below.

**Sensor Terminal Board** The terminal board contains the 3-resistor network, which, when factory adjusted, provides the calibration and accuracy specified in this document for NR calibrations only.

**Head Temperature Limits** The DB-1, -2, -3, and -4 heads can all withstand temperatures between -40 and +105°C (-40 and +220°F).

**Cable Seal for DB-2 and DB-3 Heads** These seals resist the penetration of moisture at pressures up to 1.2 MPa (175 psi).

**Minimum Insertion Length—"U"** To minimize thermal conduction errors, an immersion length of at least 65 mm (2.5 in) is required for the bare sensor, and at least 90 mm (3.5 in) is required for a sensor in a well.

**Thermally Sensitive Zone** 30 mm (1.2 in) maximum, measured from the closed end (lip) of the bare sensor.

**OPTIONAL FEATURES**

**Cryogenic Calibration** RTD's can be calibrated for cryogenic applications using Curves NR-227 for °C and NR-226 for °F. Operating limits are -130 and -40°C (-200 and -40°F). Accuracy is as follows:

- From -130 to -75°C (-200 to -100°F)**  
± 1.7°C (± 3.0°F)
- From -75 to -40°C (-100 to -40°F)**  
± 1.1°C (± 2.0°F)

**Matched Sensors:** Temperature difference and matched-set sensors are used with Curves NR-226 and NR-227 only. Specifications are listed in the table below. Specify the operating range.

Range Limits	Span Limits	Pairs Matched Within
-40 and +205°C (-40 and +400°F)	up to 28°C (up to 50°F)	± 0.05°C (± 0.1°F)
-40 and +205°C (-40 and +400°F)	28 and 55°C (50 and 100°F)	± 0.1°C (± 0.2°F)
205 and 315°C (400 and 600°F)	Any span	± 0.15°C (± 0.3°F)

**Calibration Certificate** 3-point RTD calibration is performed between the lower and upper range values. Available for all calibration curves. Specify Construction Option "CERTIFICATION".

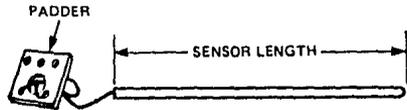
**Neoprene Coating** A neoprene coating may be applied to the DB-21B Sensor Assembly. The entire sheath, mounting thread, tubular head, and a portion of the cable are coated. A neoprene coating may also be applied to the DB-31B Sensor Assembly. The entire sheath and adjacent mounting thread up to, but not including, the removable tubular head are coated. Neoprene coatings are suitable for temperatures ranging from -45 to +60°C (-50 to +140°F). Specify "Neoprene" option.

**Additional Cable Length** For DB-2 and DB-3 only. For cable lengths greater than 3 m (10 ft). Maximum length is 76 m (25 ft). Specify Construction Option "C" and length in m or ft, as required.

**Wells** All DYNATHERM RTD's are designed for use with standard 6.60 mm (0.260 in) bore wells. Refer to PSS 3-3C1 A for well specifications and configurations available. Contact Foxboro for application requirements.

**ACCESSORIES**

**Replacement Sensor Assemblies** For DB-1 and DB-4 only, and NR-226 and NR-227 calibration curves only. Assembly consists of the sensor and the sensor terminal board (padder). Specify DB-01R and sensor length. When replacement is for well-type assemblies, also specify well insertion length "U", lagging length "T", and head extension "E" if applicable. Refer to the adjacent figure.

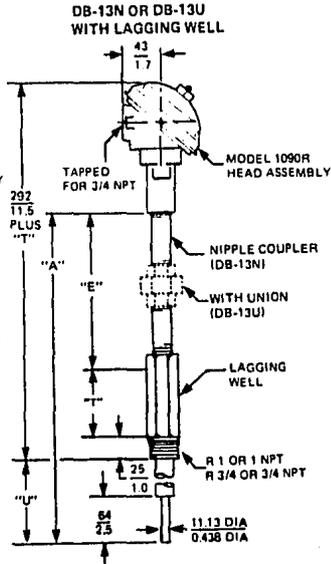
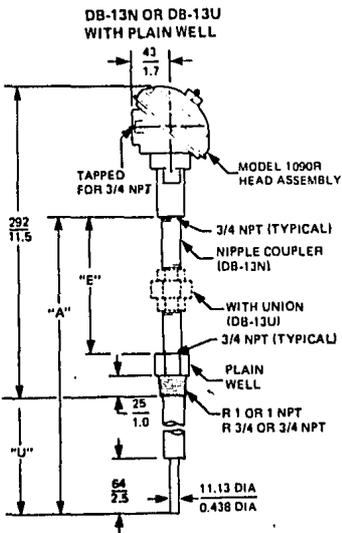
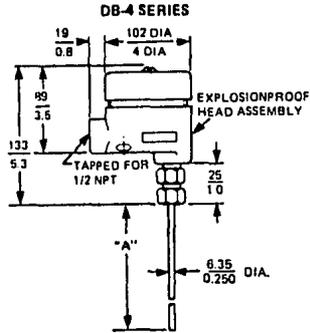
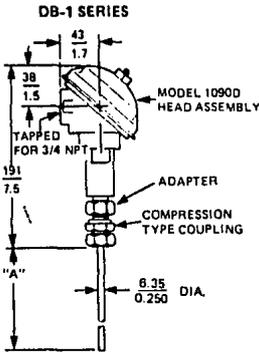


**ORDERING INSTRUCTIONS**

1. Model Number
2. Sensor Length
3. Coupler Type, if nonstandard
4. If Wells are required, specify
  - Well Type (Contact Foxboro)
  - Well Insertion Length "U"
  - Well Lagging Length "T" (if applicable)
5. Optional Features
6. Accessories
7. Tag and Application

DYNATHERM and SPEC 200 are trademarks of The Foxboro Company  
Neoprene is a trademark of E. I. duPont de Nemours and Company

DIMENSIONS—NOMINAL

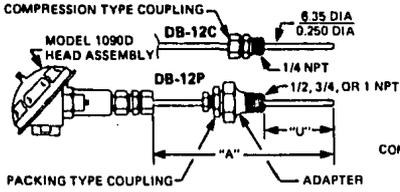


**NOTE**

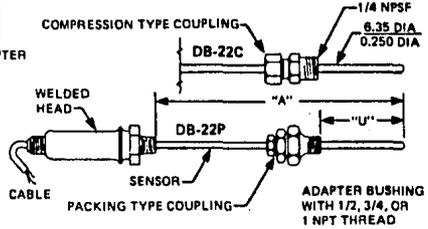
- "A" PLUS  $\frac{64}{33}$  = SENSOR LENGTH
- "T" = LAGGING LENGTH
- "U" = INSERTION LENGTH
- "E" = HEAD EXTENSION



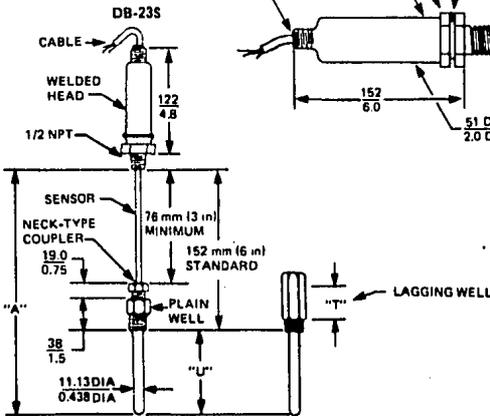
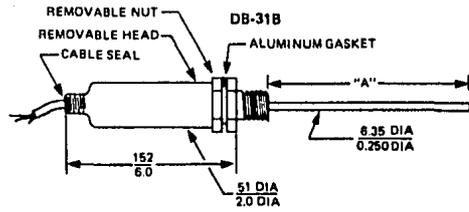
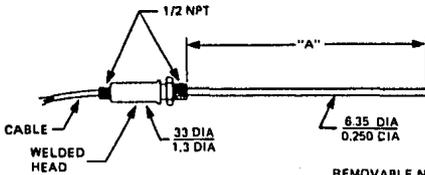
**DB-12C, DB-12P**



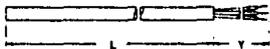
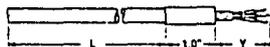
**DB-22C, DB-22P**



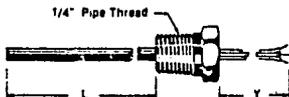
**DB-21B**



**NOTE**  
"T" = LAGGING LENGTH  
"U" = INSERTION LENGTH

**RTS-30L/40L SERIES PLATINUM RESISTANCE SENSORS****RTS-31L/41L Plain Probe****RTS-32L/42L Adapter Probe**

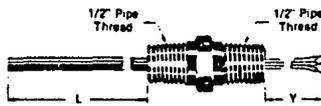
The sensors are suitable for installation in a broad variety of applications. The 32/42 includes a 1-inch adapter, 5/16" dia., at the leadwire end to facilitate attaching larger leads or cables. These probes feature a 304 stainless-steel body, with a diameter of 3/16" or 1/4", as specified. Mounting hardware can be a brass or 304 stainless-steel compression fitting, or a brass or 304 stainless-steel bulkhead fitting (1/4" NPT only).

**RTS-34L/44L Probe With Mounting Bushing**

The sensor includes a threaded bushing at the leadwire end of the 304 stainless-steel body to permit mounting the probe into a well, pipe, vessel, etc. Bushing thread is 1/4" NPT.

**RTS-35L/45L Probe With Bushing For Head Mounting**

The sensor is similar to the 34/44, except that the bushing is mounted with the threaded end toward the leadwire exit. The 1/4" NPT thread can accept an H5 Miniature Head. A brass or 304 stainless-steel compression fitting or bulkhead fitting can be included for mounting.

**RTS-36L/46L Probe With Double Hex Nipple**

The sensor is equipped with a double hex pipe nipple, 1/2" NPT thread on each end, mounted at the leadwire exit. One thread permits mounting the sensor in a thermowell or standard pipe fitting, the other can mount an H6L cadmium-plated cast-iron head, an H7L cast-aluminum head, or an H5A Miniature Head.

**RTS-37L/47L Probe with Double Hex Nipple - Spring Loaded**

The sensor is equipped with a double hex pipe nipple, 1/2" NPT thread on each end and a small threaded bushing and spring, for spring-loading the sensor into a thermowell. The probe is keyed to the hex fitting to keep it from rotating, preventing leadwire breakage when the probe is threaded into a well. An H6L cast-iron head, H7L aluminum head, or an H5A Miniature Head can be mounted on the terminal end. The probe can be easily removed, leaving the well, nipple and head in place.

## GENERAL SPECIFICATIONS

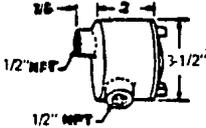
	<u>RTS-30 Series</u>	<u>RTS-40 Series</u>	
<b>Temperature Range:</b>	-320 to 500°F (-195 to 260°C)	-100 to 1000°F (-75 to 500°C)	
<b>Temperature Coefficient:</b>	385 Platinum 0.00385 ohm/ohm°C DIN Specification. 392 Platinum: 0.00392 ohm/ohm°C Reference Grade. 385 Platinum Thin Film, 100 ohm: 0.00385 ohm/ohm°C DIN Specification.		
<b>Element Resistance:</b>	100 ± 0.2 ohms at 0°C		
<b>Stability:</b>	Drift in ice point resistance after 10,000 hours of continuous operation at the upper temperature limit will be better than 0.25°C.		
<b>Time Constant:</b>	Time required for the sensor to reach 63.2% of a step change in temperature (water at 28°C moving approximately 3 ft/sec transverse to the sheath).		
	<u>Sheath OD (in.)</u>	<u>Seconds</u>	
	3/16	3.0	
	1/4	5.0	
<b>Repeatability:</b>	Better than 0.05 ohms (approx. 0.25 F) over full temperature range.		
<b>Accuracy:</b>	±1.0 or 0.6% of reading, whichever is greater		
<b>Excitation Current:</b>	1 mA Recommended — 15 mA (max) for wire wound, 2 mA (max) for thin film		
<b>Self Heating:</b>	The rise in indicated temperature due to the power dissipated in the sensor over the full range of excitation current.		
	<u>Sheath OD</u>	<u>Dissipation Factor (M/W/°C) Min.</u>	<u>Max Error At 15 mA (°F)</u>
	3/16	100	0.40
	1/4	150	0.27
<b>Insulation Resistance:</b>	The insulation resistance between any leadwire and the metal sheath.		
	<u>RTS Series -</u>	<u>Temp. of Sensor Sheath (°F)</u>	<u>Insulation Resistance Min.</u>
	30	500	50 Megohms at 50 VDC
	40	75	100 Megohms at 300 VDC
		1000	1 Megohm at 1.5 VDC
<b>Pressure Rating:</b>	The maximum allowable static pressure for direct insertion.		
	<u>Temp. of Sensor Sheath (°F)</u>	<u>Max. Allowable Static Pressure (lbs/in.<sup>2</sup>)</u>	
	72	1000	
	1000	5000	
	For Thermowell applications the pressure rating of the well applies		
<b>Construction:</b>	Sheath — 304 Stainless Steel.		
	Leadwire — RTS-30 Series Teflon insulated.		
	RTS-40 Series Fiberglass insulated		
<b>Probe Length:</b>	2 inches minimum, 48 inches maximum.		

**OPTIONAL FEATURES FOR RTS-30L/40L SERIES**

Suffix	Description
X1	Interchangeability 0.1% at 0°C
X5	Spiral Armor Over Leads (3/16, 14)
X6	Polysal at Lead Exit; 200°F max. at seal
X11	Dual Element 100 ohms; 2 or 3 wire (1/4)
X15	Type 316 S.S. Probe Tube (3/16, 1/4)
X55	Probe Matched to Signal Conditioning Ordered

**HEADS**

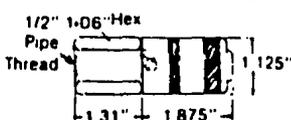
H2 Explosion Proof Cast Feraloy Head, Aluminum Cap



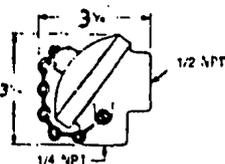
H5 Miniature Head. Fits 1/4 NPT, "O" Ring Std.



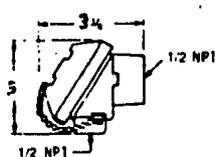
H5A Miniature Head. Fits 1/2 NPT, "O" Ring Std.



H6L LN Type - Cast Iron Hd



H7L LN Type - Aluminum Head



**COMPRESSION FITTINGS**

F1 1/8" NPT BRASS  
P = 1/8 NPT  
A = 1.406  
B = 0.687



F3 1/4" NPT BRASS  
P = 1/4 NPT  
A = 1.718  
B = 0.875

F4 1/2" NPT BRASS (1/4)  
P = 1/2 NPT  
A = 2"  
B = 1.125



F5 1/8" NPT S.S.  
P = 1/8 NPT  
A = 1.406  
B = 0.687

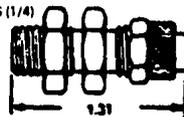
F6 1/4" NPT S.S.  
P = 1/4 NPT  
A = 1.718  
B = 0.875



F7 1/2" NPT S.S. (1/4)  
P = 1/2 NPT  
A = 2"  
B = 1.125

F20B BULKHEAD BRASS (1/4)

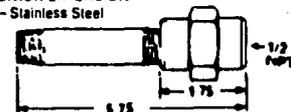
F20S BULKHEAD S.S.



F48 FIXED EXTENSION - Stainless Steel



F49 UNION EXTENSION - Stainless Steel



APENDICE B

ESPECIFICACIONES

TECNICAS

DE LOS

PRINCIPALES

COMPONENTES

# MOSTEK

120

## Z80 MICROCOMPUTER DEVICES Technical Manual

B-1

# MK 3880 CENTRAL PROCESSING UNIT

### 2.0 Z80-CPU ARCHITECTURE

A block diagram of the internal architecture of the Z80-CPU is shown in Figure 2.0-1. The diagram shows all of the major elements in the CPU and it should be referred to throughout the following description. 121

Z80-CPU BLOCK DIAGRAM

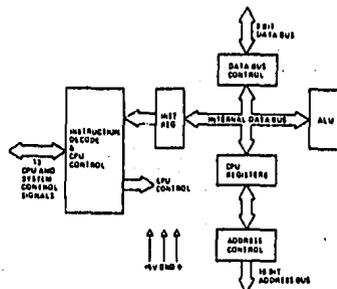


FIGURE 2.0-1

### 2.1 CPU REGISTERS

The Z80-CPU contains 208 bits of R/W memory that are accessible to the programmer. Figure 2.0-2 illustrates how this memory is configured into eighteen 8-bit registers and four 16-bit registers. All Z80 registers are implemented using static RAM. The registers include two sets of six general purpose registers that may be used individually as 8-bit registers or in pairs as 16-bit registers. There are also two sets of accumulator and flag registers.

#### Special Purpose Registers

- 1. Program Counter (PC).** The program counter holds the 16-bit address of the current instruction being fetched from memory. The PC is automatically incremented after its contents have been transferred to the address lines. When a program jump occurs the new value is automatically placed in the PC, overriding the incrementer.
- 2. Stack Pointer (SP).** The stack pointer holds the 16-bit address of the current top of a stack located anywhere in external system RAM memory. The external stack memory is organized as a last-in first-out (LIFO) file. Data can be pushed onto the stack from specific CPU registers or popped off of the stack into specific CPU registers through the execution of PUSH and POP instructions. The data popped from the stack is always the last data pushed onto it. The stack allows simple implementation of multiple level interrupts, unlimited subroutine nesting and simplification of many types of data manipulation.

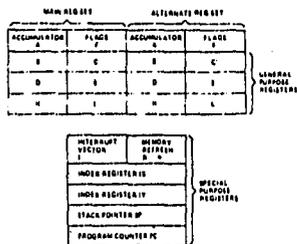


FIGURE 2.02

- Two Index Registers (IX & IY). The two independent index registers hold a 16 bit base address that is used in indexed addressing modes. In this mode, an index register is used as a base to point to a region in memory from which data is to be stored or retrieved. An additional byte is included in indexed instructions to specify a displacement from this base. This displacement is specified as a two's complement signed integer. This mode of addressing greatly simplifies many types of programs, especially where tables of data are used.
- Interrupt Page Address Register (I). The Z80-CPU can be operated in a mode where an indirect call to any memory location can be achieved in response to an interrupt. The I Register is used for this purpose to store the high order 8 bits of the indirect address while the interrupting device provides the lower 8 bits of the address. This feature allows interrupt routines to be dynamically located anywhere in memory with absolute minimal access time to the routine.
- Memory Refresh Register (R). The Z80-CPU contains a memory refresh counter to enable dynamic memories to be used with the same ease as static memories. This 7 bit register is automatically incremented after each instruction fetch. The data in the refresh counter is sent out on the lower portion of the address bus along with a refresh control signal while the CPU is decoding and executing the fetched instruction. This mode of refresh is totally transparent to the programmer and does not slow down the CPU operation. The programmer can load the R register for testing purposes, but this register is normally not used by the programmer.

#### Accumulator and Flag Registers

The CPU includes two independent 8 bit accumulators and associated 8 bit flag registers. The accumulator holds the results of 8 bit arithmetic or logical operations while the flag register indicates specific conditions for 8 or 16 bit operations, such as indicating whether or not the result of an operation is equal to zero. The programmer selects the accumulator and flag pair that he wishes to work with with a single exchange instruction so that he may easily work with either pair.

#### General Purpose Registers

There are two matched sets of general purpose registers, each set containing six 8-bit registers that may be used individually as 8-bit registers or as 16-bit register pairs by the programmer. One set is called BC, DE, and HL while the complementary set is called BD, ED, and HL'. At any one time the programmer can select either set of registers to work with through a single exchange command for the entire set. In systems where fast interrupt response is required, one set of general purpose registers and an accumulator/flag register may be reserved for handling this very fast routine. Only a simple exchange command need be executed to go between the routines. This greatly reduces interrupt service time by eliminating the requirement for saving and retrieving register contents in the external stack during interrupt or subroutine processing. These general purpose registers are used for a wide range of applications by the programmer. They also simplify programming, especially in ROM based systems where little external read/write memory is available.

#### 2.2 ARITHMETIC & LOGIC UNIT (ALU)

The 8-bit arithmetic and logical instructions of the CPU are executed in the ALU. Internally the ALU communicates with the registers and the external data bus on the internal data bus. The type of functions performed by the ALU include:

Add	Left or right shifts or rotates (arithmetic and logical)
Subtract	Increment
Logical AND	Decrement
Logical OR	Set bit
Logical Exclusive OR	Reset bit
Compare	Test bit

#### 2.3 INSTRUCTION REGISTER AND CPU CONTROL

As each instruction is fetched from memory, it is placed in the instruction register and decoded. The control section performs this function and then generates and supplies all of the control signals necessary to read or write data from or to the registers, controls the ALU and provides all required external control signals.

The Z80-CPU is packaged in an industry standard 40 pin Dual In-Line Package. The I/O pins are shown in Figure 3.0-1 and the function of each is described below.

## Z80 PIN CONFIGURATION

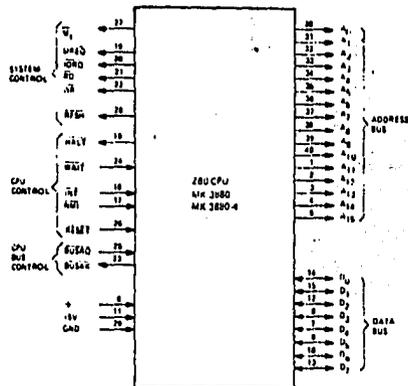


FIGURE 3.0-1

$A_0$ - $A_{15}$   
(Address Bus)

Tri-state output, active high.  $A_0$ - $A_{15}$  constitute a 16 bit address bus. The address bus provides the address for memory (up to 64K bytes) data exchanges and for I/O device data exchanges. I/O addressing uses the 8 lower address bits to allow the user to directly select up to 256 input or 256 output ports.  $A_0$  is the least significant address bit. During refresh time, the lower 7 bits contain a valid refresh address.

$D_0$ - $D_7$   
(Data Bus)

Tri-state input/output, active high.  $D_0$ - $D_7$  constitute an 8 bit bidirectional data bus. The data bus is used for data exchanges with memory and I/O devices.

$\overline{M}_1$   
(Machine Cycle one)

Output, active low.  $\overline{M}_1$  indicates that the current machine cycle is the OP code fetch cycle of an instruction execution. Note that during execution of 2 byte opcodes,  $\overline{M}_1$  is generated as each op code byte is fetched. These two byte opcodes always begin with CBH, DDH, EDH, or FDH.  $\overline{M}_1$  also occurs with  $\overline{TOH}$  to indicate an interrupt acknowledge cycle.

$\overline{MREQ}$   
(Memory Request)

Tri-state output, active low. The memory request signal indicates that the address bus holds a valid address for a memory read or memory write operation.

**IORD**  
(Input/Output Request) Tri-state output, active low. The **IORD** signal indicates that the lower half of the address bus holds a valid I/O address for a I/O read or write operation. An **IORD** signal is also generated with an  $M_1$  signal when an interrupt is being acknowledged to indicate that an interrupt response vector can be placed on the data bus. Interrupt Acknowledge operations occur during  $M_1$  time while I/O operations never occur during  $M_1$  time.

**RD**  
(Memory Read) Tri-state output, active low. **RD** indicates that the CPU wants to read data from memory or an I/O device. The addressed I/O device or memory should use this signal to gate data onto the CPU data bus.

**WR**  
(Memory Write) Tri-state output, active low. **WR** indicates that the CPU data bus holds valid data to be stored in the addressed memory or I/O device.

**REFR**  
(Refresh) Output, active low. **REFR** indicates that the lower 7 bits of the address bus contain a refresh address for dynamic memories and current **MREQ** signal should be used to do a refresh read to all dynamic memories.  $A_7$  is a logic zero and the upper 8 bits of the Address Bus contains the I Register.

**HALT**  
(Halt state) Output, active low. **HALT** indicates that the CPU has executed a HALT software instruction and is awaiting either a non maskable or a maskable interrupt (with the mask enabled) before operation can resume. While halted, the CPU executes NOP's to maintain memory refresh activity.

**WAIT\***  
(Wait) Input, active low. **WAIT** indicates to the Z80 CPU that the addressed memory or I/O devices are not ready for a data transfer. The CPU continues to enter wait states for as long as this signal is active. This signal allows memory or I/O devices of any speed to be synchronized to the CPU.

**INT**  
(Interrupt Request) Input, active low. The interrupt request signal is generated by I/O devices. A request will be honored at the end of the current instruction if the internal software controlled interrupt enable flip flop (IFF) is enabled and if the **BUSRD** signal is not active. When the CPU accepts the interrupt, an acknowledge signal (**IORD** during  $M_1$  time) is sent out at the beginning of the next instruction cycle. The CPU can respond to an interrupt in three different modes that are described in detail in section 8.

**INT1** Input, negative edge triggered. The non maskable interrupt request line has a higher priority than **INT** and is always recognized at the end of the current instruction, independent of the status of the interrupt enable flip flop. **INT1** automatically forces the Z80 CPU to reset to location 0065. The program counter is automatically saved in the external stack so that the user can return to the program that was interrupted. Note that continuous **WAIT** cycles can prevent the current instruction from ending, and that a **BUSRD** will override a **INT1**.

125

**RESET** Input, active low. **RESET** forces the program counter to zero and initializes the CPU. The CPU initialization includes: 126

- 1) Disable the interrupt enable flip-flop
- 2) Set Register I = 00h
- 3) Set Register R = 00h
- 4) Set Interrupt Mode 0

During reset time, the address bus and data bus go to a high impedance state and all control output signals go to the inactive state. No refresh occurs.

**BUSRD**  
(Bus Request) Input, active low. The bus request signal is used to request the CPU address bus, data bus and tri-state output control signals to go to a high impedance state so that other devices can control these buses. When **BUSRD** is activated, the CPU will set these buses to a high impedance state as soon as the current CPU machine cycle is terminated.

**BUSAK\***  
(Bus Acknowledge) Output, active low. Bus acknowledge is used to indicate to the requesting device that the CPU address bus, data bus and tri-state control bus signals have been set to their high impedance state and the external device can now control these signals.

Single phase system clock.

\*While the Z80 CPU is in either a **WAIT** state or a Bus Acknowledge condition, Dynamic Memory Refresh will not occur.

The Z80 CPU executes instructions by stepping through a very precise set of a few basic operations. These include:

- Memory read or write
- I/O device read or write
- Interrupt acknowledge

All instructions are merely a series of these basic operations. Each of these basic operations can take from three to six clock periods to complete or they can be lengthened to synchronize the CPU to the speed of external devices. The basic clock periods are referred to as T states and the basic operations are referred to as M (for machine) cycles. Figure 4.0.0 illustrates how a typical instruction will be merely a series of specific M and T cycles. Notice that this instruction consists of three machine cycles (M1, M2 and M3). The first machine cycle of any instruction is a fetch cycle which is four, five or six T states long (unless lengthened by the wait signal which will be fully described in the next section). The fetch cycle (M1) is used to fetch the OP code of the next instruction to be executed. Subsequent machine cycles move data between the CPU and memory or I/O devices and they may have anywhere from three to five T cycles (again they may be lengthened by wait states to synchronize the external devices to the CPU). The following paragraphs describe the timing which occurs within any of the basic machine cycles. In section 7, the exact timing for each instruction is specified.

3-5

#### BASIC CPU TIMING EXAMPLE

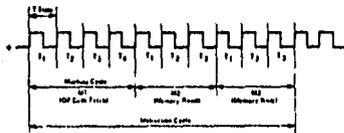


FIGURE 4.0.0

All CPU timing can be broken down into a few very simple timing diagrams as shown in Figure 4.0.1 through 4.0.7. These diagrams show the following basic operations with and without wait states (wait states are added to synchronize the CPU to slow memory or I/O devices).

- 4.0.1. Instruction OP code fetch (M1 cycle)
- 4.0.2. Memory data read or write cycles
- 4.0.3. I/O read or write cycles
- 4.0.4. Bus Request/Acknowledge Cycle
- 4.0.5. Interrupt Request/Acknowledge Cycle
- 4.0.6. Non maskable Interrupt Request/Acknowledge Cycle
- 4.0.7. Exit from a HALT instruction

Figure 4.0-2A illustrates how a WAIT request signal will lengthen any memory read or write operation. This operation is identical to that previously described for a fetch cycle. Notice in this figure that a separate read and a separate write cycle are shown in the same figure although read and write cycles can never occur simultaneously.

#### MEMORY READ OR WRITE CYCLES WITH WAIT STATES

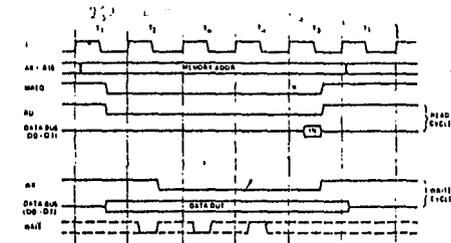


FIGURE 4.0-2A

#### INPUT OR OUTPUT CYCLES

Figure 4.0-3 illustrates an I/O read or I/O write operation. Notice that during I/O operations a single wait state is automatically inserted. The reason for this is that during I/O operations, the time from when the  $\overline{\text{IOR}}$  signal goes active until the CPU must sample the WAIT line is very short and without this extra state sufficient time does not exist for an I/O port to decode its address and activate the WAIT line if a wait is required. Also, without this wait state it is difficult to design MOS I/O devices that can operate at full CPU speed. During this wait state the WAIT request signal is sampled. During a read I/O operation, the RD line is used to enable the addressed port onto the data bus just as in the case of a memory read. For I/O write operations, the WR line is used as a clock to the I/O port, again with sufficient overlap timing automatically provided so that the rising edge may be used as a data clock.

Figure 4.0-3A illustrates how additional wait states may be added with the WAIT line. The operation is identical to that previously described.

#### BUS REQUEST/ACKNOWLEDGE CYCLE

Figure 4.0-4 illustrates the timing for a Bus Request/Acknowledge cycle. The  $\overline{\text{BUSRQ}}$  signal is sampled by the CPU with the rising edge of the last clock period of any machine cycle. If the  $\overline{\text{BUSRQ}}$  signal is active, the CPU will set its address, data and  $\overline{\text{RD}}$  state control signals to the high impedance state with the rising edge of the next clock pulse. At that time any external device can control the buses to transfer data between memory and I/O devices (This is generally known as Direct Memory Access [DMA] using cycle stealing). The maximum time for the CPU to respond to a bus request is the length of a machine cycle and the external controller can maintain control of the bus for as many clock cycles as is desired. Note, however, that if very long DMA cycles are used, and dynamic memories are being used, the external controller must also perform the refresh function. This situation only occurs if very large blocks of data are transferred under DMA control. Also note that during a bus request cycle, the CPU cannot be interrupted by either a RMT or an INT signal.

#### INPUT OR OUTPUT CYCLES

131

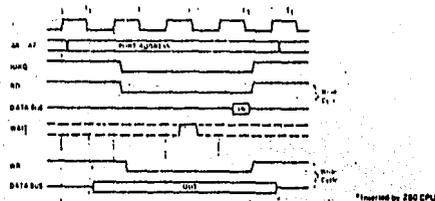


FIGURE 4.0-3

#### INPUT OR OUTPUT CYCLES WITH WAIT STATES

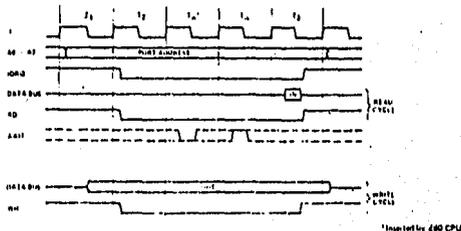


FIGURE 4.0-3A

### INSTRUCTION FETCH

Figure 4.0-1 shows the timing during an M1 cycle (OP code fetch). Notice that the PC is placed on the address bus at the beginning of the M1 cycle. One half clock time later the  $\overline{MRREQ}$  signal goes active. At this time the address to the memory has had time to stabilize so that the falling edge of  $\overline{MRREQ}$  can be used directly as a chip enable clock to dynamic memories. The  $\overline{RD}$  line also goes active to indicate that the memory read data should be enabled onto the CPU data bus. The CPU samples the data from the memory on the data bus with the rising edge of the clock of state T3 and this same edge is used by the CPU to turn off the  $\overline{RD}$  and  $\overline{MRREQ}$  signals. Thus the data has already been sampled by the CPU before the  $\overline{RD}$  signal becomes inactive. Clock state T3 and T4 of a fetch cycle are used to refresh dynamic memories. The CPU uses this time to decode and execute the fetched instruction so that no other operation could be performed at this time. During T3 and T4 the lower 7 bits of the address bus contain a memory refresh address and the  $\overline{RFSH}$  signal becomes active to indicate that a refresh read of all dynamic memories should be accomplished. Notice that a  $\overline{RD}$  signal is not generated during refresh time to prevent data from different memory segments from being gated onto the data bus. The  $\overline{MRREQ}$  signal during refresh time should be used to perform a refresh read of all memory elements. The refresh signal can not be used by itself since the refresh address is only guaranteed to be stable during  $\overline{MRREQ}$  time.

### INSTRUCTION OP CODE FETCH

B-7

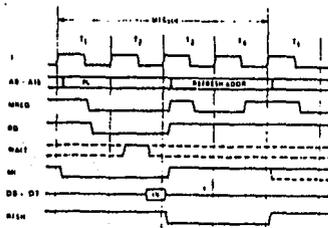


FIGURE 4.0-1

Figure 4.0-1A illustrates how the fetch cycle is delayed if the memory activates the  $\overline{WAIT}$  line. During T2 and every subsequent  $T_w$ , the CPU samples the  $\overline{WAIT}$  line with the falling edge of  $\Phi$ . If the  $\overline{WAIT}$  line is active at this time, another wait state will be entered during the following cycle. Using this technique the read cycle can be lengthened to match the access time of any type of memory device.

### INSTRUCTION OP CODE FETCH WITH WAIT STATES

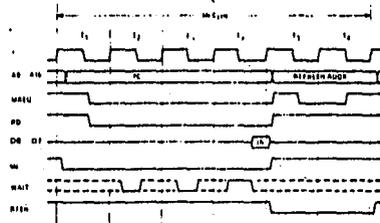


FIGURE 4.0-1A

### MEMORY READ OR WRITE

Figure 4.0-2 illustrates the timing of memory read or write cycles other than an OP code fetch (M1 cycle). These cycles are generally three clock periods long unless wait states are requested by the memory via the  $\overline{WAIT}$  signal. The  $\overline{MRREQ}$  signal and the  $\overline{RD}$  signal are used the same as in the fetch cycle. In the case of a memory write cycle, the  $\overline{MRREQ}$  also becomes active when the address bus is stable so that it can be used directly as a chip enable for dynamic memories. The  $\overline{WR}$  line is active when data on the data bus is stable so that it can be used directly as a  $\overline{RW}$  pulse to virtually any type of semiconductor memory. Furthermore the  $\overline{WR}$  signal goes inactive one half T state before the address and data bus contents are changed so that the overlap requirements for virtually any type of semiconductor memory type will be met.

### MEMORY READ OR WRITE CYCLES

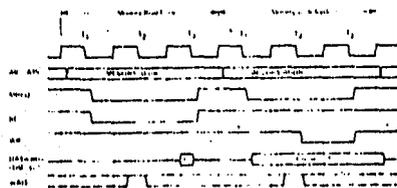


FIGURE 4.0-2

## TABLE OF CONTENTS

<b>1 INTRODUCTION</b>		
1.1	Description	2
1.2	Summary of Operation	3
1.3	Applications	4
<b>2. OPERATIONAL AND FUNCTIONAL DESCRIPTION</b>		
2.1	Interface Signals	6
2.2	TMS 5501 Commands	8
2.2.1	Read Receiver Buffer	9
2.2.2	Read External Input Lines	9
2.2.3	Read Interrupt Address	9
2.2.4	Read TMS 5501 Status	9
2.2.5	Issue Discrete Commands	10
2.2.6	Load Rate Register	11
2.2.7	Load Transmitter Buffer	12
2.2.8	Load Output Port	12
2.2.9	Load Mask Register	12
2.2.10	Load Timer n	12
<b>3. TMS 5501 ELECTRICAL AND MECHANICAL SPECIFICATIONS</b>		
3.1	Absolute Maximum Ratings	12
3.2	Recommended Operating Conditions	12
3.3	Electrical Characteristics	13
3.4	Timing Requirements	13
3.5	Switching Characteristics	14
3.6	Terminal Assignments	16
3.7	Mechanical Data	17

## LIST OF ILLUSTRATIONS

Figure 1	TMS 5501 Block Diagram	2
Figure 2	Access Control System Block Diagram	5
Figure 3	Data Bus Assignments for TMS 5501 Status	9
Figure 4	Discrete Command Format	10
Figure 5	Data Bus Assignments for Rate Commands	11
Figure 6	Read Cycle Timing	14
Figure 7	Write Cycle Timing	15
Figure 8	Sensor/Interrupt Timing	15

Information contained in this publication is believed to be accurate and reliable. However, responsibility is assumed neither for its use nor for any infringement of patents or rights of others that may result from its use. No license is granted by implication or otherwise under any patent or patent right of Texas Instruments or others.

Copyright © 1976  
Texas Instruments Incorporated

# TMS 5501 MULTIFUNCTION INPUT/OUTPUT CONTROLLER

## INTRODUCTION

### DESCRIPTION

The TMS 5501 is a multifunction input/output circuit for use with TI's TMS 0303A CPU. It is fabricated with the same N-channel silicon-gate process as the TMS 0303A and has compatible timing, signal levels, and power supply requirements. The TMS 5501 provides a TMS 0303A microprocessor system with an asynchronous communications interface, data I/O buffers, interrupt control logic, and interval timers.

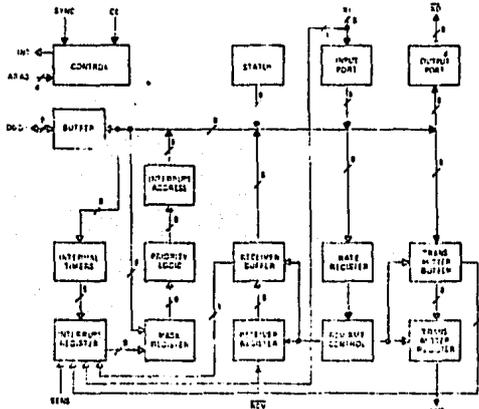


FIGURE 1—TMS 5501 BLOCK DIAGRAM

The I/O section of the TMS 5501 contains an eight-bit parallel input port and a separate eight-bit parallel output port with storage register. Five programmable interval timers provide time intervals from 64  $\mu$ s to 16.32 ms.

The interrupt system allows the processor to effectively communicate with the interval timers, external signals, and the communications interface by providing TMS 0303A-compatible interrupt logic with masking capability.

Data transfers between the TMS 5501 and the CPU are carried by the data bus and controlled by the interrupt, chip enable, sync, and address lines. The TMS 0303A uses four of its memory-address lines to select one of 14 commands to which the TMS 5501 will respond. Those commands allow the CPU to:

- read the receiver buffer
- read the input port
- read the interrupt address
- read TMS 5501 status
- issue discrete commands
- load baud rate register
- load the transmitter buffer
- load the output port
- load the mask register
- load an interval timer

The commands are generated by executing memory referencing instructions such as MOV (register to memory) with the memory address being the TMS 5501 command. This provides a high degree of flexibility for I/O operations by letting the systems programmer use a variety of instructions.

## 1.2 SUMMARY OF OPERATION

### Addressing the TMS 5501

A convenient method for addressing the TMS 5501 is to tie the chip enable input to the highest order address line of the CPU's 16-bit address bus and the four TMS 5501 address inputs to the four lowest order bits of the bus. This, of course, limits the system to 32,768 words of memory but in many applications the full 55,536 word memory addressing capability of the TMS 8080A is not required.

### Communications Functions

The communications section of the TMS 5501 is an asynchronous transmitter and receiver for serial communications and provides the following functions:

Programmable baud rate -- A CPU command selects a baud rate of 110, 150, 300, 1200, 2400, 4800, or 9600 baud.

Incoming character detection -- The receiver detects the start and stop bits of an incoming character and places the character in the receive buffer.

Character transmission -- The transmitter generates start and stop bits for a character received from the CPU and shifts it out.

Status and command signals -- Via the data bus, the TMS 5501 signals the status of: framing error and overrun error flags; data in the receiver and transmitter buffers; start and data bit detectors; and end-of-transmission (break) signals from external equipment. It also issues break signals to external equipment.

### Data Interface

The TMS 5501 moves data between the CPU and external devices through its internal data bus, input port, and output port. When data is present on the bus that is to be sent to an external device, a Load Output Port (LOP) command from the CPU puts the data on the  $\overline{X0}$  pins of the TMS 5501 by latching it in the output port. The data remains in the port until another LOP command is received. When the CPU requires data that is present on the External Input (XI) lines, it issues a command that gates the data onto the internal data bus of the TMS 5501 and consequently onto the CPU's data bus at the correct time during the CPU cycles.

### Interval Timers

To start a countdown by any of the five interval timers, the program selects the particular timer by an address to the TMS 5501 and loads the required interval into the timer via the data bus. Loading the timer activates it and it counts down in increments of 64 microseconds. The 8-bit counters provide intervals that vary in duration from 64 to 16,320 microseconds. Much longer intervals can be generated by cascading the timers through software. When a timer reaches zero, it generates an interrupt that typically will be used to point to a subroutine that performs a servicing function such as polling a peripheral or scanning a keyboard. Loading an interval value of zero causes an immediate interrupt. A new value loaded while the interval timer is counting overrides the previous value and the interval timer starts counting down the new interval. When an interval timer reaches zero it remains inactive until a new interval is loaded.

## Servicing Interrupts

The TMS 5501 provides a TMS 8080A system with several interrupt control functions by receiving external interrupt signals, generating interrupt signals, masking out undesired interrupts, establishing the priority of interrupts, and generating RST instructions for the TMS 8080A. An external interrupt is received on pin 22, SENS. An additional external interrupt can be received on pin 32, XI7, if selected by a discrete command from the TMS 8080A (See Figure 4). The TMS 5501 generates an interrupt when any of the five interval timers count to zero. Interrupts are also generated when the receiver buffer is loaded and when the transmitter buffer is empty.

When an interrupt signal is received by the interrupt register from a particular source, a corresponding bit is set and gated to the mask register. A pattern will have previously been set in the mask register by a load-mask-register command from the TMS 8080A. This pattern determines which interrupts will pass through to the priority logic. The priority logic allows an interrupt to generate an RST instruction to the TMS 8080A only if there is no higher priority interrupt that has not been accepted by the TMS 8080A. The TMS 5501 prioritizes interrupts in the order shown below:

- 1st - Interval Timer #1
- 2nd - Interval Timer #2
- 3rd - External Sensor
- 4th - Interval Timer #3
- 5th - Receiver Buffer Loaded
- 6th - Transmitter Buffer Emptied
- 7th - Interval Timer #4
- 8th - Interval Timer #5 or an External Input (XI 7)

The highest priority interrupt passes through to the interrupt address logic, which generates the RST instruction to be read by the TMS 8080A. See Table 3 for relationship of interrupt sources to RST instructions and Figures 6 and 8 for timing relationships.

The TMS 5501 provides two methods of servicing interrupts; an interrupt-driven system or a polled-interrupt system. In an interrupt-driven system, the INT signal of the TMS 5501 is tied to the INT input of the TMS 8080A. The sequence of events will be: (1) The TMS 5501 receives (or generates) an interrupt signal and readies the appropriate RST instruction. (2) The TMS 5501 INT output, tied to the TMS 8080A INT input, goes high signaling the TMS 8080A that an interrupt has occurred. (3) If the TMS 8080A is enabled to accept interrupts, it sets the INTA (interrupt acknowledge) status bit high at SYNC time of the next machine cycle. (4) If the TMS 5501 has previously received an interrupt-acknowledge-enable command from the CPU (see Bit 3, Paragraph 2.2.5), the RST instruction is transferred to the data bus.

In a polled-interrupt system, INT is not used and the sequence of events will be: (1) The TMS 5501 receives (or generates) an interrupt and readies the RST instruction. (2) The TMS 5501 interrupt-pending status bit (see Bit 5, Paragraph 2.2.4) is set high (the interrupt-pending status bit and the INT output go high simultaneously). (3) At the prescribed time, the TMS 8080A polls the TMS 5501 to see if an interrupt has occurred by issuing a read-TMS 5501-status command and reading the interrupt-pending bit. (4) If the bit is high, the TMS 8080A will then issue a read-interrupt-address command, which causes the TMS 5501 to transfer the RST instruction to the data bus as data for the instruction being executed by the TMS 8080A.

## APPLICATIONS

### Communications Terminals

The functions of the TMS 5501 make it particularly useful in TMS 8080A-based communications terminals and generally applicable in systems requiring periodic or random servicing of interrupts, generation of control signals to external devices, buffering of data, and transmission and reception of asynchronous serial data. As an example, a system configuration such as shown in Figure 2 can function as the controller for a terminal that governs employee entrance into a plant or security areas within a plant. Each terminal is identified by a central computer through ID switches. The central system supplies each terminal's RAM with up to 16 employee access categories applicable to that terminal. These categories are compared with an employee's badge character when he inserts his badge into the badge sensor. If a

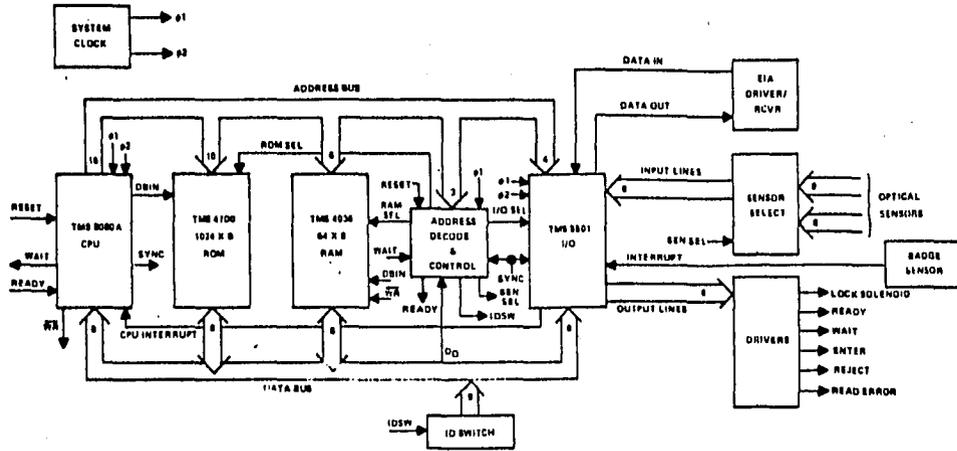


FIGURE 2—ACCESS CONTROL SYSTEM BLOCK DIAGRAM

match is not found, a reject light will be activated. If a match is found, the terminal will transmit the employee's badge number and access category to the central system, and the door unlock solenoid will be activated for 4 seconds. The central computer then may take the transmitted information and record it along with time and date of access.

The TMS 4700 is a 1024 x 8 ROM that contains the system program, and the TMS 4036 is a 64 x 8 RAM that serves as the stack for the TMS 8080A and storage for the access category information. TTL circuits control chip-enable information carried by the address bus. Signals from the CPU gate the address bits from the ROM, the RAM, or the TMS 5501 onto the data bus at the correct time in the CPU cycle. The clock generator consists of four TTL circuits along with a crystal, needed to maintain accurate serial data assembly and disassembly with the central computer.

The TMS 5501 handles the asynchronous serial communication between the TMS 8080A and the central system and gates data from the badge reader onto the data bus. It also gates control and status data from the TMS 8080A to the door lock and badge reader and controls the time that the door lock remains open. The TMS 5501 signals the TMS 8080A when the badge reader or the communication lines need service. The functions that the TMS 5501 is to perform are selected by an address from the TMS 8080A with the highest order address line tied to the TMS 5501 chip enable input and the four lowest order lines tied to the address inputs.

## OPERATIONAL AND FUNCTIONAL DESCRIPTION

This detailed description of the TMS 5501 consists of:

INTERFACE SIGNALS — a definition of each of the circuit's external connections

COMMANDS — the address required to select each of the TMS 5501 commands and a description of the response to the command.

### INTERFACE SIGNALS

The TMS 5501 communicates with the TMS 8080A via four address lines: a chip enable line, an eight-bit bidirectional data bus, an interrupt line, and a sync line. It communicates with system components other than the CPU via eight external inputs, eight external outputs, a serial receiver input, a serial transmitter output, and an external sensor input. Table 1 defines the TMS 5501 pin assignments and describes the function of each pin.

TABLE 1  
TMS 5501 PIN ASSIGNMENTS AND FUNCTIONS

NATURE	PIN	DESCRIPTION INPUTS
CE	18	Chip enable—When CE is low, the TMS 5501 address decoding is inhibited, which prevents execution of any of the TMS 5501 commands.
A3	17	Address bus—A3 through A0 are the lines that are addressed by the TMS 8080A to select a particular TMS 5501 function.
A2	16	
A1	15	
A0	14	
SYNC	19	Synchronizing signal—The SYNC signal is issued by the TMS 8080A and indicates the beginning of a machine cycle and availability of machine status. When the SYNC signal is active (high), the TMS 5501 will monitor the data bus bits DO (interrupt acknowledge) and D1 ( $\overline{WD}$ , data output function).
$\overline{RCV}$	5	Receiver serial data input line— $\overline{RCV}$ must be held in the inactive (high) state when not receiving data. A transition from high to low will activate the receive circuitry.

TABLE 1 (continued)  
TMS 5501 PIN ASSIGNMENTS AND FUNCTIONS

SIGNATURE	PIN	DESCRIPTION
<b>INPUTS</b>		
XI 0	39	External inputs—These eight external inputs are gated to the data bus when the read-external-inputs function is addressed. External input n is gated to data bus bit n without conversion.
XI 1	38	
XI 2	37	
XI 3	36	
XI 4	35	
XI 5	34	
XI 6	33	
XI 7	32	
SENS	22	External interrupt sensing—A transition from low to high at SENS sets a bit in the interrupt register, which, if enabled, generates an interrupt to the TMS 8080A.
<b>OUTPUTS</b>		
XO 0	24	External outputs—These eight external outputs are driven by the complement of the output register; i.e., if output register bit n is loaded with a high (low) from data bus bit n by a load-output register command, the external output n will be a low (high). The external outputs change only when a load-output-register function is addressed.
XO 1	25	
XO 2	26	
XO 3	27	
XO 4	28	
XO 5	29	
XO 6	30	
XO 7	31	
XMT	40	Transmitter serial data output line—This line remains high when the TMS 5501 is not transmitting.
<b>DATA BUS INPUT/OUTPUT</b>		
D0	13	Data bus—Data transfers between the TMS 5501 and the TMS 8080A are made via the 8-bit bidirectional data bus. D0 is the LSB. D7 is the MSB.
D1	12	
D2	11	
D3	10	
D4	9	
D5	8	
D6	7	
D7	6	
INT	23	Interrupt—When active (high), the INT output indicates that at least one of the interrupt conditions has occurred and that its corresponding mask-register bit is set.
<b>POWER AND CLOCKS</b>		
VSS	4	Ground reference
VBB	1	Supply voltage (–5 V nominal)
VCC	2	Supply voltage (5 V nominal)
VDD	3	Supply voltage (12 V nominal)
φ1	20	Phase 1 clock
φ2	21	Phase 2 clock

TMS 5501 COMMANDS

The TMS 5501 operates as memory device for the TMS 8080A. Functions are initiated via the TMS 8080A address bus and the TMS 5501 address inputs. Address decoding to determine the command function being issued is defined in Table 2.

TABLE 2  
COMMAND ADDRESS DECODING  
When Chip Enable Is High

A3	A2	A1	A0	COMMAND	FUNCTION	PARAGRAPH
L	L	L	L	Read receiver buffer	RBn → Dn	2.2.1
L	L	L	H	Read external inputs	XIn → Dn	2.2.2
L	L	H	L	Read interrupt address	RST → Dn	2.2.3
L	L	H	H	Read TMS 5501 status	(Status) → Dn	2.2.4
L	H	L	L	Issue discrete commands	See Figure 4	2.2.5
L	H	L	H	Load rate register	See Figure 4	2.2.6
L	H	H	L	Load transmitter buffer	Dn → TBn	2.2.7
L	H	H	H	Load output port	Dn → XOn	2.2.8
H	L	L	L	Load mask register	Dn → MRn	2.2.9
H	L	L	H	Load interval timer 1	Dn → Timer 1	2.2.10
H	L	H	L	Load interval timer 2	Dn → Timer 2	2.2.10
H	L	H	H	Load interval timer 3	Dn → Timer 3	2.2.10
H	H	L	L	Load interval timer 4	Dn → Timer 4	2.2.10
H	H	L	H	Load interval timer 5	Dn → Timer 5	2.2.10
H	H	H	L	No function		
H	H	H	H	No function		

RBn = Receiver buffer bit n  
 Dn = Data bus I/O terminal n  
 XIn = External input terminal n  
 RST = 11 (A2) (A1) (A0) 1 1 1 (see Table 3)  
 TBn = Transmitter buffer bit n  
 XOn = Output register bit n  
 MRn = Mask register bit n

TABLE 3  
RST INSTRUCTIONS

	DATA BUS BIT							INTERRUPT CAUSED BY			
	0	1	2	3	4	5	6				7
	H	H	H	L	L	L	H	H	Interval Timer 1	1	01
CF	H	H	H	H	L	L	H	H	Interval Timer 2	✓	02
	H	H	H	L	H	L	H	H	External Sensor		
	H	H	H	H	H	L	H	H	Interval Timer 3	✓	03
IF	H	H	H	L	L	H	H	H	Receiver Buffer	✓	04
	H	H	H	L	H	H	H	H	Transmitter Buffer		05
	H	H	H	L	H	H	H	H	Interval Timer 4		06
	H	H	H	H	H	H	H	H	Interval Timer 5 or X17		07

The following paragraphs define the functions of the TMS 5501 commands.

### 2.2.1 Read receiver buffer

Addressing the read-receiver-buffer function causes the receiver buffer contents to be transferred to the TMS 8080A and clears the receiver-buffer-loaded flag.

### 2.2.2 Read external input lines

Addressing the read-external-inputs function transfers the states of the eight external input lines to the TMS 8080A.

### 2.2.3 Read interrupt address

Addressing the read interrupt address function transfers the current highest priority interrupt address onto the data bus as read data. After the read operation is completed, the corresponding bit in the interrupt register is reset.

If the read-interrupt-address function is addressed when there is no interrupt pending, a false interrupt address will be read. TMS 5501 status function should be addressed in order to determine whether or not an interrupt condition is pending.

### 2.2.4 Read TMS 5501 status

Addressing the read TMS 5501-status function gates the various status conditions of the TMS 5501 onto the data bus. The status conditions, available as indicated in Figure 3, are described in the following paragraphs.

BIT:	7	6	5	4	3	2	1	0
	START	FULL	INTRPT	XMIT	RCV	SERIAL	OVERRUN	FRAME
	BIT	BIT	PENDING	BUFFER	BUFFER	RCVD	ERROR	ERROR
	DETECT	DETECT		EMPTY	LOADED			

FIGURE 3—DATA BUS ASSIGNMENTS FOR TMS 5501 STATUS

#### Bit 0, framing error

A high in bit 0 indicates that a framing error was detected on the last character received (either one or both stop bits were in error). The framing error flag is updated at the end of each character. Bit 0 of the TMS 5501 status will remain high until the next valid character is received.

#### Bit 1, overrun error

A high in bit 1 indicates that a new character was loaded into the receiver buffer before a previous character was read out. The overrun error flag is cleared each time the read-I/O-status function is addressed or a reset command is issued.

#### Bit 2, serial received data

Bit 2 monitors the receiver serial data input line. This line is provided as a status input for use in detecting a break and for test purposes. Bit 2 is normally high when no data is being received.

#### Bit 3, receiver buffer loaded

A high in bit 3 indicates that the receiver buffer is loaded with a new character. The receiver-buffer-loaded flag remains high until the read-receiver-buffer function is addressed (at which time the flag is cleared). The reset function also clears this flag.

**Bit 4, transmitter buffer empty**

A high in bit 4 indicates that the transmitter buffer register is empty and ready to accept a character. Note, however, that the serial transmitter register may be in the process of shifting out a character. The reset function sets the transmitter-buffer-empty flag high.

**Bit 5, interrupt pending**

A high in bit 5 indicates that one or more of the interrupt conditions has occurred and the corresponding interrupt is enabled. This bit is the status of the interrupt signal INT.

**Bit 6, full bit detected**

A high in bit 6 indicates that the first data bit of a receive-data character has been detected. This bit remains high until the entire character has been received or until a reset is issued and is provided for test purposes.

**Bit 7, start bit detected**

A high in bit 7 indicates that the start bit of an incoming data character has been detected. This bit remains high until the entire character has been received or until a reset is issued and is provided for test purposes.

**Issue discrete commands**

Addressing the discrete command function causes the TMS 5501 to interpret the data bus information according to the following descriptions. See Figure 4 for the discrete command format. Bits 1 through 5 are latched until a different discrete command is received.

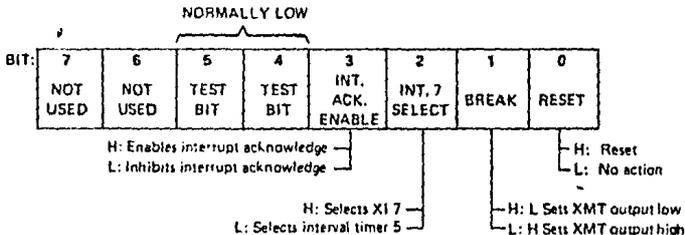


FIGURE 4—DISCRETE COMMAND FORMAT

**Bit 0, reset**

A high in bit 0 will cause the following:

- 1) The receiver buffer and register are cleared to the search mode including the receiver-buffer-loaded flag, the start-bit-detected flag, the full-bit-detected flag, and the overrun-error flag. The receiver buffer is not cleared and will contain the last character received.
- 2) The transmitter data output is set high (marking). The transmitter-buffer-empty flag is set high indicating that the transmitter buffer is ready to accept a character from the TMS 80B0A.
- 3) The interrupt register is cleared except for the bit corresponding to the transmitter buffer interrupt, which is set high.
- 4) The interval timers are inhibited.

A low in bit 0 causes no action. The reset function has no effect on the output port, the external inputs, interrupt acknowledge enable, the mask register, the rate register, the transmitter register, or the transmitter buffer.

**Bit 1, break**

A low in bit 1 causes the transmitter data output to be reset low (spacing).

If bit 0 and bit 1 are both high, the reset function will override.

**Bit 2, interrupt 7 select**

Interrupt 7 may be generated either by a low to high transition of external input 7 or by interval timer 5.

A high in bit 2 selects the interrupt 7 source to be the transition of external input 7. A low in bit 2 selects the interrupt 7 source to be interval timer 5.

**Bit 3, interrupt acknowledge enable**

The TMS 5501 decodes data bus (CPU status) bit 0 at SYNC of each machine cycle to determine if an interrupt acknowledge is being issued.

A high in bit 3 enables the TMS 5501 to accept the interrupt acknowledge decode. A low in bit 3 causes the TMS 5501 to ignore the interrupt acknowledge decode.

Bit 4 and bit 5 are used only during testing of the TMS 5501. For correct system operation both bits must be kept low.

Bit 6 and bit 7 are not used and can assume any value.

**2.2.6 Load rate register**

Addressing the load-rate-register function causes the TMS 5501 to load the register from the data bus and interpret the data bits (See Figure 5) as follows.

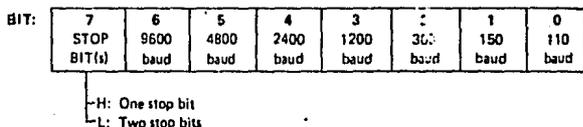


FIGURE 5—DATA BUS ASSIGNMENTS FOR RATE COMMANDS

**Bits 0 through 6, rate select**

The rate select bits (bits 0 through 6) are mutually exclusive, i.e., only one L may be high. A high in bits 0 through 6 will select the baud rate for both the transmitter and receiver circuitry as defined below and in Figure 5:

- Bit 0 110 baud
- Bit 1 150 baud
- Bit 2 300 baud
- Bit 3 1200 baud
- Bit 4 2400 baud
- Bit 5 4800 baud
- Bit 6 9600 baud

If more than one bit is high, the highest rate indicated will result. If bits 0 through 6 are all low, both the receiver and the transmitter circuitry will be inhibited.

**Bit 7, stop bits**

Bit 7 determines whether one or two stop bits are to be used by both the transmitter and receiver circuitry. A high in bit 7 selects one stop bit. A low in bit 7 selects two stop bits.

**.load transmitter buffer**

Addressing the load-transmitter-buffer function transfers the state of the data bus into the transmitter buffer.

**.load output port**

Addressing the load-output-port function transfers the state of the data bus into the output port. The data is latched and remains on XO 0 through XO 7 as the complement of the data bus until new data is loaded.

**.load mask register**

Addressing the load-mask-register function loads the contents of the data bus into the mask register. A high in data bus bit n enables interrupt n. A low inhibits the corresponding interrupt.

**.load timer n**

Addressing the load-timer-n function loads the contents of the data bus into the appropriate interval timer. Time intervals of from 64  $\mu$ s (data bus = LLLLLLLH) to 16.320  $\mu$ s (data bus HHHHHHHH) are counted in 64  $\mu$ s steps. When the count of interval timer n reaches 0, the bit in the interrupt register that corresponds to timer n is set and an interrupt is generated. Loading all lows causes an interrupt immediately.

**7MS 5501 ELECTRICAL AND MECHANICAL SPECIFICATIONS**

**ABSOLUTE MAXIMUM RATINGS OVER OPERATING FREE-AIR TEMPERATURE RANGE UNLESS OTHERWISE NOTED)\***

Supply voltage, VCC (see Note 1)	-0.3 V to 20 V
Supply voltage, VDD (see Note 1)	-0.3 V to 20 V
Supply voltage, VSS (see Note 1)	-0.3 V to 20 V
All input and output voltages (see Note 1)	-0.3 V to 20 V
Continuous power dissipation	1.1 W
Operating free-air temperature range	0°C to 70°C
Storage temperature range	-65°C to 150°C

Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions beyond those indicated in the "Recommended Operating Conditions" section of this specification is not implied. Exposure to absolute maximum-rated conditions for extended periods may affect device reliability.

NOTE 1: Under absolute maximum ratings voltage values are with respect to the normally most negative supply voltage, VBB (substrate). Throughout the remainder of the data sheet, voltage values are with respect to VSS unless otherwise noted.

**RECOMMENDED OPERATING CONDITIONS**

	MIN	NOM	MAX	UNIT
Supply voltage, VBB	-4.75	-5	-5.25	V
Supply voltage, VCC	4.75	5	5.25	V
Supply voltage, VDD	11.4	12	12.6	V
Supply voltage, VSS		0		V
High-level input voltage, VIH (all inputs except clocks)	3.3		VCC+1	V
High-level clock input voltage, VIH(CL)	9		VDD+1	V
Low-level input voltage, VIL (all inputs except clocks; see Note 2)	-1		0.8	V
Low-level clock input voltage, VIL(CL) (see Note 2)	-1		0.8	V
Operating free-air temperature, TA	0		70	°C

\* The algebraic convention where the most negative limit is designated as minimum is used in this specification for logic voltage levels only.

### 3.3 ELECTRICAL CHARACTERISTICS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (UNLESS OTHERWISE NOTED)

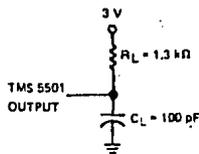
PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
$I_I$	Input current (any input except clock and data bus)		±10	μA
$I_{I(c)}$	Clock input current	$V_{I(c)} = 0\text{ V to }V_{DD}$	±10	μA
$I_{I(DB)}$	Input current, data bus	$V_{I(DB)} = 0\text{ V to }V_{CC}$ , CE at 0V	-50	μA
$V_{OH}$	High-level output voltage	$I_{OH} = 400\text{ μA}$	3.7	V
$V_{OL}$	Low-level output voltage	$I_{OL} = 1.7\text{ mA}$	0.45	V
$I_{BB(av)}$	Average supply current from $V_{BB}$	Operating at $t_{c(c)} = 480\text{ ns}$ , $T_A = 25^\circ\text{C}$	-1	mA
$I_{CC(av)}$	Average supply current from $V_{CC}$		100	
$I_{DD(av)}$	Average supply current from $V_{DD}$		40	
$C_i$	Capacitance, any input except clock	$V_{CC} = V_{DD} = V_{SS} = 0\text{ V}$ , $V_{BB} = -4.75\text{ to }-5.25\text{ V}$ , $f = 1\text{ MHz}$	10	pF
$C_{I(c)}$	Clock input capacitance		75	pF
$C_o$	Output capacitance	All other pins at 0 V	20	pF

### 3.4 TIMING REQUIREMENTS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (SEE FIGURES 5 AND 6)

	MIN	MAX	UNIT
$t_{c(c)}$	480	2000	ns
$t_{r(c)}$	5	60	ns
$t_{f(c)}$	5	60	ns
$t_{w(p1)}$	60		ns
$t_{w(p2)}$	200	300	ns
$t_{d(1L-02)}$	0		ns
$t_{d(2-01)}$	70		ns
$t_{d(1H-02)}$	80		ns
$t_{s(ad)}$	50		ns
$t_{s(CE)}$	50		ns
$t_{s(d)}$	50		ns
$t_{s(sync)}$	50		ns
$t_{s(XI)}$	50		ns
$t_{h(ad)}$	0		ns
$t_{h(CE)}$	10		ns
$t_{h(d)}$	10		ns
$t_{h(sync)}$	10		ns
$t_{h(XI)}$	40		ns
$t_{w(sens H)}$	500		ns
$t_{w(sens L)}$	500		ns
$t_{d(sens-int)}$		2000	ns
$t_{d(rst-int)}$		500	ns

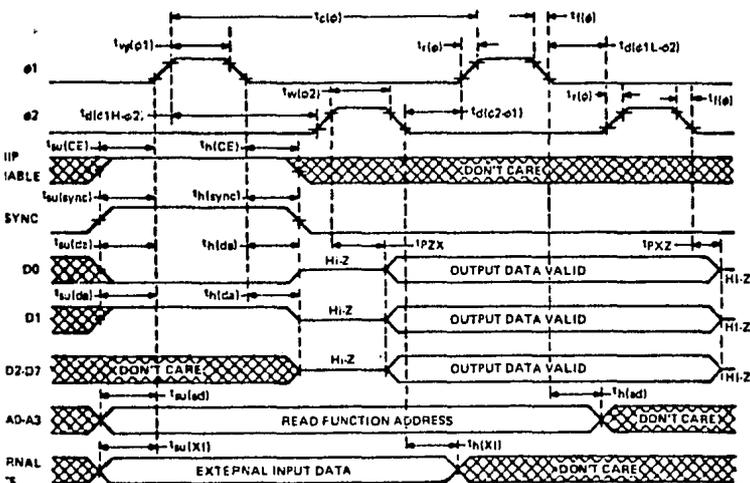
**SWITCHING CHARACTERISTICS OVER FULL RANGE OF RECOMMENDED OPERATING CONDITIONS (SEE FIGURES 6 AND 7)**

PARAMETER	TEST CONDITIONS	MIN	MAX	UNIT
PZX	Data bus output enable time		200	ns
PXZ	Data bus output disable time to high-impedance state		180	ns
PD	External data output propagation delay time from $\phi 2$		200	ns



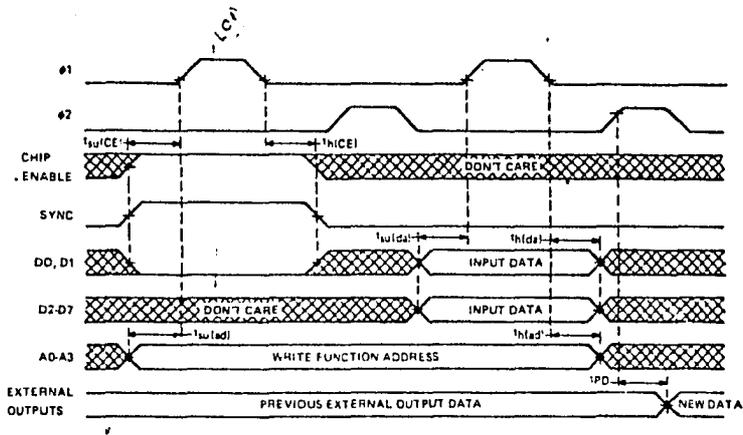
$C_L$  includes probe and jig capacitance

**LOAD CIRCUIT**



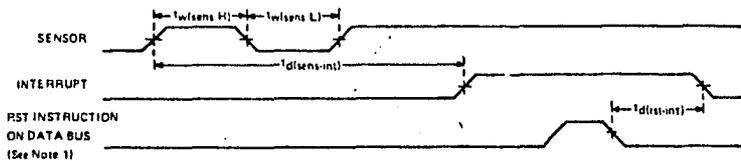
$\phi 1$  or  $\phi 2$  inputs, high and low timing points are 90% and 10% of  $V_{IH(\phi)}$ . All other timing points are the 50% level.

**FIGURE 6--READ CYCLE TIMING**



NOTE: For  $\#1$  and  $\#2$  inputs, high and low timing points are 80% and 10% of  $V_{IH(IG)}$ . All other timing points are the 50% level.

FIGURE 7—WRITE CYCLE TIMING



NOTES: 1. The RST instruction occurs during the output data valid time of the read cycle.  
2. All timing points are 50% of  $V_{IH}$ .

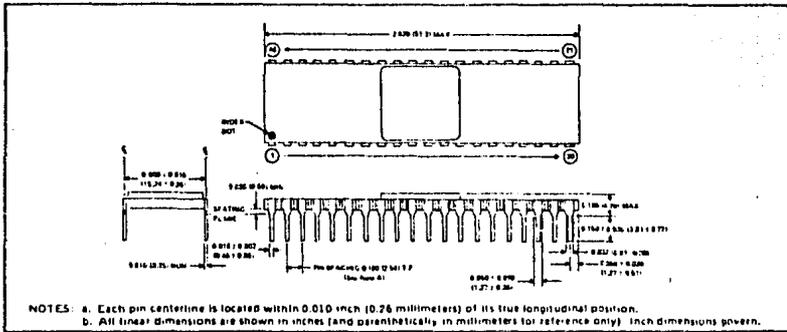
FIGURE 8—SENSOR/INTERRUPT TIMING

### 3.6 TERMINAL ASSIGNMENTS

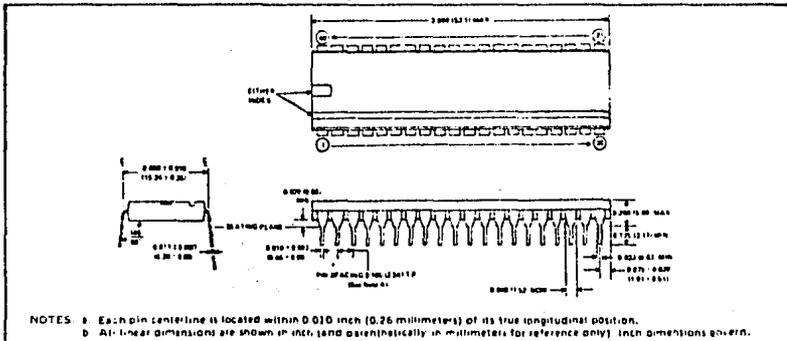
TMS 5501			
V <sub>BB</sub>	1	40	XMT
V <sub>CC</sub>	2	39	X10
V <sub>DD</sub>	3	38	X11
V <sub>ES</sub>	4	37	X12
NCV	5	36	X13
D7	6	35	X14
D6	7	34	X15
D5	8	33	X16
D4	9	32	X17
D3	10	31	X07
D2	11	30	X06
D1	12	29	X05
D0	13	28	X04
A0	14	27	X03
A1	15	26	X02
A2	16	25	X01
A3	17	24	X00
CE	18	23	INT
S/MC	19	22	X18
Q1	20	21	Q1

### 3.7 MECHANICAL DATA

TMS 5501 JL—40-PIN CERAMIC PACKAGE



TMS 5501 NL—40-PIN PLASTIC PACKAGE



**ADC0300 (MM4357B/MM5357B) 8-Bit A/D Converter**

**General Description**

The ADC0300 is an 8-bit monolithic A/D converter using P-channel ion-implanted MOS technology. It contains a high input impedance comparator, 256 series resistors and analog switches, control logic and output latches. Conversion is performed using a successive approximation technique where the unknown analog voltage is compared to the resistor tie points using analog switches. When the appropriate tie point voltage matches the unknown voltage, conversion is complete and the digital outputs contain an 8 bit complementary binary word corresponding to the unknown. The binary output is TRI STATE<sup>®</sup> to permit bussing on common data lines.

The ADC0300PD is specified over -55°C to +125°C and the ADC0300PCD is specified over 0°C to 70°C.

**Features**

- Low cost
- ±5V, 10V input ranges
- No missing codes
- Ratio-metric conversion
- TRI STATE outputs
- Fast
- Contains output latches
- TTL compatible
- Supply voltages
- Resolution
- Linearity
- Conversion speed
- Clock range

$T_C = 50 \mu s$

5 VDC and -12 VDC

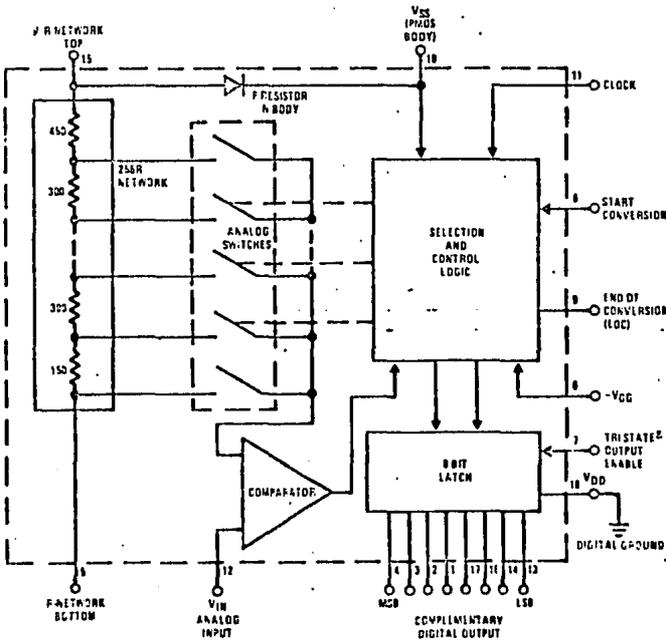
8 bits

±1 LSB

40 clock periods

50 to 800 kHz

**Block Diagram**



### Absolute Maximum Ratings

Supply Voltage (VDD)	VSS-22V
Supply Voltage (VGG)	VSS-22V
Voltage at Any Input	VSS + 0.3V to VSS-22V
Storage Temperature	150°C
Operating Temperature	
ADC0800PD	-55°C to +125°C
ADC0800PCD	0°C to +70°C
Lead Temperature (Soldering, 10 seconds)	300°C

### Electrical Characteristics

These specifications apply for VSS = 5.0 VDC, VGG = -12.0 VDC, VDD = 0 VDC, a reference voltage of 10.000 VDC across the precision R-network (VR-NETWORK TOP = 5.000 VDC and VR-NETWORK BOTTOM = -5.000 VDC), and a clock frequency of 800 kHz. For all tests, a 475Ω resistor is used from pin 5 to ground. Unless otherwise noted, these specifications apply over an ambient temperature range of -55°C to +125°C for the ADC0800PD and 0°C to +70°C for the ADC0800PCD.

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS
Non-Linearity	TA = 25°C, (Note 1) Over Temperature, (Note 1)			±1 ±2	LSB LSB
Differential Non-Linearity				±1/2	LSB
Zero Error				±2	LSB
Zero Error Temperature Coefficient	(Note 2)			0.01	%/°C
Full Scale Error				±2	LSB
Full Scale Error Temperature Coefficient	(Note 2)			0.01	%/°C
Input Leakage				1	μA
Logical "1" Input Voltage	All Inputs	VSS-1.0		VSS	V
Logical "0" Input Voltage	All Inputs	VGG		VSS-4.2	V
Logical Input Leakage	TA = 25°C, All Inputs, VI = VSS - 10V			1	μA
Logical "1" Output Voltage	All Outputs, IOH = 100 μA	2.4			V
Logical "0" Output Voltage	All Outputs, IOL = 1.6 mA			0.4	V
Disabled Output Leakage	TA = 25°C, All Outputs, VOL = VSS @ 10V			2	μA
Clock Frequency	0°C ≤ TA ≤ +70°C -55°C ≤ TA ≤ +125°C	50 100		800 500	kHz kHz
Clock Pulse Duty Cycle		40		60	%
TRIP STATE Enable/Disable Time				1	μs
Start Conversion Pulse	(Note 3)	1		3 1/2	Clock Periods
Power Supply Current	TA = 25°C			15	mA

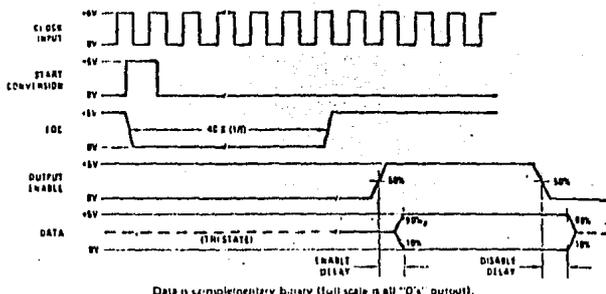
Note 1: Non-linearity specifications are based on best straight line.

Note 2: Guaranteed by design only.

Note 3: Start conversion pulse duration greater than 3 1/2 clock periods will cause conversion errors.



## Timing Diagram



## Application Hints

## OPERATION

The ADC0800 contains a network with 256 1000 resistors in series. Analog switch taps are made at the junction of each resistor and at each end of the network. In operation, a reference (10.00V) is applied across this network of 256 resistors. An analog input ( $V_{IN}$ ) is first compared to the center point of the ladder via the appropriate switch. If  $V_{IN}$  is larger than  $V_{REF}/2$ , the internal logic changes the switch points and now compares  $V_{IN}$  and  $3/4 V_{REF}$ . This process, known as successive approximation, continues until the best match of  $V_{IN}$  and  $V_{REF}/N$  is made.  $N$  now defines a specific tap on the resistor network. When the conversion is complete, the logic loads a binary word corresponding to this tap into the output latch and an end of conversion (EOC) logic level appears. The output latches hold this data valid until a new conversion is completed and new data is loaded into the latches. The data transfer occurs in about 200 ns so that valid data is present virtually all the time. Conversion requires 40 clock periods. The device may be operated in the free running mode by connecting the Start Conversion line to the End of Conversion line. However, to ensure start-up under all possible conditions, an external Start Conversion pulse is required during power up conditions.

## REFERENCE

The reference applied across the 256 resistor network determines the analog input range.  $V_{REF} = 10.00V$  with the top of the R network connected to 5V and the bottom connected to -5V gives a 15V range. The reference can be level shifted between  $V_{SS}$  and  $V_{DD}$ . However, the voltage, which is applied to the top of the R network (pin 15), must not exceed  $V_{GS}$  to prevent forward biasing the on-chip parasitic silicon diode which exists between the P diffused resistors (pin 15) and the N type body (pin 10,  $V_{GS}$ ). Use of a standard logic power supply for  $V_{GS}$  can cause problems, both due to initial voltage tolerance and changes over temperature. A solution is to power the  $V_{GS}$  line (15 mA max drain) from the output of the op amp which is used to bias the top of the R network (pin 15). The analog input voltage and the voltage which is applied to the bottom of the R network (pin 8) must be at

least 7V above the  $-V_{DD}$  supply voltage to insure adequate voltage drive to the analog switches.

Other reference voltages may be used (such as 10.24V). If a 5V reference is used, the analog range will be 5V and accuracy will be reduced by a factor of 2. Thus, for maximum accuracy, it is desirable to operate with at least a 10V reference. For TTL logic levels, this requires 5V and -5V for the R-network. CMOS can operate at the 10 VDC  $V_{GS}$  level and a single 10 VDC reference can be used. All digital voltage levels for both inputs and outputs will be from ground to  $V_{GS}$ .

## ANALOG INPUT AND SOURCE RESISTANCE CONSIDERATIONS

The lead to the analog input (pin 12) should be kept as short as possible. Both noise and digital clock coupling to this input can cause conversion errors. To minimize any input errors, the following source resistance considerations should be noted.

- For  $R_s \leq 5k$  No analog input bypass capacitor required, although a 0.1  $\mu F$  input bypass capacitor will prevent pick-up due to unavoidable series lead inductance.
- For  $5k < R_s \leq 20k$  A 0.1  $\mu F$  capacitor from the input (pin 12) to ground should be used.
- For  $R_s > 20k$  Input buffering is necessary.

If the overall converter system requires low-pass filtering of the analog input signal, use a 20 k $\Omega$  or less series resistor for a passive RC section or add an op amp RC active low-pass filter (with its inherent low output resistance) to insure accurate conversions.

## CLOCK COUPLING

The clock lead should be kept away from the analog input line to avoid crosstalk.

## LOGIC INPUTS

The logical "1" input voltage swing for the Clock, Start Conversion, and Output Enable should be  $(V_{GS} - 1.0V)$ .

**Application Hints (Continued)**

CMOS will satisfy this requirement but a pull-up resistor should be used for TTL logic inputs.

**RE START AND DATA VALID AFTER EOC**

The EOC line (pin 9) will be in the low state for a maximum of 40 clock periods to indicate "busy". A START pulse which occurs while the A/D is BUSY will reset the SAR and start a new conversion with the EOC signal remaining in the low state until the end of this new conversion. When the conversion is complete, the EOC line will go to the high voltage state. An additional 4 clock periods must be allowed to elapse after EOC goes high, before a new conversion cycle is requested. Start Conversion pulses which occur during this last 4 clock period interval may be ignored (see Figures 1 and 2 for high speed operation). This is only a problem for high conversion rates and keeping the number of conversions per second less than  $(1/44) \times \text{CLOCK}$  automatically guarantees proper operation. For example, for an 800 kHz clock, 18,000 conversions per second are allowed. The transfer of the new digital data to the output is initiated when EOC goes to the high voltage state.

**POWER SUPPLIES**

Standard supplies are  $V_{SS} = 5V$ ,  $V_{GG} = -12V$  and  $V_{DD} = 0V$ . Device accuracy is dependent on stability of the reference voltage and has slight sensitivity to  $V_{SS} - V_{GG}$ .  $V_{DD}$  has no effect on accuracy. Noise spikes on the  $V_{SS}$  and  $V_{GG}$  supplies can cause improper conversion; therefore, filtering each supply with a 4.7  $\mu F$  tantalum capacitor is recommended.

**CONTINUOUS CONVERSIONS AND LOGIC CONTROL**

Simply tying the EOC output to the Start Conversion input will allow continuous conversions, but an oscillation on this line will exist during the first 4 clock periods after EOC goes high. Adding a D flip-flop between EOC (D input) to Start Conversion (O output) will prevent the oscillation and will allow a stop/continuous control via the "clear" input.

To prevent missing a start pulse which may occur after EOC goes high and prior to the required 4 clock period time interval, the circuit of Figure 1 can be used. The RS latch can be set at any time and the 4 stage shift register delays the application of the start pulse to the A/D by 4 clock periods. The RS latch is reset 1 clock period after the A/D EOC signal goes to the low voltage state. This circuit also provides a Start Conversion pulse to the A/D which is 1 clock period wide.

A second control logic application circuit is shown in Figure 2. This allows an asynchronous start pulse of arbitrary length less than  $T_C$ , continuously converts for a fixed high level and provides a single clock period start pulse to the A/D. The binary counter is loaded with a count of 11 when the start pulse to the A/D appears. Counting is inhibited until the EOC signal from the A/D goes high. A carry pulse is then generated 4 clock periods after EOC goes high and is used to reset the input RS latch. This carry pulse can be used to indicate that the conversion is complete, the data has transferred to the output buffers and the system is ready for a new conversion cycle.

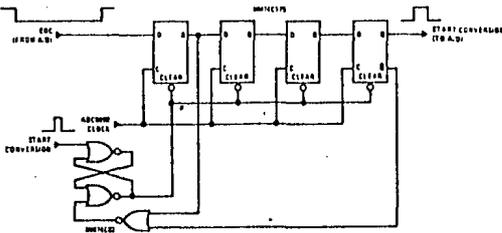


FIGURE 1. Delaying an Asynchronous Start Pulse

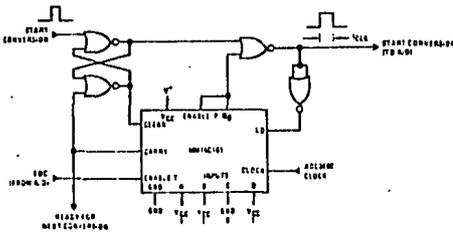


FIGURE 2. A/D Control Logic

### Application Hints (Continued)

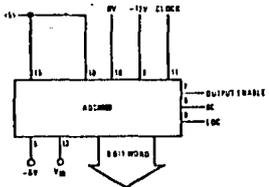
#### ZERO AND FULL-SCALE ADJUSTMENT

**Zero Adjustment:** This is the offset voltage required at the bottom of the R-network (pin 5) to make the 11111111 to 11111110 transition when the input voltage is 1/2 LSB (20 mV for a 10.24V scale). In most cases, this can be accomplished by having a 1 k $\Omega$  pot on pin 5. A resistor of 475 $\Omega$  can be used as a non adjustable best approximation from pin 5 to ground.

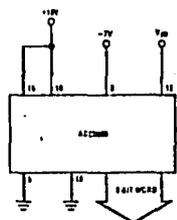
**Full Scale Adjustment:** This is the offset voltage required at the top of the R-network (pin 15) to make the 00000001 to 00000000 transition when the input voltage is 1 1/2 LSB from full-scale (60 mV less than full scale for a 10.24V scale). This voltage is guaranteed to be within 2 LSB for the ADC0800. In most cases, this can be accomplished by having a 1 k $\Omega$  pot on pin 15.

#### Typical Applications

General Connection



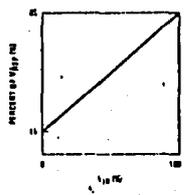
Hi-Voltage CMOS Output Levels



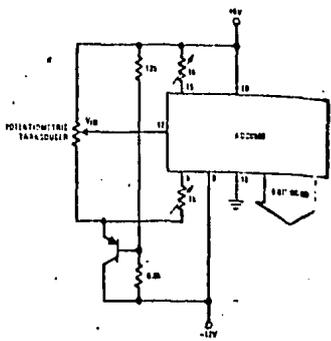
DV to 10V V<sub>IN</sub> range  
DV to 10V output levels

Level Shifted Zero and Full-Scale for Transducers

Level Shifted Input Signal Range

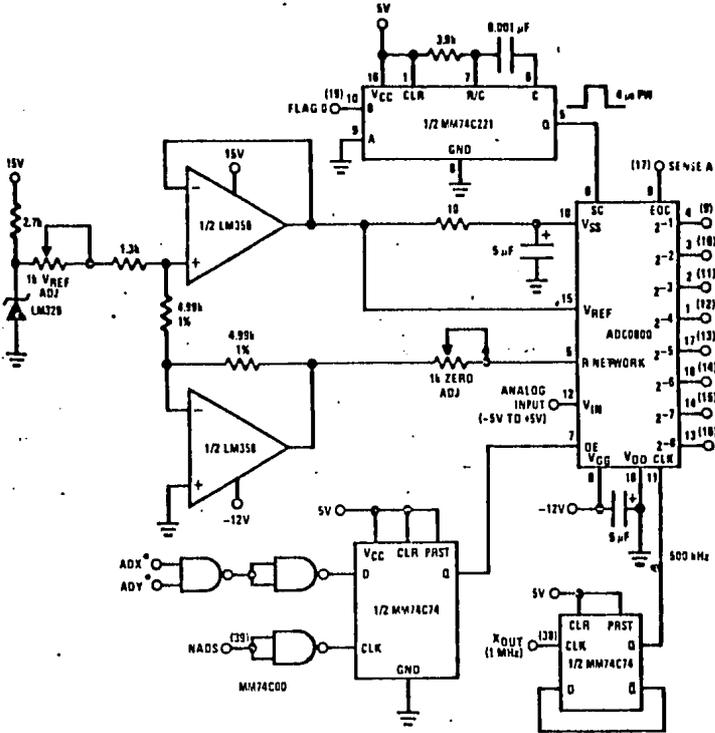


Ratiometric Input Signal with Tracking Reference



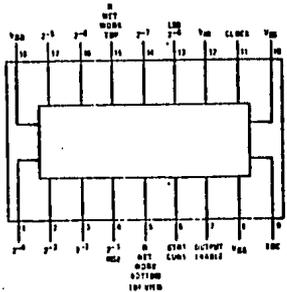
R1 and R2 change the effective input range by 1V/10 k $\Omega$

Typical Applications (Continued)



- Setting flag 0 (FLAG = 1) with software, starts conversion (FLAG must be cleared before another conversion can be initiated)
  - With interrupt enabled an EOC will force an interrupt. Interrupt subroutine should load converter data into the accumulator.
  - Output data is in complementary offset binary form
  - Numbers in parentheses denote pin numbers of SC/MP chip
- ADK and ADY can be any of the address lines but they must be high only at the time the converter output data is to be put on the data bus (i.e., the converter must have its own unique address)

FIGURE 3. Interfacing to the SC/MP II Microprocessor



Order Number: ADC0800PD (-55°C to +125°C)  
 or ADC0800CD (0°C to +70°C)  
 See NS Form 100-118A



**CD4051BM/CD4051BC single 8-channel analog multiplexer/demultiplexer**  
**CD4052BM/CD4052BC dual 4-channel analog multiplexer/demultiplexer**  
**CD4053BM/CD4053BC triple 2-channel analog multiplexer/demultiplexer**

**general description**

These analog multiplexers/demultiplexers are digitally controlled analog switches having low "ON" impedance and very low "OFF" leakage currents. Control of analog signals up to 15V<sub>p-p</sub> can be achieved by digital signal amplitudes of 3-15V. For example, if  $V_{DD} = 5V$ ,  $V_{SS} = 0V$  and  $V_{EE} = -5V$ , analog signals from -5V to +5V can be controlled by digital inputs of 0-5V. The multiplexer circuits dissipate extremely low quiescent power over the full  $V_{DD} - V_{SS}$  and  $V_{DD} - V_{EE}$  supply voltage ranges, independent of the logic state of the control signals. When a logical "1" is present at the inhibit input terminal all channels are "OFF."

CD4051BM/CD4051BC is a single 8 channel multiplexer having three binary control inputs, A, B and C, and an inhibit input. The three binary signals select 1 of 8 channels to be turned "ON" and connect the input to the output.

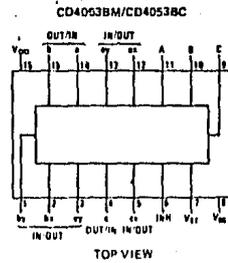
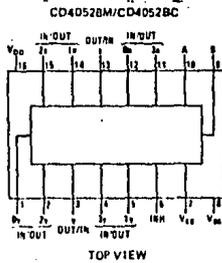
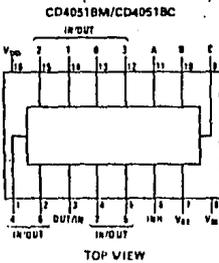
CD4052BM/CD4052BC is a differential 4 channel multiplexer having two binary control inputs, A and B, and an inhibit input. The two binary input signals select 1 of 4 pairs of channels to be turned on and connect the differential analog inputs to the differential outputs.

CD4053BM/CD4053BC is a triple 2-channel multiplexer having three separate digital control inputs, A, B and C, and an inhibit input. Each control input selects one of a pair of channels which are connected in a single-pole double-throw configuration.

**features**

- Wide range of digital and analog signal levels: digital 3-15V, analog to 15V<sub>p-p</sub>
- Low "ON" resistance: 80Ω (typ) over entire 15V<sub>p-p</sub> signal input range for  $V_{DD} - V_{EE} = 15V$
- High "OFF" resistance: channel leakage of 110pA (typ) at  $V_{DD} - V_{EE} = 10V$
- Logic level conversion for digital addressing signals of 3-15V ( $V_{DD} - V_{SS} = 3-15V$ ) to switch analog signals to 15V<sub>p-p</sub> ( $V_{DD} - V_{EE} = 15V$ )
- Matched switch characteristics:  $\Delta R_{ON} = 5\Omega$  (typ) for  $V_{DD} - V_{EE} = 15V$
- Very low quiescent power dissipation under all digital control input and supply conditions: 1μW (typ) at  $V_{DD} - V_{SS} = V_{DD} - V_{EE} = 10V$
- Binary address decoding on chip

**connection diagrams**



**absolute maximum rating**

V <sub>DD</sub>	DC Supply Voltage	-0.5 Vdc to +18 Vdc
V <sub>IN</sub>	Input Voltage	-0.5 Vdc to V <sub>DD</sub> + 0.5 Vdc
T <sub>s</sub>	Storage Temperature Range	-65°C to +150°C
P <sub>D</sub>	Package Dissipation	500 mW
T <sub>l</sub>	Lead Temperature (soldering, 10 seconds)	300°C

**recommended operating conditions**

V <sub>DD</sub>	DC Supply Voltage	+5 Vdc to +15 Vdc
V <sub>IN</sub>	Input Voltage	0V to V <sub>DD</sub> Vdc
T <sub>A</sub>	Operating Temperature Range	4051BM/4052BM/4053BM: -55°C to +125°C 4051BC/4052BC/4053BC: -40°C to +85°C

**dc electrical characteristics (Note 2)**

PARAMETER	CONDITIONS	-55°C		+25°C		+125°C		UNITS		
		MIN	MAX	MIN	TYP	MAX	MIN		MAX	
I <sub>DD</sub>	Quiescent Device Current V <sub>DD</sub> = 5V V <sub>DD</sub> = 10V V <sub>DD</sub> = 15V		5			5		150	μA	
			10			10		300	μA	
			20			20		600	μA	
Signal Inputs (V <sub>IS</sub> ) and Outputs (V <sub>OS</sub> )										
R <sub>ON</sub>	"ON" Resistance (Peak for V <sub>EE</sub> < V <sub>IS</sub> < V <sub>DD</sub> ) R <sub>L</sub> = 10kΩ (any channel selected)	V <sub>DD</sub> = 2.5V, V <sub>EE</sub> = -2.5V or V <sub>DD</sub> = 5V, V <sub>EE</sub> = 0V		2000		270	2500		3500	Ω
		V <sub>DD</sub> = 5V, V <sub>EE</sub> = -5V or V <sub>DD</sub> = 10V, V <sub>EE</sub> = 0V		310		120	400		580	Ω
		V <sub>DD</sub> = 7.5V, V <sub>EE</sub> = -7.5V or V <sub>DD</sub> = 15V, V <sub>EE</sub> = 0V		220		80	280		400	Ω
ΔR <sub>ON</sub>	Δ "ON" Resistance Between Any Two Channels R <sub>L</sub> = 10kΩ (any channel selected)	V <sub>DD</sub> = 2.5V, V <sub>EE</sub> = -2.5V or V <sub>DD</sub> = 5V, V <sub>EE</sub> = 0V				10				Ω
		V <sub>DD</sub> = 5V, V <sub>EE</sub> = -5V or V <sub>DD</sub> = 10V, V <sub>EE</sub> = 0V				10				Ω
		V <sub>DD</sub> = 7.5V, V <sub>EE</sub> = -7.5V or V <sub>DD</sub> = 15V, V <sub>EE</sub> = 0V				5				Ω
	"OFF" Channel Leakage Current, any channel "OFF"	V <sub>DD</sub> = 7.5V, V <sub>EE</sub> = -7.5V O/I = ±7.5V, I/O = 0V		±50		±0.01	±50		±500	nA
	"OFF" Channel Leakage Current, all channels "OFF" (Common OUT/IN)	Inhibit = 5V V <sub>DD</sub> = 7.5V, V <sub>EE</sub> = -7.5V, O/I = 0V, I/O = ±7.5V		±200		±0.08	±200		±2000	nA
		CD4051		±200		±0.04	±200		±2000	nA
		CD4052		±200		±0.04	±200		±2000	nA
		CD4053		±200		±0.02	±200		±2000	nA
Control Inputs A, B, C and Inhibit										
V <sub>IL</sub>	Low Level Input Voltage	V <sub>DD</sub> = 5V		1.5		1.5		1.5		V
		V <sub>DD</sub> = 10V		3		3		3		V
		V <sub>DD</sub> = 15V		4		4		4		V
V <sub>IH</sub>	High Level Input Voltage	V <sub>DD</sub> = 5V	3.5		3.5		3.5			V
		V <sub>DD</sub> = 10V	7		7		7			V
		V <sub>DD</sub> = 15V	11		11		11			V
I <sub>IN</sub>	Input Current	V <sub>DD</sub> = 15V, V <sub>EE</sub> = 0V V <sub>IN</sub> = 0V		-0.1		-10 <sup>-8</sup>		-0.1		μA
		V <sub>DD</sub> = 15V, V <sub>EE</sub> = 0V, V <sub>IN</sub> = 15V		0.1		10 <sup>-8</sup>		0.1		μA

Note 1. "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. Except for "Operating Temperature Range" they are not meant to imply that the devices should be operated at these limits. The table of "Electrical Characteristics" provides conditions for actual device operation.

Note 2. All voltages measured with respect to V<sub>SS</sub> unless otherwise specified.

**ac electrical characteristics**

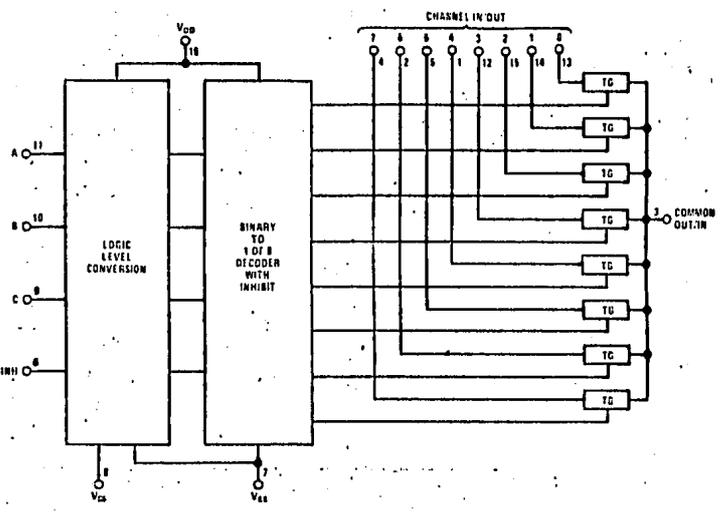
$T_A = 25^\circ C$ ,  $t_r = t_f = 20$  ns, unless otherwise specified.

PARAMETER		CONDITIONS	$V_{DD}$	MIN	TYP	MAX	UNITS
$t_{PZL}$ $t_{PZL}$	Propagation Delay Time from Inhibit to Signal Output (channel turning on)	$V_{EE} = V_{SS} = 0V$ $R_L = 1k\Omega$ $C_L = 50pF$	5V	600	1200		ns
			10V	225	450		ns
			15V	160	320		ns
$t_{PHZ}$ $t_{PLZ}$	Propagation Delay Time from to Signal Output (channel turning off)	$V_{EE} = V_{SS} = 0V$ $R_L = 1k\Omega$ $C_L = 50pF$	5V	210	420		ns
			10V	100	200		ns
			15V	75	150		ns
$C_{IN}$	Input Capacitance Control Input Signal Input (IN/OUT)			5	7.5		pF
				10	15		pF
$C_{OUT}$	Output Capacitance (common OUT/IN)						
			CD4051	10V	30		pF
			CD4052	10V	15		pF
			CD4053	10V	8		pF
$C_{IOS}$	Feedthrough Capacitance			0.2		pF	
$C_{PD}$	Power Dissipation Capacitance						
			CD4051		110		pF
			CD4052		140		pF
			CD4053		70		pF
Signal Inputs ( $V_{IS}$ ) and Outputs ( $V_{OS}$ )							
	Sine Wave Response (Distortion)	$R_L = 10k\Omega$ $f_{IS} = 1kHz$ $V_{IS} = 5V_{p-p}$ $V_{EE} = V_{SS} = 0V$	10V		0.04		%
	Frequency Response, Channel "ON" (Sine Wave Input)	$R_L = 1k\Omega$ , $V_{EE} = V_{SS} = 0V$ , $V_{IS} = 5V_{p-p}$ , $20 \log_{10} V_{OS}/V_{IS} = -3dB$	10V		40		MHz
	Feedthrough, Channel "OFF"	$R_L = 1k\Omega$ , $V_{EE} = V_{SS} = 0V$ , $V_{IS} = 5V_{p-p}$ , $20 \log_{10} V_{OS}/V_{IS} = -40dB$	10V		10		MHz
	Crosstalk Between Any Two Channels (frequency at 40dB)	$R_L = 1k\Omega$ , $V_{EE} = V_{SS} = 0V$ , $V_{IS}(A) = 5V_{p-p}$ $20 \log_{10} V_{OS}(B)/V_{IS}(A) = -40dB$ (Note 3)	10V		3		MHz
$t_{PHL}$ $t_{PLH}$	Propagation Delay Signal Input to Serial Output	$V_{EE} = V_{SS} = 0V$ $C_L = 50pF$	5V	28	55		ns
			10V	15	35		ns
			15V	10	25		ns
Control Inputs, A, B, C and Inhibit							
	Control Input to Signal Crosstalk	$V_{EE} = V_{SS} = 0V$ , $R_L = 10k\Omega$ at both ends of channel. Input Square Wave Amplitude = 10V	10V		65		mV (peak)
$t_{PHL}$ $t_{PLH}$	Propagation Delay Time from Address to Signal Output (channels "ON" or "OFF")	$V_{EE} = V_{SS} = 0V$ $C_L = 50pF$	5V	600	1000		ns
			10V	180	360		ns
			15V	120	240		ns

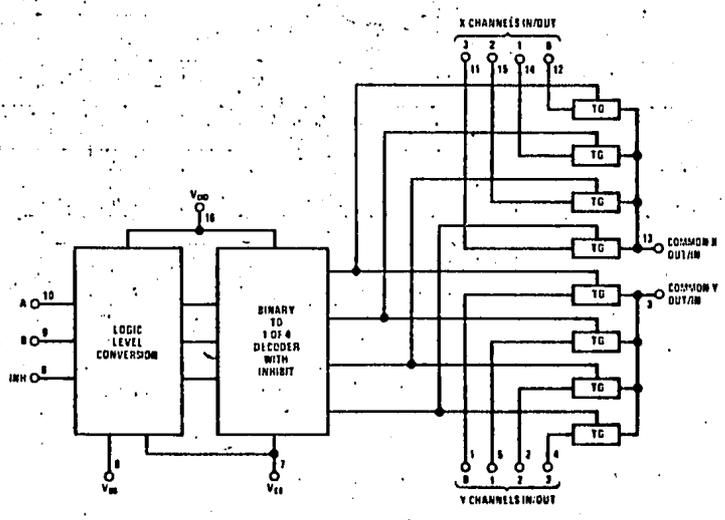
Note 3. A, B are two arbitrary channels with A turned "ON" and B "OFF."

CD4051BM/CD4051BC; CD4052BM/CD4052BC, CD4053BM/CD4053BC

block diagrams

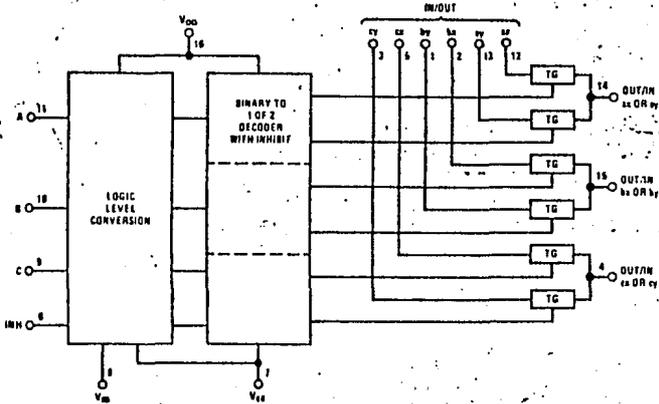


CD4051BM/CD4051BC



CD4052DM/CD4052BC

block diagram (cont)



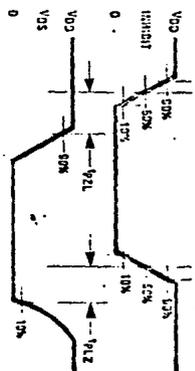
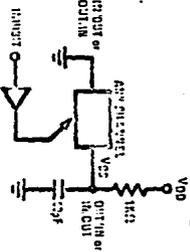
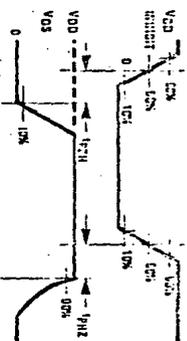
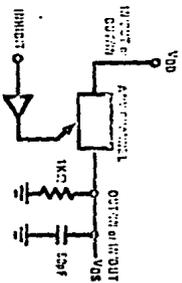
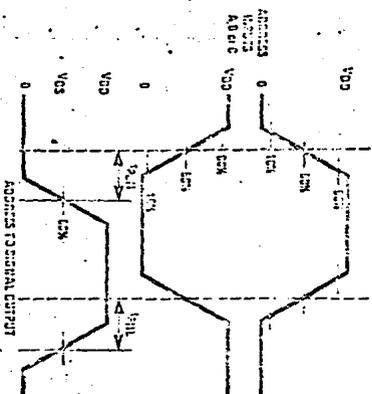
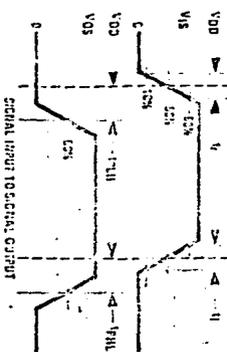
CD4053BM/CD4053BC

INPUT STATES				"ON" CHANNELS		
INHIBIT	C	B	A	CD4051B	CD4052B	CD4053B
0	0	0	0	0	0X, 0Y	CX, DX, AX
0	0	0	1	1	1X, 1Y	CX, DX, AY
0	0	1	0	2	2X, 2Y	CX, DX, BX
0	0	1	1	3	3X, 3Y	CX, DX, BY
0	1	0	0	4		CY, DX, AX
0	1	0	1	5		CY, DX, AY
0	1	1	0	6		CY, DX, BX
0	1	1	1	7		CY, DX, BY
1	-	-	-	NONE	NONE	NONE

\*Don't Care condition

CD4051BM/CD4051BC, CD4052BM/CD4052BC, CD4053BM/CD4053BC

switching time waveforms



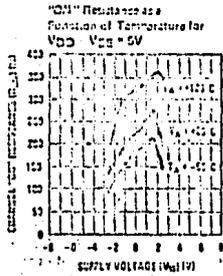
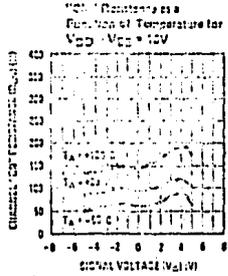
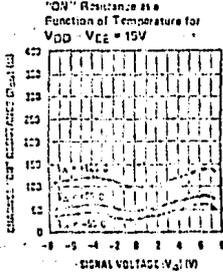
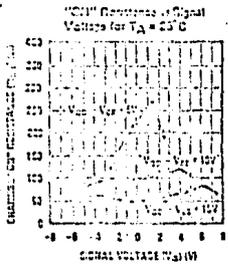
2148

**special considerations**

In certain applications the external load resistor current may leak to both  $V_{DD}$  and signal line components. To avoid drawing  $V_{DD}$  current when switch current flows into  $R_{L(OUT)}$  pin, the voltage drop across the signal-

line switch must not exceed 0.6V at  $T_A \leq 25^\circ\text{C}$ , or 0.4V at  $T_A > 25^\circ\text{C}$  (calculated from  $R_{ON}$  values shown). No  $V_{DD}$  current will flow through  $R_L$  if the switch current flows into OUT, IN pin.

**typical performance characteristics**



**A C CHARACTERISTICS**

T<sub>A</sub> = 0°C to 70°C, V<sub>CC</sub> = +5V ± 5%, Unless Otherwise Noted

SIGNAL	SYMBOL	PARAMETER	MIN.	MAX.	UNIT	TEST CONDITION
φ	t <sub>CP</sub> (φHI)	Clock Period	4	112	nsec	
	t <sub>CPH</sub> (φHI)	Clock Pulse Width, Clock High	180	180	nsec	
	t <sub>CP</sub> (φLO)	Clock Pulse Width, Clock Low	180	180	nsec	
	t <sub>CH</sub>	Clock rise and Fall Time			nsec	
AD 16	tO(AD)	Address Output Delay		145	nsec	
	tF(AD)	Delay to Float		110	nsec	
	t <sub>AS</sub>	Address Stable Prior to MREQ (Memory Cycle)	(1)		nsec	C <sub>L</sub> = 50pF
	t <sub>AS</sub>	Address Stable Prior to RD, WR or MREQ (RD or WR (1/2 Cycle))	(2)		nsec	
t <sub>CS</sub>	t <sub>CS</sub>	Address Stable From RD, WR, RD or MREQ	(3)		nsec	Except t <sub>CS</sub> M1
	t <sub>CS</sub>	Address Stable From RD or WR During Float	(4)		nsec	
	tO(D)	Data Output Delay		230	nsec	
	tF(D)	Delay to Float During Write Cycle		90	nsec	
t <sub>U</sub>	t <sub>SD</sub> (D)	Data Setup Time to Rising Edge of Clock During M1 Cycle	50		nsec	
	t <sub>SD</sub> (D)	Data Setup Time to Falling Edge at Clock During M2 to M5	50		nsec	C <sub>L</sub> = 50pF
	t <sub>SD</sub>	Data Stable Prior to WR (Memory Cycle)	(5)		nsec	
	t <sub>SD</sub>	Data Stable Prior to WR (1/2 Cycle)	(6)		nsec	
t <sub>OH</sub>	t <sub>OH</sub>	Data Stable From WR	(7)		nsec	
	t <sub>OH</sub>	Data Stable From WR	(7)		nsec	
	t <sub>OH</sub>	Input Hold Time	0		nsec	
	MREQ	t <sub>DL</sub> (M)	MREQ Delay From Falling Edge of Clock, MREQ Low		100	nsec
t <sub>DR</sub> (M)		MREQ Delay From Rising Edge of Clock, MREQ High		100	nsec	
t <sub>DL</sub> (M)		MREQ Delay From Falling Edge of Clock, MREQ High		100	nsec	C <sub>L</sub> = 50 pF
t <sub>DR</sub> (M)		MREQ Delay From Rising Edge of Clock, MREQ Low	(8)		nsec	
RD	t <sub>DL</sub> (R)	RD Delay From Rising Edge of Clock, RD Low		90	nsec	
	t <sub>DR</sub> (R)	RD Delay From Falling Edge of Clock, RD Low		110	nsec	
	t <sub>DL</sub> (R)	RD Delay From Rising Edge of Clock, RD High		100	nsec	C <sub>L</sub> = 50 pF
	t <sub>DR</sub> (R)	RD Delay From Falling Edge of Clock, RD High		110	nsec	
RD	t <sub>DL</sub> (RD)	RD Delay From Rising Edge of Clock, RD Low		100	nsec	
	t <sub>DR</sub> (RD)	RD Delay From Falling Edge of Clock, RD Low		130	nsec	C <sub>L</sub> = 50pF
	t <sub>DL</sub> (RD)	RD Delay From Rising Edge of Clock, RD High		100	nsec	
	t <sub>DR</sub> (RD)	RD Delay From Falling Edge of Clock, RD High		110	nsec	
WR	t <sub>DL</sub> (WR)	WR Delay From Rising Edge of Clock, WR Low		80	nsec	
	t <sub>DR</sub> (WR)	WR Delay From Falling Edge of Clock, WR Low		90	nsec	C <sub>L</sub> = 50pF
	t <sub>DL</sub> (WR)	WR Delay From Rising Edge of Clock, WR High		100	nsec	
	t <sub>DR</sub> (WR)	WR Delay From Falling Edge of Clock, WR High	(10)		nsec	

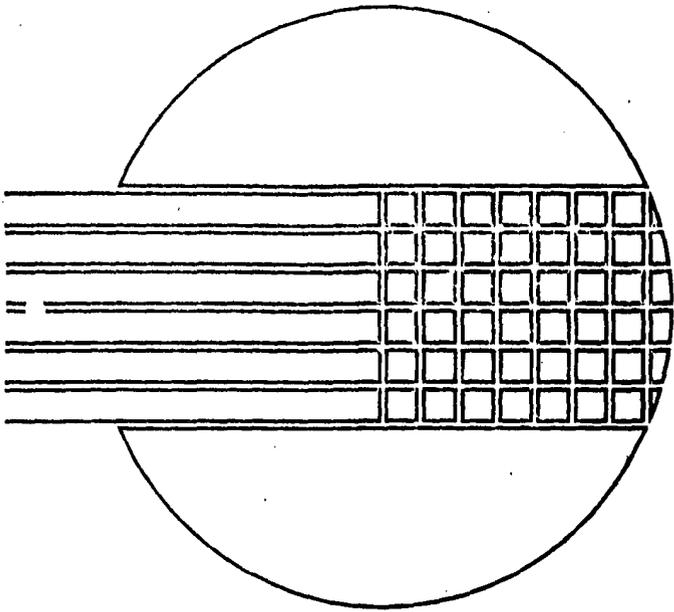
**NOTES**

A Data should be enabled onto the CPU data bus when RD is active. During interrupt acknowledge data should be enabled when M1 and M20 are both active.

B The MREQ signal must be active for a minimum of 3 clock cycles (see 8 on page 18).

18

**SIGACTICS**  
**16384-BIT**  
**ERASABLE AND**  
**REPROGRAMMABLE**  
**MOS ROM (2048x8)**  
**2716**



**16,384-BIT ERASABLE AND REPROGRAMMABLE MOS ROM (2048X8) 2716**

PRELIMINARY SPECIFICATION

2716-1

**DESCRIPTION**

The Signetics 2716 is a 16,384 bit erasable programmable read only memory (EPROM). The 2716 is organized as 2048 words of 8 bits each and features fast single address location programming. Erasure is accomplished by exposure to ultraviolet light and programming is performed electrically. Once a program is finalized the 2716 can convert to Signetics pin-for-pin compatible 16K ROM, the 2616.

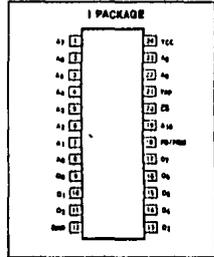
The 2716 operates from a single 5 volt power supply which makes it ideal for use with the newer high performance 5 volt microprocessors. A power down mode reduces power during standby to 25% that of operating power.

Single pulse TTL level programming makes the 2716 simple and fast to program. All control signals are TTL level allowing on board programming. Words can be selected individually, sequentially or randomly. Total programming time for all 16,384 bits is 100 seconds.

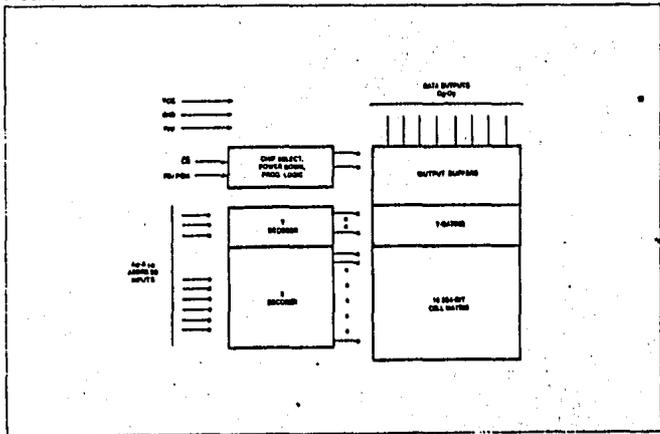
**FEATURES**

- Single +5V power supply
- Simple programming:
  - Single location programming
  - Single 50ns pulse
  - TTL level signals
- Fast programming—100sec
- Fast access time—450ns max
- Low Power dissipation:
  - 525mW max, active power
  - 132mW max, standby power
- Pin compatible to Signetics 2616 ROM

**PIN CONFIGURATION**



**BLOCK DIAGRAM**



**SIGNETICS**

## PRELIMINARY SPECIFICATION

2716<sup>1</sup>ABSOLUTE MAXIMUM RATINGS<sup>1</sup>

PARAMETER	RATING	UNIT
Temperature range		°C <sup>2</sup>
T <sub>A</sub> Operating	-10 to 80	°C
T <sub>STG</sub> Storage	-85 to 125	
V <sub>IN</sub> Input or output voltages with respect to ground	-0.3 to 8	V
V <sub>PP</sub> supply voltage with respect to ground	-0.3 to 28	V

## NOTES

1. Exceeding these limits based on "Absolute Maximum Ratings" may damage the device.  
These ratings are based on short time duration only. Extended exposure to these ratings may affect device reliability.

## PIN DESIGNATION

PIN NO.	SYMBOL	FUNCTION
1, 22, 23, 18	A <sub>0</sub> -A <sub>10</sub>	Address inputs
18	PD/PGM	Power down/Program
20	CS	Chip select
9-11, 13-17	O <sub>0</sub> -O <sub>7</sub>	Outputs
24	V <sub>CC</sub>	Power (+5V)
21	V <sub>PP</sub>	Program voltage (+28V)
12	QND	Ground

DC ELECTRICAL CHARACTERISTICS T<sub>A</sub> = 0°C to 70°C, V<sub>CC</sub><sup>2</sup> = +5V, ±8%, V<sub>PP</sub><sup>3</sup> = V<sub>CC</sub> ± 0.8V, unless otherwise specified

PARAMETER	TEST CONDITIONS	LIMITS			UNIT
		Min	Typ <sup>4</sup>	Max	
V <sub>IN</sub> Input voltage		-0.1		0.6	V
V <sub>IN</sub> Low		2.8		V <sub>CC</sub> ± 1	
V <sub>IN</sub> High					
V <sub>OL</sub> Output voltage				0.45	V
V <sub>OH</sub> High	I <sub>OL</sub> = 2 mA I <sub>OH</sub> = -400 μA	2.4			
I <sub>I</sub> Input load current	V <sub>IN</sub> = 6.25V			10	μA
I <sub>Q</sub> Output leakage current	V <sub>OUT</sub> = 6.25V			10	μA
I <sub>PP</sub> <sup>5</sup> V <sub>PP</sub> current	V <sub>PP</sub> = 6.8V			5	mA %
I <sub>CC1</sub> <sup>6</sup> V <sub>CC</sub> current (standby)	PD/PGM = V <sub>IN</sub> CS = V <sub>IL</sub>	10		28	mA
I <sub>CC2</sub> <sup>6</sup> V <sub>CC</sub> current (active)	CS = PD/PGM = V <sub>IL</sub>	87		100	mA
C <sub>IN</sub> Capacitance <sup>7</sup> input	T <sub>A</sub> = 25°C, f = 1 MHz V <sub>IN</sub> = 0V	4		8	pF
C <sub>OUT</sub> Output	V <sub>OUT</sub> = 0V	8		12	

## NOTES

1. I<sub>CC</sub> must be applied simultaneously to both V<sub>PP</sub> and V<sub>CC</sub> simultaneously or when V<sub>PP</sub>.  
2. V<sub>CC</sub> must be connected directly to V<sub>CC</sub> at all times programming. The V<sub>CC</sub> supply current would not be the sum of I<sub>CC1</sub> and I<sub>CC2</sub>.  
3. The time period of 0.8V should be done at a slower current for building the V<sub>PP</sub> supply per data V<sub>CC</sub> in order to test the programming.  
4. Typical values are for T<sub>A</sub> = 25°C and nominal supply voltages.  
5. The programming current is based on a 100 ns pulse.  
6. I<sub>CC1</sub> is measured at V<sub>CC</sub> pin in the standby mode before test.  
7. I<sub>CC2</sub> is measured at V<sub>CC</sub> pin in the standby mode before test.

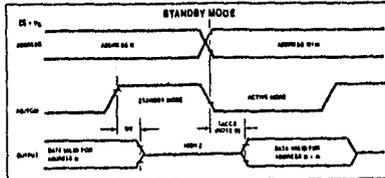
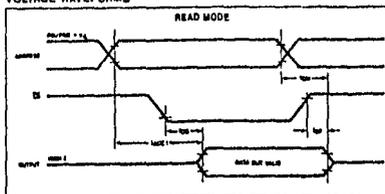
D  
-  
30

## PRELIMINARY SPECIFICATION

2716<sup>1</sup>AC ELECTRICAL CHARACTERISTICS T<sub>A</sub> = 0°C to 70°C, V<sub>CC</sub> = +5V, ±8%, V<sub>PP</sub> = V<sub>CC</sub> ± 0.8V, unless otherwise specified

PARAMETER	TO	FROM	TEST CONDITIONS	LIMITS			UNIT
				Min	Typ <sup>2</sup>	Max	
t <sub>ACC1</sub> t <sub>ACC2</sub> <sup>3</sup> t <sub>CO</sub>	Output Output Output	Address PD/PGM Chip select	PD/PGM = CS = V <sub>IL</sub> PD/PGM = V <sub>IL</sub>	250	450		ns
				250	450	150	
t <sub>pp</sub> t <sub>DF</sub>	Output Output	PD/PGM Chip deselect	CS = V <sub>IL</sub> PD/PGM = V <sub>IL</sub>	0		100	ns
				0		100	
t <sub>CH</sub>	Output	Address	PD/PGM = CS = V <sub>IL</sub>	0			ns

## VOLTAGE WAVEFORMS



DC PROGRAMMING CHARACTERISTICS<sup>1</sup> T<sub>A</sub> = 25°C ± 5°C, V<sub>CC</sub><sup>2</sup> = 5V ± 5%, V<sub>PP</sub><sup>3,10</sup> = 25V ± 1V, unless otherwise specified

PARAMETER	TEST CONDITIONS	LIMITS			UNIT
		Min	Typ	Max	
I <sub>I</sub>	Input current (for any input)			10	μA
I <sub>PP1</sub>	V <sub>PP</sub> supply current	V <sub>PP</sub> = 6.25V/D 48		8	mA
I <sub>PP2</sub>	V <sub>PP</sub> supply current during programming pulse	PD/PGM = V <sub>PP</sub>		30	mA
I <sub>CC</sub>	V <sub>CC</sub> supply current			100	mA
V <sub>L</sub>	Input low level	-0.1		0.8	V
V <sub>H</sub>	Input high level	2.2		V <sub>CC</sub> + 1	V

AC PROGRAMMING CHARACTERISTICS<sup>4</sup> T<sub>A</sub> = 25°C ± 5°C, V<sub>CC</sub><sup>2</sup> = 5V ± 5%, V<sub>PP</sub><sup>3,10</sup> = 25V ± 1V, unless otherwise specified

PARAMETER	TEST CONDITIONS	LIMITS			UNIT
		Min	Typ	Max	
t <sub>AB</sub>	Address setup time	2			μs
t <sub>CS</sub>	CS setup time	2			μs
t <sub>DB</sub>	Data setup time	2			μs
t <sub>AH</sub>	Address hold time	2			μs
t <sub>CH</sub>	CS hold time	2			μs
t <sub>DH</sub>	Data hold time	2			μs
t <sub>DF</sub>	Chip select to output float delay	0		120	ns
t <sub>CO</sub>	Chip select to output delay			160	ns
t <sub>PW</sub>	Program pulse width	48	50	66	ns
t <sub>RHT</sub>	Program pulse rise time	5			ns
t <sub>FPT</sub>	Program pulse fall time	5			ns

## NOTES

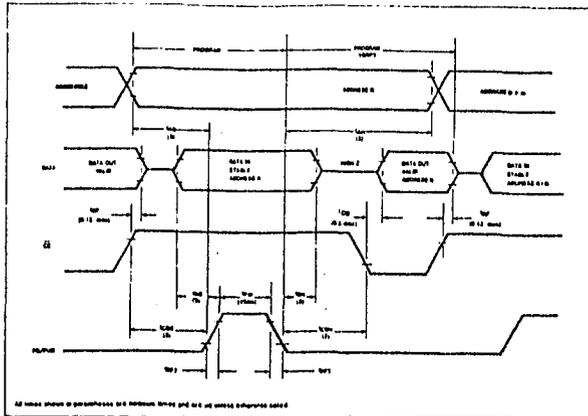
<sup>1</sup> Reprogramming a product requires a special user-developed program submitted to special customer development fees.

<sup>2</sup> V<sub>CC</sub> must be applied simultaneously to both V<sub>CC1</sub> and V<sub>CC2</sub> and maintained continuously at 5V ± 5%. The 2716 must not be used at voltages above 5V ± 5%.

<sup>3</sup> V<sub>PP</sub> is the peak-to-peak voltage of the programming pulse. The pulse width must be 48 ns ± 5%.

<sup>4</sup> The maximum address and data rates may be limited by the type and timing of the program driver. The driver must be able to drive the input and output pins.

## PROGRAMMING WAVEFORM



All times shown in parentheses are minimum values and are in excess of setup times.

## ERASE

The 2716 can be erased by using the following procedure:

- Use an ultraviolet lamp with a wave length of 2537 angstroms (Å).
- Place lamp tube within 1 inch of device.
- Remove any filter from lamp tube.
- Expose device for a total dose (intensity x exposure time) of 16W-sec/cm<sup>2</sup>.

This procedure erases all 16,384 bits in the 2716 or logic "1" state ready for selective programming. Light sources with wave lengths shorter than 2500 Å can cause unintentional erasure. Direct sunlight could erase a typical 2716 in 1 week while town level fluorescent could do the same in approximately 2 years. Synthetic high optical intensity erasers of the 2716 also be exposed to high ambient light levels for extended periods. These levels could also be used during erasure of parts on board. The labels would be placed on devices with good programs.

The following set of ultraviolet lamps are available from Ultra-Violet Products, Inc.

6114 Walnut Grove Ave., San Gabriel, CA

MODEL	POWER RATING	TIME FOR 16W-SEC/CM <sup>2</sup>
S-88	12000 μW/cm <sup>2</sup>	21 minutes
S-82	12000 μW/cm <sup>2</sup>	21 minutes
UVS-84	8100 μW/cm <sup>2</sup>	46 minutes
R-82	13000 μW/cm <sup>2</sup>	20 minutes
UVS-11	8500 μW/cm <sup>2</sup>	48 minutes

It should be noted that ultraviolet lamps have a tendency to degrade with constant On/Off operation.

## PROGRAM

After erasure all bits are in the "1" state. Programming to a "0" is accomplished using the following procedure:

- PD/PGM must be low (V<sub>L</sub>).
- V<sub>CC</sub> to 5V (V<sub>PP</sub> to +25V).
- CS HIGH (V<sub>H</sub>).
- Select desired word by applying addresses.
- Pull outputs for "0" bits low (V<sub>L</sub>).
- Apply single active 160M TTL program pulse to PD/PGM.

• Repeat for all words

Multiple 2716's can be loaded with the same data by paralleling all pins and following the program procedure.

Multiple 2716's can be loaded with different data by paralleling all pins except PD/PGM and following the program procedure. The program pulse should be applied to the selected chip while all deselected chips have their PD/PGM output held LOW.

The program can be verified without reducing V<sub>PP</sub> by holding both the PD/PGM and CS pins LOW.

## READ

The V<sub>PP</sub> pin should be at +5 volts for all except program operations. A LOW on both the PD/PGM and CS pins presents the data of the selected word to the output. A HIGH on either PD/PGM or CS deselects the chip for reading of parallel devices. A HIGH on PD/PGM reduces the active power dissipation by 75%.



## MM2114, MM2114L Family 4096-Bit (1024 x 4) Static RAMs

### General Description

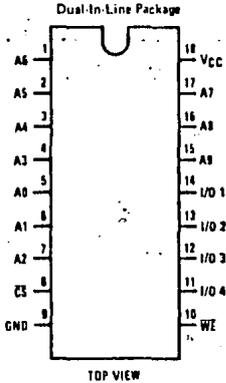
The MM2114 family of 1024 word by 4-bit static random access memories is fabricated using N-channel silicon gate technology. All internal circuits are fully static and therefore require no clocks or refreshing for operation. The data is read out nondestructively and has the same polarity as the input data. Common input/output pins are provided.

The separate chip select input ( $\overline{CS}$ ) allows easy memory expansion by OR-tying individual devices to a data bus.

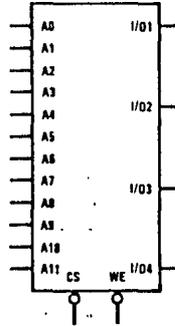
### Features

- All inputs and outputs directly TTL compatible
- Static operation—no clocks or refreshing required
- Low power—225 mW typical
- High speed—down to 200 ns access time
- TRI-STATE<sup>®</sup> output for bus interface
- Common Data In and Data Out pins
- Single 5V supply
- Standard 18 pin dual-in-line package

### Connection Diagram



### Logic Symbol



Order Number MM2114J-25L, MM2114J-25,  
MM2114J-2L, MM2114J-2, MM2114J, MM2114J-L,  
MM2114J-3L or MM2114J-3  
See NS Package J18A

Order Number MM2114N-2L, MM2114N-2,  
MM2114N, MM2114N-L, MM2114N-3L  
or MM2114N-3  
See NS Package N18A

### Truth Table

$\overline{CS}$	WE	I/O	MODE
H	X	Hi-Z	Not Selected
L	L	H	Write 1
L	L	L	Write 0
L	H	DOUT	Read

### Functional Description

Two pins control the operation of the MM2114. Chip Select ( $\overline{CS}$ ) enables write and read operations and controls TRI-STATING of the data-output buffer. Write Enable ( $\overline{WE}$ ) chooses between READ and WRITE modes and also controls output TRI-STATING. The truth table details the states produced by combinations of the  $\overline{CS}$  and  $\overline{WE}$  controls.

READ-cycle timing is shown in the section on Switching Time Waveforms.  $\overline{WE}$  is kept high. Independent of  $\overline{CS}$ , any change in address code causes new data to be fetched and brought to the output buffer.  $\overline{CS}$  must be low, however, for the output buffer to be enabled and transfer the data to the output pin.

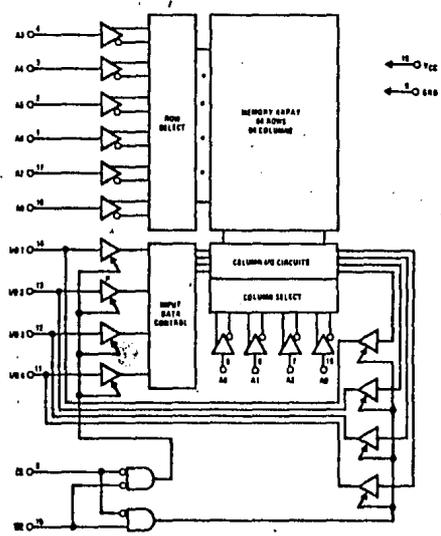
Address access time,  $t_A$ , is the time required for an address change to produce new data at the output pin, assuming  $\overline{CS}$  has enabled the output buffer prior to data arrival. Chip Select-to-output delay,  $t_{CO}$ , is the time

required for  $\overline{CS}$  to enable the output buffer and transfer previously fetched data to the output pin. Operation with  $\overline{CS}$  continuously held low is permissible.

WRITE-cycle timing is shown in the section on Switching Time Waveforms. Writing occurs only during the time both  $\overline{CS}$  and  $\overline{WE}$  are low. Minimum write pulse width,  $t_{wp}$ , refers to this simultaneous low region. Data set-up and hold times are measured with respect to whichever control first rises. Successive write operations may be performed with  $\overline{CS}$  continuously held low.  $\overline{WE}$  then is used to terminate WRITE between address changes. Alternatively,  $\overline{WE}$  may be held low for successive WRITES and  $\overline{CS}$  used for WRITE interruption between address changes.

In any event, either  $\overline{WE}$  or  $\overline{CS}$  (or both) must be high during address transitions to prevent erroneous WRITE.

### Block Diagram



## Absolute Maximum Ratings

Voltage at Any Pin	-0.5V to +7V
Storage Temperature	-65°C to +150°C
Power Dissipation	1W
Lead Temperature (Soldering, 10 seconds)	300°C

## Operating Conditions

	MIN	MAX	UNITS
Supply Voltage (V <sub>CC</sub> )	4.75	5.25	V
Ambient Temperature (T <sub>A</sub> )	0	+70	°C

DC Electrical Characteristics T<sub>A</sub> = 0°C to +70°C, V<sub>CC</sub> = 5V ±5%

SYMBOL	PARAMETER	CONDITIONS	MM2114 MM2114.2 MM2114.25 MM2114.3		MM2114-L MM2114.2L MM2114.25L MM2114.3L		UNITS
			MIN	MAX	MIN	MAX	
V <sub>IH</sub>	Logical "1" Input Voltage		2.0	V <sub>CC</sub>	2.0	V <sub>CC</sub>	V
V <sub>IL</sub>	Logical "0" Input Voltage		0.5	0.8	0.5	0.8	V
V <sub>OH</sub>	Logical "1" Output Voltage	I <sub>OH</sub> = -1.0 mA	2.4		2.4		V
V <sub>OL</sub>	Logical "0" Output Voltage	I <sub>OL</sub> = 2.1 mA		0.4		0.4	V
I <sub>II</sub>	Input Load Current	V <sub>IH</sub> = 0 to 5.25V	-10	10	-10	10	µA
I <sub>LO</sub>	Output Leakage Current	V <sub>O</sub> = 4V to 0.4V, C <sub>S</sub> = V <sub>IH</sub>	-10	10	-10	10	µA
ICC1	Power Supply Current	All Inputs = 5.25V, T <sub>A</sub> = 25°C		95		65	mA
ICC2	Power Supply Current	All Inputs = 5.25V, T <sub>A</sub> = 0°C		100		70	mA

AC Electrical Characteristics T<sub>A</sub> = 0°C to +70°C, V<sub>CC</sub> = 5V ±5%, (Note 2)

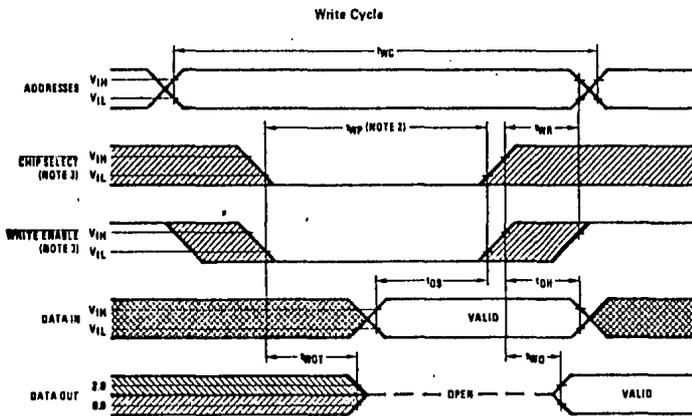
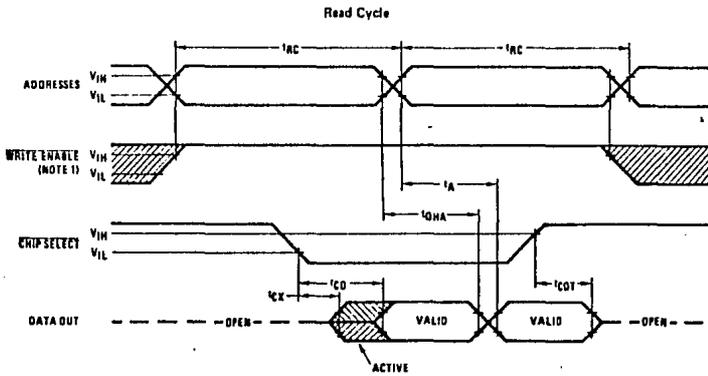
SYMBOL	PARAMETER	MM2114.2 MM2114.2L		MM2114.25 MM2114.25L		MM2114.3 MM2114.3L		MM2114 MM2114-L		UNITS
		MIN	MAX	MIN	MAX	MIN	MAX	MIN	MAX	
READ CYCLE										
t <sub>RC</sub>	Read Cycle Time (W <sub>E</sub> = V <sub>IH</sub> )	200		250		300		450		ns
t <sub>RA</sub>	Access Time		200		250		300		450	ns
t <sub>CO</sub>	Chip Select to Output Valid		70		90		100		120	ns
t <sub>CS</sub>	Chip Select to Output Active	70		20		20		20		ns
t <sub>COT</sub>	Chip Select to Output TRI STATE	0	40	0	60	0	80	0	100	ns
t <sub>OHA</sub>	Output Hold from Address Change	10		10		10		10		ns
WRITE CYCLE										
t <sub>WC</sub>	Write Cycle Time	200		250		300		450		ns
t <sub>WP</sub>	Write Pulse Width	100		125		150		200		ns
t <sub>WR</sub>	Write Recovery Time	0		0		0		0		ns
t <sub>DS</sub>	Data Set Up Time	100		125		150		200		ns
t <sub>DH</sub>	Data Hold Time	0		0		0		0		ns
t <sub>WOT</sub>	Write Enable to Output TRI STATE	0	40	0	60	0	80	0	100	ns
t <sub>WO</sub>	Write Enable to Output Valid		80		90		100		120	ns

Capacitance T<sub>A</sub> = 25°C, f = 1 MHz, (Note 3)

SYMBOL	PARAMETER	CONDITIONS	MM2114 MM2114.2 MM2114.25 MM2114.3		MM2114-L MM2114.2L MM2114.25L MM2114.3L		UNITS
			MIN	MAX	MIN	MAX	
C <sub>IN</sub>	Input Capacitance	All Input V <sub>IH</sub> = 0V		5		5	pF
C <sub>OUT</sub>	Output Capacitance	V <sub>O</sub> = 0V		10		10	pF

Note 1. Typical values at T<sub>A</sub> = 25°C.Note 2. t<sub>RC</sub> is for a single. For test purposes, input

## Switching Time Waveforms



Note 1:  $\overline{WE}$  is high during a read cycle (WE 2:  $V_{IHMIN}$ ).

Note 2:  $t_{WP}$  defines the period when both  $\overline{CS}$  and  $\overline{WE}$  are low.  $t_{WR}$  is referenced to the later of  $\overline{CS}$  or  $\overline{WE}$  going low while  $t_{DS}$ ,  $t_{OH}$  and  $t_{WOT}$  are referenced to the earlier of  $\overline{CS}$  or  $\overline{WE}$  going high.  $t_{OW}$  and  $t_{WO}$  are referenced to  $\overline{WE}$  with  $\overline{CS}$  low.

Note 3: Either  $\overline{WE}$  or  $\overline{CS}$  (or both) must be high during address transitions to prevent erroneous writes.

TTL  
MSI

**TYPES SN54LS138, SN54LS139, SN54S138, SN54S139,  
SN74LS138, SN74LS139, SN74S138, SN74S139  
DECODERS/DEMULTIPLEXERS**

BULLETIN NO. DL-5 7611304, DECEMBER 1972-REVISED OCTOBER 1976

- Designed Specifically for High-Speed: Memory Decoders Data Transmission Systems
- 'S138 and 'LS138 3-to-8-Line Decoders Incorporate 3 Enable Inputs to Simplify Cascading and/or Data Reception
- 'S139 and 'LS139 Contain Two Fully Independent 2-to-4-Line Decoders/ Demultiplexers
- Schottky Clamped for High Performance

TYPE	TYPICAL PROPAGATION DELAY (3 LEVELS OF LOGIC)	TYPICAL POWER DISSIPATION
'LS138	22 ns	32 mW
'S138	8 ns	245 mW
'LS139	22 ns	34 mW
'S139	7.5 ns	300 . . .

**description**

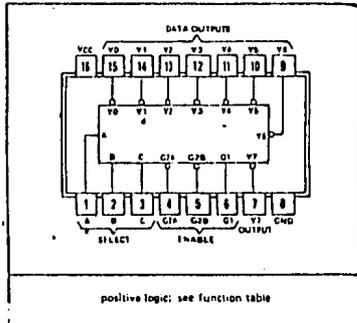
These Schottky-clamped TTL MSI circuits are designed to be used in high-performance memory-decoding or data-routing applications requiring very short propagation delay times. In high-performance memory systems these decoders can be used to minimize the effects of system decoding. When employed with high-speed memories utilizing a fast-enable circuit the delay times of these decoders and the enable time of the memory are usually less than the typical access time of the memory. This means that the effective system delay introduced by the Schottky-clamped system decoder is negligible.

The 'LS138 and 'S138 decode one-of-eight lines dependent on the conditions at the three binary select inputs and the three enable inputs. Two active-low and one active-high enable inputs reduce the need for external gates or inverters when expanding. A 24-line decoder can be implemented without external inverters and a 32-line decoder requires only one inverter. An enable input can be used as a data input for demultiplexing applications.

The 'LS139 and 'S139 comprise two individual two-line-to-four-line decoders in a single package. The active-low enable input can be used as a data line in demultiplexing applications.

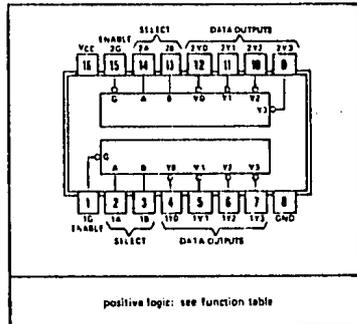
All of these decoders/demultiplexers feature fully buffered inputs each of which represents only one normalized Series 54LS/74LS load ('LS138, 'LS139) or one normalized Series 54S/74S load ('S138, 'S139) to its driving circuit. All inputs are clamped with high-performance Schottky diodes to suppress line-ringing and simplify system design. Series 54LS and 54S devices are characterized for operation over the full military temperature range of -55°C to 125°C; Series 74LS and 74S devices are characterized for 0°C to 70°C industrial systems.

SN54LS138, SN54S138 . . . J OR W PACKAGE  
SN74LS138, SN74S138 . . . J OR N PACKAGE  
(TOP VIEW)



positive logic; see function table

SN54LS139, SN54S139 . . . J OR W PACKAGE  
SN74LS139, SN74S139 . . . J OR N PACKAGE  
(TOP VIEW)

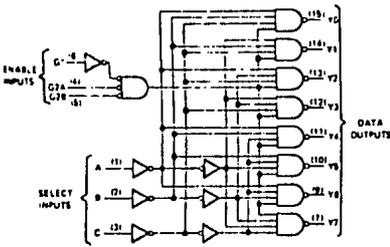


positive logic; see function table

# TYPES SN54LS138, SN54S138, SN54LS139, SN54S139 SN74LS138, SN74S138, SN74LS139, SN74S139 DECODERS/DEMULTIPLEXERS

functional block diagrams and logic

'LS138, 'S138

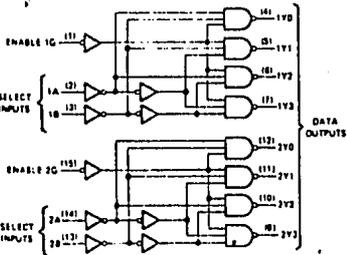


'LS138, 'S138  
FUNCTION TABLE

ENABLE		SELECT			OUTPUTS							
G1	G2*	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	H	H	H	H
H	L	L	L	H	H	L	H	H	H	H	H	H
H	L	L	H	L	H	H	L	H	H	H	H	H
H	L	L	H	H	H	H	L	H	H	H	H	H
H	L	H	L	L	H	H	H	L	H	H	H	H
H	L	H	L	H	H	H	H	L	H	H	H	H
H	L	H	H	L	H	H	H	H	L	H	H	H
H	L	H	H	H	H	H	H	H	L	H	H	H

\*G2 = G2A + G2B  
H = high level, L = low level, X = irrelevant

'LS139, 'S139



'LS139, 'S139  
(EACH DECODER/DEMULTIPLEXER)  
FUNCTION TABLE

ENABLE		SELECT		OUTPUTS			
G	B	A	Y0	Y1	Y2	Y3	
H	X	X	H	H	H	H	
L	L	L	L	H	H	H	
L	L	H	H	L	H	H	
L	H	L	H	H	L	H	
L	H	H	H	H	H	L	

H = high level, L = low level, X = irrelevant

### schematics of inputs and outputs

<p><b>EQUIVALENT OF EACH INPUT OF 'LS138, 'LS139</b></p>	<p><b>EQUIVALENT OF EACH INPUT OF 'S138, 'S139</b></p>	<p><b>TYPICAL OF OUTPUTS OF 'LS138, 'LS139</b></p>	<p><b>TYPICAL OF OUTPUTS OF 'S138, 'S139</b></p>
--	--	--	--

**TEXAS INSTRUMENTS**  
INCORPORATED  
POST OFFICE BOX 5612 • DALLAS, TEXAS 75222

7-135

# TYPES SN54LS138, SN54LS139, SN74LS138, SN74LS139, DECODERS/DEMULTIPLEXERS

REVISED DECEMBER 1980

absolute maximum ratings over operating free air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage	7 V
Operating free air temperature range: SN54LS138, SN54LS139 Circuits	-55°C to 125°C
SN74LS138, SN74LS139 Circuits	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1. Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54LS138			SN74LS138			UNIT
	MIN	NOM	MAX	MIN	NOM	MAX	
Supply voltage, $V_{CC}$	4.6	6	5.5	4.75	6	5.25	V
High-level output current, $I_{OH}$	-400			-400			µA
Low-level output current, $I_{OL}$	4			8			mA
Operating free air temperature, $T_A$	-55	125	0	0	70	70	°C

electrical characteristics over recommended operating free air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>1</sup>	SN54LS138			SN74LS138			UNIT
		MIN	TYP <sup>2</sup>	MAX	MIN	TYP <sup>2</sup>	MAX	
$V_{IH}$ High-level input voltage		2			2			V
$V_{IL}$ Low-level input voltage			0.7			0.8		V
$V_{IK}$ Input clamp voltage	$V_{CC} = \text{MIN.}, I_I = -18 \text{ mA}$		-1.5			-1.3		V
$V_{OH}$ High-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V},$ $V_{IL} = V_{IL \text{ max.}}, I_{OH} = -400 \mu\text{A}$	2.5	3.4		2.7	3.4		V
$V_{OL}$ Low-level output voltage	$V_{CC} = \text{MIN.}, V_{IH} = 2 \text{ V},$ $V_{IL} = V_{IL \text{ max.}}$	0.25	0.4		0.25	0.4		V
$I_I$ Input current at maximum input voltage	$V_{CC} = \text{MAX.}, V_I = 7 \text{ V}$		0.1			0.1		mA
$I_{IH}$ High-level input current	$V_{CC} = \text{MAX.}, V_I = 2.7 \text{ V}$		20			20		µA
$I_{IL}$ Low-level input current	$V_{CC} = \text{MAX.}, V_I = 0.4 \text{ V}$		-0.4			-0.4		mA
$I_{OS}$ Short-circuit output current	$V_{CC} = \text{MAX.}$ Outputs enabled and open	LS138 LS139	-20 -6	-100 -40	-20 -6	-100 -40		mA
$I_{OS}$ Supply current	$V_{CC} = \text{MAX.}$ Outputs enabled and open	LS138 LS139	6.3 6.8	10 11	6.3 6.8	10 11		mA

<sup>1</sup>If all conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions for the appropriate device type.

<sup>2</sup>All typical values are at  $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$ .

<sup>3</sup>Not more than one output should be shorted at a time.

switching characteristics,  $V_{CC} = 5 \text{ V}, T_A = 25^\circ\text{C}$

PARAMETER <sup>1</sup>	FROM (INPUT)	TO (OUTPUT)	LEVELS OF DELAY	TEST CONDITIONS	SN54LS138			SN74LS138			UNIT
					MIN	TYP	MAX	MIN	TYP	MAX	
$t_{PLH}$	Binary Select	Any	2	$C_L = 15 \text{ pF},$ $R_L = 2 \text{ k}\Omega,$ See Note 2	13	20		13	20		ns
$t_{PHL}$					27	41		22	30		ns
$t_{PLM}$					18	27		1E	25		ns
$t_{PHL}$					26	39		25	36		ns
$t_{PLM}$					12	18		1E	24		ns
$t_{PHL}$					21	32		21	32		ns
$t_{PLM}$	Enable	Any	3		17	26					ns
$t_{PHL}$					26	38					ns

<sup>1</sup> $t_{PLM}$  = propagation delay time, low-to-high output;  $t_{PHL}$  = propagation delay time, high-to-low-level output.  
NOTE 2. Load circuits and waveforms are shown on Page 3-11.

TTL  
MSI

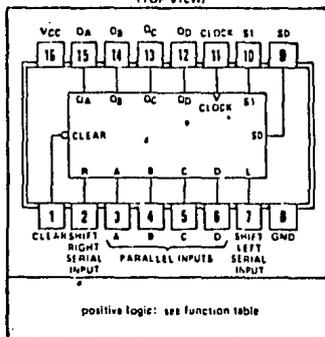
TYPES SN54194, SN54LS194A, SN54S194,  
SN74194, SN74LS194A, SN74S194  
4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS

BULLETIN NO. DL-57C11866 MARCH 1974—REVISED OCTOBER 1978

SN54194, SN54LS194A, SN54S194... J OR W PACKAGE  
SN74194, SN74LS194A, SN74S194... J OR N PACKAGE  
(TOP VIEW)

- Parallel Inputs and Outputs
- Four Operating Modes:  
Synchronous Parallel Load  
Right Shift  
Left Shift  
Do Nothing
- Positive Edge-Triggered Clocking
- Direct Overriding Clear

TYPE	TYPICAL MAXIMUM FREQUENCY	TYPICAL POWER DISSIPATION
'194	36 MHz	195 mW
'LS194A	36 MHz	75 mW
'S194	105 MHz	425 mW



description

These bidirectional shifts registers are designed to incorporate virtually all of the features a system designer may want in a shift register. The circuit contains 46 equivalent gates and features parallel inputs, parallel outputs, right-shift and left-shift serial inputs, operating mode-control inputs, and a direct overriding clear line. The register has four distinct modes of operation, namely:

- Parallel (broadside) load
- Shift right (in the direction QA toward QD)
- Shift left (in the direction QD toward QA)
- Inhibit clock (do nothing)

Synchronous parallel loading is accomplished by applying the four bits of data and taking both mode control inputs, S0 and S1, high. The data are loaded into the associated flip-flops and appear at the outputs after the positive transition of the clock input. During loading, serial data flow is inhibited.

Shift right is accomplished synchronously with the rising edge of the clock pulse when S0 is high and S1 is low. Serial data for this mode is entered at the shift-right data input. When S0 is low and S1 is high, data shifts left synchronously and new data is entered at the shift-left serial input.

Clocking of the flip-flop is inhibited when both mode control inputs are low. The mode controls of the SN54194; SN74194 should be changed only while the clock input is high.

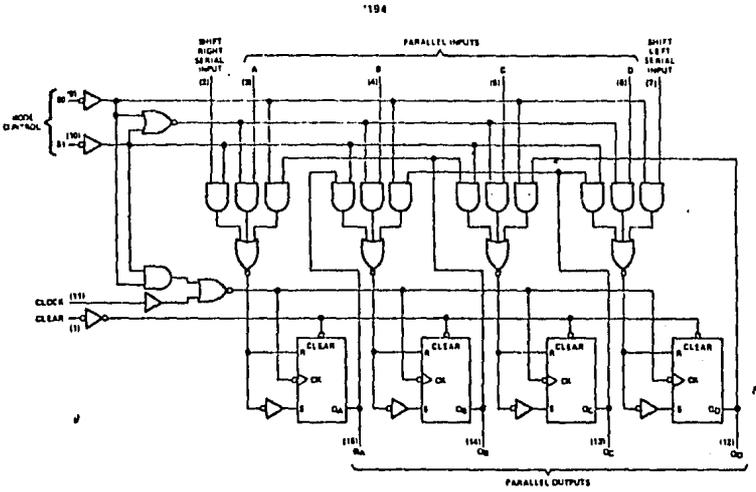
FUNCTION TABLE

CLEAR	MODE		INPUTS				OUTPUTS						
	S1	S0	CLOCK	SERIAL LEFT	SERIAL RIGHT	PARALLEL A	PARALLEL B	PARALLEL C	PARALLEL D	QA	QB	QC	QD
L	X	X	X	X	X	X	X	X	X	L	L	L	L
H	X	X	L	X	X	X	X	X	X	QA0	QB0	QC0	QD0
H	H	H	1	X	X	a	b	c	d	a	b	c	d
H	L	H	1	X	X	X	X	X	X	H	QA0	QB0	QC0
H	L	H	1	X	L	X	X	X	X	L	QA0	QB0	QC0
H	H	L	1	H	X	X	X	X	X	QB0	QC0	QD0	H
H	H	L	1	L	X	X	X	X	X	QB0	QC0	QD0	L
H	L	L	X	X	X	X	X	X	X	QA0	QB0	QC0	QD0

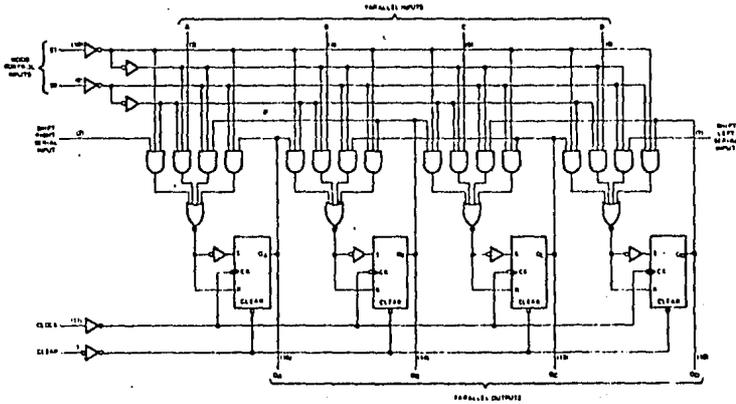
H = high level (steady state)  
L = low level (steady state)  
X = irrelevant (any input, including transitional)  
1 = transition from low to high level  
a, b, c, d = the level of steady state input at inputs A, B, C, or D respectively  
QA0, QB0, QC0, QD0 = the level of QA, QB, QC, or QD respectively, before the indicated steady state input conditions were established  
QA0n, QB0n, QC0n, QD0n = the level of QA, QB, QC, or QD respectively, before the most recent transition of the clock

TYPES SN54194, SN54LS194A, SN54S194,  
SN74194, SN74LS194A, SN74S194  
4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS

functional block diagrams

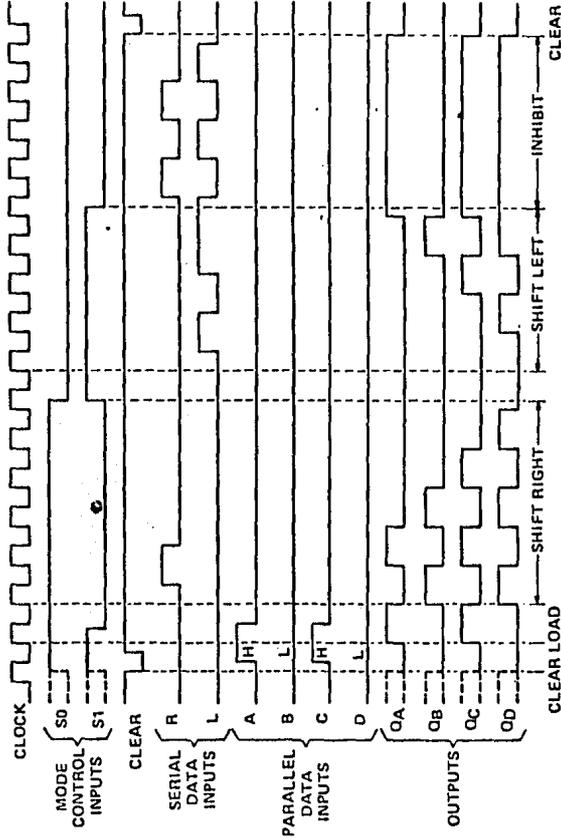


'LS194A, 'S194



TYPES SN54194, SN54LS194A, SN54S194,  
 SN74194, SN74LS194A, SN74S194  
**4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS**

typical clear, load, right-shift, left-shift, inhibit, and clear sequences



# TYPES SN54S194, SN74S194

## 4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS

REVISED DECEMBER 1970

absolute maximum ratings over operating free-air temperature range (unless otherwise noted)

Supply voltage, $V_{CC}$ (see Note 1)	7 V
Input voltage	5.5 V
Operating free-air temperature range: SN54S194	-55°C to 125°C
SN74S194	0°C to 70°C
Storage temperature range	-65°C to 150°C

NOTE 1: Voltage values are with respect to network ground terminal.

recommended operating conditions

	SN54S194			SN74S194			UNIT
	MIN	NDM	MAX	MIN	NDM	MAX	
Supply voltage, $V_{CC}$	4.5	B	5.5	4.75	5	5.25	V
High-level output current, $I_{OH}$			-1			-1	mA
Low-level output current, $I_{OL}$			20			20	mA
Clock frequency, $f_{clock}$	0		70	0		70	KHz
Width of clock pulse, $t_w(\text{clock})$			7			7	ns
Width of clear pulse, $t_w(\text{clear})$			12			12	ns
Setup time, $t_{su}$	Mode control		11			11	ns
	Serial and parallel data		5			5	ns
	Clear inactive-state		0			0	ns
Hold time at any input, $t_h$			3			3	ns
Operating free-air temperature, $T_A$	-55		125	0		70	°C

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS <sup>†</sup>	SN54S194			SN74S194			UNIT	
		MIN	TYP	MAX	MIN	TYP	MAX		
$V_{IH}$ High-level input voltage		2			2			V	
$V_{IL}$ Low-level input voltage				0.0			0.9	V	
$V_{IK}$ Input clamp voltage	$V_{CC} = \text{MIN}$ , $I_I = -10 \text{ mA}$			-1.2			-1.2	V	
$V_{OH}$ High-level output voltage	$V_{CC} = \text{MIN}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.0 \text{ V}$ , $I_{OH} = -1 \text{ mA}$	2.5	3.4	<sup>d</sup>	2.7	3.4		V	
$V_{OL}$ Low-level output voltage	$V_{CC} = \text{MIN}$ , $V_{IH} = 2 \text{ V}$ , $V_{IL} = 0.0 \text{ V}$ , $I_{OL} = 20 \text{ mA}$			0.5			0.5	V	
$I_I$ Input current at maximum input voltage	$V_{CC} = \text{MAX}$ , $V_I = 5.5 \text{ V}$			1			1	mA	
$I_{IH}$ High-level input current	$V_{CC} = \text{MAX}$ , $V_I = 2.4 \text{ V}$			50			50	μA	
$I_{IL}$ Low-level input current	$V_{CC} = \text{MAX}$ , $V_I = 0.5 \text{ V}$			-2			-2	mA	
$I_{OS}$ Short-circuit output current <sup>‡</sup>	$V_{CC} = \text{MAX}$	-40		-100	-40		-100	mA	
$I_{CC}$ Supply current	$V_{CC} = \text{MAX}$ , See Note 2			65			85	135	mA
	$V_{CC} = \text{MAX}$ , $T_A = 125^\circ\text{C}$ , W package See Note 2			110					mA

<sup>†</sup>For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

<sup>‡</sup>All typical values are at  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$ .

<sup>‡</sup>Not more than one output should be shorted at a time, and duration of the short-circuit should not exceed one second.

NOTE 2: With all outputs open, inputs A through D grounded, and 4.5 V applies to SD, ST, clear, and the serial inputs,  $I_{CC}$  is tested with a momentary GND, then 4.5 V, applied to clock.

switching characteristics,  $V_{CC} = 5 \text{ V}$ ,  $T_A = 25^\circ\text{C}$

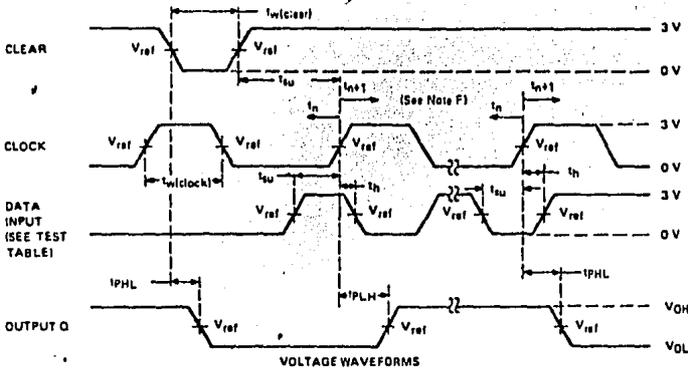
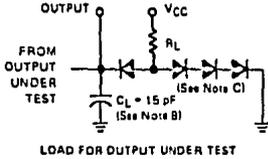
PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
$f_{max}$ Maximum clock frequency		70	105		MHz
$t_{PHL}$ Propagation delay time, high-to-low-level output from clear	$C_L = 15 \text{ pF}$		12.5	18.5	ns
$t_{PLH}$ Propagation delay time, low-to-high-level output from clock	$R_L = 280 \Omega$	4	8	12	ns
$t_{PHL}$ Propagation delay time, high-to-low-level output from clock	See Figure 1	4	11	16.5	ns

**TYPES SN54194, SN54LS194A, SN54S194,  
SN74194, SN74LS194A, SN74S194**  
**4-BIT BIDIRECTIONAL UNIVERSAL SHIFT REGISTERS**

**PARAMETER MEASUREMENT INFORMATION**

TEST TABLE FOR SYNCHRONOUS INPUTS

DATA INPUT FOR TEST	S1	S0	OUTPUT TESTED (SEE NOTE E)
A	4.5 V	4.5 V	QA at $t_{n+1}$
B	4.5 V	4.5 V	QB at $t_{n+1}$
C	4.5 V	4.5 V	QC at $t_{n+1}$
D	4.5 V	4.5 V	QD at $t_{n+1}$
L Serial Input	4.5 V	0 V	QA at $t_{n+4}$
R Serial Input	0 V	4.5 V	QD at $t_{n+4}$



- NOTES: A. The clock pulse generator has the following characteristics:  $Z_{out} = 50 \Omega$  and PRR  $\leq 1$  MHz. For '194,  $t_r \leq 7$  ns and  $t_f \leq 7$  ns. For 'LS194A,  $t_r \leq 15$  ns and  $t_f \leq 6$  ns. For 'S194,  $t_r \leq 2.5$  ns and  $t_f \leq 2.5$  ns. When testing  $t_{max}$  vary PRR.
- B.  $C_L$  includes probe and jig capacitance.
- C. All diodes are 1N3064 or 1N316.
- D. A clear pulse is applied prior to each test.
- E. For '194 and 'S194,  $V_{ref} = 1.5$  V. For 'LS194A,  $V_{ref} = 1.3$  V.
- F. Propagation delay times ( $t_{PLH}$  and  $t_{PHL}$ ) are measured at  $t_{n+1}$ . Proper shifting of data is verified at  $t_{n+4}$  with a functional test.
- G.  $t_n$  = bit time before clocking transition.  
 $t_{n+1}$  = bit time after one clocking transition.  
 $t_{n+4}$  = bit time after four clocking transitions.

FIGURE 1—SWITCHING TIMES

**TEXAS INSTRUMENTS**  
INCORPORATED  
POST OFFICE BOX 5012 • DALLAS • TEXAS 75222

1-323

**APENDICE C**

**LENGUAJE**

**BASIC**

## APENDICE

### C.1 ELEMENTOS DEL LENGUAJE DE CONTROL BASIC

#### C.1.1 NUMEROS Y CONSTANTES

Todos los números son enteros y podrán ser menores o iguales a 32767.

Los números son almacenados internamente como complemento a dos en 16 bits. Para programas, las entradas y las salidas los números pueden ser expresados como enteros, hexadecimal o en caracteres -- del código ASCII (Código de 7 bits); la forma de hacerlo es denotando el número, con un caracter de "%" para hexadecimal antepuesto al número y de la misma forma un caracter de ":" para código ASCII, como entero sólo se denota el número.

#### C.1.2 VARIABLES

Se pueden tener hasta 52 variables, éstas se representan con las letras del abecedario de la A a la Z y de la AO hasta la ZO. Sólo se tiene un arreglo unidimensional representado como @(I). El mismo espacio utilizado por @(I) podrá ser accedido byte por byte usando el &(J). Es posible -- tener como suscriptor una expresión aritmética -- (p.e. &(J + 2 \* L)).

#### C.1.3 FUNCIONES

ABS (X) Entrega el valor absoluto de X.  
RND (X) Entrega un número cualquiera entre 1 y X. (inclusive).  
SIZE Entrega el número de bytes disponibles, en el área para programas y texto.  
SGN (X) Regresa un 1 si X es positivo (o cero) ó -1 si X es negativo.  
AND(X,Y) Entrega los 16 bits después de realizar la función booleana AND de X y Y.  
OR(X,Y) Entrega los 16 bits después de realizar la función Booleana OR de X y Y.  
XOR(X,Y) Entrega los 16 bits después de realizar la función Booleana OR exclusiva de X y Y.  
GET (X) Entrega el contenido de los 8 bits de la -- dirección de memoria X.  
IN (X) Entrega el valor de entrada de 1 byte desde el puerto X (X debe estar entre 0 y 255 inclusive).  
LOC Entrega la dirección absoluta de @(0) y - &(0).

## C.1.4 OPERADORES ARITMETICOS Y DE COMPARACION

/	División
*	Multiplicación u operador lógico AND.
-	Substracción o complemento a dos.
+	Adición u operador lógico OR.
>	Comparación de mayor que.
<	Comparación de menor que.
=	Comparación de igual a.
#	Comparación de no igual a.
>=	Comparación de mayor que o igual a.
<=	Comparación de menor que o igual a.

Si los operadores aritméticos +, -, \* y / dan como resultado un valor absoluto mayor que 32767, este valor genera un error y el basic de control imprime un mensaje de la forma "HOW?".

Todos los operadores de comparación dan como resultado un 1 si es verdadero y un 0 si es falso.

## C.1.5 EXPRESIONES

Las expresiones son formadas a partir de elementos numéricos a través de operadores numéricos o de comparación. Los elementos numéricos incluyen --- constantes, variables, elementos de un arreglo de 2 bytes  $\text{C}(1)$  o 1 byte de un elemento del arreglo & (J), funciones y otras expresiones entre paréntesis.

La jerarquía para evaluar las expresiones es como sigue: primero lo que se encuentra entre paréntesis, la multiplicación y la división, la adición y substracción y por último los operadores de comparación o los operadores \* y /.

## C.2 SINTAXIS DEL CONTROL BASIC

### C.2.1 SINTAXIS GENERAL DEL LENGUAJE DE CONTROL BASIC

Existe un número de definiciones especiales usadas a través de este apéndice que contiene varias reglas generales de sintaxis utilizadas cuando se meten y editan programas. Enseguida se muestran las definiciones de estos términos.

#### COMANDO.

Aplica para palabras reservadas que podrán ser usadas en cada uno de los comandos o declaraciones directas.

#### COMANDO DIRECTO

Comandos que podrán ser tecleados directamente --- desde la consola en respuesta al prompt que presenta el lenguaje.

#### DECLARACION

Una línea numerada en un programa que está compuesta de uno o varios comandos.

#### MULTIPLE DECLARACION DE COMANDO

Una línea numerada en un programa que está compuesta de varios comandos (en la misma línea), sepa---rados por un punto y coma.

#### FUNCION

Una de las diez estructuras intrínsecas que podrán utilizarse en expresiones. (Note que los comandos no pueden ser usados en expresiones).

#### PROGRAMA ACTUAL

El programa que se imprime en la consola cuando -- "LIST" es tecleado.

#### AREA DE TEXTO

Es el área de memoria reservada para el almacena-miento del programa actual y los arreglos.

Hay un número de reglas de sintaxis que deben se-guirse cuando se está metiendo y editando un pro-grama a continuación se presenta un resumen:

1. Un programa consiste de una o más declaraciones numeradas. El número de declaración tiene que ser entero y estar dentro del rango entre 1 y 32767, inclusive.
2. Múltiple declaración de comando tienen que uti-lizar el punto y coma como separador de coman-dos. Hay tres excepciones y éstas son: GOTO, STOP y RETURN que no pueden tener enseguida un punto y coma y otro comando; éste deberá ser el último comando de la línea.
3. Cuando el comando directo RUN es usado, la de-claración con el número de línea menor es eje-cutada primero, seguido inmediatamente por el siguiente número de línea menor, etc. Las de-claraciones GOTO, RUN, STOP, GOSUB y RETURN, pueden alterar esta secuencia.
4. La ejecución de los comandos cuando hay múlti-ple declaración de comandos se realiza de iz-quierda a derecha. El comando IF es un caso

especial ya que si la condición de prueba es falsa, todos los comandos a la derecha son ignorados ejecutándose a continuación la siguiente línea.

5. Los espacios (blancos) podrán ser utilizados u omitidos libremente excepto para los siguientes casos: constantes, comandos y funciones del teclado, no pueden contener blancos intercalados.
6. La ejecución de un programa que está activo o listándose por algún tipo de salida podrá ser detenido presionando la tecla Control - C (usualmente las dos teclas, CTR y C, oprimiendo simultáneamente) en la consola.

### C.2.2 ABREVIACIONES Y RESUMEN DE COMANDOS

Los comandos y palabras reservadas de función pueden ser abreviadas si se desea. El intérprete almacena los programas como caracteres ASCII, utilizando un byte por cada carácter, las formas de abreviación de comandos reduce bastante el espacio requerido en memoria para almacenar los programas. Esto es importante si el programa es almacenado en PROM para futuros usos.

Las abreviaturas son formadas para trincar varias letras de un comando y reemplaza éstas con un punto. Por ejemplo, "p.", "PR.", "PRI." y "PRIN.", -- todas tienen la misma función que la palabra PRINT. A continuación se definen las abreviaciones cortas de los comandos directos, declaraciones y funciones.

COMANDOS DIRECTOS

AUTORUN=AUTORUN  
 C.=CALL  
 E.=EPROM  
 F.=FOR  
 G.=GOTO  
 GOS.=GOSUB  
 IF=IF  
 IN.=INPUT  
   =LET (implied)  
 L.=LIST  
 LO.=LOAD  
 LOCK=LOCK  
 NEW=NEW  
 NE.=NEXT  
 NU.=NULL  
 O.=OUT  
 P.=PRINT  
 PUT=PUT  
 Q.=QUIT  
 R.=RDOS  
 R.=RETURN  
 REM=REM  
 RUN=RUN  
 S.=SAVE  
 S.=STEP  
 ST.=STOP  
 TO=TO  
 W.=WIDTH

DECLARACIONES

AUTORUN=AUTORUN  
 C.=CALL  
 F.=FOR  
 G.=GOTO  
 GOS.=GOSUB  
 IF=IF  
 IN.=INPUT  
   =LET (implied)  
 NE.=NEXT  
 O.=OUT  
 P.=PRINT  
 PUT=PUT  
 R.=RETURN  
 REM=REM  
 RUN=RUN  
 S.=STEP  
 ST.=STOP  
 TO=TO

FUNCIONES

A.=ABS  
 AND=AND  
 G.=GET  
 IN=IN  
 L.=LOC  
 OR=OR  
 R.=RND  
 S.=SIZE  
 SGN=SGN  
 X.=XOR

Como se definió en la sección C.6 un comando es -- parte de una declaración cuando ésta es parte de -- un programa. Sin embargo, cuando un comando es te-- cleado por la consola sin que le preceda un número de línea. Este es un comando directo. Los coman-- dos directos no son almacenados por el lenguaje, -- debido a que son ejecutados inmediatamente.

### C.2.3 ORGANIZACION DE MEMORIA DEL CONTROL BASIC

El texto del programa actual está almacenado en me-- moria, un carácter ASCII por byte. Los números de-- línea utilizan un byte bajo y un byte alto, 16 bits binarios y son almacenados con el texto. La can-- tidad de espacio de memoria disponible para el -- programa actual podrá ser cambiado por medio del -- comando LOCK. El número de bytes disponibles, no utilizados por el programa actual puede obtenerse con la función SIZE. Estos bytes no utilizados son usados para almacenamiento de dos bytes, un byte y un arreglo de cadena de caracteres.

El control basic aloja la memoria en páginas o uni-- dades de 256 bytes. La organización de memoria -- es de la siguiente forma:

Páginas de la 0 a la 15 almacén de programa de con-- trol basic.

Páginas de la 16 a la 31 usado para previo almace-- namiento de programas en PROM.

Páginas 32 y 33 utilizado para variables y almacén del STACK.

Páginas 34 y 35 área de texto y arreglos.

### C.3 COMANDOS Y DECLARACIONES DEL CONTROL BASIC

#### C.3.1 COMANDOS DE ASIGNACION

##### C.3.1.1 COMANDO LET

El comando Let podrá utilizarse para eva-- luar expresiones y almacenar valores en variables, el arreglo de doble byte @ (I), y el arreglo sen cillo de un byte & (J).

Solamente una variable de un elemento del arreglo puede ponerse en un singular comando LET. La pa-- labra LET es opcional.

Por ejemplo LET & (I) = & (I+L) es lo mismo que -- & (I)=&(I+L)

##### C.3.1.2 COMANDO PUT

El comando PUT podrá utilizarse para evaluar

expresiones y almacenar el valor (cuando este se encuentre entre 0 y 255) en una localización de memoria absoluta.

La forma del PUT es:

PUT (X) = a,b,c

donde a,b, y c son expresiones cuyos valores son almacenados en forma consecutiva, comensando en la localización de memoria cuya dirección está dada por el valor de la expresión X.

La contraparte del comando PUT, es el comando GET. El comando GET es la función opuesta al comando -- PUT.

GET (X) podrá usarse en una expresión y regresa el contenido de la dirección absoluta X de memoria.

### C.3.2 COMANDOS DE CONTROL

#### C.3.2.1 COMANDO IF

El comando IF consiste de la palabra IF seguida por una expresión, y está, seguida de uno o más comandos.

Por ejemplo.

```
10 IF A < B LET X = 3; PRINT 'A ES MENOR QUE B'
```

El comando prueba el valor de la expresión  $A < B$  si el resultado es verdadero el o los comandos que se encuentran en la misma línea son ejecutados, si el valor de la expresión es falsa, continua con la siguiente declaración. Nótese que la palabra THEN no es utilizada.

#### C.3.2.2 COMANDO GOTO

El comando GOTO consiste de la palabra GOTO seguida por un número de línea (etiqueta) o expresión.

Ejemplo:

```
10 GOTO 120 ; 10 GOTO A* 10 + B
```

Esta instrucción causa que en el momento de ejecutar se esta declaración, el control de programa brinque a la línea etiquetada con el número.

### C.3.2.3 COMANDO FOR

Los comandos FOR y NEXT son utilizados para hacer procesos repetitivos en control basic. La declaración FOR consiste de la palabra FOR seguido por una variable o por un elemento del arreglo de doble byte, un signo de igual, una expresión, -- la palabra TO y otra expresión y opcionalmente la palabra -- STEP y una tercera expresión.

La variable o el doble byte del elemento del arreglo es llamada variable de control del proceso repetitivo. Esta variable es inicializada, de acuerdo al valor de la primer expresión antes de entrar en el proceso repetitivo. La segunda expresión corresponde al límite de la variable de control. Esta es evaluada y almacenada internamente como entrada. La tercer expresión está definida como el incremento que tiene la variable de Control, este incremento puede ser positivo negativo o cero. Si el incremento no se especifica, el control basic asume que es +1. Después que el incremento es -- almacenado, la ejecución del programa continúa con la siguiente o siguientes declaraciones.

### C.3.2.4 COMANDO NEXT

El comando NEXT consiste de la palabra NEXT seguida por la variable de control del proceso repetitivo. La variable de control es actualizada por la diferencia de el incremento y el resultado es comparado con el límite de la variable de -- control. Si éste está dentro del límite (inclusive) se repite el siguiente comando después del FOR. Si la variable de control actualizada está fuera del límite, el almacenamiento interno del proceso repetitivo se limpia y se procede a ejecutar la declaración inmediata después del NEXT.

### C.3.2.5 RESTRICCIONES DEL USO DEL COMANDO FOR Y NEXT

A continuación se listan una serie de casos que no son recomendados, principalmente del cuatro al ocho y algunos --- otros que deben ser tomados en consideración.

1. El proceso repetitivo se ejecutará como mínimo una vez, no importando el valor que contenga el incremento ni el límite de la variable de control.
2. Si el incremento es cero el proceso repetitivo nunca tendrá fin, a menos que la variable de control sea -- alterada en el trayecto del bloque de instrucciones -- que contiene el proceso.
3. Después de que el proceso repetitivo ha finalizado -- la variable de control queda actualizada con el valor límite de salida.
4. Debido a que el control basic es más bien intérprete que compilador, éste acepta perfectamente poner la -- declaración NEXT físicamente antes que la declaración

FOR, cambiando el flujo después con una declaración GOTO.

5. Esto es solamente para tener números diferentes de etiqueta en el FOR y en el NEXT, como a lo largo del programa hay IFs y GOTOS, se debe cuidar que el control -basic no vea un NEXT sin primero encontrar un FOR con la misma variable de control.
6. Esto es aceptable cuando se tiene un GOTO para salir -del proceso repetitivo y posteriormente un GOTO de ---regreso que nos introduzca de nueva cuenta dentro del proceso repetitivo.
7. Cuando un nuevo comando FOR tiene una variable de control, que es la misma utilizada en un proceso repetitivo anterior, el proceso repetitivo anterior es eliminado, quedando sólo el nuevo.
8. El proceso repetitivo FOR - NEXT puede anidarse en ---cada uno de los niveles usando diferentes variables de control. Esto se limita sólo por la pila de apuntadores utilizada por el intérprete.

### • C.3.3 COMANDO RUN

El comando RUN consiste de la palabra RUN seguido opcionalmente por un número de página. El comando RUN es una subrutina en gran escala; si se da un número de página es porque el programa de aplicación fue salvado en dicha página en una memoria EPROM. Si no se tecléa el número de página el intérprete de control basic asume que el programa está almacenado en el área de texto. Este comando ejecuta el programa --que se tiene almacenado.

### C.3.4 COMANDO AUTORUN

Si la primer línea de un programa almacenado en la página 10 Hex comienza con el comando AUTORUN, este programa correrá --cada que se le de reset al computador.

### C.3.5 COMANDO STOP

El comando stop consiste de la palabra STOP seguida por un -CR (tecla de RETURN). Este comando no podrá tener enseguida un punto y coma y otro comando en la misma línea. El comando STOP es el complemento del comando RUN, ya que éste nos -sirve para detener la ejecución de un programa.

## 3.6 COMANDOS DE ENTRADA Y SALIDA

### 3.6.1 COMANDO PRINT

El comando PRINT es utilizado para imprimir todos los tipos de salida en la consola, incluyendo cadenas de caracteres, -constantes representadas en decimal y hexadecimal, y los valores de variables, arreglos y expresiones. El formato del comando es la palabra PRINT seguida por una lista de campos separados por comas. Los campos permitidos se describen a -continuación.

1. Constantes (En forma: decimal, hexadecimal y ASCII)
2. Variables (Desde 1 a A a la Z y de AO hasta ZO)
3. Un byte, dos bytes y un elemento del arreglo
4. Expresiones formadas por operadores aritméticos y de comparación; así como las funciones disponibles
5. Cadenas de caracteres encerrados entre un par de comillas o por apóstrofes
6. Caracteres de control de formato

Los formatos de control que permite el lenguaje son descritos a continuación.

- # Especifica que el primer caracter es uno o varios --- espacios
- % Especifica el número de dígitos en hexadecimal
- , Especifica anexar espacios al principio (antes del -- campo)
- , Especifica que no brinque el inicio del siguiente renglón, después de finalizar el campo (después del campo)
- Tabulador para una columna especifica

El caracter "#" seguido por un número n en medio, imprime primero espacios (si es necesario) para formar números con al menos n espacios. Los espacios podrán ser anexados por medio de comas entre cada campo.

El comando PRINT genera un regreso de carro y un brinco de línea - al final del último campo en dicho comando. Sin embargo, si hay una coma al final de la línea, no se genera el regreso de carro.

### 3.6.2 COMANDO INPUT

El comando INPUT es usado como prompt para imprimir en una expresión o una cadena de caracteres a ser aceptada por el programa, en la variable, un elemento de un arreglo o una -- cadena de caracteres de un arreglo. La palabra INPUT es seguida por una lista de campos separados por comas. Estos -- campos sólo podrán ser cadenas de caracteres entre apóstrofes o entre comillas o controles de tabulador para la terminal. Estos campos se utilizan exactamente igual que en el comando PRINTI (ver sección C.4.1)

Cuando el comando de entrada es una variable o un elemento de un arreglo, el nombre de la variable es impreso automáticamente por el control basic como prompt. Si el intérprete forma un error en respuesta al prompt, el control basic regresa a la línea de INPUT y sólo reimprime el prompt.

### C.3.6.3 COMANDO OUT

El comando OUT es usado para enviar un byte de datos a un -- puerto de entrada/salida el formato de este comando es:

$$\text{OUT (X) = Y}$$

En donde X es el número de puerto y debe estar -- entre los valores de 1 y 255 solamente, e Y es una

expresión o una constante cuyo valor se debe encontrar entre 0 y 255.

La contraparte del comando OUT es IN, pero IN no es un comando sino mejor dicho, es una función.

La función input IN (X) es utilizada para leer datos o estatus de información desde un puerto de entrada salida.

El puerto número X es un valor o una expresión que se encuentra entre 0 y 255.

### C.3.7 COMANDOS NO EJECUTABLES

#### C.3.7.1 COMANDO REM

La palabra REM podrá ser usada en una declaración para demostrar que es una línea de comentario. Esta línea no es ejecutable y todo lo que sigue después del REM hasta el final de la línea es ignorado. El REM podrá ser anexado al final de una línea con -- otros comandos, separado por un punto y coma, todas las declaraciones antes del REM serán ejecutadas, después del REM, todo lo escrito será ignorado.

#### C.3.4 COMANDO AUTORUN

El AUTORUN es tratado exactamente igual que el REM, sólo en el caso en que sea reseteado, por hardware, el computador causa la ejecución de un programa que comience en la página número 16 (10 hexadecimal)

### C.3.8 COMANDOS DE EDICION

#### C.3.8.1 COMANDO NEW

El comando NEW es usado para borrar el programa -- actual almacenado en el área de texto (memoria RAM) Este es un comando directo que es ejecutado en el momento de teclear NEW, seguido por la presión de la tecla RETURN.

NEW es ejecutado automáticamente, por el control - basic, en el momento de encender el computador.

#### C.3.2 COMANDO LIST

El comando LIST es usado para imprimir varias o -- todas las declaraciones del programa actual que se encuentre en el área de texto en orden numérico, - en la consola. Este es comunmente utilizado cuando se está tecleando, editando y verificando un -- programa. Existen varias formas permitidas para -

el comando LIST.

El más sencillo es LIST y la tecla de RETURN, de esta forma se lista el programa actual desde la - primer línea hasta la última.

Un formato más completo es:

LIST X, n

Donde X es el número de línea donde se desea listar y n es el número de línea a ser listado. Estos valores son opcionales y deben de ir separado por una coma, si el valor n no es tecleado, no es necesario poner el separador.

#### C.4 ERRORES REPORTADOS

Solo tres mensajes de error existen en el lenguaje de control basic. Estos son impresos en la consola de salida en el momento en que son detectados. La declaración que contiene el error se imprime -- abajo, está con el signo de interrogación incierto en el punto en donde el error es detectado. Si el error ocurre cuando se corre el programa, la -- ejecución se detiene, debido a que el lenguaje de control basic es intérprete, la presencia de un -- error es una declaración. No podrá ser detectada hasta que dicha línea se encuentre en ejecución. Los mensajes de error son sólo mostrados por comandos directos ilegales o cuando son declaraciones = ilegales en un programa.

##### C.4.1 MENSAJE DE ERROR WHAT?

El mensaje de error WHAT? es impreso en la consola cuando el control basic no entiende un comando o declaración. Esto puede ocurrir por una gran variedad de razones. Por ejemplo cuando la sintaxis de un comando es errónea:

PTINT nos marca el error WHAT? ya que el comando correcto es PRINT.

##### C.4.2 MENSAJE DE ERROR HOW?

El mensaje de error HOW? es impreso en la consola cuando el control basic detecta una instrucción -- fuera de rango. Por ejemplo cuando una operación el resultado es mayor a 32767, se genera este --- error, también cuando un GOTO es direccionado a - un número de declaración que no existe en el programa.

##### C.4.3 MENSAJE DE ERROR SORRY.

Este mensaje es impreso cuando el control basic -- detecta que es incapaz de llevar a cabo un comando o declaración. Esto debido a falta de memoria o a limitaciones físicas del hardware. Por ejemplo si tratamos de almacenar una constante en el elemento 9000 del arreglo @ , se nos genera dicho error debido a que no existe área de texto para dicho elemento.

BIBLIOGRAFIA

NATIONAL "LINEAR DATABOOK" NATIONAL SEMICONDUCTOR CORP.  
SUNRYVALE, CALIF.

TEXAS INSTRUMENT " THE TTL DATA BOOK" TEXAS INSTRUMENT INC.  
DALLAS, TEX.

HERBERT TAUB "DIGITAL INTEGRATED ELECTRONICS"  
AND  
DONALD SCHILLING

MC. GRAW - HILL NEW YORK 1977

JAMES ANGELO JR. "ELECTRONICS"  
MC. GRAW - HILL NEW YORK 1969

MILTON KAUFMAN "MANUAL PARA INGENIEROS Y TECNICOS EN  
AND ELECTRONICA"

ARTHUR H. SEIDMAN  
MC. GRAW - HILL MEXICO 1982

CROMEMCO "3K CONTROL BASIC INSTRUCTION MANUAL"  
CROMEMCO INC. CALIFORNIA 1979

TEXAS INSTRUMENT "TMS 5501 MULTIFUNCTION INPUT/OUTPUT  
CONTROLLER" TEXAS INSTRUMENT INC.  
DALLAS TEX. 1976

HEWLETT PACKARD "PRACTICAL TEMPERATURE MEASUREMENTS"  
APLICATION NOTE 290

YELLOW SPRINGS "PRECISION THERMISTORS" YELLOW SPRINGS  
INSTRUMENTS INC.  
OHIO 1977

D.D. POLLOCK "THE THEORY AND PROPERTIES OF THERMOCOUPLE  
ELEMENTS, ASTMSTP 492" OMEGA PRESS  
NEW YORK 1979

CIRCUITOS ELECTRONICOS: DISCRETOS E INTEGRADOS

DONALD I. SCHILLING

CHARLES BELOVE

PUBLICACIONES MARCOMBO, S.A.

PRINCIPIOS DE ELECTRONICA

ALBERT PAUL MALVINO, PH. D.

MC. GRAW - HILL

PRIMERA EDICION

INGENIERIA DE CONTROL MODERNA

KATSUHIKO OGATA

PRENTICE/HALL INTERNACIONAL

SEPTIMA IMPRESION

MICROPROCESADORES Z80 E INTERFACES

OCTAVIO F. GARCIA NARCIA

BIOEDICIONES, S.A.

DIVISION ELECTRONICA

SEGUNDA EDICION

ANALISIS DE SISTEMAS DINAMICOS Y CONTROL AUTOMATICO

ROBERTO CANALES RUIZ-RENATO BARRERA RIVERA

LIMUSA

MOSTEK Z80 MICROCOMPUTER DEVICES

TECHNICAL MANUAL

MANUAL SPEEDOMAX H (MANUAL DE OPERACION Y MANTENIMIENTO  
DE CIRCUITOS DE MEDICION)

LEEDS & NORTHRUP

INSTRUCCIONES 077990

EDICION 17

TEMAS DE MICROCOMPUTACION

JUAN B.MARTINEZ GARCIA

FAC. DE INGENIERIA U.N.A.M.

**AMPLIFICADORES OPERACIONALES**

**DISEÑO Y APLICACION**

**GENE E. TOBY - JERALD G. GRAEME**

**LAWRENCE P. HUELSMAN**

**DIANA**

**DISEÑO CON CIRCUITOS INTEGRADOS TTL**

**ROBERT L. MORRIS Y JOHN R. MILLER**

**TEXAS INSTRUMENTS INC.**

**TEORIA DE COMPUTACION Y DISEÑO LOGICO**

**HILL-PETERSON**

**LIMUSA**

**MICROELECTRONICA**

**REVISTA INVESTIGACION Y CIENCIA NOV. 77**

**MICROPROCESADORES**

**RODNAY ZAKS / PIERRE LE BEUX**

**SYBEX**

**INTERFACING MICROPROCESSOR**

**ANSTIN LEASEA / ROANAKZADS**

**SYBEX**

**MICROCOMPUTER COMPONENTS**

**DATA BOOK ZILOG.**

**MICROPROCESSOR AND DIGITAL COMPUTER TECNOLOGY**

**JEROME OLEKSY / GEORGE RUTKWSKI**

**PRENTICE-HALL 81**

**MICROCOMPUTER ARCHITECTURE AND PROGRAMMING**

**JOHN F. WAKERLY**

**WILEY**

AN INTRODUCTION TO MICROCOMPUTER

ADAM OSBORNE  
MAC GRAW HILL

PROGRAMMING Z80

RODNAY ZAKS  
SUBEX

METODOS EXPERIMENTALES PARA INGENIEROS

J.P.HOLMAN

MC.GRAW-HILL NEW YORK 1979

DIGITAL LOGIC AND COMPUTER DESIGN

M.MORRIS MANO  
PRENTICE-HALL INC.

REVISTA "CIENCIA Y DESARROLLO"

MAYO/JUNIO-1984

TECHNICAL LECTURE NOTES # 210.1 "THERMOCOUPLES"

TECHNICAL TRAINING CENTER  
LEEDS & NORTHRUP

CATALOGO DE PIROMETRIA PIFUSA

PIROMETRIA FLUJO Y CONTROL S.A.

BULLETIN 9612:"PLATINUM RESISTANCE TEMPERATURE DETECTOR"

MEASUREMENTS & DATA CORPORATION -1974

THERMOCOUPLE REFERENCE TABLES:NBS MONOGRAPH 125

NATIONAL BUREAU OF STANDARDS  
WASHINGTON D.C. 1979