



10
Dej

UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO

ESCUELA NACIONAL DE ESTUDIOS PROFESIONALES

" A R A G O N "

DISEÑO Y CONSTRUCCION DE UNA INTERFAZ APLICADA
A CONTROLAR MOTORES DE CORRIENTE DIRECTA
DESDE UNA COMPUTADORA PERSONAL (P C)

TESIS PROFESIONAL

QUE PARA OBTENER EL TITULO DE
INGENIERO MECANICO - ELECTRICISTA

P R E S E N T A :

MARTIN HERNANDEZ ORDUÑA

MEXICO, D. F.

ABRIL 1991

**TESIS CON
FALLA DE ORIGEN**





UNAM – Dirección General de Bibliotecas Tesis Digitales Restricciones de uso

DERECHOS RESERVADOS © PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis está protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

CAPITULO UNO

" COMPUTADORAS PERSONALES "

1.1 INTRODUCCION	1
1.2 ORGANIZACION Y FUNCIONAMIENTO BASICO	6
1.3 FUNCIONAMIENTO Y OPERACION DE UNA MICROCOMPUTADRA	9

CAPITULO DOS

" DISEÑO Y CONSTRUCCION DE UNA INTERFAZ "

2.1 INTRODUCCION	17
2.2 INTERFACES	17
2.3 DESARROLLO DEL HARDWARE	18
2.4 SELECCION DEL DISPOSITIVO	20
2.5 CIRCUITO INTERFAZ PROGRAMABLE (SOFTWARE)	23
2.6 ANALISIS DE CIRCUITOS DIGITALES	28
2.7 ANALISIS ESTATICO	34
2.8 ANALISIS DINAMICO	38

CAPITULO TRES

" ETAPA DE POTENCIA "

3.1 INTRODUCCION	39
3.2 CONVERTIDORES ANALOGICO-DIGITAL DIGITAL-ANALOGICO	39
3.3 CIRCUITO ACOFLADOR	44
3.4 CIRCUITO COMPARADOR	46
3.5 CIRCUITO DE DISPARO Y POTENCIA	48
3.6 CIRCUITO DETECTOR DE CRUCE POR CERO	51
3.7 CIRCUITO DE RETROALIMENTACION B. P.	55

CAPITULO CUATRO

" CONTROL Y RETROALIMENTACION "

4.1 INTRODUCCION	60
4.2 OPTOACOFLADORES	62
4.3 ENCODERS O TRANSDUCTORES DE CODIGO	63
4.4 MICROCONTROLADOR 68705F3	67

CAPITULO CINCO

" APLICACIONES "

5.1 INTRODUCCION	74
5.2 PERSPECTIVAS DE APLICACION	75

CAPITULO SEIS

" ANALISIS, CONCLUSIONES Y COSTOS "	76
---	----

APENDICE	89
--------------------	----

BIBLIOGRAFIA	96
------------------------	----

INTRODUCCION

INTRODUCCION:

Las computadoras personales son la herramienta más empleada hoy en día, tanto en la industria como en la oficina, el comercio, en la educación, etcétera. Estas computadoras personales permiten al usuario realizar tareas más eficientes, de un grado de complejidad mayor, en un menor tiempo.

Dada la importancia que tienen estos equipos, se plantea la utilización de los mismos en problemas de control, sirviendo como enlace y corrección de señales que puedan generar errores en nuestro proceso. Como interfaz hombre-proceso.

Se plantea la necesidad de realizar un sistema de control para motores de corriente continua empleando esta tecnología. Ya que una de tantas aplicaciones que se le pueden dar a una computadora personal, esta en la automatización de procesos industriales, capturando en forma sistemática las magnitudes de las variables de dicho proceso con el fin de poder evaluar la dinámica del sistema.

En procesos industriales los motores de corriente continua juegan un papel importante, permitiendo el movimiento y transportación de dispositivos que conforman el sistema. su utilización es el grado extremo, dependiendo de las características del proceso. Los hay en la industria metal-mecánica, donde se acoplan dos motores, uno que mueve dos rodillos que a su vez prensan el metal o lámina y otro que va enrollando la lámina, ambos están sincronizados pero uno gira a mayor velocidad que el otro para dar la tensión requerida a la lámina. Otra aplicación la tenemos en la industria textil, donde los motores controlan los movimientos de agujas que bordan los hilados, también los encontramos en procesos de revelado fotográfico donde se controla entre otras cosas la tensión de la película fotográfica, así como el tiempo que debe permanecer en sustancias que permitan llegar al terminado final. Existe una amplia utilización de los motores de corriente continua, por lo cual la perspectiva de aplicación es variable.

De ahí la importancia por desarrollar el diseño y construcción de la interfaz. Como puede pensarse la tarea no es fácil porque se intervendrá en varias áreas de la ingeniería como son:

- * ELECTRONICA DIGITAL
- * CONTROL
- * COMPUTACION
- * ELECTRONICA DE POTENCIA

Dentro de la electrónica digital se contempla las dos etapas fundamentales: el hardware que nos permite generar, detectar y procesar las variables que se requieren para el proceso, para ello se utilizan convertidores de código, fuentes de alimentación, circuitos de potencia, etcétera. La otra etapa es el software, que se interrelaciona con el hardware permitiendo la comunicación entre el mundo real y la computadora.

Como se puede ver nuestro software estará determinado por la computadora personal a utilizar y específicamente por el microprocesador que ésta utilice.

El trabajo ha sido propuesto de una forma tal que nos permita llevar una secuencia y asimismo probar cada etapa por separado.

La primera parte (CAPITULO 1), contempla un análisis de las computadoras personales, adentrándonos en su funcionamiento básico, para conocerla y determinar donde se podrá intercalar nuestra interfaz sin que se bloquee el funcionamiento normal de la computadora personal, esto es, analizar el software y hardware determinando las direcciones óptimas y la circuitería necesaria para poder entablar la comunicación con la computadora personal y el mundo exterior vía la interfaz.

CAPITULO SEGUNDO.- Va más lejos, se diseñará y construirá una interfaz que nos permita comunicar el mundo real con la computadora, partiendo de que ésta ya existe. Se intercala una tarjeta con la circuitería necesaria para entablar la relación computadora-proceso, para ello se basará en los resultados obtenidos en el capítulo anterior.

Se comprende el estudio y desarrollo de la circuitería requerida, asimismo se realizará un análisis estático y dinámico de toda la circuitería empleada, para determinar su funcionalidad.

En esta misma etapa se diseñará el software requerido por la circuitería, el cual tiene como función principal codificar la información y crear las rutinas necesarias para que la computadora personal reconozca las instrucciones que se teclean así como transformar la información que viene del exterior en señales semejantes a las que maneja la computadora personal, vía la circuitería necesaria.

TERCER CAPITULO.- Habla de los elementos que nos permiten convertir las señales generadas en la computadora en señales que pueda entender la etapa de electrónica de potencia.

Se define como etapa de potencia, porque es bien conocido que la computadora personal y la interfaz manejan tensiones bajas (de 0 a 15 volts), las cuales son insuficientes para ali-

mentar un motor de corriente continua (en el apéndice se presenta un breve resumen de motores de corriente directa así como de las pruebas que se le hicieron a los motores con que cuenta el laboratorio de conversión de la energía), por lo que es necesario amplificar la señal en potencia. Para lograr esto se utilizan elementos de electrónica discreta como son:

* TRANSISTORES Y DIODOS.

* TRIACS Y TRANSFORMADORES.

CAPITULO CUARTO.- También es de importancia ya que en el se tratará el diseño y desarrollo de un sensor y convertidor de código, mejor conocido como transductor, con el cual podremos realimentar nuestro sistema y así poder obtener un sistema de control de lazo cerrado.

Con el sensor y un circuito microcontrolador se convertirán las señales que genera el motor (REVOLUCIONES POR MINUTO) en señales eléctricas de magnitud similar a las que maneja la interfaz, con el fin de establecer comunicación directa entre la carga (motor) y la computadora.

La conversión de señales se hará utilizando un microcontrolador (68705P3), y programando éste para obtener las señales requeridas.

CAPITULO CINCO.- Se presentará un bosquejo de las aplicaciones que se le pueden dar a la interfaz y específicamente al trabajo aquí desarrollado. Al finalizar se presentará un apéndice con la información técnicas y las referencias que se utilizaron en la realización del presente trabajo de TESIS.

CAPITULO UNO
COMPUTADORAS PERSONALES

COMPUTADORAS PERSONALES

1.1.- INTRODUCCION:

Las computadoras son el sistema más utilizado actualmente, por su amplia gama de aplicaciones. El presente capítulo nos introduce en las computadoras personales, haciendo un breve resumen de su evolución así como su funcionamiento básico.

Desde el inicio de la era de las computadoras electrónicas ha habido una tendencia clara a acercar estos equipos al usuario final sin mayores conocimientos sobre computación. En la década de los cincuentas y sesentas esta tendencia era notoria en el campo de la programación (software) con el desarrollo de lenguajes de programación (fortran, cobol, pascal) cada vez más parecido al lenguaje natural del hombre e interfaces hombre-máquina cada vez más simples de usar. En la época de los setentas el proceso de acercamiento se da también en el área de equipos (hardware) con el desarrollo de los microprocesadores (unidad central de procesamiento en una sola pastilla electrónica o chip). Los microprocesadores o computadoras personales (PC's) que son equipo de escritorio con capacidad de cómputo del orden de un millón de instrucciones por segundo, memoria de 126-640 kilobytes y disco flexibles de 360 kb y duros de 10 o más megabytes.

Además de los factores anteriores (facilidad de manejo, instalación, tamaño) hay otros elementos que han contribuido a la popularidad de las computadoras personales.

Compatibilidad. Esto se refiere a la posibilidad de correr el mismo programa en computadoras de diversos fabricantes lo cual es posible por el hecho de que las PC's están basadas en la familia de los microprocesadores intel 8088, 8086, 80286 y 80386 y utilizan el sistema operativo MS-DOS.

Gran cantidad de software disponible. El factor compatibilidad ha estimulado a las compañías productoras de software para generar programas a ser utilizados en un medio ambiente del sistema operativo MS-DOS.

Software orientado al usuario. Los lenguajes de uso común en las computadoras personales son los llamados de la cuarta generación y se caracterizan por las dos facetas siguientes: la orientada al programador y la orientada al usuario final.

Hasta aquí se ha dado un panorama general de las características de las PC's, a continuación se dará una breve reseña de la evolución de las computadoras.

PRIMERA GENERACION (1947): Usan circuitos a bulbos como elementos lógicos y tambores magnéticos como memorias de varios miles de palabras. Lentas, poco confiables y conjunto de instrucciones muy reducido.

SEGUNDA GENERACION (1956): Incorporan el uso de transistores memoria principal de ferrita, memoria auxiliar de tambor disco y cinta magnética. Más económica, rápida y confiable programas orientados a la solución de problemas al aparecer los lenguajes compiladores y traductores.

TERCERA GENERACION (1964): Usan circuitos integrados de lógica RTL y ECL inicialmente y TTL a partir de 1966. Aparecen los minicomputadores, se aplica la máquina al control de procesos se desarrollan lenguajes de alto nivel como FORTRAN, COBOL, etc.

CUARTA GENERACION (1972): Utilizan circuitos integrados en gran escala en la sección lógica y en la memoria principal.

Aparecen los microprocesadores que son estructuras sumamente complejas de propósito general y programa almacenado aplicados inicialmente a calculadoras portátiles y controladores de propósito general.

Como se observa el avance a sido rápido y eficaz de aquí podemos ver perspectivas. Cualquier consideración que se deseé hacer sobre el futuro desarrollo de las microcomputadores corre el riesgo de ser conservada. Sin embargo, para tener una idea del porvenir, mencionare estos hechos acerca del pasado reciente: a principios de los años setentas se desarrollan los microprocesadores de 8 bits, a mediados de la misma década los de 16 bits y a principios de los ochentas los de 32 bits con capacidad de cómputo parecida a las computadoras de la tercera generación. La capacidad de direccionamiento de las primeras micros era de 64,000 bits, las de las más recientes es de 4'000,000,000 de bits. El reloj de las primeras micros era de 3 megahertz las de las más recientes es de 20 megahertz. Las primeras micros solo soportaban a un usuario, las más recientes aceptan a varios usuarios a un tiempo. Todo lo anterior en un periodo de 15 años.

Como podemos observar las perspectivas son muchas y en la actualidad la computadora es una herramienta muy usada en varios campos y áreas del desarrollo humano. Pero ¿ qué es una computadora personal? ¿ cómo funciona?.

A muy groso modo se podría decir que una computadora es un aparato que ejecuta las instrucciones que un usuario ha almacenado en una unidad del aparato llamada memoria. El esquema básico de una computadora se da en la figura 1.1.

1.2.- ORGANIZACION Y FUNCIONAMIENTO BASICO.

Componentes básicos: las computadoras en general están formadas principalmente por cuatro unidades basicas.

- * UNIDAD ARITMETICA LOGICA.
- * UNIDAD DE CONTROL.
- * LA MEMORIA.
- * UNIDAD DE ENTRADA SALIDA.

A partir de 1970, sin embargo, la avanzada tecnología en semiconductores permitió la fabricación de una componente que en un solo circuito integrado agrupa dos de las unidades basicas la UNIDAD ARITMETICA LOGICA y la UNIDAD DE CONTROL. A este dispositivo se le conoce con el nombre de MICROPROCESADOR.

Juntos el microprocesador, la memoria y los acoplamientos de entrada/salida forman el dispositivo que conocemos como microcomputadora. En la figura 1.2 se muestra un diagrama a bloques de la microcomputadora.

Las microcomputadoras pueden manejar, a su vez, otros dispositivos que se conocen como periféricos y que le permiten comunicarse con el mundo exterior, entendiendo por esto todo aquello que se encuentra fuera de la microcomputadora. Como se mencionó, la microcomputadora consta de los bloques mostrados en la figura 1.2 y de los cuales se hablará a continuación.

EL MICROPROCESADOR.

Son dispositivos electrónicos complejos.

Internamente contienen miles de transistores alojados en una superficie pequenísima (alrededor de 16 mm), en un cristal de silicio. Este cristal se aloja en un encapsulado que típicamente tiene 40 conexiones al exterior (microprocesador de 8 y 16 bits), formando un circuito integrado compacto y con una superficie muchísimo mayor a la del cristal de silicio.

Los transistores están conectados de tal manera que forman dos tipos de circuitos: compuertas lógicas y flip-flops.

Estos circuitos se acoplan para formar otros con funciones más elevadas.

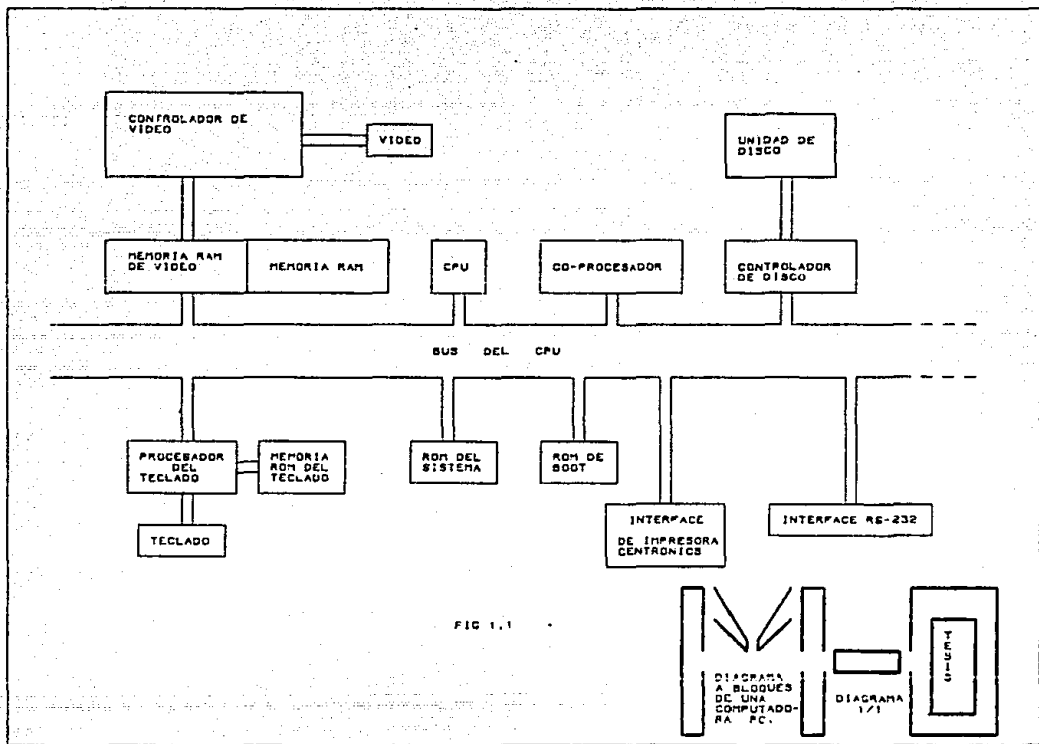


FIG 1.1

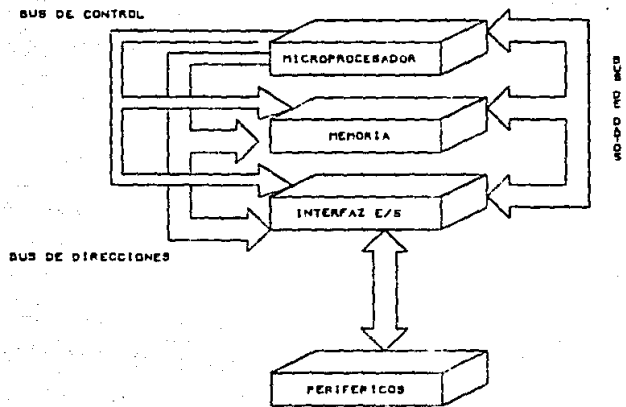
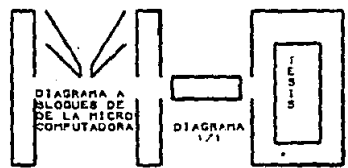


FIGURA 1.2



- * REGISTROS.
- * CONTADORES.
- * CODIFICADORES.
- * SUMADORES.

Finalmente los circuitos previamente señalados se combinan para desarrollar, la relativamente complicada función que realiza un microprocesador.

Para facilitar la comprensión de la forma en que los circuitos del microprocesador interaccionan, se supondrá la existencia de un microprocesador básico y formado solo por sus componentes más elementales. Cabe aclarar que los microprocesadores vendidos comercialmente contienen mucho más componentes que los que aquí se plantearán. El funcionamiento de ambas versiones es, sin embargo, idéntico.

En la figura 1.3 se muestra el microprocesador básico conectado a su memoria y a sus acoplamientos de entrada/salida.

El circuito microprocesador contiene dos unidades básicas, la UNIDAD ARITMETICA LOGICA (ALU), y la UNIDAD DE CONTROL además internamente el microprocesador hace uso de varios registros que emplea para almacenamiento y transferencia de datos entre los propios circuitos del microprocesador o entre el microprocesador y la memoria o la unidad de entrada/salida.

UNIDAD ARITMETICA LOGICA.

Como su nombre lo indica, la unidad aritmética lógica permite realizar operaciones binarias, aritméticas y lógicas entre dos operandos. El ALU básico del microprocesador propuesto está formado por un sumador y circuitos combinacionales que efectúan las operaciones lógicas o aritméticas. La unidad de control indica al ALU que operación específica debe llevar a cabo, y generalmente la realiza con el valor de los operandos de dos registros.

- * EL REGISTRO DE DATOS, y
- * EL ACUMULADOR.

El acumulador se utiliza a su vez para almacenar el resultado de la operación, por lo que el valor previo de uno de los operandos se pierde.

Las operaciones que el ALU básico puede hacer son:

- * Las operaciones aritméticas SUMA Y RESTA.
- * Las operaciones lógicas AND, OR Y NOT

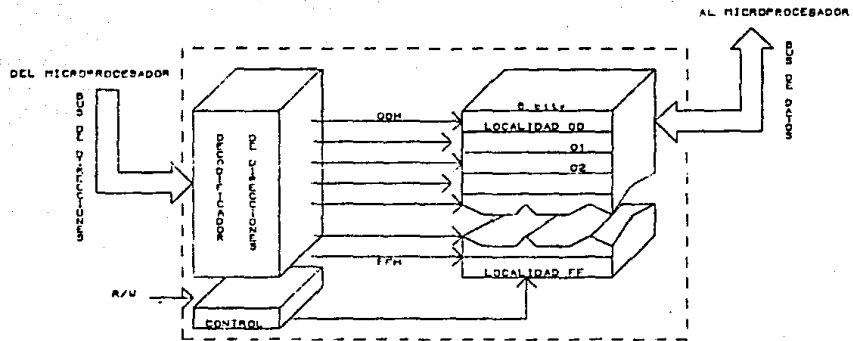
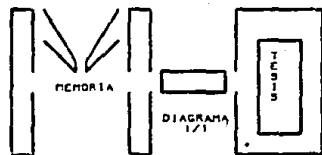


FIGURA No. 1.3



UNIDAD DE CONTROL.

La unidad de control coordina la función de las otras tres unidades. La unidad de control permite por ejemplo almacenar un dato en memoria, realizar una suma o transferir un byte a la unidad de entrada salida. La unidad de control es alimentada con las instrucciones del programa en curso y su trabajo es la ejecución, una a una, de éstas instrucciones.

La unidad de control está formada por el decodificador de instrucciones y el controlador de secuencias.

EL DECODIFICADOR DE INSTRUCCIONES.

Después que una instrucción se lee de memoria y se guarda en el registro de datos, la instrucción se decodifica en este circuito. El decodificador examina el código y decide la operación que ha de realizarse.

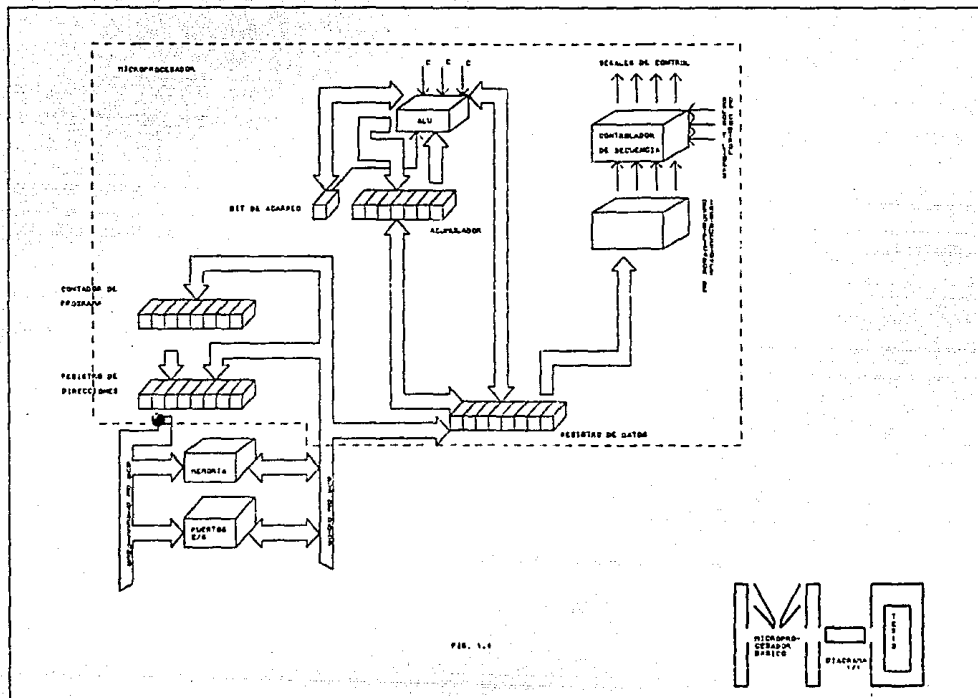
EL CONTROLADOR DE SECUENCIA.

El controlador de secuencia recibe la información del decodificador de instrucciones y genera las señales de control necesarias para ejecutar la instrucción solicitada. Estas señales de control son niveles de voltaje o pulsos dirigidos a las componentes adecuadas y que pueden ser cualquiera de las descritas anteriormente.

REGISTROS INTERNOS.

Como se había mencionado anteriormente, los registros internos del microprocesador permiten por un lado el almacenamiento de datos que pueden ser los resultados de alguna operación y por el otro la transferencia de información entre el microprocesador y la memoria o la unidad de entrada/salida. En la figura 1.4 se muestra el diagrama de una memoria la cual se comunica con el microprocesador a través de dos buses o ductos: el bus de direcciones que contiene la dirección de la localidad que se desea leer o escribir, y el bus de datos, que transfiere de ó para el microprocesador el dato leído o escrito en memoria. El bus de datos es por tanto, bidireccional, mientras que el de direcciones es unidireccional.

El decodificador de instrucciones selecciona la línea correspondiente a la localidad elegida por el microprocesador. El microprocesador debe también, a través de la línea READ/WRITE, especificar su deseo, leer o escribir en la memoria.



LOS ACOPLAMIENTOS DE ENTRADA/SALIDA.

Los periféricos son dispositivos que permiten a la computadora interactuar, ya sea con variables físicas externas o con un operador. Dispositivos como los teclados los despliegues luminosos, son periféricos que permiten al operador programar la computadora y obtener resultados.

Por otro lado, dispositivos como los relevadores o los convertidores analógicos-digítales, permiten que la microcomputadora lea y actúe sobre variables físicas.

Los acoplamientos de entrada/salida están constituidos por puertos de entrada o de salida conectados con circuitos que son los que manejan directamente a los periféricos. Sin embargo lo único que la microcomputadora ve hacia el mundo exterior son los puertos de entrada/salida. Un puerto de salida no es otra cosa que un registro en donde la microcomputadora puede almacenar bits.

Un puerto de entrada es simplemente un conjunto de compuertas lógicas de donde la microcomputadora puede leer el estado de los bits. Cabe mencionar que se está manejando el concepto de microcomputadora en lugar de computadora personal ya que esto es indistinto.

1.3.- FUNCIONAMIENTO Y OPERACION DE UNA MICROCOMPUTADORA

Una vez descritas las partes principales de la microcomputadora se procederá a analizar la forma como se ejecutan los programas almacenados en memoria, así como el manejo de datos de la misma.

LAS INSTRUCCIONES.

Las instrucciones almacenadas en memoria constan de dos partes:

- * EL CODIGO DE OPERACION
- * EL OPERANDO

El código de operación (que puede ser almacenado en un byte de memoria), especifica que instrucción debe ejecutarse. El operando que es el byte siguiente, es el dato sobre el cual se realizará la operación. Por ejemplo, supongase que un microprocesador donde la instrucción LDA 07H se codifica como:

86
07 en hexadecimal ó

1000 0110
0000 0111 . . en binario.

El primer byte es el código de operación; el microprocesador lo lee y lo identifica como la instrucción CARGA ACUMULADOR CON OPERANDO.

El siguiente byte es el operando y en este caso es el número siete .

La longitud de palabra de las instrucciones y operandos depende directamente del microprocesador con el cual se esté trabajando.

LA SECUENCIA IR POR TRAER (FETCH - EXECUTE).

Cuando la microcomputadora ejecuta un programa almacenado en memoria, lo hace a través de un ciclo básico que se repite constantemente. El programa consta de dos instrucciones almacenadas en memoria, en cierto orden, que el microprocesador lee y ejecuta, una a una. A este ciclo repetido de lectura ejecución de la instrucción, se le conoce en general por el término en inglés FETCH - EXECUTE.

Cuando la microcomputadora inicia operaciones mediante la señal RESET que se conecta al microprocesador, entra en la fase FETCH. La primera instrucción se lee y se decodifica en el microprocesador. Realizando esto, el microprocesador procede a la fase EXECUTE en la cual debe llevar a cabo las operaciones involucradas en la instrucción en cuestión.

Este ciclo se repite indefinidamente, de acuerdo con el programa almacenado en memoria. Pero, ¿cómo se ejecuta este ciclo ? .

Todos los ciclos de instrucción requieren de un ciclo de máquina para traer de memoria el código de operación de la instrucción, este ciclo de máquina se conoce como ciclo FETCH ó ciclo M1. Algunas instrucciones del microprocesador tienen dos bytes como código de operación por lo que requieren de dos ciclos FETCH. El ciclo FETCH permite a la CPU leer el código de operación, decodificar la operación que se va a ejecutar, y ejecutar una parte ó posiblemente toda la operación que implica la instrucción. Las instrucciones sencillas requieren de solo un ciclo de máquina para ejecutarse. La figura 1.5 ilustra las señales que se producen durante el ciclo FETCH.

1.- El contenido del contador del programa se coloca en el bus de direcciones y se activa la señal M1 al comienzo del ciclo M1.

2.- Medio período más tarde se activan las señales MRED y RD indicando que el bus de dirección contiene una dirección para la memoria. La señal MRED indica que se hace referencia a la memoria y la señal RD indica que es una función de lectura. En este momento ya se encuentra estabilizada la dirección en el bus de dirección. La transición alto-bajo de éstas dos señales se puede usar para seleccionar a la memoria y ordenar que el contenido (una copia) de la localidad direccionada se deposite en el bus de datos.

3.- La transición bajo-alto de la señal @ en el estado T3 lee en el registro de la instrucción el contenido presente en el bus de datos. Un tiempo después, las señales M1, RD y MRED pasan a nivel inactivo.

4.- Los estados T3 y T4 del ciclo FETCH los usa el microprocesador para operaciones internas en la decodificación y ejecución de la instrucción (si no requiere más ciclos de máquina).

5.- Los estados T3 y T4 también los usa para la función de refrescar memoria. Con la transición bajo-alto de la señal @, la señal RFSH pasa a nivel activo y el contenido del registro R se envía al bus de dirección en las líneas A6-A0; dirección que permanece hasta la conclusión del estado T4. La señal MRED se activa de nuevo en el estado T3 indicando que procede la función de refrescar las memorias dinámicas.

6.- En el estado T4 la señal RFSH pasa al nivel inactivo señalando que termina la función de refrescar memoria.

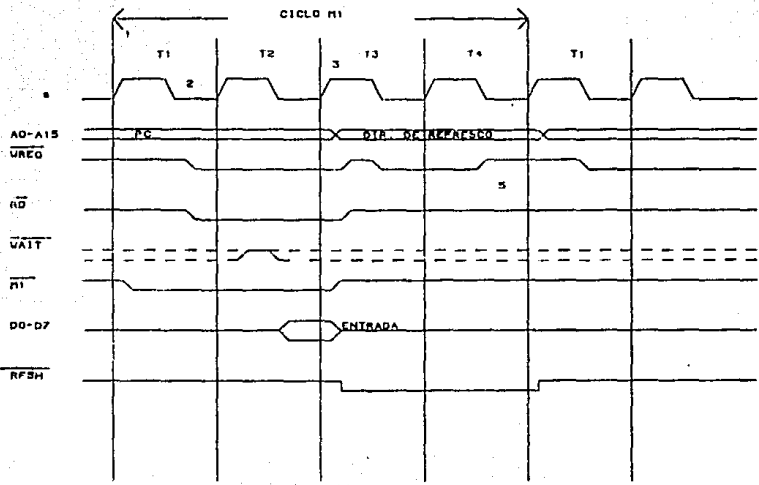
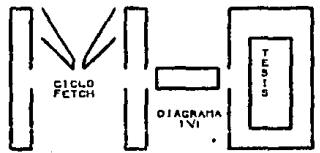


FIGURA No. 1.5



Se debe notar que la señal RD no se activa durante la función de refrescar memoria para prevenir que los contenidos de diferentes localidades de memoria se disparen en el bus de datos.

La señal RFSH no se puede usar por sí sola para iniciar la función de refrescar, ya que la dirección de refrescar está garantizada estar estable sólo durante el tiempo en que MREQ está activo. En el T2, durante la transición alto-bajo de la señal @, la CPU muestra el valor de la línea WAIT. Si la línea WAIT tiene valor bajo (activa), en lugar de continuar con el procesamiento del estado T3 la CPU entra a ejecutar un estado de espera. De nuevo en la transición alto-bajo de la señal @ en el estado TW, la CPU muestra el valor de la línea WAIT pasando a otro estado TW si en nivel de esta línea es bajo ó continuará con el procesamiento del estado T3 si es alto.

En la figura 1.6 se observa que en el estado T2 y en el primer estado TW la entrada WAIT tiene nivel bajo durante la transición alto-bajo de la señal @, por lo que la CPU continúa con un estado de espera. En el segundo estado TW la entrada WAIT tiene el nivel alto, por lo que la CPU en el siguiente estado continúa con el estado T3.

Continuemos ahora con el ciclo de leer y escribir en memoria.

El ciclo de leer memoria es muy semejante al ciclo FETCH en cuanto a las señales y a la operación. La diferencia principal es que mientras el ciclo FETCH hace un acceso a la memoria para traer el código de operación de una instrucción y depositarla en el registro de instrucción, el ciclo de leer memoria hace un acceso a la memoria para traer un dato de 8 bits y depositarlo en un registro de la CPU.

La figura 1.7 ilustra los diagramas de tiempos de los ciclos de leer memoria. Comparando con la figura 1.5 se puede notar que la lectura de los datos se realiza durante la transición alto-bajo de la señal @, en el estado T3 y no en la transición bajo-alto en el mismo estado en el ciclo FETCH. El ciclo normal de leer memoria consiste de tres estados T mientras que el ciclo FETCH consiste de cuatro estados T. Otra característica es que la CPU reconoce el ciclo FETCH activando la salida M1 en los primeros dos estados T del ciclo. Para ilustrar mejor el ciclo de leer memoria se hará referencia a la ejecución de la instrucción LD B, (HL).

Se debe notar que la señal RD no se activa durante la función de refrescar memoria para prevenir que los contenidos de diferentes localidades de memoria se disparen en el bus de datos.

La señal RFSH no se puede usar por sí sola para iniciar la función de refrescar, ya que la dirección de refrescar está garantizada estar estable sólo durante el tiempo en que MRED está activo. En el T2, durante la transición alto-bajo de la señal @, la CPU muestra el valor de la línea WAIT. Si la línea WAIT tiene valor bajo (activa), en lugar de continuar con el procesamiento del estado T3 la CPU entra a ejecutar un estado de espera. De nuevo en la transición alto-bajo de la señal @ en el estado TW, la CPU muestrea el valor de la línea WAIT pasando a otro estado TW si en nivel de esta línea es bajo ó continuará con el procesamiento del estado T3 si es alto.

En la figura 1.6 se observa que en el estado T2 y en el primer estado TW la entrada WAIT tiene nivel bajo durante la transición alto-bajo de la señal @, por lo que la CPU continúa con un estado de espera. En el segundo estado TW la entrada WAIT tiene el nivel alto, por lo que la CPU en el siguiente estado continúa con el estado T3.

Continuemos ahora con el ciclo de leer y escribir en memoria.

El ciclo de leer memoria es muy semejante al ciclo FETCH en cuanto a las señales y a la operación. La diferencia principal es que mientras el ciclo FETCH hace un acceso a la memoria para traer el código de operación de una instrucción y depositarla en el registro de instrucción, el ciclo de leer memoria hace un acceso a la memoria para traer un dato de 8 bits y depositarlo en un registro de la CPU.

La figura 1.7 ilustra los diagramas de tiempos de los ciclos de leer memoria. Comparando con la figura 1.5 se puede notar que la lectura de los datos se realiza durante la transición alto-bajo de la señal @, en el estado T3 y no en la transición bajo-alto en el mismo estado en el ciclo FETCH. El ciclo normal de leer memoria consiste de tres estados T mientras que el ciclo FETCH consiste de cuatro estados T. Otra característica es que la CPU reconoce el ciclo FETCH activando la salida M1 en los primeros dos estado T del ciclo. Para ilustrar mejor el ciclo de leer memoria se hará referencia a la ejecución de la instrucción LD B, (HL).

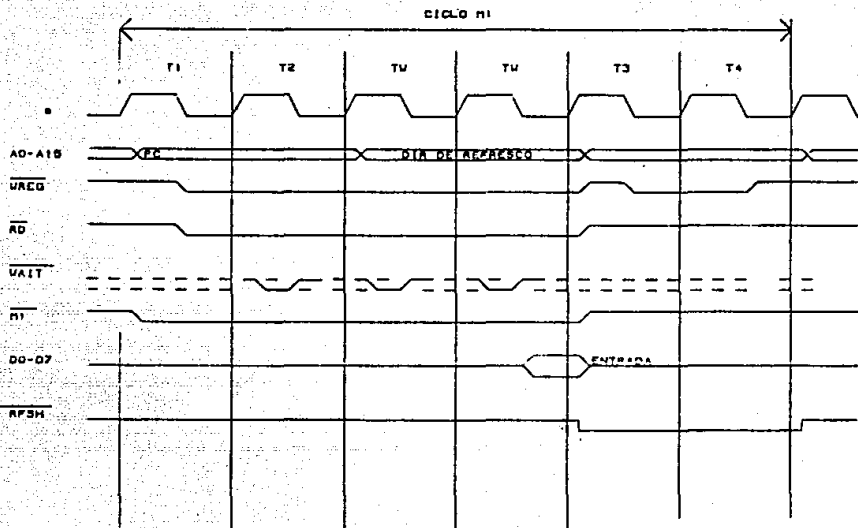
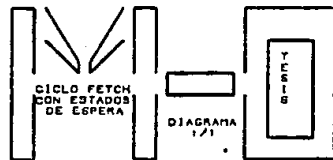


FIGURA No. 1.6



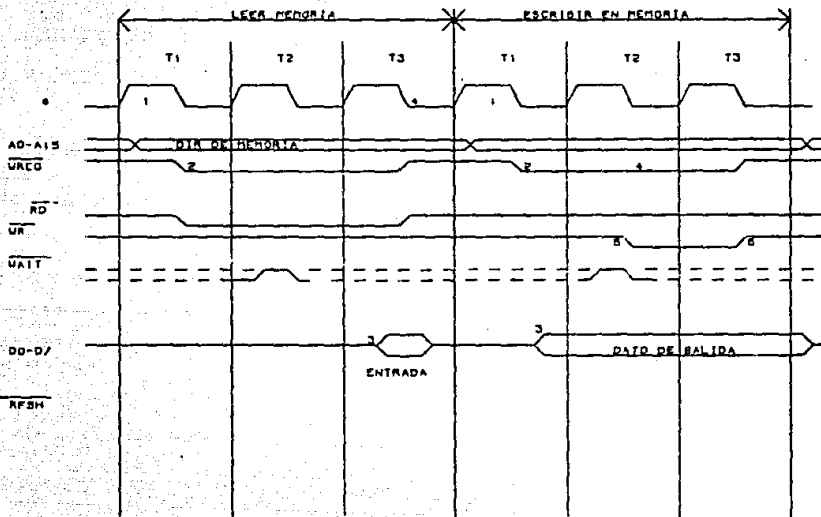
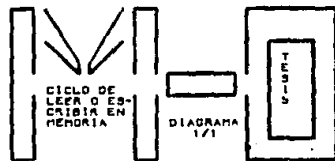


FIGURA No. 1.7



Esta instrucción ordena que el contenido de la localidad de memoria direccionada por los contenidos de los registros H y L se depositen en el registro B. La ejecución de esta instrucción consiste de dos ciclos de máquina: FETCH y Leer memoria. Para el ejemplo se considera que ya se ejecuto el ciclo FETCH por lo que ya tiene el código de operación de la instrucción en el registro de la instrucción y comienza el ciclo de leer memoria.

1.- El contenido del registro H y L se envía al bus de dirección. La señal Mi no se activa.

2.- Las señales MREQ y RD se activan. En este momento la dirección ya está estable por lo que estas señales se pueden usar para seleccionar la memoria y ordenar que el contenido de la localidad de memoria direccionada se deposite en el bus de datos.

3.- En el estado T2 durante la transición alto-bajo de la señal @ se pregunta por el nivel de la entrada WAIT. Si tiene nivel alto, continúa al estado T3 y si tiene nivel bajo pasa a un estado TW.

4.- Durante la transición alto-bajo de la señal @ en el estado T3 el contenido del bus de datos se deposita en el registro B.

5.- La CPU continuará con otro ciclo de máquina.

La figura 1.7 también ilustra el diagrama de tiempos (segunda parte) del ciclo de escribir en memoria. La diferencia con el diagrama de tiempos del ciclo de leer en memoria es que en lugar de activarse la señal RD se activa la señal WR. Notar que la señal WR se activa en el estado T2. Los eventos inherentes en el ciclo de escribir en memoria son los siguientes:

1.- Envía la dirección de la localidad de memoria al bus de dirección.

2.- La señal MREQ se activa.

3.- El contenido del registro, de la CPU especificado en la instrucción se envía al bus de datos un tiempo después de la transición alto-bajo de la señal @ en T1.

4.- Durante la transición alto-bajo de la señal @ en el estado T2, la CPU investiga el valor del nivel de la señal WAIT para checar si se requieren estados WAIT.

5.- Un tiempo después de la transición alto-bajo de la señal @, en el estado T2, la CPU activa la señal WR.

6.- En el estado T3, la señal WR se hace inactiva medio estado antes de que los buses de datos y de dirección cambien su contenido. De tal manera que la transición bajo-alto de la señal WR se puede usar para cargar en la localidad direccionada con el dato en el bus de datos.

La figura 1.8 ilustra los diagramas de tiempos, de los ciclos de leer y escribir en memoria con dos estados WAIT.

ENTRADAS Y SALIDAS.

La transferencia de información entre la CPU y los dispositivos periféricos de E/S se realiza en la ejecución de los ciclos de entrada-salida. La figura 1.9 ilustra los diagramas de tiempos de estos ciclos. Un punto importante que se debe notar en estos ciclos es que se inserta automáticamente un estado TW. La razón de este estado adicional es debido a que durante las operaciones de E/S el tiempo de diferencia entre cuando la señal IORD pasa a nivel activo y cuando la CPU debe probar el estado de la línea WAIT es muy corto y si no se proporciona un estado extra, el puerto de E/S no tendrá suficiente tiempo para decodificar la dirección y activar la línea WAIT si requiere un estado WAIT. Es durante este estado TW adicional cuando se prueba el nivel de la línea WAIT.

Los eventos que se presentan durante un ciclo de entrada son los siguientes:

1.- Se envía la dirección del puerto por el bus de direcciones (en los bits A7-A0).

2.- Al inicio del estado T2 se activan las señales IORD y RD. Estas señales permiten que el puerto envíe el dato al bus de datos.

3.- En el estado TW, durante la transición alto-bajo de la señal @, la CPU pregunta si hay solicitud de un estado TW probando el nivel de la línea WAIT.

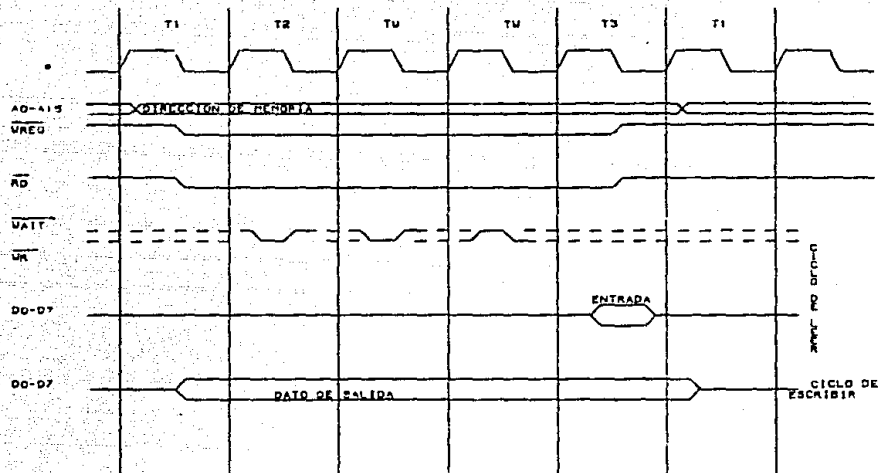
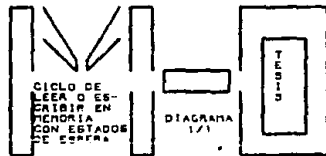


FIGURA No. 1.8



4.- Durante la transición alto-bajo de la señal @ en el estado T3 la CPU lee el contenido del bus de datos en el acumulador ó en la localidad de la memoria direccionada por los contenidos de los registros H y L.

Los eventos que se presentan durante un ciclo de salida son los siguientes:

1.- Igual que el ciclo de entrada.

2.- Igual que el ciclo de entrada pero ahora se activa la señal WR en lugar de RD.

3.- Igual que el ciclo de entrada.

4.- La transición bajo-alto de la señal WR en el estado T3 se puede usar para depositar el dato del bus de datos en el puerto seleccionado.

Podríamos seguir ilustrando los diferentes diagramas de tiempos de los ciclos que ocurren en los diferentes procesos que involucran un buen funcionamiento de una microcomputadora pero recordemos que no es nuestro objetivo el detallarlo sino el conocer el equipo para poder enlazar con nuestra interfaz, por lo que continuaremos con la descripción por partes de la computadora, esto es, viendola físicamente, como está compuesta.

Una computadora personal (microcomputadora), consta básicamente de cuatro módulos:

1.- El gabinete central que contiene a la computadora en sí, las unidades de disco, los módulos periféricos y la fuente de poder.

2.- El monitor de video monocromático o de color.

3.- El teclado.

4.- La impresora (opcional).

Usualmente estos cuatro componentes son independientes y están interconectados al sistema por medio de los cables.

Al frente del gabinete central están ubicadas las unidades de disquette o disco fijo. La unidad de diskette que se encuentra del lado izquierdo normalmente se le denomina como "A".

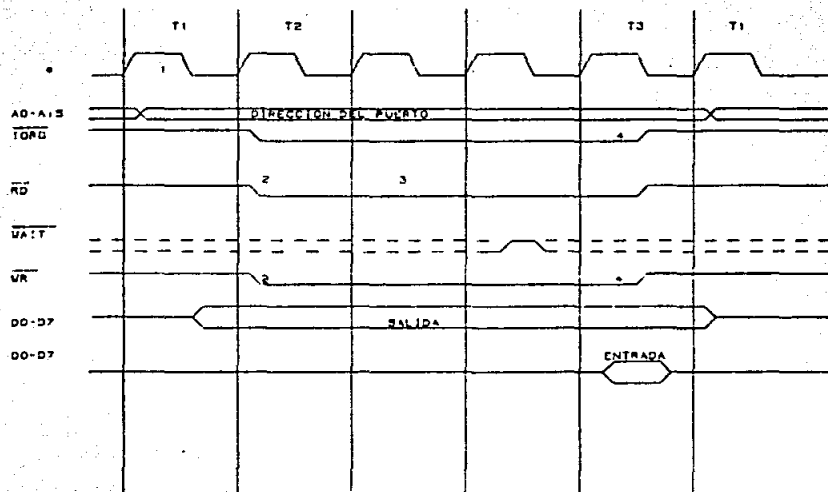
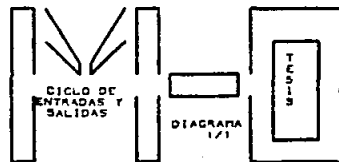


FIGURA No. 19



y la siguiente como "B". En caso de contar con una unidad de disco fijo ésta se denomina como "C".

Cada unidad está dotada de indicadores luminosos que deberán de encender al hacer uso de ellos únicamente.

En la parte posterior del equipo tenemos los diversos interruptores y conectores del sistema:

A) El teclado deberá conectarse en el conector KB1.

B) Los puertos serie son los indicados como COM1, COM2.

C) El puerto paralelo deberá conectarse en LPT1.

D) El monitor deberá de conectarse en el puerto C1, y opcionalmente en el RGB en caso de monitores de color.

Las ranuras verticales en el costado derecho, permiten la expansión futura y un cómodo sistema de conexión. Precisamente es en éstas ranuras donde se conectará nuestra tarjeta que contenga la circuitería necesaria para poder establecer la comunicación entre la PC y el proceso.

Para finalizar este capítulo solo nos queda indicar que en la figura 1.10 se muestra como se ve físicamente una PC.

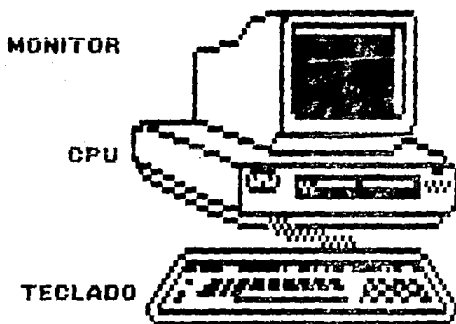


FIGURA 1.10

CAPITULO DOS
DISEÑO Y CONSTRUCCION DE UNA
INTERFAZ

2.1.- INTRODUCCION.

Una vez que se ha cubierto (básicamente), el estudio de las computadoras personales, se continuará con el estudio de los circuitos conocidos como interfaces, que permiten el control de la comunicación con los dispositivos periféricos de entrada y salida. Los sistemas de computación deben contar, al menos, con un dispositivo periférico de entrada que le permita al usuario enviar información a la CPU y con dispositivos de salida para que la CPU le pueda mostrar los resultados del procesamiento ordenado

Tradicionalmente cuando se habla de dispositivos periféricos de entrada y de salida se hace referencia a lectoras de tarjetas, unidades de cinta magnética, CTR, teletipos, etc. .

Sin embargo, un circuito integrado, tales como los registros de corrimiento, contadores ó memorias también pueden considerarse como dispositivos de entrada y de salida.

El diseño de la presente interfaz será realizado en base a un circuito periférico de uso general como es el 8255, puerto paralelo .

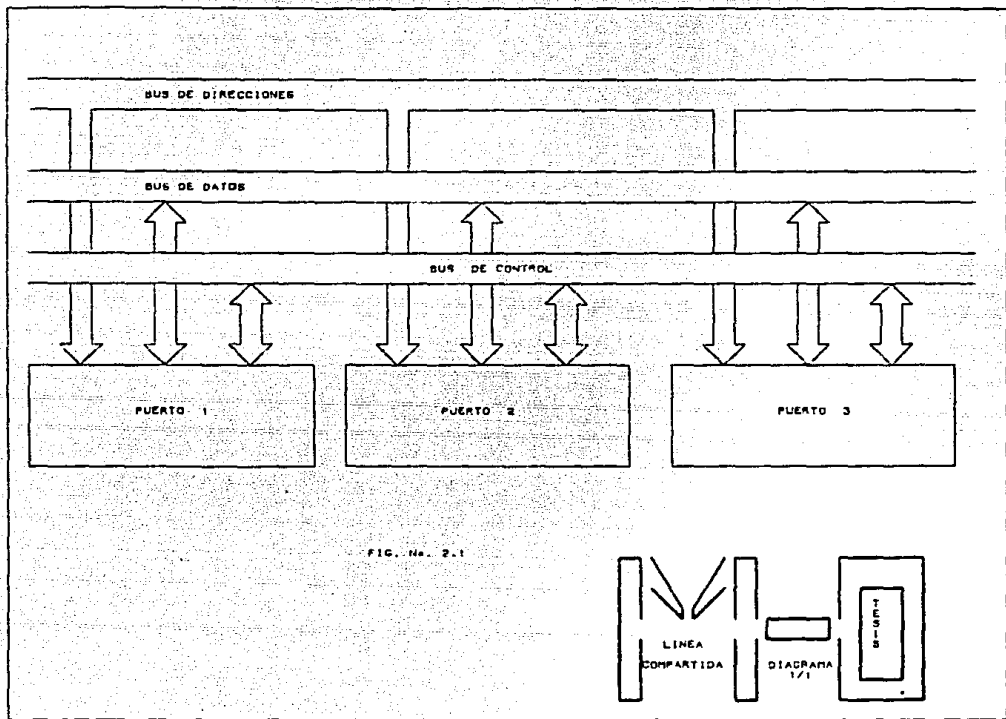
2.2.- INTERFACES.

Interfazar se define como la unión de elementos de un grupo en la manera que puedan funcionar en una forma compatible y coordinada. Interfazar con una computadora se define como la sincronización de la transmisión de datos digitales entre la computadora y los dispositivos externos, incluyendo dispositivos periféricos de entrada/salida y memorias.

Normalmente los dispositivos de entrada/salida son más lentos que las computadoras. De aquí que una computadora tiene que esperar a que el dispositivo se encuentre listo para recibir o para transmitir un dato nuevo. Los buses de dirección, de datos y de control se deben conectar a todos los dispositivos periféricos. La figura 2.1 ilustra los buses de una microcomputadora con diferentes dispositivos periféricos. Este modo de operación se conoce como línea compartida, en donde cada dispositivo conectado a los buses del sistema se deben comportar como si fuera el único dispositivo conectado al sistema.

Esta condición se logra con el uso de las interfaces, las cuales deben cumplir con los siguientes requisitos:

a) Decodificar el código de selección del dispositivo que envía la computadora y responder solo si el código es idéntico al de él.



b) Decodificar los códigos de los comandos que recibe de la computadora y generar las señales de control para efectuar las operaciones ordenadas.

c) Enviar a la computadora la información que describa el estado del dispositivo periférico.

d) Efectuar la transferencia de datos entre la computadora y el dispositivo periférico.

Otros periféricos requieren de más información para realizar adecuadamente sus funciones por lo que las señales de control de la CPU no son suficientes. Algunos periféricos necesitan información adicional, por ejemplo: velocidad de transmisión, cantidad de bits, número de bits de parada, tipo de paridad de transmisión, etc.. Para resolver este problema se utilizan las palabras de control.

2.3.- DESARROLLO DEL HARDWARE:

Primeramente seleccionaremos la dirección donde quedará localizada nuestra interfaz, para ello se partirá de la siguiente tabla, la cual nos proporciona información sobre las direcciones que utiliza la microcomputadora, las cuales deben de considerarse para no interferir en la función de la máquina y bloquear su función.

La computadora está diseñada de tal forma que cuando se alimenta (energizar el sistema), se ejecuta un programa (bios), el cual inicializa a la misma. Este programa recorre todas las direcciones que tiene en instrucciones para saber que direcciones están siendo utilizadas y que tipo de dispositivo se encuentra en ella. De ahí la importancia de realizar una buena decodificación de direcciones.

Como se puede observar en la siguiente tabla 2.2 existen direcciones que la computadora reconoce como reservadas y esto es porque en ellas se encuentran dispositivos los cuales forman parte del sistema de la computadora sin los cuales no podría realizar las funciones que ella hace.

Se puede observar que existe una dirección para un dispositivo conocido como FPI-8255, el cual forma parte de la tarjeta madre de la computadora, nosotros utilizaremos un dispositivo idéntico a éste, por lo que tenemos que tener mucho cuidado al elegir la dirección del dispositivo pues de lo contrario se podría bloquear la función de la computadora, o sea alterar su ciclo de trabajo.

RANGO	DESCRIPCION
000-00F	CIRCUITO DMA 8237A
020-021	INTERRUPCIONES 8259A
040-043	TIMER 8253
060-063	PP1 8255
080-083	REGISTRO DE PAGINA DMA
0A0	NMI REGISTRO
200-20F	CONTROL JUEGOS
210-2F7	RESERVADOS EXPANSION
2F8-2FF	PUERTO SERIE 2 ASINCRONO
300-308	DISCO FIJO OPCIONAL
320-32F	DISCO FIJO
378-37F	PUERTO PARALELO 2
3A0-3A9	BYSINC COMUNICACION
3B0-3BF	VIDEO MONOCROMATICO
3C0-3CF	RESERVADOS
3D0-3DF	COLOR/GRAFICAS VIDEO
3DD	ATRIBUTOS ESPECIALES VIDEO
3E0-3E7	RESERVADOS
3F0 3F7	DISKETTES
3F8-3FF	PUERTO SERIE 1 ASINCRONO

TABLA 2.2

Como se puede observar existen dispositivos los cuales ya tienen una dirección establecida, así como direcciones reservadas, pero también existen direcciones que pueden considerarse como de no mucha utilidad para el trabajo como son las direcciones de control de juegos y disco fijo opcional, de estas dos nos convendría utilizar la de control de juegos, colocando en dicha dirección la interfaz que se pretende realizar.

Concluiremos esta sección diciendo que la dirección decodificada es la 200 - 20F. La cual deberá de ser correctamente decodificada para poder acceder a nuestro dispositivo de interfaz.

2.4.- SELECCION DEL DISPOSITIVO.

Un pulso de "selección de dispositivo" es un pulso de sincronización generado por la interfaz para sincronizar la transferencia de datos entre la computadora y un dispositivo periférico de entrada o de salida específico. El término de selección de dispositivo se asocia con los términos de "selección de integrado", ó de "habilitar integrado" que se utilizan en los integrados de memoria. Cada interfaz debe tener un selector de código de selección que le permita generar el pulso de selección de dispositivo cada vez que la CPU envía por el bus de direcciones su código de selección. Al generarse el pulso de selección de dispositivo la interfaz queda habilitada para recibir las señales de control de la CPU para el periférico.

En la figura 2.3 se pueden observar todas las señales que se generan en la computadora, bus de la tarjeta madre, las cuales aparecen en todos los slot de expansión ó donde se conectan algunas de las tarjetas que conforman la computadora.

Partiendo de éstas señales, observamos que existen 16 bits de dirección (característica del microprocesador utilizado) de los cuales se utilizarán como sigue:

Los bits A0 y A1 se conectan directamente al dispositivo periférico de interfaz programable (PPI), con los cuales se programan los registros internos del mismo. Los demás bits serán explicados a continuación.

Partiendo de las señales que se encuentran en el bus de la tarjeta madre, y en especial de los 16 bits de datos, tendremos que seleccionar el dispositivo que sirva como selector de código generando a su vez el pulso de selección; podríamos realizar un arreglo de compuertas, pero se conocen dispositivos decodificadores, los cuales cumplen con lo que se requiere. Así que elegimos el circuito integrado 74LS138, el cual analizaremos a continuación:

El circuito integrado 74LS138 diseñado especialmente para alta velocidad, su función es doble, puede ser utilizado como decodificador ó demodulador. Otra característica es que puede emplearse como decodificador de memoria o en sistemas de transmisión de datos. En la figura 2.4 se observa el circuito.

Cada salida del 74LS138 servirá para activar un circuito de interfaz, de lo cual podría pensarse que está sobrado, porque solo se activará un circuito, y el decodificador cuenta con ocho

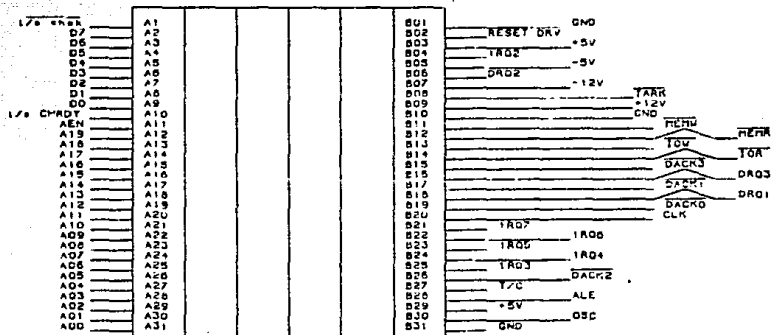
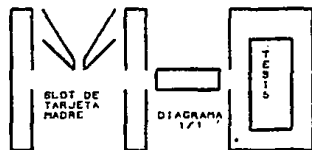


FIG. 4.3



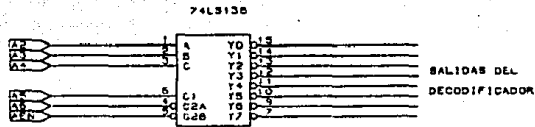
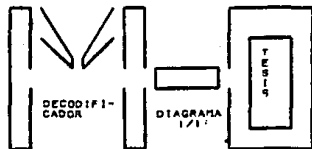


FIG No. 2.4

INPUTS			SELECT			OUTPUTS							
ENAB C	ENAB B	ENAB A	C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
X	H	X	X	X	X	H	H	H	H	H	H	H	H
L	X	X	X	X	X	L	H	H	H	H	H	H	H
H	L	X	L	L	L	H	H	H	H	H	H	H	H
H	L	L	L	L	L	H	H	H	L	H	H	H	H
H	L	L	L	L	H	H	H	L	L	H	H	H	H
H	L	L	L	H	L	H	H	L	L	L	H	H	H
H	L	L	H	L	L	H	H	L	L	L	L	H	H
H	L	L	H	H	L	H	H	L	L	L	L	L	H
H	L	L	H	H	H	H	L	L	L	L	L	L	L

FIG No. 2.5



posibles salidas, pero la selección se hizo en función de hacer la interfaz más versátil y que en un momento determinado se le puedan conectar más circuitos de interfaz lo cual permitiría mayor intercambio de información con el microprocesador.

En la figura 2.5 se observa la función del dispositivo.

La combinación de los bits A2-A7 nos proporciona parte de la dirección deseada, al ser ésta correcta se activará una de las salidas del decodificador. Dicha combinación lleva consigo una señal de control denominada ALE.

```
A15 A14 A13 A12 A11 A10 A9 A8 A7 A6 A5 A4 A3 A2 A1 A0
*   *   *   *   *   *   1 0 0 0 0 0 0 0 *   *
```

Los bits anteriores nos dan la dirección Q200

Como se puede observar necesitamos asegurar un nivel alto en el bit A9, y un nivel bajo del bit A2-AB, de los bits A10-A15 no importa el valor que puedan tener. Con ésta información y observando la tabla 2.5 se verifica la forma de conectar el decodificador, así como la combinación que debe tener a la entrada para activar la salida YO en la cual se conectará nuestro dispositivo de interfaz.

Existen otras señales de control que se conectan directamente al circuito de interfaz, con el fin de establecer una buena sincronización. Dichas señales son:

- * RESET
- * IOR
- * IOW

La señal AEN (address enable), se activa en nivel bajo y sirve para validación para su respectiva señal de BUS READY, es por ello que ésta se conecta al pin número 5 del decodificador asegurando así que la combinación lógica, para que el circuito selector identifique solo el código requerido.

El decodificador será habilitado siempre y cuando se cumpla con la siguiente función:

$$AEN = (\text{IOR} \cdot \text{IOW})$$

Pero el diseño que se pretende va más lejos, recordemos que en párrafos anteriores mencionamos que se requiere versatilidad y que la interfaz pueda conectarse en cualquier microcomputadora que cumpla con las características de compatibilidad con IBM.

Para ello nos preuntaríamos, si la dirección seleccionada (Q200-Q20F), es utilizada en la microcomputadora pero se requiere conectar en ella la interfaz, ¿podría funcionar?

Para solucionar este problema se propone el circuito mostrado en la figura 2.6. Como puede observarse se coloca un circuito inversor a la entrada del decodificador 74LS138 y un switch entre el mismo decodificador y el circuito de interfaz, con lo cual se puede cambiar la dirección de decodificación, tan solo activando o desactivando los switch.

Pero que sucede con los bits AB-A15, ¿no son de importancia?

Como se mencionó anteriormente dichos bits pueden tener valor de no importa, pero existe un bit que debe ser analizado. A9 cumple una función especial, cuando este presenta un nivel bajo se refleja en que la interfaz o circuito de entrada/salida que se activa pertenece a la tarjeta madre de la computadora, cuando este cambia de nivel (de bajo a alto), indica al microprocesador que la interfaz que se activa es un circuito ajeno a la microcomputadora.

Esta característica puede ser de gran utilidad, porque con este bit se podría asegurar mejor la selección del circuito de interfaz, es decir, se cuenta con el bit que se obtiene del decodificador, el cual debe de tener un nivel bajo (característica del circuito de interfaz), si a este sumamos el bit A9 podríamos asegurar que solo se activa nuestro dispositivo de interfaz, cuando la suma de ambos bits resulte correcta, es decir, cuando ambos tengan nivel bajo, de cualquier otra combinación entre ellos no habilitarán el dispositivo.

Para ello proponemos el circuito de la figura 2.7. En el cual se utilizan circuitos integrados 74LS240 asegurando un nivel de cero a la salida del circuito integrado 74LS30, cuando el bit A9 tenga nivel alto; asimismo se intercalan switch para cambiar la dirección tratada en párrafos anteriores.

Las señales de IOR e IOW se conectan directamente al dispositivo periférico de interfaz. En el presente diseño primeramente dichas señales son conectadas un circuito integrado 74LS125, denominado buffer, esto para aumentar el nivel

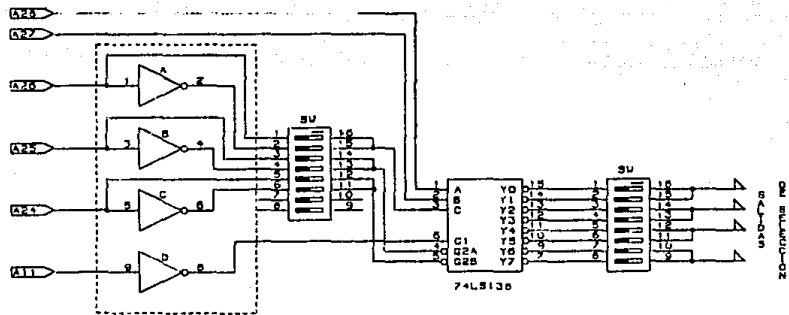
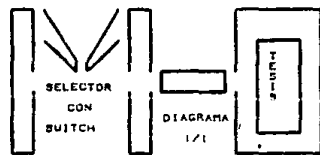


FIG No. 2.6



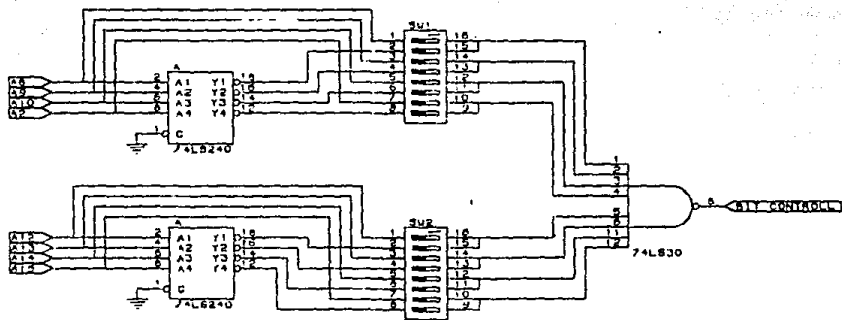
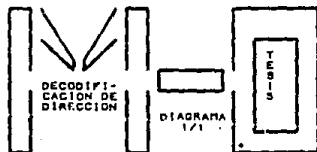


FIG. No. 2.7



de salida que se obtiene de los slots y posteriormente se llevan al dispositivo de interfaz, a través de una compuerta, con la cual aseguramos que no habra confusión entre las señales de escritura y lectura de la interfaz.

2.5.- CIRCUITO INTERFAZ PROGRAMABLE (SOFTWARE)

En la figura 2.9 se presenta el dispositivo de entrada/salida de propósito general programable. Tiene 24 pines de entrada/salida que se pueden programar individualmente en dos grupos de 12 y usarse en tres modos principales de operación (0 1 y 2)

En el modo 0, cada grupo de 12 pines de entrada/salida se puede programar en grupos de 4 bits cada uno para entrada o salida.

En el modo 1 cada grupo se puede programar para tener ocho líneas de salida o entrada. De los cuatro pines restantes 3 se usan para señales de control de protocolo y de control de interrupciones.

El modo 2 es un bus bidireccional en el cual se utilizan las ocho líneas para el bus bidireccional y las cinco restantes para protocolo.

La 8255 es un dispositivo periférico de interfaz programable (PPI). Su función es la de una componente de entrada/salida de propósito general para interfazar equipos periféricos con el bus del sistema del microprocesador. La configuración funcional del 8255 se realiza por la programación del sistema.

Líneas de entrada salida:

Las líneas D0-D7 representan el bus de datos bidireccional que comunica con el microprocesador.

Las líneas PA0-PA7, PB0-PB7 y PC0-PC7 representan los buses de los puertos A, B y C respectivamente, que conectan con los periféricos.

Buffer del bus de datos:

Este buffer triestado, bidireccional, de 8 bits se usa para interfazar el 8255 con el bus de datos del sistema. El dato se transmite o se recibe por el buffer durante la ejecución de las instrucciones de entrada ó de salida. Palabras de control e información de estados también se transmiten a través del buffer del bus de datos.

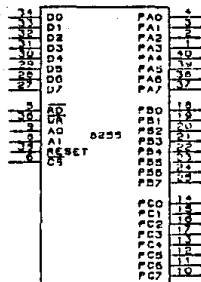
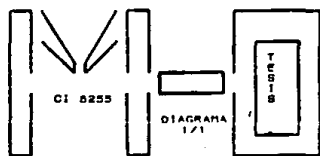


FIG No. 2.9



Lógica de control y de leer-escribir.

La función de este bloque es la de manejar todas las transmisiones internas y externas de datos, controles y palabras de estado. Acepta entradas desde los buses de dirección y de control del microprocesador para enviar enseguida comandos a los dos grupos de control (A y B).

CS: Selector del integrado; un nivel bajo en ésta entrada habilita la comunicación entre el 8255 y el microprocesador.

RD: Leer; un nivel en ésta entrada habilita al 8255 para enviar datos o información de estados al microprocesador por el bus de datos.

WR: Escribir, un nivel bajo en ésta entrada habilita al 8255 para que el microprocesador pueda escribir datos o palabras de control en el dispositivo.

A0 - A1: Selección de los puertos internos del 8255. Estas señales de entrada, en combinación con las entradas RD y WR controlan la selección de uno de los tres puertos o del registro de palabra de control.

CONTROLES DE GRUPO A Y GRUPO B.

La configuración funcional de cada puerto se comanda por programación. Esencialmente el microprocesador envía una palabra de control al 8255 que contiene información tal como, modo de operación, cuales puertos son de entrada y cuales de salida.

La figura 2.10 proporciona la configuración funcional inicial del 8255. Cada uno de los grupos de control aceptan comandos lógicos de control de leer escribir, reciben parte de la palabra de control del bus de datos interno y envían comandos a sus puertos asociados.

El circuito de interfaz 8255 trabaja en tres modos principales de operación.

MODO 0: Entrada - Salida básico.

MODO 1: Entrada - Salida muestreada.

MODO 2: Bus bidireccional

Cuando la entrada RESET pasa a nivel alto todos los puertos del 8255 presentan alta impedancia. Después de quitar el nivel alto de la entrada de RESET el 8255 permanece en el modo de entrada. Durante la ejecución de un programa se puede seleccionar cualquiera de los tres modos de operación, simplemente cargando el registro de control con la palabra de control.

En la figura 2.10 se ilustra como definir la configuración de los tres puertos. Para ello el bit 7 de la palabra de control debe tener el valor 1.

MODO 0: El modo de operación cero proporciona operaciones simples de entrada y salida para cada uno de los tres puertos. No se requiere de un protocolo previo, los datos simplemente se leen ó se escriben de un puerto específico. La 8255 tiene las siguientes características en este modo.

- * TRES PUERTOS DE 8 BITS.
- * CUALQUIER PUERTO PUEDE SER DE ENTRADA O SALIDA.
- * LAS SALIDAS SE ALMACENAN EN LATCHES.
- * SE PUEDEN REALIZAR 16 CONFIGURACIONES DIFERENTES DE ENTRADA SALIDA.
- * LAS ENTRADAS NO SE ALMACENAN EN LATCHES.

MODO 1: Esta configuración funcional proporciona una forma de transferencia de datos de entrada salida con un puerto, utilizando señales de muestreo (strobe) ó de protocolo. En este modo los puertos A y B se definen como puertos de entrada o salida y el puerto C se utiliza para proporcionar las señales de protocolo. El 8255 en el modo uno tiene las siguientes características.

- * DOS GRUPOS (A y B)
- * CADA GRUPO CONTIENE UN PUERTO DE DATOS DE 8 BITS Y UN PUERTO DE CONTROL DE 4 BITS (PUERTO C).
- * LOS PUERTOS PUEDEN SER DE ENTRADA O DE SALIDA. TANTO LAS ENTRADAS COMO LAS SALIDAS SE ALMACENAN EN LATCHES.
- * EL PUERTO DE 4 BITS DE CADA GRUPO SE USA PARA LAS SEÑALES DE CONTROL Y DE ESTADOS DEL PUERTO DE 8 BITS.

En este modo de operación algunas líneas del puerto C se programan para utilizarse de acuerdo a la configuración de los puertos A y B, pero las líneas restantes se pueden utilizar como entrada - salida.

MODO 2: Bus bidireccional de entrada salida muestreados.

El modo 2 permite al puerto A actuar como puerto bidireccional de datos. Se proporcionan señales de protocolo a través del flujo de datos del periférico. Estas señales de control son una combinación de las señales de control de entrada y de salida del modo 1.

La generación de solicitudes de interrupción y las funciones SET-RESET de los flip-flops INTE también se encuentran disponibles. La 8255 programada en modo 2 tiene las siguientes características.

- † EL PUERTO A COMO PUERTO BIDIRECCIONAL DE DATOS DE 8 BITS Y EL PUERTO C COMO CONTROL DE 4 BITS.
- † LAS SALIDAS Y ENTRADAS SE ALMACENAN EN LATCHES.

El modo 2 no utiliza las terminales PC0, PC1, y PC2 por lo que el puerto B se puede programar en el modo cero ó en el modo uno.

Hasta aquí presentamos los modos de operación del PPI8255, cabe mencionar que en el apéndice se proporciona más información del mismo.

PROGRAMANDO EL PPI.

Basándonos en la figura 2.10 y en lo descrito anteriormente sobre los modos de operación del circuito de interfaz programable 8255, se obtendrá primeramente la palabra de control, la cual seleccionaremos como sigue:

† Para el grupo B el puerto "C", en su parte menos significativa será utilizado como puerto de entrada correspondiendo un nivel de "1" lógico al bit D0.

† El puerto B del mismo grupo será utilizado también como puerto de entrada correspondiéndole un nivel "1" al bit D1.

† El modo de operación seleccionado es el modo cero, el cual no requiere de protocolo como fue descrito anteriormente. Lo cual nos indica que al bit D2 le corresponde un nivel "1" lógico.

† Para el grupo A el puerto "C" en su parte más significativa será utilizado como entrada, correspondiéndole un nivel "1" al bit D3.

FALABRA DE CONTROL

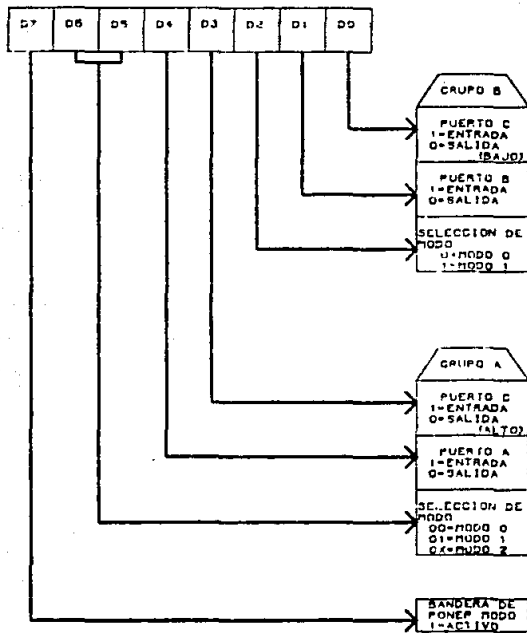
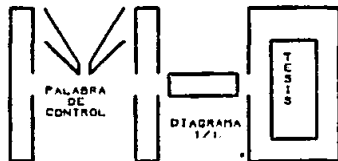


FIG. 2.10



* El puerto A del grupo "A" será utilizado como puerto de salida correspondiéndole un nivel bajo "0" al bit D4.

* Los bits D5 y D6 especifican el modo de operación seleccionado para el PPI8255, el cual se explicó anteriormente y se seleccionó el modo cero por así convenirnos. Por lo tanto los bits D5 y D6 tendrán un nivel bajo cada uno.

Por último observamos que existe un bit D7 el cual siempre tendrá que estar activado por lo tanto le corresponde un nivel de "1" lógico.

Resumiendo lo anterior tenemos:

D7	D6	D5	D4	D3	D2	D1	D0	
1	0	0	0	1	0	1	1	= 8b

Continuando con los registros internos del PPI, para lo cual se debe tomar en cuenta la dirección seleccionada anteriormente, cuando se decodificó la dirección donde se activaría el circuito de interfaz.

En dicha dirección se programan los puertos A, B y C del PPI. También se envía la dirección de la palabra de control.

De manera que la inicialización de la interfaz queda lista para empezar la comunicación con el exterior. Dicha información será suministrada por medio de un programa en lenguaje de alto nivel, específicamente lenguaje "C".

Dicho programa ha sido diseñado de tal forma que el operador de la computadora personal pueda controlar el motor, con solo seleccionar la función deseada y así mismo sirve como enlace entre la computadora y el motor.

Primeramente aparecerá en la pantalla un menú de opciones (MENU PRICIPAL):

- * ENTRAR AL PROGRAMA
- * REGRESAR AL SISTEMA OPERATIVO.

Seleccionando la primera opción se desplegará inmediatamente otro menú, de lo contrario se dará por terminada la operación y se regresará al menú principal.

MENU DE OPERACION

- * OPERACION O CONDUCCION DEL MOTOR.
- * DESPLEGAR VELOCIDAD .
- * MENU PRINCIPAL.

MENU DE SENTIDO DE GIRO

- * IZQUIERDA
- * DERECHA
- * MENU PRINCIPAL.

Se podría seguir describiendo el programa, pero considero que es mejor verlo ejecutar y así conocerlo mejor al operarlo.

En la siguiente hoja se presenta el listado del programa fuente, así como una corrida del mismo.

Cabe mencionar que dicho programa se hizo ejecutable, para no tener que estar cargando primeramente el paquete de lenguaje "C", y llamando a "MOTOR", nombre que se le dió al programa que utilizamos; por lo que solo es necesario insertar el disquet y teclear motor para que este se ejecute.

2.6.- ANALISIS DE CIRCUITOS DIGITALES.

En el presente análisis se someterá la interfaz diseñada anteriormente a un estudio estático y dinámico que deben cumplir todos los circuitos digitales.

El análisis electrónico de los sistemas digitales puede hacerse desde los puntos de vista estático y dinámico.

El análisis estático se enfoca sólo sobre la compatibilidad de los niveles lógicos. El análisis dinámico ve en cambio la compatibilidad de los circuitos trabajando a una cierta frecuencia de conmutación.

A>TYPE CONDUCC.C

```

#include <stdio.h>
/*
/* DEFINE PUERTOS DEL PPI
*/

/*
#define pto control 0x203
#define pto c 0x202
#define pto b 0x201
#define pto a 0x200
#define pal control 0x0b
*/

main()
{
    int op, espera = 1;
    void ent pro();

    while (espera) {
        clrscr();
        gotoxy(20,5); printf("MENU.");
        gotoxy(20,7); printf("A.- Entrar al programa.");
        gotoxy(20,8); printf("B.- Regresar a MSDOS.");

        op = getch();
        switch (op) {
            case 'A':
                ent pro ();
                break;
            case 'B':
                espera = 0;
                break;
        }
    }
}

void ent pro()
{
    int op; void men giro(); void des vel(); char esp=0;
    while(esp==0)
    {
        clrscr();
        gotoxy(20,5); printf("MENU DE OPERACION.");
        gotoxy(20,7); printf("A.- Operacion o conduccion del motor.");
        gotoxy(20,8); printf("B.- Desplegar Velocidad.");
        gotoxy(20,9); printf("C.- Menu principal.");

        op = getch();
        switch (op) {
            case 'A':
                men giro();
                break;
            case 'B':
                des vel();
                break;
            case 'C':
                esp=1;
                break;
        }
    }
}

void men giro()
{
    char op, esp=1; void izouierda(); void derecha();
    while (esp==1)

```

```

clrscr();
gotoxy(25,5): printf("MENU SENTIDO DE GIRO.");
gotoxy(27,7): printf("A.- IZQUIERDA");
gotoxy(27,8): printf("B.- DERECHA");
gotoxy(27,9): printf("C.- REGRESA MENU PRINCIPAL");

op=getch();
switch(op) {
    case 'A':
    case 'a':
        izquierda();
        break;

    case 'B':
    case 'b':
        derecha();
        break;

    case 'C':
    case 'c':
        esp=0;
}
}

/* leer el dato que tiene el puerto b */
void des vel()
{
    char dato leido;
    outportb(pto_control, pal_control);

    clrscr();

    gotoxy(30,5): printf("#####");
    gotoxy(30,5): printf("#");
    gotoxy(30,7): printf("# VELOCIDAD #");
    gotoxy(30,8): printf("#");
    gotoxy(30,9): printf("#####");
    inportb(0x201);

    gotoxy(25,15): printf("EL DATO LEIDO DEL PUERTO B ES = %d", inportb(pto_b));
    gotoxy(18,20): printf("OPRIMA CUALQUIER TECLA PARA CONTINUAR");
    getch();
}

void izquierda()
{
    int op;
    outportb(pto_control, pal_control);
    clrscr();

    gotoxy(25,5): printf("GIRO SENTIDO HORARIO");
    gotoxy(10,7): printf("A.- 50 rpm");
    gotoxy(10,9): printf("B.- 100 rpm");
    gotoxy(10,11): printf("C.- 200 rpm");
}

```

```
oatoxy(10,13):printf("D.- 500 rpm");
oatoxy(10,15):printf("E.- 700 rpm");
oatoxy(10,17):printf("F.- 900 rpm");
oatoxy(10,19):printf("G.- 950 rpm");
oatoxy(10,21):printf("H.-1000 rpm");
oatoxy(48,7): printf("I.-1100 rpm");
oatoxy(48,9): printf("J.-1200 rpm");
oatoxy(48,11):printf("K.-1300 rpm");
oatoxy(48,13):printf("L.-1400 rpm");
oatoxy(48,15):printf("M.-1500 rpm");
oatoxy(48,17):printf("N.-1600 rpm");
oatoxy(48,19):printf("O.-1700 rpm");
oatoxy(48,21):printf("P.-1750 rpm");
op=oatch();
```

```
switch(op) {
    case 'A': function(0x72);
              break;
    case 'B': function(0x78);
              break;
    case 'C': function(0x6A);
              break;
    case 'D': function(0x64);
              break;
    case 'E': function(0x5C);
              break;
    case 'F': function(0x56);
              break;
    case 'G': function(0x4E);
              break;
    case 'H': function(0x47);
              break;
    case 'I': function(0x40);
              break;
    case 'J': function(0x3B);
              break;
    case 'K': function(0x34);
              break;
    case 'L': function(0x2E);
              break;
    case 'M': function(0x1F);
              break;
    case 'N': function(0x1B);
              break;
    case 'O': function(0x11);
              break;
    case 'P': function(0x00);
              break;
```

```
funcion (char envia)
{
    outportb(0x200,envia);
}
```

```
void derecha()
```

```
{
    int op;
    outportb(oto control, oal control);
    clrscr();
```

```
gotoxy(25,5); printf("GIRO EN SENTIDO ANTI-HORARIO");
gotoxy(10,7); printf("A.- 50 rpm");
gotoxy(10,9); printf("B.- 100 rpm");
gotoxy(10,11); printf("C.- 300 rpm");
gotoxy(10,13); printf("D.- 500 rpm");
gotoxy(10,15); printf("E.- 700 rpm");
gotoxy(10,17); printf("F.- 900 rpm");
gotoxy(10,19); printf("G.- 950 rpm");
gotoxy(10,21); printf("H.- 1000 rpm");
gotoxy(48,7); printf("I.- 1100 rpm");
gotoxy(48,9); printf("J.- 1200 rpm");
gotoxy(48,11); printf("K.- 1300 rpm");
gotoxy(48,13); printf("L.- 1400 rpm");
gotoxy(48,15); printf("M.- 1500 rpm");
gotoxy(48,17); printf("N.- 1600 rpm");
gotoxy(48,19); printf("O.- 1700 rpm");
gotoxy(48,21); printf("P.- 1750 rpm");
op=getch();
```

```
switch (op){
    case 'A': funcion(0x73);
                break;
    case 'B': funcion(0x89);
                break;
    case 'C': funcion(0x90);
                break;
    case 'D': funcion(0x97);
                break;
    case 'E': funcion(0x9f);
                break;
    case 'G': funcion(0xA5);
                break;
    case 'H': funcion(0xAC);
                break;
    case 'I': funcion(0xB3);
                break;
    case 'J': funcion(0xBF);
                break;
    case 'K': funcion(0xD4);
                break;
    case 'L': funcion(0xE1);
                break;
```



```
case 'M': function(0xF3):  
break;  
  
case 'N': function(0xFE):  
break;  
  
case 'O': function(0xFB):  
break;  
  
case 'P': function(0xFF):  
break;  
)  
)
```

2.7 ANALISIS ESTADICO.

Nuestro objetivo ahora, es conocer si es o no posible conectar 2 o más circuitos del tipo seleccionado, recordemos que en la interfaz se utilizaros circuitos LSTTL, sin que presenten fallas de tipo estático en su funcionamiento.

Podemos asegurar que un circuito digital no tendrá problemas de diseño, desde el punto de vista estático si:

- 1.- Los niveles de voltaje de salida y entradas son compatibles.
- 2.- Las corrientes manejadas por cada salida no exceden los valores máximos especificados de fábrica.

El primer punto se cumple puesto que sólo utilizamos circuiteria LSTTL, lo cual nos deja sólo con un punto a analizar: la corriente o carga máxima especificados por el fabricante. Las cargas que manejan las salidas de los circuitos pueden ser de 3 tipos:

- 1.- La entrada de un circuito LSTTL
- 2.- La entrada de un circuito MOS "compatible con TTL".
- 3.- La salida -en triestate- de un circuito LSTTL o MOS "compatible", que también constituyen una carga en esas condiciones.

ENTRADA LSTTL:

Consultando la tabla siguiente se puede ver, para el estado alto, una corriente de entrada de +20 μ A como máximo. En el estado bajo se tiene - 0.4 mA como máximo.

ENTRADA MOS "COMPATIBLE TTL"

Los circuitos MOS tienen una impedancia de entrada muy grande, la corriente de entrada de estos circuitos, que los fabricantes generalmente conocen en inglés como "input leakage current", se ha estandarizado a + 10 μ A [MAX], tanto para el nivel alto como para el bajo.

SIMBOLO	DESCRIPCION	VALOR EN CIRCUITO ESTANDAR LSTTL
V_{OH}	VOLTAJE DE SALIDA EN ESTADO ALTO	2.4 VOLTS MINIMO
V_{OL}	VOLTAJE DE SALIDA EN ESTADO BAJO	0.4 VOLTS MAXIMO
V_{IH}	VOLTAJE DE ENTRADA EN ESTADO ALTO	2 VOLTS MINIMO
V_{IL}	VOLTAJE DE ENTRADA EN ESTADO BAJO	0.8 VOLTS MAXIMO
I_{OH}	CORRIENTE DE CARGA PARA UNA SALIDA EN ESTADO ALTO	- 0.4 mA MAXIMO
I_{OL}	CORRIENTE DE CARGA PARA UNA SALIDA EN ESTADO BAJO	8 mA MAXIMO
I_{IH}	CORRIENTE DE ENTRADA EN ESTADO ALTO	20 μ A MAXIMO
I_{IL}	CORRIENTE DE ENTRADA EN ESTADO BAJO.	-0.4 mA MAXIMO
F. D.	FAN OUT: PARAMETRO DEFINIDO COMO EL MAXIMO NUMERO DE COMPUERTAS SIMILARES QUE PUEDEN CONECTARSE SIMULTANEAMENTE A LA SALIDAD DE OTRA	20
N. M.	MARGEN DE RUIDO	400 mV

TABAL 1

SALIDAS EN TRIESTATE

Las salidas triestate aunque virtualmente desconectadas, si representan una pequeña carga, que, dependiendo del nivel de voltaje en el bus, será de $+ 20 \mu A$ para el estado alto y $- 20 \mu A$ para el bajo. Estos valores se observan generalmente tanto en circuitos LSTTL como en MOS.

Aquí es indispensable aclarar dos puntos:

1.- Los valores de voltajes y corrientes hasta ahora manejados son los que el fabricante garantiza para "el peor de los casos", es decir, con el circuito funcionando en las condiciones más adversas y probando un gran número de muestras. Estos valores son máximos o mínimos dependiendo del parámetro en cuestión.

2.- No todos los fabricantes estandarizan sus productos a los valores señalados en la tabla. Para mayor seguridad es necesario referirse a las especificaciones técnicas de cada circuito en particular.

Por otro lado las salidas que debemos analizar pueden ser de dos tipos:

1.- La salida de un circuito LSTTL.

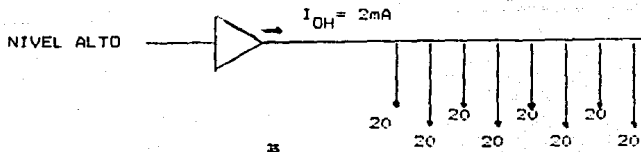
2.- La salida de un circuito integrado MOS "compatible".

En el primer caso la carga máxima que puede sostener la salida de un circuito LSTTL es de $-400 \mu A$ en estado alto y $8 \mu A$ en estado bajo, como se indica en la tabla.

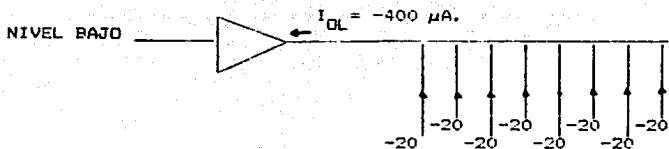
En el segundo caso no existen valores estandarizados para las salidas de circuitos MOS "compatibles con TTL" y cada fabricante proporciona valores diferentes:

ANÁLISIS ESTÁTICO:

SUS DE DATOS: El acoplamiento se realiza entre el bus de datos del BOP6 y un buffer octal de tercer estado (74LS245).



$$\Sigma [20] \mu A = 160 \mu A .$$

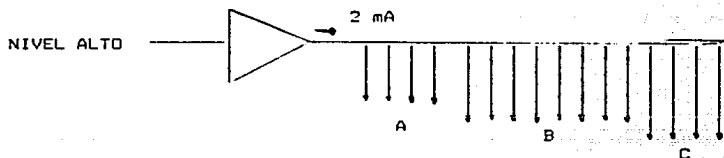


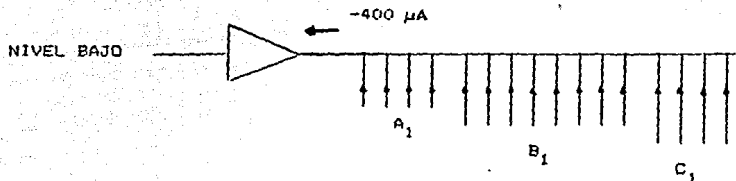
$$\Sigma [-20] \mu A = -160 \mu A$$

	CARGA ACUMULADA	CARGA MAXIMA ESPECIFICADA
ESTADO ALTO	160 μA	2 mA
ESTADO BAJO	-160 μA .	-400 μA

Como se observa las cargas especificadas son mayores a las calculadas, concluyendo que estas salidas trabajarán correctamente desde el punto de vista estático.

BUS DE DIRECCIONES:





De las figuras anteriores se obtiene:

$$\begin{aligned}
 A &= 4 \text{ conexiones al } 74LS04 & B &= 8 \text{ conexiones al buffer} \\
 A &= [20+20+20+20]\mu\text{A} & B &= [20 \times 8] = 160 \mu\text{A} \\
 A &= 80 \mu\text{A}
 \end{aligned}$$

$$\begin{aligned}
 C + D &= \text{Acoplamiento con circuiteria LSTTL} \\
 C + D &= [20+20+20+20]\mu\text{A} \\
 C + D &= 80 \mu\text{A}
 \end{aligned}$$

Por lo tanto para el nivel alto tenemos que las cargas calculadas son menores a las cargas máximas especificadas, previendo así un buen funcionamiento.

$$\begin{aligned}
 \Sigma A + B + C + D &= 80 + 160 + 80 = 320 \mu\text{A} \\
 320 \mu\text{A} &< 2 \text{ mA}
 \end{aligned}$$

$$\begin{aligned}
 \text{Para el estado bajo:} \\
 A_1 &= - [20+20+20+20]\mu\text{A} & B_1 &= [-20 (8)] \mu\text{A} \\
 &= - 80 \mu\text{A} & &= -160 \mu\text{A}
 \end{aligned}$$

$$\begin{aligned}
 C_1 + D_1 &= - 0.4 (4) & \Sigma A+B+C+D &= - [80+160+1.2]\mu\text{A} \\
 &= - 1.2 \mu\text{A} & &= -241.2 \mu\text{A} > -400 \mu\text{A}
 \end{aligned}$$

Como se observa el valor calculado es menor al valor máximo especificado y tendremos así un buen funcionamiento estático.

Continuando con el análisis estático, se observa en el diagrama 2.8 que los demás componentes son del tipo LSTTL, los cuales son compatibles en cuanto a sus niveles de voltaje de entrada y salida, por lo que se tendrá un buen funcionamiento estático.

2.8 ANALISIS DINAMICO.

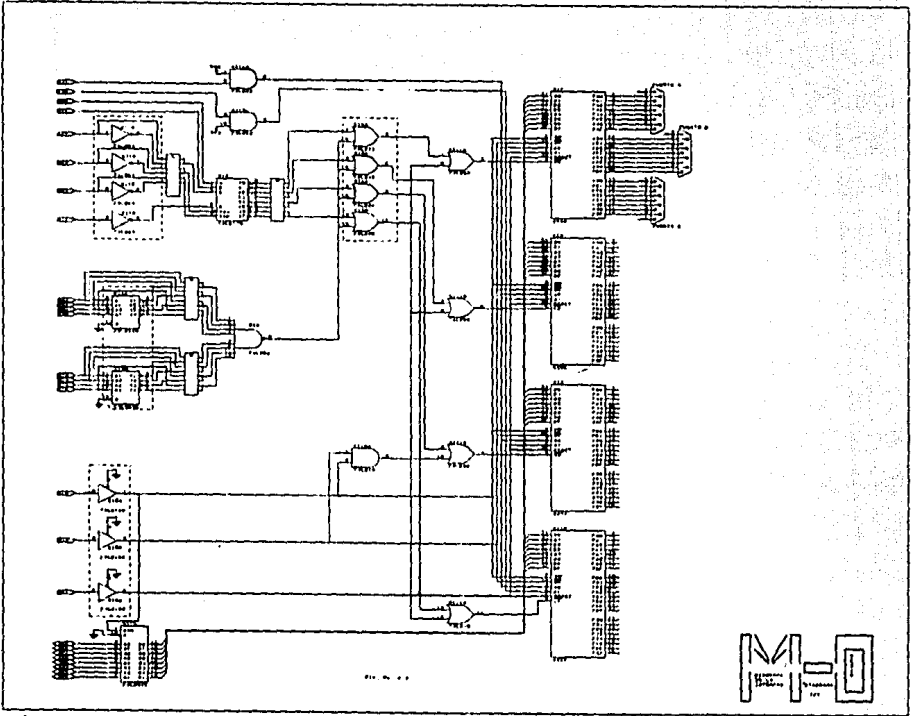
A diferencia del análisis estático, en el cual se tiene una estandarización considerable, en el caso dinámico es imposible fijar reglas sistemáticas de análisis.

No es lo mismo por ejemplo: analizar el ciclo de lectura de un microprocesador a una memoria RAM, que analizar el ciclo de reconocimiento de interrupción del mismo microprocesador a un controlador determinado. Cada uno merece un estudio separado, con sus diagramas de tiempos propios.

Acoplamiento dinámico MICROPROCESADOR-INTERFACE.

Primeramente con el buffer octal 74LS245, es obvio que no habrá problemas dinámicos debido a que ambos dispositivos responden rápidamente, habrá que cuidar sin embargo que la señal de lectura del 74LS245 se active con un nivel bajo, la condición se cumple con la señal RD y WR del microprocesador.

Las demás señales son de control y basta con observar su diagrama para darnos cuenta que existe el tiempo suficiente para el acoplamiento dinámico dado que utilizamos circuitos de respuesta rápida (nanosegundos), el cual es menor al tiempo que utiliza el microprocesador. Ver figura 2.8.



110

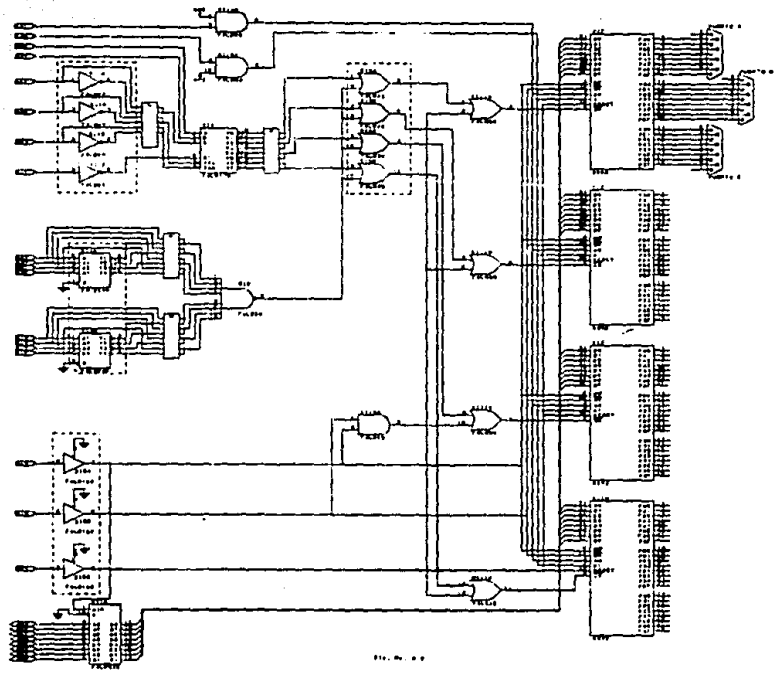


FIG. 10-10



CAPITULO TRES
ETAPA DE POTENCIA

3.1.-INTRODUCCION:

Se a definido el presente capítulo como "ETAPA DE POTENCIA", dado que aquí se estudiará la aplicación que se le dará a la interfaz, en capítulos anteriores se ha llegado a entablar la comunicación entre la máquina y el exterior, por medio de la interfaz, pero, esto sólo nos permite manejar niveles de voltaje característicos de los circuitos digitales (0 a 5 volts), y dado que la aplicación es en motores de corriente directa, en los cuales se manejan tensiones mayores, se tiene la necesidad de diseñar una etapa que permita el acoplamiento entre el motor y la interfaz.

Para tal efecto se sabe que los niveles de tensión mayor se manejan con elementos discretos o mejor conocido como electrónica de potencia, dependiendo de las características del proceso a controlar.

El primer paso consiste en transformar nuestros niveles TTL a señales analógicas, permitiendo así un mejor control. Así mismo se tiene que buscar la forma de que las dos etapas queden aisladas una de otra, pero a la vez que se tenga un acoplamiento efectivo que permita una buena comunicación. Los niveles de potencia son muy utilizados en todo tipo de proceso en los cuales se requiere además de ello las señales de control.

3.2.-CONVERTIDORES ANALÓGICO/DIGITAL y DIGITAL/ANALÓGICO.

Virtualmente todos los fenómenos físicos del mundo que nos rodea son del tipo analógico. Desplazamiento, velocidad, aceleración, temperatura, presión, voltaje, corriente, carga, etcétera son parámetros que cambian de manera gradual. Sin embargo es conveniente representar sus magnitudes en forma digital para que los circuitos lógicos puedan tomar decisiones, almacenar información o transmitirla. Surge entonces la necesidad de convertir magnitudes analógicas a digitales (A/D) proceso que se conoce como codificación y también de realizar el proceso inverso (D/A), o sea la decodificación. A un circuito que realiza ambas funciones se les denomina CODEC.

EL tipo que utilizaremos sera un convertidor digital a analógico dado que ya tenemos los niveles de voltaje que salen de nuestra interfaz.

Examinaremos someramente tres métodos de conversión A/D que son:

- * COMPARACION DIRECTA
- * INTEGRACION
- * APROXIMACIONES SUCESIVAS

La mayoría de las técnicas de conversión A/D se basan en métodos de comparación de voltaje, en un proceso que usualmente se denomina cuantización ya que se determina cuanto vale una señal analógica al traducirla a un número binario. Esto se logra de manera directa utilizando un convertidor A/D paralelo o combinacional, que emplea $2^n - 1$ comparadores de voltaje para alcanzar n bits de precisión. Cada comparador C_i tiene en su entrada V^- voltaje de referencia V_r que le proporciona un divisor de voltaje y recibe el voltaje a cuantificar en la entrada V^+ si el voltaje a cuantificar es mayor que el voltaje de referencia entonces el comparador entrega a su salida un uno lógico. Las salidas de los comparadores se conectan aun circuito combinacional llamado codificador de prioridad el cual produce un número binario de n bits que indica la posición del bit más significativo de valor uno, recibido en la entrada del codificador.

A/D DE COMPARACION DIRECTA.

En los convertidores A/D tipo comparación de rampa se emplea un sólo comparador que recibe en una de sus entradas la señal analógica a cuantificar y en la otra un voltaje en forma de rama lineal. Al iniciarse la rampa se empieza a contar los pulsos de reloj de un oscilador auxiliar, cuando los dos voltajes son iguales el comparador detiene el conteo. El número de pulsos contados es proporcional a la amplitud del voltaje analógico a medir.

A/D DE COMPARACION DE RAMPA.

Otros convertidores A/D utilizan una etapa de conversión D/A por lo que se describirán brevemente éstos.

Los convertidores D/A transforman a una señal digital de ponderación posicional en una señal analógica equivalente. El número digital de entrada se convierte entonces en el correspondiente número de unidades de corriente, voltaje o carga.

Para esto se puede recurrir a un amplificador operacional integrador que suma cargas, o a un amplificador operacional seguidor de corriente que suma corrientes.

Esto nos lleva a red de resistores seguida de uno o más operacionales, donde cada una de las n entradas binarias controla una fuente de corriente proporcional al peso ponderado del bit de entrada. Las corrientes se suman y amplifican para producir una corriente o un voltaje de salida proporcional al número binario de entrada.

CONVERTIDOR A/D DE DOBLE RAMPA

Este convertidor hace uso de un operacional configurado como integrador. Se base en cargar un capacitor a un voltaje positivo desconocido y después de transcurrir un lapso definido

de tiempo aplicar un voltaje negativo conocido y medir el tiempo requerido para descargarlo. Ver figura 3.1.

El intervalo t_1 es de una longitud fija de tiempo determinada por diseño. Durante este intervalo la señal de entrada que se aplica vía S1 causa que el voltaje del integrador sea positivo y alcance un cierto nivel V_{final} al concluir el tiempo t_1 .

Durante al tiempo T2 se desconoce la entrada analógica y se conecta un voltaje de referencia de polaridad opuesta, provocando que el voltaje de salida del integrador decrezca hasta llegar a cero volts. en este momento concluye el tiempo Tn el cual es proporcional al voltaje de entrada de acuerdo a la relación:

$$V_{en} = V_{ref} \left(\frac{t}{t_1} \right)$$

V_{ref} y t_1 tienen valores fijos.

Con lo anterior queda determinado el principio de operación de los convertidores analógico-digitales y digital-analógico, los cuales serán de importancia en la presente etapa dado que se requiere convertir las señales que se obtienen de la interfaz, los cuales son niveles lógicos LSTTL, posteriormente convertidos en señales analógicas las cuales serán amplificadas.

A continuación se presenta el circuito seleccionado para convertir nuestra señal digital, en señales eléctricas (voltaje - corriente), su función principal es la de convertir los bits de entrada en señales eléctricas (principalmente corriente), la cual es del orden de los nanoamperes, y conjuntamente con un amplificador operacional obtenemos señales de eléctricas (voltaje), dicha configuración es un convertidor de bits a corriente y corriente a voltaje. Para este fin se selecciona el circuito de la figura 3.2.

De ésta configuración se obtiene un voltaje de salida bipolar dependiendo de los bits de entrada y el voltaje de referencia.

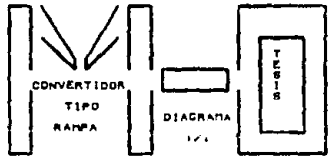
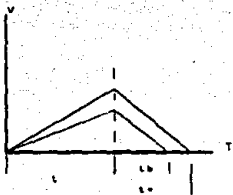
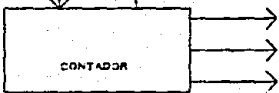
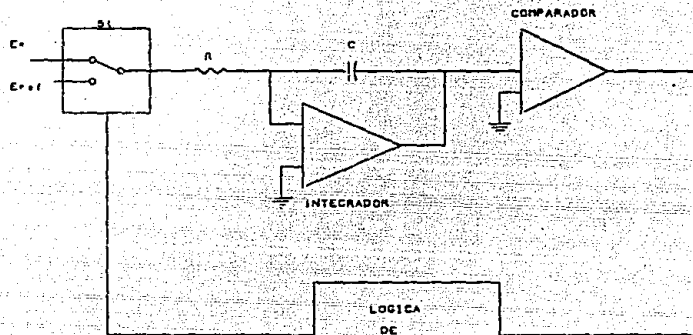


FIGURA 3.1

Para una entrada digital de código cero, el voltaje de salida para el voltaje de referencia es cero. El amplificador operacional tiene ahora una sola entrada de +V y está operando con una ganancia de -1. La salida del amplificador operacional puede ser por lo tanto -V para una entrada digital de cero.

Como el código de entrada aumenta también lo hará el voltaje de salida. Note que la ganancia de amplificador operacional cuando es aplicado a la entrada (+), es de +2 y la ganancia cuando se aplica a la resistencia de entrada R es -1. El voltaje de salida depende de ambas entradas y está dado por:

$$V_{out} = (+V)(-1) + V_{ref}(+2)$$

El voltaje de salida puede expandirse sumando las dos resistencias.

La suma de las resistencias se usa para atenuar el voltaje (+V). La ganancia total, $A_v(-)$, de la terminal +V del amplificador operacional está determinado por el voltaje más negativo de la salida $-4(+V)$, con el valor mostrado de los componentes. El rango dinámico completo de V_{out} , está dado por la ganancia de la entrada (+) del operacional. De tal forma que el voltaje de salida queda dado por la siguiente expresión:

$$V \leq V_{out} \leq V(1023/1024)$$

El voltaje de salida nos da un rango de ± 10 volts cuando usamos $+2.5 V_{CD}$ en +V.

De tal forma que se obtienen los voltajes indicados en la figura 3.2. De aquí podemos asegurar que dado un código binario obtendremos para el un voltaje determinado, y como se observa se obtuvieron rangos de $\pm V_{CD}$.

Lo cual nos permitira alimentar al motor a diferentes tensiones. Esto es en base a los resultados obtenidos en el análisis del motor seleccionado.

De acuerdo a ello nos hace pensar en lo siguiente:

El circuito de potencia deberá ser capaz de que cuando sea excitado con cero volts el motor no presentará movimiento, al incrementar el voltaje, el motor deberá acelerar en forma proporcional al voltaje, de tal forma que cuando se tenga como entrada un nivel de 10 volts, el circuito de potencia presentará a su salida un nivel de tensión de 127 volts de CD.

Una de las formas para lograrlo es controlando un dispositivo por ángulo de fase. Se ha seleccionado como dispositivo

de potencia al tiristor por cumplir con las condiciones de diseño y soportar la tensión requerida por la carga (datos de placa del motor de CD).

Un método eficiente para controlar el "encendido" de un tiristor, es mediante la variación del ángulo de disparo del tiristor. Se define al ángulo de disparo con respecto a un voltaje aplicado. A este método de control se le llama "control de ángulo de fase". Es decir será activado desde cero grados hasta 180 grados, lo cual se refleja en que existirá una variación del voltaje desde cero volts para cero grados hasta 120 volts para 180 grados.

Para conseguirlo existen diferentes formas, a continuación se presentan los circuitos propuestos para lograrlo.

- I. - CIRCUITO ADOPLADOR
- II. - CIRCUITO COMPARADOR
- III. - CIRCUITO DE DISPARO Y POTENCIA
- IV. - CIRCUITO DETECTOR DE CRUCE POR CERO
- V. - CIRCUITO DE RETROALIMENTACION

CIRCUITO ADOPLADOR: Es el que recibe la señal proveniente del DAC-1000 y el amplificador operacional el cual es normalmente de +10 volts.

La función de este circuito es la de llevar el rango de la señal que recibe siempre a un rango de 0 a 10 volts.

CIRCUITO COMPARADOR: Tiene la función de indicarle al circuito de disparo cuando el voltaje suministrado a la carga es menor que el deseado.

CIRCUITO DE DISPARO: Proporciona una señal al circuito de potencia para iniciar el disparo del circuito de potencia exactamente en el cruce por cero del ciclo positivo del voltaje de la línea.

CIRCUITO DE POTENCIA: Suministra el voltaje a la carga proporcionando un rango de 0 a 127 volts.

CIRCUITO DETECTOR DE CRUCE POR CERO: Su función es la de indicar al circuito de disparo cuando se inicia el ciclo positivo del voltaje de la línea y evitar generaciones de radiofrecuencias en la línea.

CIRCUITO DE RETROALIMENTACION: Suministra al circuito comparador un voltaje de 0 a -10 volts proporcional al voltaje que le está llevando a la carga.

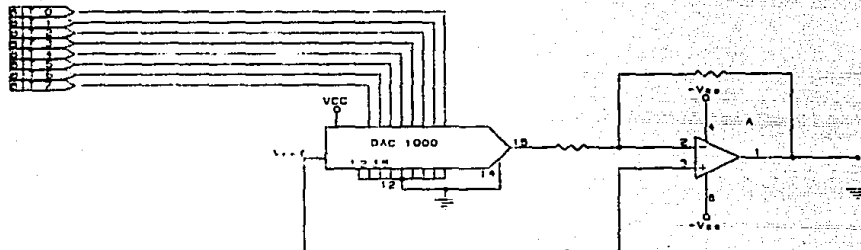
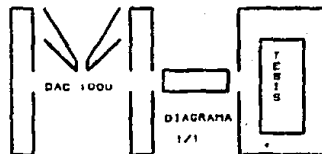


TABLA PARA UN VOLTAJE DE REFERENCIA DE 5 VOLTS

ENTRADA DIGITAL	Volt ANALOGICO
0000 0000	-4.96
0000 0010	-4.94
0000 0111	-4.71
0000 1000	-4.52
0010 1111	-3.15
0101 1111	-1.29
0111 1111	0.00
1000 1111	0.76
1001 1111	1.20
1010 1111	1.63
1011 1111	2.05
1100 1111	2.07
1110 1111	4.34
1111 1111	4.94

FIGURA J.2



A continuación se presenta el diseño de cada circuito.

3.3.-CIRCUITO ACOPLADOR: Debe de tener la característica proporcionar una salida de voltaje, siempre con un rango de 0 a -10 volts.

El circuito acoplador se muestra en la figura 3.3, haciendo referencia a ella se tiene:

$$I_3 = I_1 + I_2 \dots\dots\dots(1)$$

$$I_1 = (V_E)/R_1$$

$$I_2 = (V_A)/(R_3)$$

$$I_3 = (-V_S)/(R_2)$$

Sustituyendo los valores de I_1 , I_2 e I_3 en ecuación (1) y despejando V_S :

$$V_S = -R_2 \left(-\frac{V_E}{R_1} + \frac{V_A}{R_3} \right) \dots\dots(2)$$

Haciendo $R_3 = R_1$:

$$V_S = -\frac{R_2}{R_1} (V_E + V_A) \dots\dots(3)$$

Como se puede observar en la ecuación (3) la ganancia dada al voltaje de entrada V_E por el amplificador operacional A_1 es de:

$$A_V = -\frac{R_2}{R_1} \dots\dots\dots(4)$$

Se propone una ganancia de voltaje máxima de A_V igual a con el fin de darle al circuito la accesibilidad de poder aceptar señales de voltaje de 1 a 5 volts.

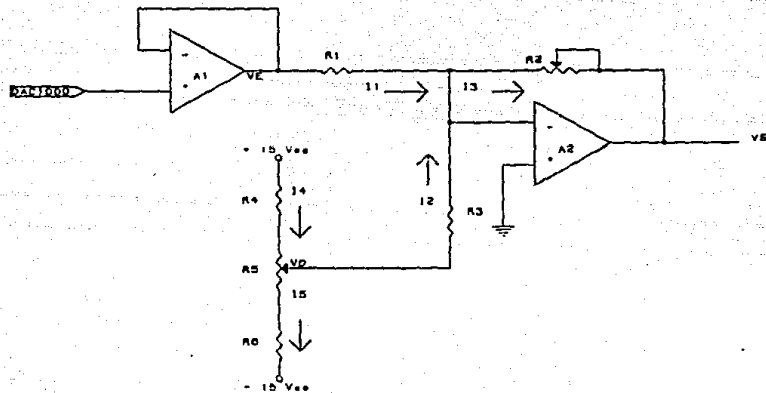
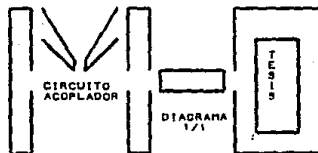


FIG. 3.3



Para el calculo de la resistencia R_2 (optima), se empleara la siguiente formula:

$$R_2 \text{ (OPTIMA)} = \left(\frac{R_{id} R_0}{2} (1 - A_V) \right)^{1/2} \dots (5)$$

Obteniendo los valores de R_{id} y R_0 de las hojas de especificaciones del LM747.

Sustituyendo en la ecuación anterior se tiene.

$$\begin{aligned} R_2 \text{ (OPTIMA)} &= \left(\frac{6 \times 10^3 \times 70}{2} (1 - (-4)) \right)^{1/2} \\ &= 32404 \ \Omega \\ &= 25 \text{ K}\Omega \text{ (valor comercial)} \end{aligned}$$

~~RFD~~

Despejando de la ecuación (4) R_1 y sustituyendo valores se tiene que:

$$R_1 = 6.8 \text{ K}\Omega$$

Como $R_3 = R_1$ entonces $R_3 = 6.8 \text{ K}\Omega$

El circuito formado por los resistores R_5 , R_6 Y R_4 darán el corrimiento necesario para que la salida del operacional A_2 sea cero.

Para el calculo de éstas resistencias se considerará un cambio en V_A DE $+ 3$ volts (por indicar un nivel de comparación).

Cuando $V_A = + 3$ volts se tendrá que:

$$I_2 = \frac{3}{6800} = 0.44177 \text{ mA}$$

$$R_5 + R_6 = \frac{3 + 15}{I_5} \dots (6)$$

$$R_4 = \frac{15 - 3}{I_4}$$

Proponiendo una corriente de $I_4 = 1 \text{ mA}$ entonces:

$$R_4 = 12 \text{ k}\Omega$$

como $I_5 = I_4 - I_2$ se sustituye en (6)

$$R_5 + R_4 = \frac{18 \times 10^3}{1 - 0.44117} = 32210 \Omega$$

Como $R_6 = R_4 = 12 \text{ k}\Omega$ entonces:

$$R_5 = 32210 - 12000 = 20210$$

$$R_5 = 25 \text{ k}\Omega \text{ (Se escoge valor comercial)}$$

3.4.-DISEÑO DEL CIRCUITO COMPARADOR:

El circuito comparador que se escoge es el mostrado en la figura 3.4, el objeto de introducir Histéresis al circuito es con el fin de eliminar la inestabilidad en la salida del comparador debida al ruido cuando éste tiene un nivel de voltaje mayor que el mínimo requerido a la entrada del amplificador operacional A_3 para provocar un cambio completo a la salida.

Haciendo referencia a las figuras 3.4a y 3.4b tenemos:

V_E = Voltaje proporcional de un rango de 0 a -10 V.

V_R = Voltaje de retroalimentación de un rango de 0 a -10 volts y su valor es proporcional al que suministra a la carga.

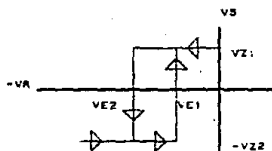
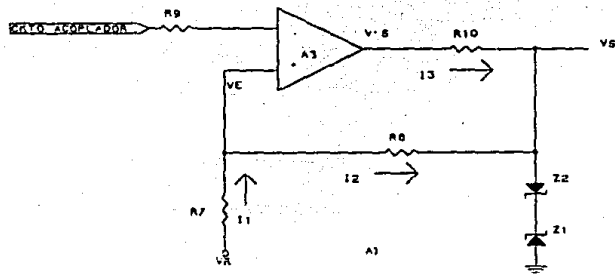
V_{Z1} = Voltaje de ruptura inverso del diodo zener Z1 más el voltaje de polarización directa del zener Z2.

V_{Z2} = Voltaje de ruptura inverso del diodo zener Z2 más el voltaje de polarización directa del zener Z1.

Observando la figura 3.4a tenemos:

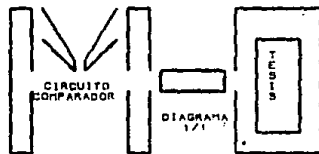
$$I_1 = I_2$$

$$\frac{V_R - V_E}{R_7} = \frac{V_E - V_S}{R_8}$$



B) FUNCION DE TRANSFERENCIA DEL CIRCUITO COMPARADOR

FIG. 3.4



Despejando V_R :

$$V_R = \frac{V_E (R_7 + R_B) - V_{S7} R_7}{R_B} \dots (7)$$

Cuando se desea generar un cambio de V_{Z1} a $-V_{Z2}$ se requiere que el voltaje de retroalimentación V_R sea más negativo que el voltaje V_{E2} como se observa en la figura 3.4b, de la ecuación (7) se tiene:

$$V_{E2} = \frac{V_E (R_7 + R_B) - V_{Z1} R_7}{R_B} \dots (8)$$

De igual forma cuando se requiera un cambio de $-V_{Z2}$ a V_{Z1} tendremos que:

$$V_{E1} = \frac{V_E (R_7 + R_B) + V_{Z2} R_B}{R_7} \dots (9)$$

Para minimizar el error causado por la corriente de polarización en las entradas del OPAM A_3 será necesario hacer:

$$R_9 = \frac{R_7 R_B}{R_7 + R_B} \dots (10)$$

Combinando 7, 8, y 9 se tiene:

$$R_B = R_9 \left(1 + \frac{V_{Z1} + V_{Z2}}{V_{E1} - V_{E2}} \right) \dots (11)$$

Calculando el valor óptimo de R_9 mediante la siguiente fórmula:

$$R_9 = \frac{\Delta V_{i0} / \Delta T}{\Delta I_b / \Delta T} \dots (12)$$

Los parámetros anteriores se tomarán de las hojas de especificaciones del amplificador operacional LM747 que se encuentran en el apéndice, sustituyendo valores en (12) tenemos.

$$R_9 = \frac{15 \times 10^{-6} \text{ V/C}}{1.3 \times 10^{-3} \text{ A/C}} = 11500 \Omega$$

$$= 10 \text{ K}\Omega \text{ (ajustando a valor comercial)}$$

Los diodos zener utilizados son los SZ0206A con voltaje inverso de 3.3 volts cuando circulara por ellos una corriente de 10 mA y tiene un voltaje de polarización directa de 0.6 volt.

Con los datos anteriores se calculará R_{10} de la siguiente forma:

$$R_{10} = \frac{V_{S'} - V_S}{I_3}$$

Considerando una perdida de 3 volts en el OPAM A_3 tenemos que $V_{S'} = \pm 12$ volts.

$$R_{10} = \frac{12 - (3.3 + 0.6)}{10 \times 10^{-3}} = 820 \Omega$$

La resistencia R_B se calculará para tener una histéresis de 50 mV sustituyendo en (11).

$$R_B = 10 \times 10^3 \left(1 + \frac{3.9 + 3.9}{50 \times 10^{-3}} \right)$$

$$R_B = 1.57 \text{ K}\Omega$$

$$= 1.5 \text{ K}\Omega \text{ (valor comercial)}$$

Despejando de (10) y sustituyendo valores tenemos que:

$$R_7 = \frac{1.5 \times 10^6 (10 \times 10^3)}{1.5 \times 10^6 (1 \times 10^4)} = 10 \text{ K}\Omega$$

DISENO DEL CIRCUITO DE DISPARO Y POTENCIA:

El circuito de disparo del triac de potencia utilizado se muestra en la figura 3.5 y tiene la característica de dispararlo solamente cuando el circuito comparador tenga una salida positiva y se inicie el medio ciclo positivo del voltaje de línea.

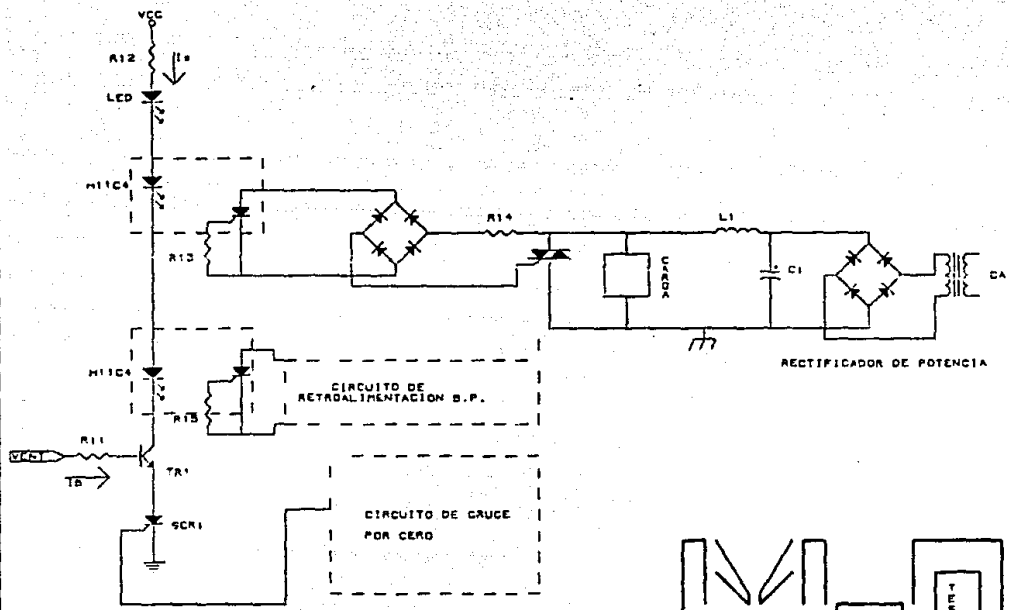
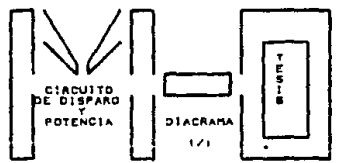


FIG. 3.5



De acuerdo con la figura 3.5 se tiene que la ecuación que representa el valor de R_{12} es:

$$R_{12} = \frac{15 - (V_{LED} + 2V_D + V_{CESAT} + V_{AK})}{I_C} \dots (13)$$

Estos datos se obtienen de las hojas de especificaciones que se encuentran en el apéndice por tanto se tiene:

$$V_{CE} = 0.3 \text{ Volts}$$

$$V_{AK} = 1.5 \text{ Volts}$$

$$V_D = 1.5 \text{ Volts}$$

$$V_{LED} = 2 \text{ Vols.}$$

Por lo tanto:

$$R_{12} = \frac{(2+2(1.5) + 0.3 + 1.5)}{10 \times 10^{-3}} = 8200$$

Como la ganancia en corriente del transistor es de $h_{fe} = 200$, entonces la corriente en base es:

$$\begin{aligned} I_B &= I_C / h_{fe} \\ &= (10 \times 10^{-3}) / 200 \\ &= 50 \mu A \end{aligned}$$

Para el cálculo de la resistencia R_{11} se empleará la siguiente fórmula:

$$R_{11} = \frac{V_{ENT} - (V_{BE} + V_{AK})}{I_B} \dots (13)$$

sustituyendo valores:

$$R_{11} = \frac{3.9 - (0.7 + 1.5)}{50 \times 10^{-6}} = 34 \text{ K}\Omega$$

$$R_{11} = 33 \text{ K}\Omega \text{ (VALOR COMERCIAL)}$$

El valor de R_{13} se obtendrá mediante el empleo de las hojas de especificaciones del optoacoplador H11C4 las cuales se encuentran en el apéndice. Si elegimos una resistencia de $56 \text{ k}\Omega$ la corriente de disparo normalizada es de 0.39, la cual por estar normalizada a 20 miliamperes se tendrá que la corriente mínima requerida para disparar el SCR del optoacoplador debe ser de:

$$I_{\text{min. disp.}} = (20 \times 10^{-3}) I_{\text{FT}}(\text{normalizada})$$

$$I_{\text{min. disp.}} = (20 \times 10^{-3})(0.39)$$

$$I_{\text{min. disp.}} = 7.8 \text{ mA}$$

Como se puede ver esta corriente es menor que la que se está haciendo pasar por el diodo del optoacoplador (10mA), por lo tanto, se asegura aún más el disparo del SCR.

Teniendo en cuenta las características de corriente-voltaje que debe de proporcionar a la carga: 120 volts c.d. 3 amperes, se selecciona el triac sc-26SE.

Una vez habiendo seleccionado el triac se procede al cálculo de R_{14} , por lo tanto se tiene que:

$$R_{14} = \frac{2 E - (V_D + V_{TM})}{I_{GM}} - R_L \quad (14)$$

Donde:

E = Voltaje de la línea (127 volts)

V_D = Voltaje de los diodos que están en polarización directa. como son siempre dos, entonces es igual a 2×0.7 .

V_{TM} = Caída de voltaje en el optoacoplador (ver hojas de especificaciones en el apéndice)

I_{GM} = Corriente máxima de disparo del triac (ver notas en el apéndice).

R_L = Resistencia de carga. Obtenida experimentalmente en el laboratorio y corresponde al valor de resistencia que presenta el devanado campo del motor.

Sustituyendo valores en la ecuación (14)

$$R_{14} = \frac{1.4142 (127) - 1.4 + 1.1}{4} - 8$$

$$R_{14} = 36.275 \text{ ohms. (39 ohms comercial)}$$

3.6.- DISEÑO DEL CIRCUITO DETECTOR DE CRUCE POR CERO E INICIO DEL CICLO POSITIVO.

El circuito empleado es el mostrado en la figura 3.6, a este circuito le llega una señal proveniente del secundario del transformador de la fuente de voltaje, la cual es senoidal y el amplificador operacional A_4 la transforma en una señal de onda cuadrada que al pasar por un circuito diferenciador formado por C_2 y R_{20} la transforman en una señal en forma de espigas.

Las cuales son utilizadas para disparar al SCR_1 cuando el medio ciclo positivo del voltaje de suministro se inicia.

El diodo $D1$ se utiliza para aterrizar las espigas negativas y sólo deja llegar a la compuerta del SCR_1 las espigas positivas.

Debido a que el voltaje V_E proviene del secundario del transformador es de $18 V_{rms}$ y se desea que el voltaje V_e a la entrada del OPAM sea :

$$V_e = 5 \text{ volts. porque el voltaje necesario para disparar al } SCR_1 \text{ es de 4 volts.}$$

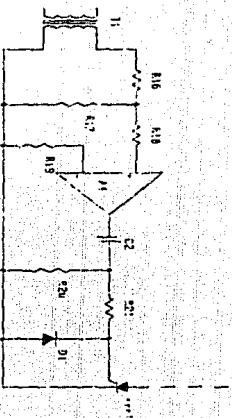
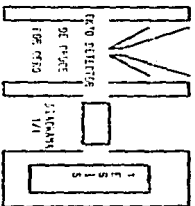


FIG. 1.5



Para obtenerlo se utilizará un divisor de voltaje formado por las resistencias R_{16} y R_{17} . De la figura 3.6 se observa que:

$$V_e = \frac{V_E R_{17}}{R_{16} + R_{17}} \dots (16)$$

$$R_{17} = \frac{V_e}{I_3} \dots (17)$$

Para que el consumo de corriente del secundario del transformador sea mínimo, se escoge una corriente de $I_3 = 0.5 \text{ mA}$, sustituyendo en (17).

$$R_{17} = \frac{5}{0.0005} = 10 \text{ k}\Omega$$

Despejando R_{16} de (16) y sustituyendo valores se tiene:

$$R_{16} = \frac{(V_E - V_e) R_{17}}{V_e} = \frac{(15-5) 10 \times 10^3}{5} = 20 \text{ k}\Omega$$

$$= 27 \text{ k}\Omega \text{ (valor comercial).}$$

Para minimizar los efectos del voltaje de desbalance, y la corriente de polarización en las entradas del OPAM A_4 , se calcula el valor óptimo de R_{19} el cual está dado por la ecuación (12)

$$R_{19} = \frac{15 \mu\text{V/C}}{1.3 \text{ nA/C}} = 11500 \Omega = 10 \text{ k}\Omega$$

Para minimizar las variaciones de voltaje en la salida del OPAM A_4 (fig 3.6), debidas a la corriente y al voltaje de desbalance, se igualan las impedancias que se presentan a la entrada inversora y no inversora del OPAM A_4 , como se muestra a continuación.

$$R_{19} = \frac{R_{16} R_{17}}{R_{16} + R_{17}} + R_{18}$$

Despejando R_{18} :

$$R_{18} = R_{19} - \frac{R_{16} R_{17}}{R_{16} + R_{17}} = 10 - \frac{27 (10)}{27 + 10} (10^3)$$

$$R_{18} = 2.7 \text{ K}\Omega$$

Debido a que las impedancias externas en las entradas del OPAM A_4 son iguales, se tiene que la máxima desviación que puede existir en la detección del cruce por cero, debida a la corriente y voltaje de desbalance es dado por la siguiente ecuación:

$$V_{OFF} = \pm (V_{i0} + I_{i0} R_{19}) \dots (18)$$

Obteniendo los parámetros del apéndice correspondientes al OPAM utilizado LM747, y sustituyendo en (18), tenemos:

$$V_{OFF} = \pm (5 \times 10^{-3} + 200 \times 10^{-9} \times 10^4) = \pm 7 \text{ mV.}$$

Como puede notarse dicha desviación es mínima y puede considerarse despreciable. Para el cálculo de C_2 y R_{20} se tomará en cuenta que el amplificador operacional A_4 tiene una salida de voltaje en forma de onda cuadrada con una amplitud de ± 12 volts y cuando se genera un cambio en la señal del OPAM A_4 de -12 a $+12$ se produce un voltaje en forma de espiga en R_{20} con una amplitud $+24$ volts y tendrá una duración igual al tiempo que tarda en cargarse el condensador C_2 de -12 volts a prácticamente el 99% de $+12$ volts, se provee de 0.5 milisegundos para asegurar el disparo del SCR₁.

Para el cálculo de la constante de tiempo $R_{20}C_2$ se utilizará la fórmula que representa el voltaje al que se carga un condensador a través de una resistencia durante un cierto tiempo.

$$e_c = E - (E - E_0) e^{-t/R_{20}C_2} \dots (19)$$

Despejando R_{20} de (19) tenemos:

$$R_{20} C_2 = \frac{t}{\ln \frac{E - E_0}{E - e_c}} \quad (20)$$

Donde:

- t = Tiempo dado para la carga del condensador (0.5 ms)
- E = Voltaje con que se alimenta el circuito RC (+12 volt)
- E₀ = Voltaje inicial que tiene el condensador (-12 volts)
- e_c = Voltaje al que se debe cargar el condensador (0.99E)

Sustituyendo en la ecuación (20):

$$R_{20} C_2 = \frac{0.5 \times 10^{-3}}{\ln \frac{12 - (-12)}{12 - 0.99 \times 12}} = 94 \mu\text{seg.}$$

Proponiendo un valor comercial de C₂ = 0.1 μf se tiene:

$$R_{20} = \frac{94 \times 10^6}{0.1 \times 10^{-6}} = 940 \Omega = 1 \text{ K}\Omega \text{ (valor comercial)}$$

Para el calculo de la resistencia R₂₁ se empleará la siguiente formula:

$$R_{21\text{min}} = V_p / I_{GM}$$

Donde: V_p = Voltaje pico de la espiga en R₂₀, (24 volts)

I_{GM} = Corriente pico maxima tolerada por el SCR₁ en su compuerta (0.5 amperes).

Sustituyendo tenemos:

$$R_{21\text{min}} = 24 / 0.5 = 48 \Omega$$

El diodo D₁ se utilizará unicamente para aterrizar las espigas negativas y sólo dejar pasar a la compuerta del SCR₁ las espigas positivas.

3.7.- DISEÑO DEL CIRCUITO DE RETROALIMENTACION:

Se requiere contar con una etapa de retroalimentación que informe al circuito comparador el porcentaje del voltaje suministrado a la carga, es menor ó mayor que el deseado. Con tal proposito se usó el circuito mostrado en la figura 3.7, donde el SCR del optoacoplador dejará pasar únicamente los medios ciclos negativos, permitiendo que se cargue el condensador C3 a través de R₂₂ solamente cuando se le este aplicando voltaje a la carga. El condensador C3 se descargará através de D₂ y R₂₃ cuando a la carga le esten llegando voltaje; haciendo la carga y descarga del condensador de esta manera se logra que a la carga le lleguen ciclos completos del voltaje de suministro.

El amplificador operacional A₅ dará la ganancia necesaria al voltaje de retroalimentación para poderlo acoplar con el voltaje de entrada requerido por el circuito comparador, el cual debe de ser de 0 a -10 volts.

Como es de notarse, la retroalimentación está siendo tomada del secundario del transformador T1 y no directamente de la carga, debido a que de esta manera el circuito trabajará con un voltaje relativamente pequeño en comparación con el que trabajaría en caso de usar la retroalimentación directamente de la carga con lo cual se logra menor consumo de energía y a la vez menor calentamiento de los componentes.

Considerando que en polarización directa la resistencia del SCR del optoacoplador y del diodo D₂, es despreciable y en polarización inversa es infinita y que la resistencia de entrada de A₅ es también infinita, entonces si R₂₂ = R₂₃, se puede decir que el condensador C₃ se carga y descarga a través de una resistencia R, donde R = R₂₂ = R₂₃.

De esta forma el circuito mostrado en la figura 3.7 se simplifica y puede quedar como el mostrado en la figura 3.7a. La ecuación que representa el voltaje V_c obtenido del circuito de la figura 3.7a, cuando se le suministra una señal senoidal rectificada de ciclos negativos de duración K y período variable T es:

$$V_c = \frac{-1}{\left(\frac{\pi}{K}\right)^2 + \left(\frac{1}{CR}\right)^2} \left(\frac{E_{\pi}}{CRK} \right) \left(\frac{1 + e^{-\frac{K}{CR}}}{1 - e^{-\frac{1}{CR}}} \right)$$

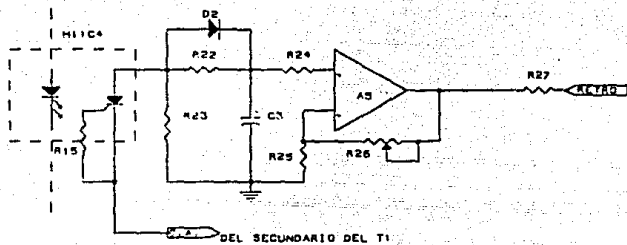


FIG 3.7A

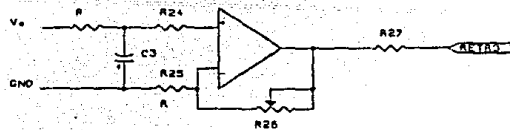
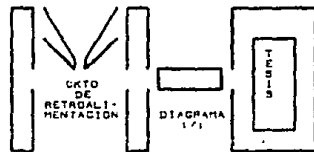


FIG 3.7b



Esta ecuación sólo es válida para el rango de K a T, y se utiliza para la obtención de la constante RC con la cual el voltaje de rizo fuera mínimo pero no menor que el voltaje de histéresis del circuito comparador. Es así como se obtiene una constante RC=1 se logra tener un rizo de 70 milivolts, el cual es mayor que el voltaje de histéresis del circuito comparador que es de 50 milivolts.

Proponiendo un valor comercial para el condensador de 100 μ F, se obtiene el valor de R de la siguiente manera:

$$RC = 1$$

$$R = \frac{1}{C} = \frac{1}{100 \times 10^{-6}} = 10 \text{ K}\Omega$$

$$\text{Por lo tanto } R = R_{22} = R_{23} = 10 \text{ K}\Omega$$

De acuerdo con la ecuación que representa el voltaje $V_c(t)$ se obtiene que el voltaje máximo al que se va a poder cargar el condensador C3 cuando a la carga le llegue el 100% del voltaje de la línea es aproximadamente de -8.2 volts DC. Como el rango de voltaje de la retroalimentación que debe llegar al circuito debe ser de 0 a -10 volts, entonces quiere decir que el amplificador operacional A_4 debe darle a la retroalimentación una ganancia de:

$$A_v = \frac{-10 \text{ volts}}{-8.2 \text{ volts}} = 1.219$$

Por lo tanto se diseñará un amplificador no inversor con una ganancia de voltaje variable de 1 a 1.5 como el que se muestra en la figura 3.7, cuya ganancia está dada por la fórmula siguiente

$$A_v = 1 + \frac{R_{26}}{R_{25}} \quad \dots \quad (21)$$

Para el cálculo de la resistencia R_{26} (óptima), se hará uso de la fórmula empleada para la obtención de la resistencia de retroalimentación óptima de un amplificador operacional en configuración no inversora, la cual se representa a continuación:

$$R_{26}(\text{óptima}) = \left(\frac{R_{id} R_o}{2} \right) (A_v - 1) \quad 1/2$$

Obteniendo los valores de las resistencias R_{1d} y R_0 de las hojas de especificaciones del OPAM LM-747 tenemos:

$$R_{26}(\text{optima}) = \frac{(-6 \times 10^6 \times 70)(1.5 - 1)}{2}^{1/2}$$

$$= 10247 \Omega$$

Se utilizará una resistencia variable de 20 K Ω .
Despejando de la ecuación (21) a R_{25} se tiene:

$$R_{25} = \frac{R_{26}}{A_v - 1} = \frac{10247}{1.5 - 1} = 20494 \Omega$$

$$= 22 \text{ K}\Omega \text{ (valor comercial)}$$

Para el calculo de la resistencia oprima R_{24} se utilizará la siguiente ecuación:

$$R_{24} = (R_{25} R_{26}) / (R_{25} + R_{26}) \dots (22)$$

En donde el valor de la resistencia R_{26} corresponderá al ajustado en la resistencia variable para obtener una ganancia en el operacional A_v de $A_v = 1.219$ que es la que va a estar trabajando por lo tanto :

$$R_{26} = (A_v - 1)R_{25}$$

$$= (1.219 - 1)(22000)$$

$$= 4818\Omega$$

Sustituyendo valores en (22):

$$R_{24} = \frac{(22000)(4818)}{22000 + 4818} = 3952\Omega$$

$$= 3.9 \text{ K}\Omega \text{ (valor comercial)}$$

Para la obtención de la R_{15} el calculo es igual que para R_{13} e incluso son iguales.

$$R_{17} = R_{15} = 56 \text{ K}\Omega.$$

En la figura 3.8 se presenta el diagrama completo de la etapa de potencia, faltando sólo el diseño de la retroalimentación entre la carga y nuestro sistema de control, el cual se presenta a continuación.

Cabe mencionar que en la figura 3.8 se presenta el circuito de potencia duplicado, esto es porque se requiere controlar el sentido de giro del motor para lo cual utilizamos dos etapas de potencia idénticas a diferencia que una estará operando cuando la otra este sin operar, el pulso que decide en que sentido debe girar el motor lo dará el operador desde el teclado de la computadora personal con sólo seleccionar, se a colocado un amplificador operacional A7, en la entrada del circuito de potencia de la parte complementaria el cual se explica a continuación:

En la figura 3.8 se presenta a la entrada del que llamaremos circuito complementario de potencia, el cual funciona similarmente al diseñado anteriormente a diferencia que su excitación la dará cuando lleque un voltaje negativo procedente de la etapa convertidora de código (DAC 1000), la cual a su vez es generada por un código en hexadecimal y se obtiene al seleccionar el sentido en que se desea operar el motor, al llegar el voltaje negativo al punto común de las etapas de potencia, se presentará en ambas pero la etapa uno (por llamar así a la diseñada anteriormente), no permitirá ningún cambio a la salida del operacional A1, porque este sólo varia cuando registra voltaje positivo, sin embargo la etapa dos (similar a la uno), presenta un circuito inversor de ganancia unitaria formado por A7 y las dos resistencias el cual al llegarle el voltaje negativo presentará a su salida ese mismo nivel pero de voltaje positivo el cual activará todo la etapa de potencia como se explico anteriormente, se selecciono de esta forma para poder sentir los voltajes positivos y negativos y así poder cambiar el sentido de giro del motor, al cambiar la polaridad de alimentación, el diodo D4 se utiliza sólo para bloquear el paso cuando en el punto común se presenta una tensión positiva y así permitir que sólo trabaje la etapa uno de potencia, cabe recalcar que ambas son idénticas por lo que no se tiene que repetir el calculo de los elementos que la integran y sólo varia en la forma como alimentan al motor.

En la etapa anterior se logro obtener el circuito que nos proporcionará el voltaje adecuado a la carga de acuerdo a la entrada digital de la interfaz, sólo nos resta elaborar una etapa que informe el estado que presente la carga cuando se alimenta a diferentes tensiones, en nuestro caso se vera reflejado en revoluciones por minuto, puesto que dicha tensión alimenta el devanado de campo del motor de CD, el cual de acuerdo a su ecuación

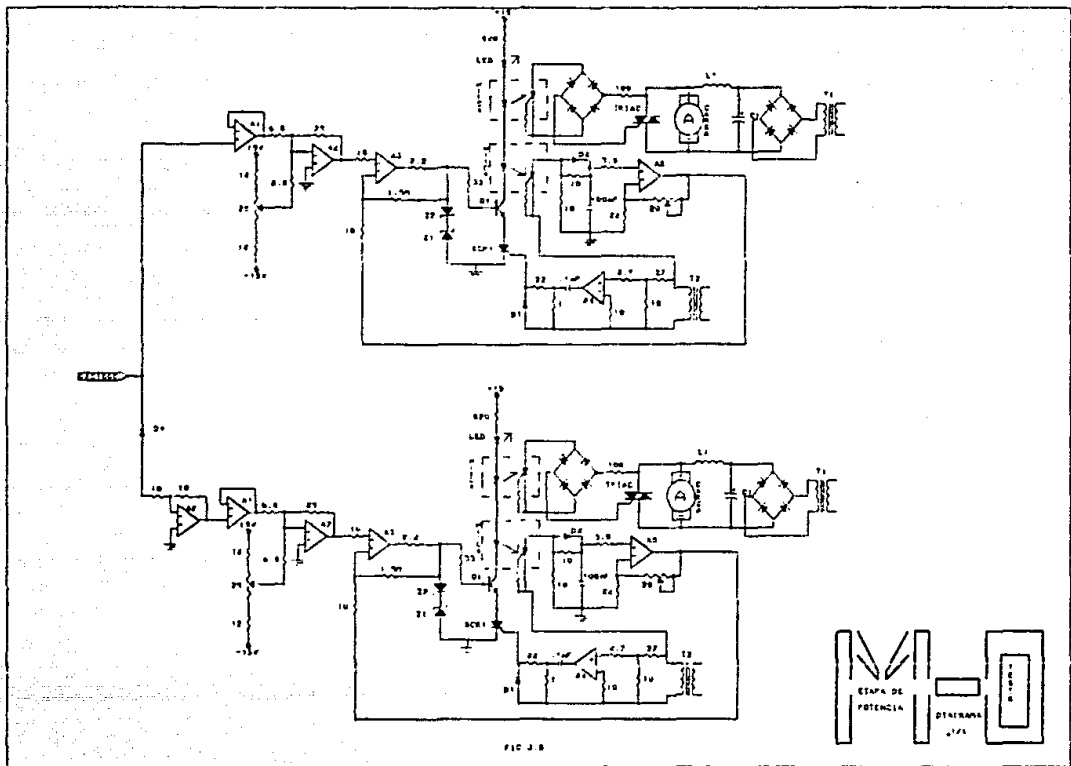


FIG. 3.8

ESAPA DE
POTENCIA

ESAPA DE
DISTRIBUIÇÃO

$$n = \frac{V - I r_i}{K p}$$

de velocidad la cual es directamente proporcional al voltaje de alimentación tendera a disminuir o aumentar de acuerdo a la tensión que se le aplique, de aquí que la etapa requerida deberá ser capaz de transformar las revoluciones por minuto a pulsos y de estos hacer la transición necesaria para compararlos con el voltaje de la tensión, estableciendo así una correspondencia univoca entre tensión y revoluciones por minuto. Para ello se diseñara primeramente un encoder o transductor de código el cual puede ser tan sencillo o complicado de acuerdo a la resolución que se requiera.

CAPITULO CUARTO
CONTROL Y RETROALIMENTACION

4.1 INTRODUCCION:

Esté capitulo a sido denominado como control y retroalimentación, por ser aquí donde desarrollaremos los elementos necesarios para comunicar nuestra carga con la interfaz y lograr así un sistema de lazo cerrado para controlar mejor el sistema, esto es, porque se puede obtener información directa de la carga (motor), y así saber como responde a la excitación proveniente de la interfaz.

En capítulos anteriores llegamos a obtener a la salida de la etapa de potencia una señal de voltaje variable de cero a 120 volts y de cero a -120 volts de corriente directa, la cual será conectado al devanado de armadura para controlar la excitación y como consecuencia de ello permitirá controlar la velocidad del mismo ya que está es directamente proporcional al voltaje de alimentación, ahora bien, faltaria el sistema que permita informar a la interfaz la respuesta de la carga, para lo cual se ha pensado en utilizar un encoder o transductor de código, el cual va acoplado a la flecha del motor y tiene la función de codificar o traducir las revoluciones por minuto en pulsos. éstos pulsos serán a diferentes tiempos dependiendo de la velocidad que tenga el motor.

La forma de como se obtienen los pulsos es mediante código que se imprime al encoder (será analizado en el inciso 4.3) ó mediante una soia marca, la cual al pasar por un haz luminoso proveniente de un led interrumpira éste y provocara que el receptor sence el estado de obstrucción de luz, inmediatamente la obstrucción desaparece y vuelve a aparecer la luz.

Lo cual se puede transformar en señales de off-on o bien pulsos, los cuales deben ser amplificados y llevados a un siguiente circuito que seencargará de contar las obstrucciones y transformarlas en señales similares a las que se tiene en la interfaz.

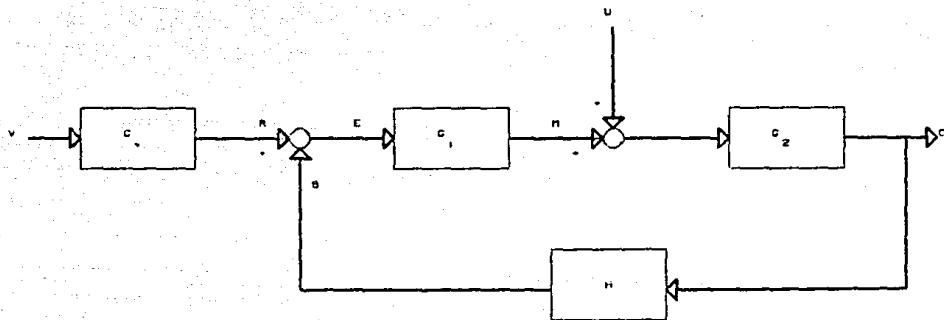
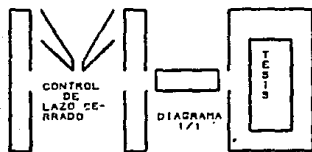


FIGURA 4.0



Para nuestro caso utilizaremos un disco con una sola marca, la cual al pasar por nuestros elementos sensores enviarán un pulso cada vez que sea sensado la marca, con lo cual podemos utilizar un circuito que cuente los pulsos en un determinado tiempo y sea capaz de convertir esos pulsos en señales eléctricas para ser comparadas con las señales de entrada provenientes del computador.

El circuito que se ha elegido es el microcontrolador 68705P3, que cuenta con las características necesarias para cumplir nuestro objetivo. El microcontrolador será estudiado más adelante pero cabe mencionar que su comportamiento es como el de un microcontrolador ya que su estructura interna es similar a la del CPU del computador y su funcionamiento estará en función del software característico del mismo.

Por lo tanto podremos convertir los pulsos en señales lógicas para compararlas con las que inyecta el computador a la interfaz y está a su vez al debanado del motor vía la etapa de potencia formando un sistema de lazo cerrado el cual se representa esquemáticamente en la figura 4 y cuyo análisis se presenta a continuación, cabe mencionar que el análisis se hará desde el punto de vista descriptivo.

El valor V deseado es una señal externa aplicada al sistema para gobernar una salida específica; para nuestro caso representa a la persona que teclea la instrucción deseada para aplicar un voltaje previamente seleccionado al motor.

La entrada de referencia R se obtiene a partir del valor deseado y constituye una señal externa al ciclo de control. Sirve de referencia para la comparación con la señal de realimentación.

La salida controlada C es la cantidad a controlar, en nuestro caso el voltaje seleccionado para alimentar la carga.

La señal de realimentación B es función de la salida controlada y se suma a la entrada de referencia. Para nosotros representa el byte correspondiente a la velocidad del motor en concordancia al byte emitido por la interfaz.

El error o señal de accionamiento E es la diferencia algebraica entre las señales de entrada V de realimentación y constituye la señal aplicada a los elementos de control.

La entrada de perturbación U es una señal de entrada al sistema indeseada (pero inevitable) que hace variar la salida controlada en relación al valor gobernado por la referencia de entrada. Las entradas de señales de perturbación son debidas a cambios en la carga del sistema.

4.2.- OPTOACOPLADORES.

Existen ocasiones en donde la información debe ser transmitida entre un circuito electrónico aislado y otro. Este aislamiento es proporcionado comúnmente por relevadores, transformadores de aislamiento, conductores de línea y receptores. Existe sin embargo otro componente que puede utilizarse eficazmente para este tipo de problemas. Este componente es el optoacoplador. Es muy necesario en áreas muy prominentes donde se presenta alto voltaje y ruido así como en áreas pequeñas. Se emplea para acoplar dos sistemas conjuntos con transmisión y energía radiante (fotones), donde la necesidad de tener una tierra común es eliminada y el sistema queda aislado completamente.

DESCRIPCION DE UN OPTOACOPLADOR.

Básicamente el optoacoplador consiste de un diodo infrarrojo como entrada y un fototransistor de silicio NPN como salida.

El acoplamiento medio entre el diodo y el sensor es un transmisor infrarrojo. La emisión de fotones del diodo tiene una onda luminosa de 900 nanómetros. El sensor (transistor), responde con más eficiencia al incrementar la onda luminosa dada su ganancia.

El circuito equivalente se muestra en la figura 4.1. La corriente entre colector y base del sensor es usada para representar la corriente de base virtual generada por la incidencia de fotones hacia la base. Esta corriente de base es proporcional a la radiación emitida del diodo.

Las capacitancias de la unión base-colector y base-emisor es utilizada para determinar el rizo y el tiempo de salida del total de forma de onda.

CARACTERIZTICAS DEL OPTOACOPLADOR

Las características más usadas en el diseño de optoacopladores son:

1.- Aislamiento de alto voltaje. La aislación de alto voltaje entre la entrada y la salida se obtiene por la separación física entre emisor y el sensor, este aislamiento es posible por el gran avance que se tiene en el diseño de optoacopladores y se considera de aproximadamente $10^{12} \Omega$

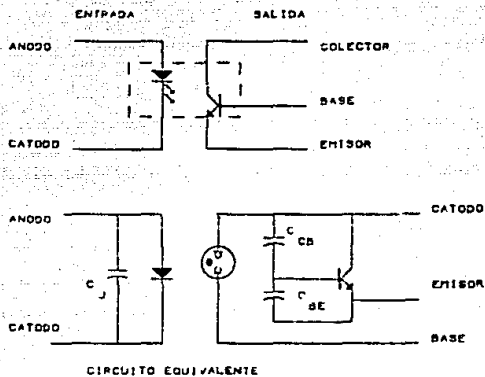
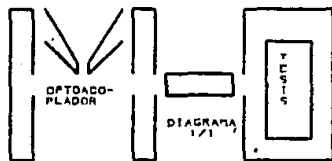


FIGURA 4.1



2.- Aislamiento al ruido. El ruido eléctrico en la recepción de señales digitales a la entrada del optoacoplador es aislada de su salida por el acoplamiento medio, donde la entrada es un diodo y se utilizan sus características de solo conducción en un sentido.

3.- Ganancia de corriente. La ganancia de corriente (corriente de salida entre corriente de entrada), de un optoacoplador está dada por la eficiencia del sensor NPN y por el tipo de transmisión media utilizada.

4.- Tamaño pequeño. Las dimensiones de este elemento se dan en un paquete de aproximadamente 6 milímetros.

4.3 ENCODERS O TRANSDUCTORES DE CODIGO.

Son conocidos mejor como transductores y es el conjunto de elementos necesarios para convertir en señales eléctricas los parámetros que deben medirse de la carga (en este caso del motor), ó determinados datos sobre su entorno, para realizar el mando en anillo cerrado, esto es, midiendo la unidad de control los efectos producidos en cada orden o mando.

Dado que la unidad de control es un computador digital, la señal correspondiente a cada magnitud leída debe ser igualmente digital: sin embargo, no todos los transductores utilizados permiten efectuar la conversión directa en señal digital, sino que algunos proporcionan una señal analógica para ser leída por el computador.

Uno de los sistemas más eficaces y directos de la medición de la posición es utilizando los codificadores angulares digitales. Estos codificadores proporcionan una gran resolución con un tamaño muy reducido, junto con una simplicidad mecánica de acoplamiento y un costo reducido.

Basicamente son utilizados dos tipos de codificadores angulares, los codificadores ópticos con salida ya directamente digital y los de tipo magnético, con salida analógica.

CODIFICADORES ANGULARES DIGITALES.

La codificación de la posición angular puede ser efectuada utilizando discos codificados, con un sistema de lectura ya sea mediante contactos ó mediante fotoacopladores ópticos.

Los codificadores angulares ópticos son actualmente los más utilizados por la fiabilidad y el reducido tamaño que consiguen, utilizando conjunto de diodos fotoemisores luminosos (LED) y fototransistores. Estos elementos, conjuntamente con un sistema óptico de lentes cilíndricas adecuadas, permiten leer la información contenida en un disco que gira solidario con el eje del sensor. Este disco es de vidrio y contiene las marcas ó códigos impresos mediante técnicas fotográficas.

Las características de los codificadores angulares dependen del tipo de información contenidas en el disco codificado.

Las características básicas de estos codificadores son: la resolución que corresponde al menor desplazamiento que es posible detectar y el código de salida de la información. La información salida puede ser suministrada impulsionalmente, lo que requiere un conteo externo de esos impulsos, que constituye una medida relativa de la posición del eje.

Los discos con codificación absoluta tiene la ventaja de suministrar directamente el código correspondiente a la posición del eje, independientemente de las condiciones iniciales, mientras que los codificadores incrementales requieren disponer de un sistema de inicialización correspondiente a una posición de referencia. En cambio los codificadores incrementales son de mayor simplicidad y menor precio a igual resolución.

Los discos ópticos son codificadores absolutos contienen impresas las marcas correspondientes a los n bits en n pistas concéntricas (fig 4.2), que son leídas mediante n fototransistores. El código utilizado en estos codificadores es el binario natural, ya que se presenta el problema de ambigüedad en las posiciones en que se produce el cambio simultáneo de más de un bit. Es por ello que suele utilizarse un código continuo y cíclico, como el código GREY cuya transcodificación a binario natural es muy simple, siendo el algoritmo utilizado:

$$R_n = G_n$$

$$B_i = B_{i+1} + G_i$$

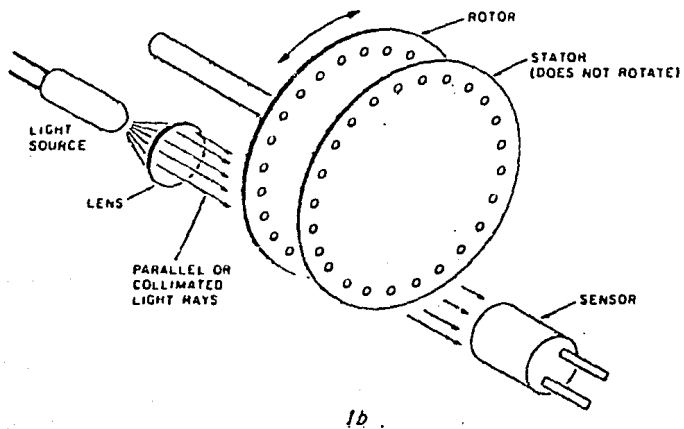
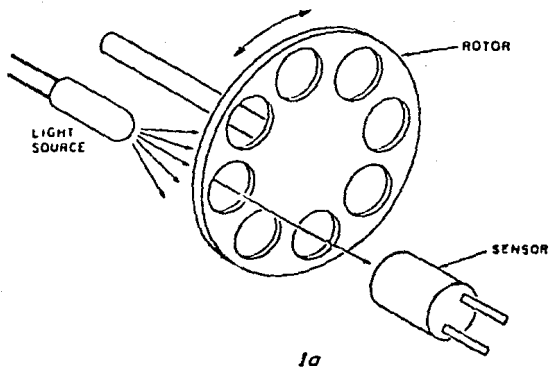


FIG 42

La ejecución de este algoritmo, en los sistemas de control utilizando microcomputadores, suele ser más rentable que el disponer de transcodificadores mediante circuitos lógicos adicionales o utilizar cabezales dobles en el sistema de lectura para la solución de indeterminación en discos codificados en código binario natural.

Existen codificadores angulares absolutos de salida binario (GREY) de 10, 12 y hasta 14 bits, o con salida BCD, así como para aplicaciones especiales con salida logarítmica, senoidal, etc.

Los discos con codificación incremental tienen la ventaja de contener dos (o únicamente una) pistas, lo que se traduce en una mejor fiabilidad y menor costo, pero requiere una lógica adicional que permita obtener los impulsos de conteo o desconteo según el sentido de giro y del sistema de inicialización.

CODIFICADORES ANGULARES ANALÓGICOS:

La posición angular de un eje puede ser obtenida directamente en forma analógica mediante un potenciómetro. La utilización de los potenciómetros presenta la ventaja de ser de reducido tamaño y bajo costo, pero no permite alcanzar la resolución necesaria para poder efectuar por sí solo las mediciones de la posición.

Como transductores analógicos de elevada precisión, son utilizados los resolvers.

El resolver es un transductor de posición angular analógico que genera las señales armónicas, defasadas 90 grados, en función de la posición de su eje. Existen resolver de tipo inductivo y resolver ópticos.

Los resolver inductivos se basan en un rotor que genera un campo giratorio y un estator que consta de dos devanados dispuestos perpendicularmente entre sí. Al excitar el rotor con una señal alterna normalmente de 50, 400 ó 1000 Hz, se obtienen dos señales de salida de frecuencia correspondiente a la señal de excitación y moduladas en amplitud según el ángulo formado entre el campo giratorio y la orientación de los dos devanados del estator (fig 4.3).

La señal obtenida del resolver debe ser convertida en digital para su utilización en el sistema digital de control.

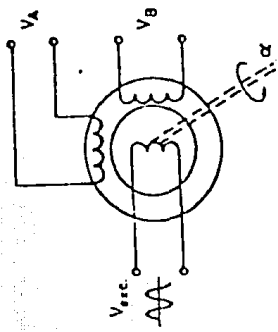
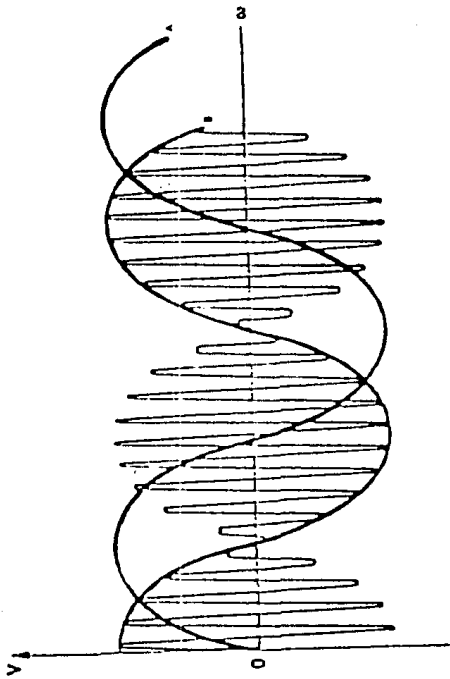


FIG. 43

DISEÑO DE ENCODERS

Un encoder óptico consiste de tres partes básicas:

- A) Energía luminosa.
- B) Un disco rotatorio (giratorio), con huecos o perforaciones.
- C) El sensor óptico como un fotodiodo o fototransistor.

El disco puede ser de metal o grabado sobre un material plástico. El número de huecos o perforaciones que atraviesa el sensor por giro de la flecha es llamada resolución. Generalmente los encoders de alta resolución usan procesos de factorización cromado sobre plástico, dando buena calidad y un bajo costo de producción.

Sumando a las tres partes básicas un cuarto componente llamado máscara o estator se incrementa en alta resolución.

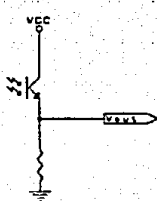
La máscara es utilizada para incrementar el contraste de la luz al ser recibida por el sensor. La máscara tiene la misma resolución que el disco y actúa como un buen cerrador para obstruir la luz de la fuente.

La fuente, sea esta un LED o un BULBO INCANDESCENTE, debe tener una lente frente a él, para que la luz sea colindante (hacerla paralela). Esto es necesario en encoders de alta resolución para eliminar cualquier efecto de borde que puede producir la no paralelidad.

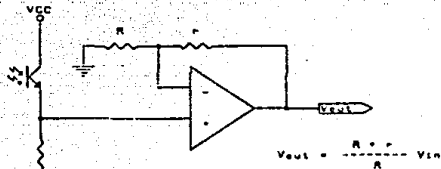
Algunos encoders van conectados a salidas TTL; otros tienen un solo sensor de salida. La figura 4.4 muestra algunos circuitos efectivos de interface para ambos, fototransistor y fotodiodo sensor abierto. La interface varía en complejidad de acuerdo a la velocidad requerida ó por las variaciones de compensación de temperatura en los sensores.

Los encoders ópticos se clasifican ampliamente en una salida o dos salidas. Algunos tienen una marca por revolución o pulso indexado que puede usarse como un pulso cero de referencia. Ese pulso indexado usualmente tiene una especificación relacionada con otro camino (franja o marca), el tipo canal doble determina la dirección de giro del movimiento. El sentido de dirección (rotación) de los dos canales están 90 grados fuera de fase uno del otro. Los cuales pueden estar en fase de cuadratura.

Los dos sensores son arreglados a un número integral de deslizamientos o huecos incrementados aparte de otro, sumando un cuarto de otro incremento.

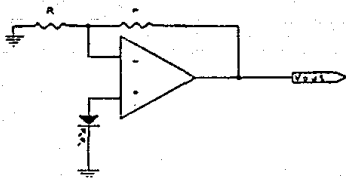


A)



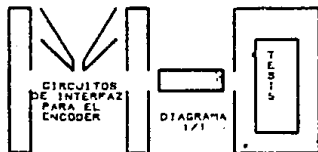
B)

$$V_{out} = \frac{R + R}{R} V_{in}$$



C)

FIGURA 4.4



4.4 MICROCONTROLADOR 68705P3.

La unidad del microcontrolador MC68705P3. es una EPR0M miembro de la familia M6805. Este microcomputador contiene una CPU, un chip de RELOJ, EPR0M, ROM, RAM, ENTRADAS - SALIDA y un TIMER. Como se observa en la figura 4.5 donde se muestra el diagrama a bloques del microcontrolador, su arquitectura se asemeja a una computadora personal pero en un solo chip. También se muestra el chip tal y como se consigue en el mercado (fig 4.6).

Su selección es debida a que con un solo circuito se puede procesar la señal que nos entrega el encoder y transformarla en señales que sean compatibles con la interfaz. Se podría pensar que el microcontrolador estará sobrado en esta aplicación, pero no es así, porque si nos referimos a algunos parrafos del capítulo dos en el se menciona que la interfaz desarrollada es versatil y se puede conectar a ella mas variables a controlar, lo cual nos llevaria a utilizar en su totalidad el microcontrolador.

A continuación se describe brevemente el microcontrolador así como la distribución del mismo.

Vcc y Vss.- Representa la alimentación que requiere el microcontrolador , voltaje de corriente directa y tierra respectivamente.

INT.- Este pin admite un evento externo al circuito para sincronizar las interrupciones del proceso.

XTAL v EXTAL.- Estos pines se conectan al circuito oscilador de reloj interno del chip, para proveer un sistema de reloj fuente.

TIMER - BOOT.- Es usado por una entrada externa hacia el control interno del circuito timer. También detecta un nivel de alto voltaje e inicializa el programa.

RESET.- Se utiliza para inicializar el programa que contenga el microcontrolador internamente.

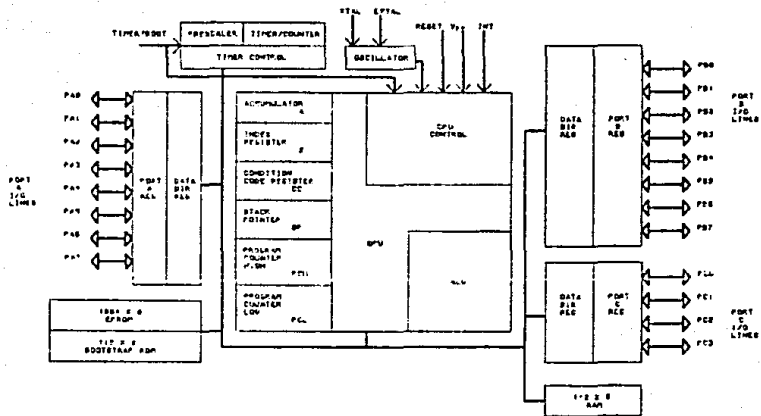
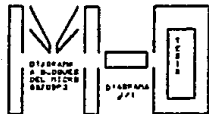
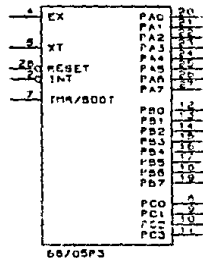
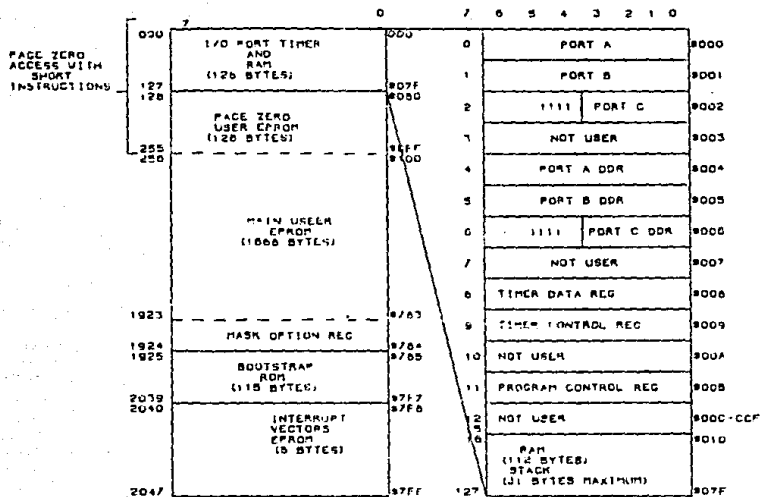


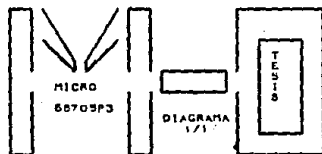
FIGURE 4.3





CONFIGURACION DE MEMORIA DEL 68705P3

FIGURA 4.6



Vpp.- Este pin es utilizado cuando se programa la EPROM en operación normal es conectado a Vcc.

LINEAS DE ENTRADA-SALIDA.- Cuenta con 20 líneas distribuidas de la siguiente forma:

- * Dos puertos de 8 bits (A y B).
- * Un puerto de 4 bits (C).

MEMORIA.- Dentro de la organización del microcontrolador existe una parte importante y de la cual hablaremos a continuación se trata de la memoria y su importancia radica en que ésta cuenta con direcciones reservadas (por llamarla así), las cuales no deben de ser interferidas, por lo que es necesario conocerlas, para poder hacer un buen uso de ellas.

En la figura 4.6 se muestra el direccionamiento, 2048 bytes de memoria y registros de entrada - salida del programa contador. Tiene implementado 2041 bytes de esas localidades. Estas consisten de:

- * 1804 bytes para uso de la EPROM.
- * 115 bytes de ROM.
- * 112 bytes para uso de RAM.
- * Un registro de opción mascarable EPROM (MOR).
- * Un registro contador de programa (PCR).
- * 8 bytes de entrada salida.

El área de memoria de la EPROM se localiza en \$080 - \$783 la segunda área es reservada para el vector de interrupciones y reset localizada en \$7FE - \$7FF.

El microcontrolador usa 19 de las 16 localidades bajas para programas de control y entradas-salidas.

El registro mascarable opcional EPROM se localiza en 0F3B Los 112 bytes de RAM incluyen 31 bytes del stack.

En la figura 4.7 se muestra el diagrama eléctrico final para la etapa de retroalimentación. Como se observa se utiliza un sensor optico SX105, el cual envia la señal al amplificador opera-

cional y este a su vez al subir la señal la inyecta al microcontrolador 68705P3 el cual la recibe por interrupciones, dando lugar a decrementar un reloj interno el cual se genera internamente programando el microcontrolador. es decir, al recibir la señal está indicara que debe empensar un conteo de un cierto valor (determinado por el tiempo que uno determine para enviar los datos a la interfaz). al termino del cual determinara a que velocidad esta girando el valor, esto se logra estableciendo un patron de referencia dado por la velocidad nominal del motor asi como del voltaje que corresponde. es decir a voltaje nominal-velocidad nominal.

A continuacion se presenta el listado del programa utilizado para loorar lo antes mencionado.

ASSEMBLER 68705P3 MICROCONTROLLER

OFFSET CODE

```

DDRA EQU $004
DDRB EQU $005
TCR EQU $009
TDR EQU $008
      org $010
seg2 fcb 0
seg1 fcb 0
decseg fcb 0
censeg fcb 0
milseg fcb 0
rel200 fcb 0
ultval fcb 0
aux fcb 0
      org $020
corr2 fcb 0
corr1 fcb 0
mul2 fcb 0
mul1 fcb 0
multo2 fcb 0
mult11 fcb 0
result fcb 0
result3 fcb 0
result2 fcb 0
result1 fcb 0
      org $030
coro01 fcb 0
oper1 fcb $cE
oper2 fcb 0
prod1 fcb 0
prod2 fcb 0
      org $080
inicio rso
      sei
      lda #$ff
      sta DDRB
      lda #$ff
      sta DDRA
      lda #$20
      sta TCR
      lda #$ff
      sta TDR
      cli
      lda #$30
      sta TCR
espera brset 0, TDR, espera
cam inc milseg
      lda milseg
      cmp #$0a
      beq A
      lda aux
      cmp #$00
      beq B

```

```

sta aux
sta aux
B   lda TDR
    cmp #536
    bne C
    inc rev200
    lda #5fe
    sta TDR
    bra CC
    sta aux
    nop
CC  lda #55c
    sta aux
D   deca
    cmp #500
    bne D
    nop
A   bra cam
    lda #500
    sta milseg
    inc censeg
    lda censeg
    cmp #50a
    beq E
    sta aux
    sta aux
    sta aux
    bra CC
E   lda #500
    sta censeg
    inc decseg
    lda decseg
    cmp #50a
    beq F
G   lda #55d
    deca
    cmp #500
    bne G
    nop
F   bra cam
    lda #500
    sta decseg
    inc seq1
    lda seq1
    cmp #50a
    beq I
H   lda #55a
    sta aux
    deca
    cmp #500
    bne H
    nop
inter bra cam
I   lda #500
    sta seq1

```

```

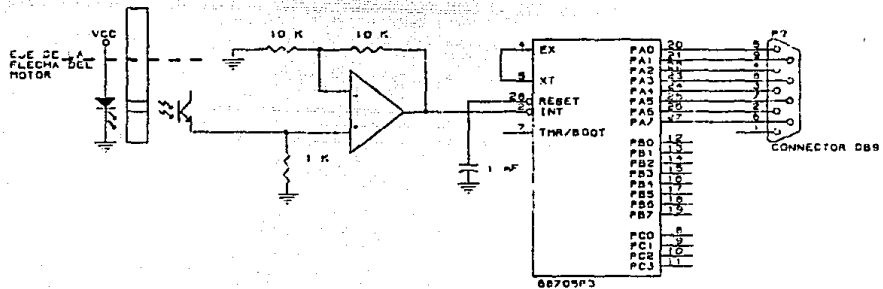
inc seg2
lda seg2
cmp #502
beq term
J      lda #558
      deca
      cmp #500
      bne J
      nop
      bra inter
term   lda #557
      deca
      cmp #500
      bne K
      nop
      lda #500
      sta seg2
      lda #520
      sta TCR
      lda #5fe
      sub TDR
      sta ultval
      lda rev200
      sta oper2
      jsr prod1
      lda ultval
      add prod2
      sta multp1
      lda #500
      adc prod1
      sta multp2
      jsr prod2
      bclr 7, result2, desply
      lda result3
      cmp #5ff
      beq user
      inc result7
desply lda result4
      sta $000
      lda result5
      sta $001
      lda #500
      sta rev200
      sta ultval
      sta aux
      sta corr2
      sta corr1
      sta multp2
      sta multp1
      sta result4
      sta result5
      sta result2
      sta result1
      sta corop1
      sta oper2

```

```

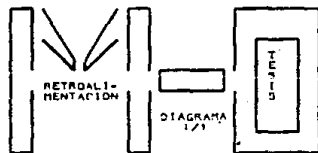
sta prod1
sta prod2
lda #f55
sta mult2
sta mult1
lda #fc8
sta oper1
swi
    usur
inc result3
inc result4
bra desply
    prod1
lazo
ldx #f08
lrs oper2
bcc corr
lda prod2
add oper1
std prod2
lda prod1
adc corop1
sta prod1
    corr
lsl oper1
rol corop1
decx
bne lazo
rts
    prod2
ldx #f10
lsl multp2
ror multp1
bcc cero
lda result1
add mult1
sta result1
lda result2
adc mult2
sta result2
lda result3
adc corp1
sta result3
lda result4
adc corp2
sta result4
    .cero
lsl mult1
rol mult2
rol corp1
rol corp2
decx
bne inicio
rts
org $784
fcb %00100000
org $7fc
rmb inicio
rmb inicio

```



CIRCUITO DE RETROALIMENTACION

FIGURA 4.7



CAPITULO CINCO
APLICACIONES

5.1 INTRODUCCION:

Dada la versatilidad del presente trabajo y de la gran aplicación de los motores de corriente directa en la industria, se puede que su aplicación es amplia y variada dependiendo del proceso en el que se desee utilizar; cabe mencionar que para cada aplicación se tendrá que realizar las modificaciones pertinentes. Pero conociendo las características importantes del diseño se puede desprender de ellas su aplicación, es decir, los dispositivos de salida pueden manejar hasta 400 volts de corriente directa y una corriente de 8 amper, pero pueden ser sustituidos por unos de mayor potencia y así ampliar su gama de aplicación.

A continuación se describen algunas de las aplicaciones, que el ponente considera adecuadas para su aplicación.

5.2 PERSPECTIVAS DE APLICACION.

A.-) En algunos procesos industriales donde los motores juegan un papel importante, al ser utilizados para mover cargas a diferentes velocidades, acoplado al motor una banda transportadora ó un sistema de engranaje, por medio de la computadora se puede dar la velocidad y el sentido requerido por el proceso.

E.-) En plataformas marítimas se cuenta con sistemas electro-mecánicos, donde los motores de corriente directa se utilizan para cerrar ó abrir válvulas a diferentes tiempos; por lo consiguiente a diferentes velocidades, lo cual resulta apropiado para la interfaz y dada su versatilidad, solo se tendrían que colocar más circuitos de propósito general (PPI,8255), y realizar las correcciones del software así como de la etapa de potencia.

C.-) En las telecomunicaciones, se requiere mover las antenas parabólicas, para localizar el objetivo y muchas veces esto se efectúa manualmente, pero si se coloca en el riel al cual se acople un motor de corriente directa se podría mover la antena a una velocidad fija ó velocidad variable, y cambiando el software, se haría de tal forma que nos presentara unas posiciones de la antena previamente seleccionados y así poder localizar nuestro objetivo con solo dar unas pocas instrucciones a nuestra computadora personal.

D.-) En procesos fotográficos, se requiere pasar la película fotográfica por diferentes sustancias y mantenerlas un tiempo determinado, aquí se pueden utilizar motores de menor potencia y realizar un programa (software) que permita encender los motores a los diferentes tiempos previamente determinados.

E.-) En el prensado de metales (Aluminio, Hierro, etc..), donde se requiere accionar un motor para mover los rodillos que prensaran el metal, así como otro motor que va enrollandolo, estos motores giran a diferentes velocidades y se encienden a diferentes tiempos.

Se podría seguir dando idea de donde se podría aplicar la interfaz para controlar motores de corriente directa, pero solo se presentan algunas perspectivas de aplicación, ya que el tema de la tesis se ampliaría, y solo se pretende dar un panorama de su posible utilización.

CAPITULO SEIS
ANALISIS CONCLUSIONES Y COSTOS

ANALISIS, COSTOS Y CONCLUSIONES:

En el presente capítulo se realizará un análisis de los capítulos anteriores, así como el costo de los circuitos diseñados en el mismo y la conclusión del capítulo. En cuanto al costo de los elementos utilizados se pondrá el precio al que fueron adquiridos en el momento de su montaje, dando al elemento un valor que quizá en dos meses sea mas elevado.

CAPITULO UNO.- Se estudió el funcionamiento básico de la computadora personal, presentando cada una de sus partes y analizando algunos de los ciclos de reloj que ahí se llevan a cabo. Se logró obtener la dirección en la cual se intercalaría la interfaz.

Posteriormente se realizaron pruebas, para conocer si no se alteraba el funcionamiento básico de la computadora personal, cuando tiene interconectada la interfaz.

Dichas pruebas consistieron en utilizar la computadora personal normalmente mientras tenía interconectada la interfaz. Se cumplió con el objetivo para el primer capítulo. Cabe mencionar que en el capítulo uno no se diseñó nada, solo se utilizó la computadora personal tal cual es, por tanto, en cuanto al costo se tendría que proporcionar el valor de la computadora, pero éste queda completamente fuera del presente trabajo.

CAPITULO DOS.- Dada la dirección (0200H), en la cual se interconecta la interfaz, se diseñó un circuito capaz de comunicarse con la computadora personal y a su vez mandar información al exterior, para ello se utilizó el circuito integrado 8255, el cual al ser conectado y programado sirve como interfaz de proposito general, aquí mismo se demostro como hacer que la interfaz fuera más versátil, obteniendo la forma de poder cambiar la dirección de la misma.

Se logró obtener respuesta afirmativa, es decir, a la salida de la interfaz se colocaron indicadores (display), y se enviaba un cierto valor el cual era registrado en los mismos, dando una seguridad de que el valor enviado era el valor recibido.

A la salida de la interfaz se obtuvo la siguiente información.

PUERTO A = PUERTO B								HEXADECIMAL
D7	D6	D5	D4	D3	D2	D1	D0	
0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	1	1
:	:	:	:	:	:	:	:	:
1	1	1	1	1	1	1	1	FF

Estos datos alimentan la etapa de control (capítulo siguiente) a continuación se presenta la lista del material utilizado en el diseño del presente capítulo.

ELEMENTO	CANTIDAD	PRECIO UNITARIO	TOTAL
FPIB255	1	\$ 40,000.00	\$ 40,000.00
74LS245	1	3,000.00	3,000.00
74LS240	2	3,000.00	6,000.00
74LS125	1	3,000.00	3,000.00
74LS32	3	3,000.00	9,000.00
74LS30	1	3,000.00	3,000.00
74LS08	1	3,000.00	3,000.00
74LS04	1	3,000.00	3,000.00
DIP SWITCH	4	7,000.00	28,000.00
TARJETA	1	150,000.00	150,000.00
			<hr/>
			\$ 248,000.00

Como puede verse el costo no es elevado, dado que se utilizaron circuitos comerciales, lo cual hace que se reduzca el precio de los elementos.

En cuanto a la programación esta se realizó en lenguaje C y se hizo ejecutable para cualquier computadora personal (PC) compatible con IBM y sistema operativo MS-dos.

También se realizó un análisis estático y dinámico de los circuitos mencionados obteniéndose valores que están dentro del rango a los establecidos por los fabricantes asegurando así el buen funcionamiento de los mismos.

CAPITULO TRES.—Este tendrá un costo mayor dado que utiliza elementos discretos, los cuales son tan económicos como los TTL, además de que en esta etapa se utilizaron dispositivos especiales como el DAC1000.

Primeramente se analizará la parte decodificadora, es decir, en la etapa anterior (interfaz) se obtienen niveles LSTTL en hexadecimal, y se convirtieron en niveles eléctricos (voltaje y corriente). Para ello utilizamos una configuración básica de las aplicaciones que se le dan al DAC1000 (ver apéndice), la cual es convertir código hexadecimal en su correspondiente voltaje, del diagrama de la figura 3.2 se obtuvieron los datos mostrados en la tabla 3.2.

Estos voltajes son la entrada al diagrama de la figura 3.8 el cual fué diseñado por bloques de los cuales se obtuvieron los siguientes resultados.

A) CIRCUITO ACOPLADOR: De este circuito se checó la máxima variación de voltaje que se podía obtener por medio de R5 y se encontró que se puede variar desde -3.38 a +3.39 volts, también se verificó la máxima ganancia que se puede dar al amplificador operacional A2 y se encontró que es de -3.86 con lo cual se obtiene un rango de 0 a 10 volts.

Para ponerlo en condiciones de operación se procedió a efectuar la calibración para tener una salida de 0-10 volts cuando se le suministra un voltaje de 0-10 volts.

Se alimentó un voltaje de 0 volts entre las terminales 3 y 4 ajustándose R5 hasta obtener 0 volts en la terminal 12 de A2, posteriormente se alimentó un voltaje de 10 volts y se ajustó R2 hasta obtener 10 volts en la salida de A2.

B) CIRCUITO COMPARADOR: En este circuito se verificó el ancho de la histéresis que presenta encontrándose de 45 milivolts, los voltajes en la terminal 10 de A1 son de -12.57 y de +13.7 volts y los que existen en la unión de R10 y R11 son de -3.86 y +3.90 volts. La función de transferencia que se obtuvo para el circuito de la figura 3.4, cuando se le suministra un voltaje de -100 milivolts se muestra en la figura 6.1.

Como se puede ver en la función de transferencias de la figura 6.1 para que exista un cambio de estado de +VZ1 a -VZ2 es necesario que el voltaje VR sea de 21 milivolts más negativo que el voltaje VE y para que exista un cambio de -VZ2 a +VZ1 será

V_{ent} (volts)	V_{sal} (volts)
0	0
1	1
2	2
3	3
4	4
5	5
6	6
7	7
8	8
9	9
10	10

TABLA 3.2

necesario que exista un voltaje V_R igual al voltaje negativo V_E más 24 milivolts. Se considera aceptable la respuesta de este circuito ya que el ancho de la histéresis calculada fué de 50 milivolts y la que se obtuvo en forma práctica fué de 45 milivolts.

C) CIRCUITO DE DISPARO: De este circuito se verificó la corriente que circula por los diodos de los optoacopladores y es de 11.4 mA, con esta corriente se obtuvieron los siguientes voltajes:

- * 2 volts entre las terminales del led.
- * 1.14 volts en el diodo del optoacoplador.
- * 0.2 volts entre colector y emisor del transistor.
- * 0.73 volts entre el ánodo y el cátodo del SCR1.

Este circuito dispara al TRIAC exactamente en el cruce por cero del ciclo positivo y solamente cuando exista un voltaje positivo en la salida del circuito comparador.

D) CIRCUITO DE RETROALIMENTACION: Como el voltaje que se tiene en C3 cuando se está suministrando todo el voltaje a la carga es de -8.59 volts, se ajustó R26 para obtener un voltaje de retroalimentación en la terminal 10 del amplificador operacional A5 de 9.5 volts.

El voltaje de rizo que existe en C3 cuando a la carga se le suministra todo el voltaje es de 80 milivolts éste rizo se considera aceptable. Se observó en el osciloscopio la forma de onda de la terminal X1 del transformador TR1 y las terminales del capacitor C3, obteniéndose las graficas mostradas en la figura 6.2.

E) CIRCUITO DETECTOR DE CRUCE POR CERO: Este circuito opera satisfactoriamente al SCR1 en el inicio del ciclo positivo. Por medio del osciloscopio se obtuvieron las formas de onda mostradas en la figura 6.3.

F) CIRCUITO DE POTENCIA: Se verificó en este circuito el voltaje de salida hacia la carga con respecto al voltaje de entrada del circuito de potencia y se obtuvo la siguiente tabla :

VOLTAJE DE ENTRADA	VOLTAJE EN LA CARGA
10	120
9	112.5
8	100
7	87.5
6	75.0
5	62.5
4	50.0
3	37.5
2	25.0
1	12.5
0	0
- 1	- 12.5
- 2	- 25
- 3	- 37.5
- 4	- 50
- 5	- 62.5
- 6	- 75.0
- 7	- 87.5
- 8	- 100
- 9	- 112.5
- 10	- 120

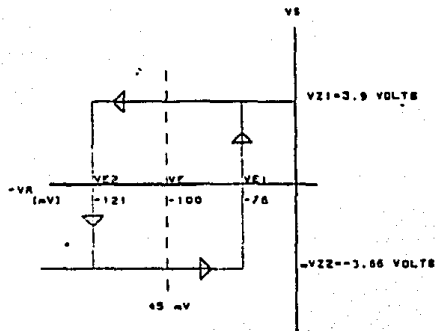
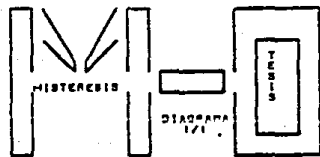


FIGURA 6.1



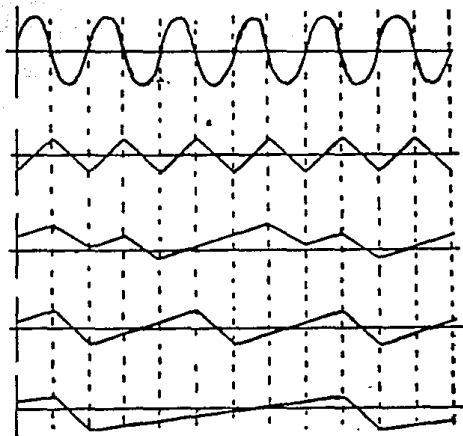
EN XI DE FI
0V

EN CI
-9.5 V

EN CI
-7.5 V

EN CI
-5.0 V

EN CI
-2.5 V



50 μ V

50 μ V
100% DE LA LINEA

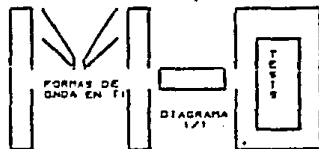
100 μ V
75% DE LA LINEA

120 μ V
50% DE LA LINEA

140 μ V
25% DE LA LINEA

FORMAS DE ONDA DE RIZO EN CI

FIGURA B.2



7 VOLTS

- 7 VOLTS

14 VOLTS

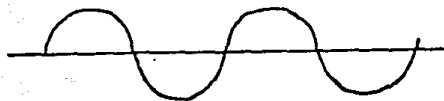
- 13 VOLTS

18 VOLTS

- 18 VOLTS

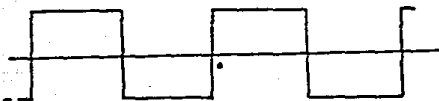
0.8 VOLTS

- 0.8 VOLTS

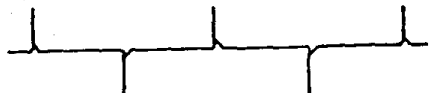


EN R17

EN 12 DE 43



EN R18



EN 8C1

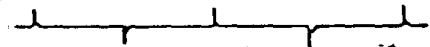
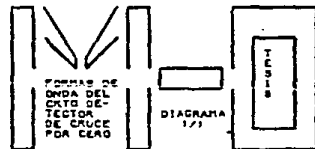


FIGURA 8-3



A continuación se presentan los elementos que conforman el presente capítulo así como su costo.

ELEMENTO	VALOR	PRECIO
DAC1000		\$ 35,000.00
LM747		7,500.00
RA	10 K	100.00
RB	10 K	100.00
LM747		7,500.00
R1	6.8 K	100.00
R2	25 K	100.00
R3	6.8 K	100.00
R4	12 K	100.00
R5	25 K	2,500.00
R6	12 K	100.00
LM747		7,500.00
DIODO SZ-026	3.3 V	2,500.00
DIODO SZ-026	3.3 V	2,500.00
R7	10 K	100.00
RB	1.5 K	100.00
R9	10 K	100.00
R10	820	100.00
H11C4 (OPTO)		4,500.00
H11C4 (OPTO)		4,500.00
LED		250.00
PUENTE DE DIODOS 1A (SR-0805)		3,500.00
TRIAC SC-256E		80,000.00
C1	.33mF a 600 V	15,000.00
PUENTE DE DIODOS 3A		8,000.00
TR1 NFN. S1 35-0000		2,000.00
SCR1. 2N5064		3,500.00
R11	33 K	100.00
R12	820	100.00
R13	56 K	100.00
R14	100	100.00
R15	56 K	100.00
LM747		7,500.00
DIODO DE CONMUTACION		500.00
C2	330 mF a 40 V	1,000.00
T1	25 V 500mA	15,000.00
R16	27 K	100.00
R17	10 K	100.00
R18	2.7 K	100.00
R19	10 K	100.00
R20	1 K	100.00
R21	48	100.00
R22	10 K	100.00

R23	10 K	100.00
R24	3.9 K	100.00
R25	10 K	2,500.00
R26	5 K	100.00

\$ 220,850.00

NOTA: Todas las resistencias son a medio watt y el total debe ser multiplicado por dos dado que la etapa de potencia es dual.

En el cuarto capítulo se obtuvieron los resultados esperados al sensar la señal (rpm), y convertirla en código hexadecimal, el cual es interpretado por la interfaz, logrando así un control de lazo cerrado.

Los resultados son especificados en el capítulo correspondiente y solo nos resta indicar el costo de los elementos:

ELEMENTO	VALOR	COSTO
LM747		\$ 7,500.00
RA	10 K	100.00
RB	1 K	100.00
SENSOR OPTICO SX305		25,000.00
CAPACITOR CRISTAL		12,000.00
68705P		150,000.00
DISCO CODIFICADO		50,000.00
RX		100.00
RY		100.00
RZ		100.00

\$ 245,000.00

HEXADECIMAL								VOLTAGE
D7	D6	D5	D4	D3	D2	D1	D0	(VOLTS)
0	0	0	0	0	0	0	0	- 9.9
0	0	0	0	0	0	0	1	- 9.8
0	0	0	0	0	0	1	0	- 9.7
0	0	0	0	0	0	1	1	- 9.6
0	0	0	0	0	1	0	0	- 9.6
0	0	0	0	0	1	0	1	- 9.5
0	0	0	0	0	1	1	0	- 9.3
0	0	0	0	0	1	1	1	- 9.2
0	0	0	0	1	0	0	0	- 9.2
0	0	0	0	1	0	0	1	- 9.1
0	0	0	0	1	0	1	0	- 9.0
0	0	0	0	1	0	1	1	- 9.0
0	0	0	0	1	1	0	0	- 8.9
0	0	0	0	1	1	0	1	- 8.8
0	0	0	0	1	1	1	0	- 8.7
0	0	0	0	1	1	1	1	- 8.6
0	0	0	1	0	0	0	0	- 8.6
0	0	0	1	0	0	0	1	- 8.5
0	0	0	1	0	0	1	0	- 8.4
0	0	0	1	0	0	1	1	- 8.4
0	0	0	1	0	1	0	0	- 8.3
0	0	0	1	0	1	0	1	- 8.2
0	0	0	1	0	1	1	0	- 8.2
0	0	0	1	0	1	1	1	- 8.1
0	0	0	1	1	0	0	0	- 8.0
0	0	0	1	1	0	0	1	- 7.9
0	0	0	1	1	0	1	0	- 7.9
0	0	0	1	1	0	1	1	- 7.8
0	0	0	1	1	1	0	0	- 7.7
0	0	0	1	1	1	0	1	- 7.7
0	0	0	1	1	1	1	0	- 7.6
0	0	0	1	1	1	1	1	- 7.5
0	0	1	0	0	0	0	0	- 7.4
0	0	1	0	0	0	0	1	- 7.4
0	0	1	0	0	0	1	0	- 7.3
0	0	1	0	0	0	1	1	- 7.2
0	0	1	0	0	1	0	0	- 7.2
0	0	1	0	0	1	0	1	- 7.1
0	0	1	0	0	1	1	0	- 7.0
0	0	1	0	0	1	1	1	- 6.9
0	0	1	0	1	0	0	0	- 6.9
0	0	1	0	1	0	0	1	- 6.8
0	0	1	0	1	0	1	0	- 6.8
0	0	1	0	1	0	1	1	- 6.7
0	0	1	0	1	1	0	0	- 6.6
0	0	1	0	1	1	0	1	- 6.6
0	0	1	0	1	1	1	0	- 6.5
0	0	1	0	1	1	1	1	- 6.5
0	0	1	0	1	1	1	1	- 6.4

0	0	1	1	0	0	0	0	-	6.3
0	0	1	1	0	0	0	1	-	6.2
0	0	1	1	0	0	1	0	-	6.2
0	0	1	1	0	0	1	1	-	6.1
0	0	1	1	0	1	0	0	-	6.0
0	0	1	1	0	1	0	1	-	6.0
0	0	1	1	0	1	1	0	-	5.9
0	0	1	1	0	1	1	1	-	5.8
0	0	1	1	1	0	0	0	-	5.7
0	0	1	1	1	0	0	:	-	5.6
0	0	1	1	1	0	1	0	-	5.6
0	0	1	1	1	0	1	1	-	5.5
0	0	1	1	1	1	0	0	-	5.4
0	0	1	1	1	1	0	1	-	5.4
0	0	1	1	1	1	1	0	-	5.3
0	0	1	1	1	1	1	1	-	5.2
0	1	0	0	0	0	0	0	-	5.0
0	1	0	0	0	0	0	1	-	4.9
0	1	0	0	0	0	1	0	-	4.8
0	1	0	0	0	0	1	1	-	4.7
0	1	0	0	0	1	0	0	-	4.6
0	1	0	0	0	1	0	1	-	4.6
0	1	0	0	0	1	1	0	-	4.6
0	1	0	0	0	1	1	1	-	4.5
0	1	0	0	1	0	0	0	-	4.4
0	1	0	0	1	0	0	1	-	4.4
0	1	0	0	1	0	1	0	-	4.3
0	1	0	0	1	0	1	1	-	4.2
0	1	0	0	1	1	0	0	-	4.2
0	1	0	0	1	1	0	1	-	4.1
0	1	0	0	1	1	1	0	-	4.0
0	1	0	0	1	1	1	1	-	4.0
0	1	0	1	0	0	0	0	-	3.9
0	1	0	1	0	0	0	1	-	3.8
0	1	0	1	0	0	1	0	-	3.7
0	1	0	1	0	0	1	1	-	3.7
0	1	0	1	0	1	0	0	-	3.6
0	1	0	1	0	1	0	1	-	3.5
0	1	0	1	0	1	1	0	-	3.5
0	1	0	1	0	1	1	1	-	3.4
0	1	0	1	1	0	0	0	-	3.3
0	1	0	1	1	0	0	1	-	3.3
0	1	0	1	1	0	1	0	-	3.2
0	1	0	1	1	0	1	1	-	3.1
0	1	0	1	1	1	0	0	-	3.0
0	1	0	1	1	1	0	1	-	2.9
0	1	0	1	1	1	1	0	-	2.9
0	1	0	1	1	1	1	1	-	2.8

0	1	1	0	0	0	0	0	-	2.7
0	1	1	0	0	0	0	1	-	2.7
0	1	1	0	0	0	1	0	-	2.6
0	1	1	0	0	0	1	1	-	2.6
0	1	1	0	0	1	0	0	-	2.5
0	1	1	0	0	1	0	1	-	2.4
0	1	1	0	0	1	1	0	-	2.3
0	1	1	0	0	1	1	1	-	2.2
0	1	1	0	1	0	0	0	-	2.1
0	1	1	0	1	0	0	1	-	2.1
0	1	1	0	1	0	1	0	-	2.0
0	1	1	0	1	0	1	1	-	1.9
0	1	1	0	1	1	0	0	-	1.9
0	1	1	0	1	1	0	1	-	1.8
0	1	1	0	1	1	1	0	-	1.7
0	1	1	0	1	1	1	1	-	1.6
0	1	1	1	0	0	0	0	-	1.5
0	1	1	1	0	0	0	1	-	1.5
0	1	1	1	0	0	1	0	-	1.4
0	1	1	1	0	0	1	1	-	1.3
0	1	1	1	0	1	0	0	-	1.2
0	1	1	1	0	1	0	1	-	1.2
0	1	1	1	0	1	1	0	-	1.1
0	1	1	1	0	1	1	1	-	1.1
0	1	1	1	1	0	0	0	-	1.0
0	1	1	1	1	0	0	1	-	0.9
0	1	1	1	1	0	1	0	-	0.8
0	1	1	1	1	0	1	1	-	0.8
0	1	1	1	1	1	0	0	-	0.7
0	1	1	1	1	1	0	1	-	0.5
0	1	1	1	1	1	1	0	-	0.5
0	1	1	1	1	1	1	1	-	0.4
1	0	0	0	0	0	0	0	-	0.1
1	0	0	0	0	0	0	1	-	0.1
1	0	0	0	0	0	1	0	-	0.0
1	0	0	0	0	0	1	1	-	0.0
1	0	0	0	0	1	0	0	+	0.1
1	0	0	0	0	1	0	1	+	0.2
1	0	0	0	0	1	1	0	+	0.3
1	0	0	0	0	1	1	1	+	0.3
1	0	0	0	1	0	0	0	+	0.4
1	0	0	0	1	0	0	1	+	0.5
1	0	0	0	1	0	1	0	+	0.6
1	0	0	0	1	0	1	1	+	0.6
1	0	0	0	1	1	0	0	+	0.7
1	0	0	0	1	1	0	1	+	0.7
1	0	0	0	1	1	1	1	+	0.8
1	0	0	0	1	1	1	0	+	0.9

1	0	0	1	0	0	0	0	+ 1.0
1	0	0	1	0	0	0	1	+ 1.0
1	0	0	1	0	0	1	0	+ 1.1
1	0	0	1	0	0	1	1	+ 1.2
1	0	0	1	0	1	0	0	+ 1.2
1	0	0	1	0	1	0	1	+ 1.3
1	0	0	1	0	1	1	0	+ 1.4
1	0	0	1	0	1	1	1	+ 1.5
1	0	0	1	1	0	0	0	+ 1.6
1	0	0	1	1	0	0	1	+ 1.7
1	0	0	1	1	0	1	0	+ 1.7
1	0	0	1	1	0	1	1	+ 1.8
1	0	0	1	1	1	0	0	+ 1.8
1	0	0	1	1	1	0	1	+ 1.9
1	0	0	1	1	1	1	0	+ 1.9
1	0	0	1	1	1	1	1	+ 2.0
1	0	1	0	0	0	0	0	+ 2.1
1	0	1	0	0	0	0	1	+ 2.2
1	0	1	0	0	0	1	0	+ 2.2
1	0	1	0	0	0	1	1	+ 2.3
1	0	1	0	0	1	0	0	+ 2.4
1	0	1	0	0	1	0	1	+ 2.5
1	0	1	0	0	1	1	0	+ 2.5
1	0	1	0	0	1	1	1	+ 2.6
1	0	1	0	1	0	0	0	+ 2.7
1	0	1	0	1	0	0	1	+ 2.8
1	0	1	0	1	0	1	0	+ 2.8
1	0	1	0	1	0	1	1	+ 2.9
1	0	1	0	1	1	0	0	+ 3.0
1	0	1	0	1	1	0	1	+ 3.0
1	0	1	0	1	1	1	0	+ 3.1
1	0	1	0	1	1	1	1	+ 3.2
1	0	1	1	0	0	0	0	+ 3.3
1	0	1	1	0	0	0	1	+ 3.4
1	0	1	1	0	0	1	0	+ 3.4
1	0	1	1	0	0	1	1	+ 3.5
1	0	1	1	0	1	0	0	+ 3.6
1	0	1	1	0	1	0	1	+ 3.6
1	0	1	1	0	1	1	0	+ 3.7
1	0	1	1	0	1	1	1	+ 3.8
1	0	1	1	1	0	0	0	+ 3.8
1	0	1	1	1	0	0	1	+ 3.9
1	0	1	1	1	0	1	0	+ 4.0
1	0	1	1	1	0	1	1	+ 4.1
1	0	1	1	1	1	0	0	+ 4.1
1	0	1	1	1	1	0	1	+ 4.2
1	0	1	1	1	1	1	0	+ 4.3
1	0	1	1	1	1	1	1	+ 4.4

1	1	0	0	0	0	0	0	0	+ 4.6
1	1	0	0	0	0	0	0	1	+ 4.7
1	1	0	0	0	0	0	1	0	+ 4.7
1	1	0	0	0	0	0	1	1	+ 4.8
1	1	0	0	0	0	1	0	0	+ 4.9
1	1	0	0	0	0	1	0	1	+ 4.9
1	1	0	0	0	0	1	1	0	+ 5.0
1	1	0	0	0	0	1	1	1	+ 5.1
1	1	0	0	1	0	0	0	0	+ 5.1
1	1	0	0	1	0	0	0	1	+ 5.2
1	1	0	0	1	0	1	0	0	+ 5.3
1	1	0	0	1	0	1	0	1	+ 5.3
1	1	0	0	1	1	0	0	0	+ 5.4
1	1	0	0	1	1	0	0	1	+ 5.5
1	1	0	0	1	1	1	1	0	+ 5.5
1	1	0	0	1	1	1	1	1	+ 5.6
1	1	0	1	0	0	0	0	0	+ 5.7
1	1	0	1	0	0	0	0	1	+ 5.8
1	1	0	1	0	0	0	1	0	+ 5.8
1	1	0	1	0	0	1	1	1	+ 5.9
1	1	0	1	0	1	0	0	0	+ 6.0
1	1	0	1	0	1	0	1	0	+ 6.1
1	1	0	1	0	1	1	1	0	+ 6.2
1	1	0	1	0	1	1	1	1	+ 6.2
1	1	0	1	1	0	0	0	0	+ 6.3
1	1	0	1	1	0	0	0	1	+ 6.4
1	1	0	1	1	0	1	0	0	+ 6.5
1	1	0	1	1	0	1	1	0	+ 6.5
1	1	0	1	1	1	0	0	0	+ 6.6
1	1	0	1	1	1	1	0	1	+ 6.7
1	1	0	1	1	1	1	1	0	+ 6.8
1	1	0	1	1	1	1	1	1	+ 6.9
1	1	1	0	0	0	0	0	0	+ 6.9
1	1	1	0	0	0	0	0	1	+ 7.0
1	1	1	0	0	0	1	0	0	+ 7.0
1	1	1	0	0	0	1	1	0	+ 7.1
1	1	1	0	0	0	1	0	0	+ 7.2
1	1	1	0	0	1	0	1	0	+ 7.3
1	1	1	0	0	1	1	1	0	+ 7.3
1	1	1	0	0	1	1	1	1	+ 7.4
1	1	1	0	1	0	0	0	0	+ 7.5
1	1	1	0	1	0	0	0	1	+ 7.6
1	1	1	0	1	0	1	0	0	+ 7.7
1	1	1	0	1	0	1	1	1	+ 7.7
1	1	1	1	0	0	0	0	0	+ 7.8
1	1	1	1	0	0	0	0	1	+ 7.8
1	1	1	1	0	0	0	1	0	+ 7.9
1	1	1	1	0	0	1	0	0	+ 7.9
1	1	1	1	0	0	1	1	1	+ 8.0

1	1	1	1	0	0	0	0	+ 8.1
1	1	1	1	0	0	0	1	+ 8.2
1	1	1	1	0	0	1	0	+ 8.3
1	1	1	1	0	0	1	1	+ 8.4
1	1	1	1	0	1	0	0	+ 8.4
1	1	1	1	0	1	0	1	+ 8.5
1	1	1	1	0	1	1	0	+ 8.6
1	1	1	1	0	1	1	1	+ 8.6
1	1	1	1	1	0	0	0	+ 8.7
1	1	1	1	1	0	0	1	+ 8.8
1	1	1	1	1	0	1	0	+ 8.9
1	1	1	1	1	0	1	1	+ 9.0
1	1	1	1	1	1	0	0	+ 9.1
1	1	1	1	1	1	0	1	+ 9.2
1	1	1	1	1	1	1	0	+ 9.3
1	1	1	1	1	1	1	1	+ 9.3

APENDICE

PRINCIPIO DEL MOTOR DE CORRIENTE DIRECTA : El principio de funcionamiento del motor de corriente directa se analizará empleando la figura 1, la cual representa un campo magnético de intensidad uniforme y se tiene un conductor rectilíneo y normal a la dirección del campo y al plano del papel. Si hacemos circular una corriente en la dirección del observador, esto lo apreciamos en la figura 2: en la cual se ha suprimido el campo debido a los polos esto para observar mejor el fenómeno que ocurre en el conductor el cual quedará rodeado de un campo magnético cilíndrico debido a la corriente que por el fluye.

En la figura 3 se presenta el campo resultante obtenido combinando el campo principal y el que produce la corriente que fluye por el conductor. El campo debido a la corriente que queda por encima del conductor y se opone al campo que queda por debajo del mismo como resultado de ello se produce una concentración de campo en la región situada inmediatamente por encima del conductor y una disminución de la densidad de flujo magnético en la región situada inmediatamente debajo de él.

Puede verse que en este caso actuará una fuerza sobre el conductor que lo empujará hacia abajo, lo cual es indicado con una flecha. Es conveniente suponer que este fenómeno se debe a la concentración de líneas de fuerza a uno de los lados del conductor. Las líneas magnéticas de fuerza pueden considerarse como si fueran cintas elásticas de tensión las cuales estarán siempre tratando de concentrarse para adquirir una longitud mínima. La tensión de éstas líneas sobre la parte superior del conductor tienden a empujarlo hacia abajo.

Si se invierte la corriente del conductor, la concentración de líneas tiene lugar por debajo del conductor con tendencia a empujarlo hacia abajo. Esto se resume como sigue:

"Todo conductor por el que circule una corriente y esté situado en un campo magnético tiende a trasladarse en dirección normal a la del campo", ver figura 3.

En otras palabras esto queda como sigue:

"La fuerza que actúa sobre un conductor por el cual circula una corriente cuando está sometido a la acción de un campo magnético es directamente proporcional a la intensidad del campo, intensidad de la corriente y longitud del conductor".

$$F = B L i \quad (\text{ dinas o newtons }) (1)$$

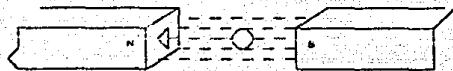


FIGURA 1



CAMPO MAGNETICO UNIFORME



CONDUCTOR RECTILÍNEO

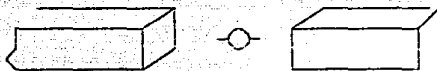


FIGURA 2



CORRIENTE EN DIRECCION DEL OBSERVADOR



CAMPO MAGNETICO GENERADO

PRINCIPIO DE FUNCIONAMIENTO DEL MOTOR DE C.D.



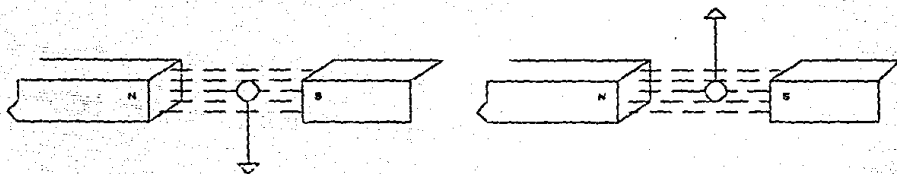
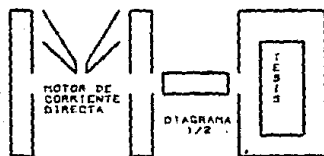


FIGURA 3



Si colocamos una espira o bobina rectangular, en lugar del conductor rectilíneo la cual estará en un plano paralelo a la dirección del campo magnético (fig 4), la corriente que circula en dirección del observador hacia el papel, en el conductor izquierdo y en dirección opuesta en el conductor derecho de la espira, por lo que sobre el conductor de la izquierda actuará una fuerza F_1 hacia abajo y sobre el conductor de la derecha una fuerza F_2 hacia arriba, las cuales son generadas bajo las mismas condiciones por lo cual son iguales.

Esto nos producirá un par que tiende a hacer girar a la espira. A continuación se hace el análisis matemático de lo expresado anteriormente.

Aplicando el concepto de par a la espira:

$$T = F (2 r) (2)$$

Sustituyendo el concepto de fuerza en la ecuación, tenemos:

$$T = B L i (2 r) (3)$$

Donde:

- T = Par
- F = Fuerza
- i = Corriente
- r = Radio de giro
- L = Longitud del conductor.

Como el Área de la espira está determinada o mejor dicho es igual a flujo magnético total del motor, quedaría:

$$A = 2 r L (4)$$

Y la densidad de flujo magnético está determinada por el flujo magnético entre el Área total:

$$\beta = \frac{\phi}{A} (5)$$

- Donde: β = Densidad de flujo magnético.
- ϕ = Flujo magnético.
- A = Área del conductor.

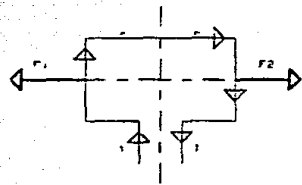
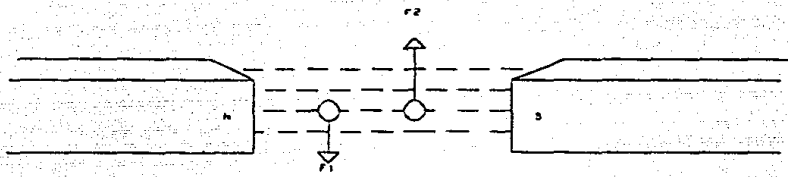
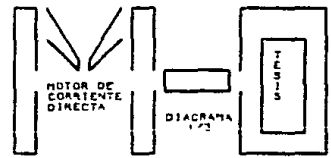


FIGURA CUATRO



Por lo tanto la ecuación que determina el par o torque en el motor es:

$$T = \phi i \quad . \quad . \quad . \quad . \quad . \quad . \quad (6)$$

De lo anterior se deduce que el par motor es directamente proporcional al flujo que genera el circuito y a la corriente que recorre el bobinado del inducido o rotor que proviene de la red.

Cabe hacer notar que en esta última se utilizan ya los nombres de las partes principales que constituyen un motor.

Por otra parte los conductores del inducido del motor situados en su superficie además de conducir una corriente y desarrollar un par motor cortan un flujo (líneas de fuerza), por lo tanto es forzoso que induzcan una fuerza electromotriz (fem) .

Si se determina la fem inducida en cualquier conductor del inducido se encontrará que actúa siempre en sentido contrario al de la corriente, es decir, se opone a que la corriente entre al inducido.

Esta fem inducida recibe el nombre de fuerza contra-electromotriz (fcem). Como se opone a la corriente se debe de oponer también a la tensión en la línea. Por lo tanto, la fem neta que actúa en el circuito del inducido es la diferencia entre la tensión de alimentación (V) y la fem (E). La ecuación que nos determina la intensidad de corriente quedaría:

$$I = \frac{V - E}{R} \quad . \quad . \quad . \quad . \quad . \quad . \quad (7)$$

Por ejemplo para un motor de N número de polos y girando a "n" revoluciones por minuto, la expresión de la fem quedaría:

$$E = \frac{P \phi N n}{60} \quad (\text{volts}) \quad . \quad . \quad . \quad . \quad . \quad . \quad (8)$$

Donde:

- P = Num. de polos del motor.
- N = Num. de espiras.
- 60 = Factor de conversión.
- n = Revoluciones por minuto.

Además se tiene que en dicha expresión varios términos son constantes como son: número de polos del motor (P), número de espiras (N), y el factor de conversión (60), agrupando éstos en una sola constante (K), tenemos:

$$E = K \phi n \dots \dots \dots (9)$$

Analizando la expresión de la tensión de alimentación:

$$V = E + I r_i \dots \dots \dots (10)$$

Donde:

- I = Corriente que circula por el conductor.
- r_i = Resistencia interna del motor.

Sustituyendo la expresión de la fem tendremos:

$$V = K \phi n + I r_i \dots \dots \dots (11)$$

Despejando la velocidad tendremos:

$$n = \frac{V - I r_i}{K \phi} \dots \dots \dots (12)$$

De lo cual se observa que la variación de la velocidad está determinada por el flujo magnético.

CLASIFICACION DE LOS MOTORES DE CORRIENTE DIRECTA.

A continuación se presenta un esquema de la clasificación de los motores de corriente directa :

	Derivación	
Motor	Serie	
	Compuesto	Aditivo
		Diferencial

Esta clasificación se deriva de la forma en que se produce la excitación de los devanados de corriente directa del campo.

Se experimentará con cada tipo de arredo a fin de obtener sus características y ver su comportamiento a diferentes situaciones como son a plena carga y en vacío, ésto con el fin de seleccionar el motor que más se adecue a nuestro objetivo.

Dichas pruebas se realizarán en el laboratorio de Conversión de la Energía y por esta razón nos limitaremos a las máquinas que ahí se tienen.

Motor Derivación : En la figura 6, se presenta el diagrama eléctrico de este tipo de motores, cabe mencionar que se ha intercalado un reóstato de campo para variar la corriente que circula por éste.

Durante los períodos de arranque y de carga, la corriente en el circuito de excitación es esencialmente constante para un ajuste determinado del reóstato de campo y en consecuencia el flujo es esencialmente constante. Al aumentar la carga mecánica, el motor disminuye ligeramente su velocidad, originando una disminución en la fem y un aumento en la corriente del inducido.

Por consiguiente en la ecuación básica del par, (ver figura 6a) si el flujo es constante y la corriente del inducido aumenta directamente con la aplicación de la carga tendremos una relación par-corriente lineal.

Por otra parte al llevar al motor a su velocidad nominal y funcionando en vacío, cuando el eje del inducido se le aplique carga mecánica, la fem disminuye y la velocidad también lo hace proporcionalmente (ver figura 6b). Para que la velocidad sea constante se requiere que la resistencia de armadura sea de bajo valor.

Se observa que el motor de derivación presenta una velocidad constante, pero como ésta es función también de la corriente y ésta repercute en el par, porque al tener un par mayor, la corriente de armadura aumenta y como consecuencia la velocidad disminuye (ecuación 12).

Motor Serie: En la figura 7 se presenta su diagrama eléctrico. En un motor serie, las corrientes de inducido y de excitación serie, son iguales y el flujo producido por la excitación serie en todo momento es proporcional a la corriente del inducido. La ecuación básica del par se convierte:

$$T = K I_a \dots \dots \dots (13)$$

El campo magnético es producido por la corriente que fluye a través del devanado de la armadura y a causa de esto es débil cuando la carga del motor es pequeña. Cuando la carga es grande el campo magnético también aumenta.

Analizemos la ecuación (presentada en el capítulo 3), de velocidad y observemos sus curvas características en las figuras 8a y 8b.

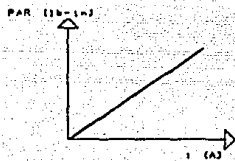
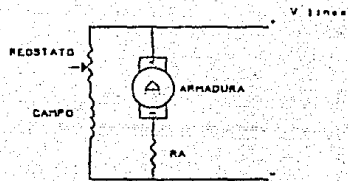


FIGURA 6A

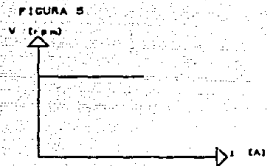
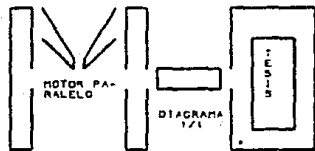


FIGURA 6B



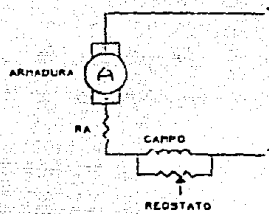


FIGURA 7

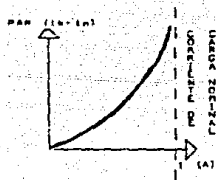


FIGURA 8A

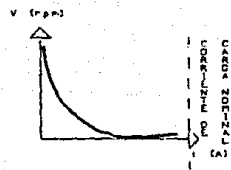
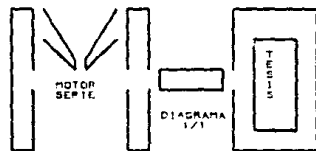


FIGURA 8B



Podemos concluir que este tipo de motores presentan un alto valor de par, pero existe la desventaja que si son arrancados en vacío pueden desvocarse e incluso llegar a dañarse.

Motor compuesto: En el siguiente análisis se tomarán los dos tipos de motores compuestos, así como un análisis en base a las ecuaciones descritas anteriormente. Se partirá del diagrama eléctrico de los motores mostrado en las figuras 9a y 9b.

Los motores compuestos tienen un devanado de excitación en derivación y otro en serie, la excitación en serie puede ser compuesta aditiva o compuesta diferencial. Sin embargo, independientemente del compoundaje, la corriente de excitación en derivación y el flujo de excitación ϕ_f , durante el arranque o la marcha es, esencialmente constante. La corriente en la excitación serie es función de la corriente de la carga absorbida por el inducido.

La ecuación básica del par para el funcionamiento del motor compuesto aditivo es :

$$T = K (\phi_f + \phi_s) I_a \dots \dots \dots (14)$$

En la que el flujo de excitación serie ϕ_s es función de la corriente de inducido I_a .

Arrancando con un flujo igual al flujo de excitación derivación en vacío y con uno que aumenta con la corriente de inducido, este motor produce una curva par que siempre es mayor que la del motor derivación para la misma corriente de inducido como puede apreciarse en la figura 10.

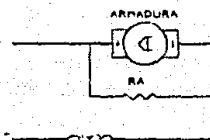
Para el motor compuesto diferencial, la ecuación del par puede escribirse :

$$T = K (\phi_f - \phi_s) \dots \dots \dots (15)$$

En la que ϕ_s es aún función de I_a y ϕ_f es constante.

Arrancando con un flujo de excitación en derivación de vacío, cualquier valor de la corriente de inducido producirá una fem de excitación en serie que reduce el flujo total en el entrehierro y en consecuencia el par. Por lo tanto, el motor compuesto diferencial produce una curva de par que es siempre menor que la del motor en derivación.

Característica de velocidad : La ecuación básica de velocidad para el motor compuesto aditivo, puede escribirse en la forma :



CAMPO

FIGURA 9A

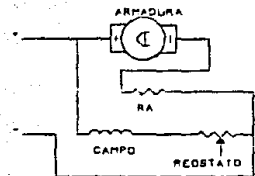
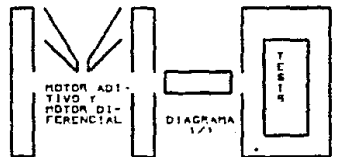
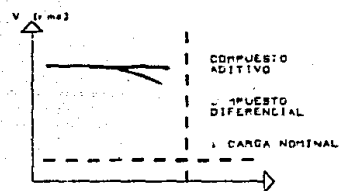
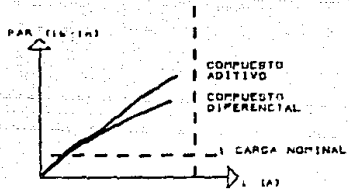


FIGURA 9B



$$S = K \left(\frac{V_a - I_a (R_a + R_s)}{\phi_f + \phi_s} \right) \quad (16)$$

$$S = K \left(\frac{E}{\phi_f + \phi_s} \right)$$

Se observa que al aumentar la carga y la corriente de inducido, el flujo producido por la excitación serie también, aumenta en tanto que la fem disminuye. Por consiguiente, el denominador aumenta mientras que el numerador disminuye proporcionalmente más que para un motor derivación. El resultado es que la velocidad del motor compuesto aditivo disminuye más rápidamente que la del motor shunt con la aplicación de la carga, como se indica en la figura 11.

Para el caso del motor compuesto diferencial, su ecuación de velocidad puede definirse:

$$S = \frac{K E}{\phi_f - \phi_s} = K \left(\frac{V_a - I_a (R_a + R_s)}{\phi_f - \phi_s} \right) \quad (17)$$

Al aumentar la carga en I_a , el numerador disminuye ligeramente, pero el denominador disminuye más rápidamente. La velocidad puede disminuir ligeramente con pequeñas cargas, pero al aumentar la carga la velocidad aumenta. Esta condición es causa de inestabilidad dinámica. Debido a ello, los motores diferenciales se usan en raras ocasiones.

Con esto se termina el análisis de las máquinas de corriente directa y se anexarán los resultados obtenidos en el laboratorio para que sirva de soporte en la elección del motor.

tion

TEMP	0°C to +10°C	-40°C to +85°C	+5°C to +125°C
PART NO.	DA1000/1/2	DA1006/7/8	DA1006/7/8
PRICE	DA1000/1/2	DA1006/7/8	DA1006/7/8
PRICE	DA1000/1/2	DA1006/7/8	DA1006/7/8
	1296	1296	1296

National Semiconductor

A to D, D to A

MICRO-DAC™ DAC1000/1/2 and DAC1006/7/8, μ P Compatible, Double-Buffered D to A Converters

General Description

The DAC1000/1/2 and DAC1006/7/8 are advanced CMOS/5V D, 10, 8, and 8-bit addressable multiplying DACs which are designed to interface directly with the 8000, 8018, 8020, Z-80 and other popular microprocessors. These DACs appear as a memory location on an I/O port to the μ P and no interfacing logic is needed.

These devices, combined with an external amplifier and voltage reference, can be used as standard D/A converters, and they are very attractive for multiplying applications through as digitally controlled gain devices since their linearity error is essentially independent of the voltage reference. They become especially attractive in μ Ps signal processing equipment as auto gain controls or as programmable attenuators which marry high quality analog signal processing to digitally based systems under microprocessor control.

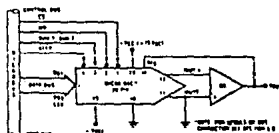
All of these DACs are double buffered. They can load all 10 bits or two 8-bit bytes and the data format can be either right justified or left justified. The analog section of these DACs is essentially the same as that of the DAC1020.

The DAC1000 series are the 10-bit members of a family of microprocessor compatible DAC's (MICRO DAC's™). For applications requiring other resolutions the DAC1020 series (8 bit) and the DAC1208 and DAC1230 (12 bit) are available alternatives.

Part #	Resolution	Input	Output	Temperature
DA1000/1/2	10-bit	10-bit	10-bit	0 to 70°C
DA1006/7/8	8-bit	8-bit	8-bit	0 to 70°C
DA1006/7/8	8-bit	8-bit	8-bit	0 to 70°C
DA1006/7/8	8-bit	8-bit	8-bit	0 to 70°C

MICRO-DAC™ is a trademark of National Semiconductor Corp.

Typical Application



DAC1006/1007/1008

Features

- Uses easy to adjust END POINT specs, NOT BEST STRAIGHT LINE FIT
- Low power consumption
- Direct interface to all popular microprocessors
- Integrated thin film on CMOS structure
- Double-buffered, single-buffered or flow through digital data inputs
- Loads two 8-bit bytes or a single 10-bit word
- Logic inputs which meet TTL voltage level specs (1.4V logic threshold)
- Works with a 10V tolerance — full 4 quadrant multiplication
- Operates STAND ALONE (without μ P) if desired
- Available in 8-pin standard DIP and 16-pin package
- Differential non-linearity selection available as special order.

Key Specifications

- Output Current Setting Time: 500ns
- Resolution: 10 bits
- Linearity: 10, 8, and 8 bits guaranteed over temp. I
-0.0022% of FS/°C
- Gain Tempco: 0.0022% of FS/°C
- Low Power Dissipation (including labors): 20mW
- Single Power Supply: 5 to 15Vdc

DAC1000/1/2 and DAC1006/7/8

8

Absolute Maximum Ratings

Supply Voltage (V_{CC}) 17V
 Input Voltage (V_I) V_{CC} to GND
 Output Voltage (V_O) V_{CC} to -17V
 Storage Temperature Range -55°C to 125°C
 Operating Temperature Range -40°C to 125°C
 Maximum Junction Temperature 150°C
 Maximum Power Dissipation (P_D) 1.0W (at V_{CC} = 5V)
 Maximum Soldering Temperature (Wave Solder) 260°C
 Maximum Soldering Temperature (Lead Solder) 350°C
 Maximum Soldering Temperature (Reflow Solder) 260°C

Operating Ratings

Temperature Range
 Part Numbers with LCTD suffix 0°C to 70°C
 Part Numbers with LCTD suffix -40°C to 85°C
 Part Numbers with LCTD suffix -55°C to 125°C
 Part Numbers with LCTD suffix -55°C to 125°C
 Part Numbers with LCTD suffix -55°C to 125°C

General Electrical Characteristics

Parameter	Conditions	V _{CC} = 2.5V, V _{OH} = 1.0V (V _{OH} unless otherwise noted)		V _{CC} = 1.2V to 5.5V		V _{CC} = 1.2V to 5.5V		Units
		Min.	Typ.	Min.	Typ.	Max.	Min.	
Resolution								
Linearity Error	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V 10V & V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	4.8 5		10		10		bits
Differential Nonlinearity	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	4.8 5		0.05	0.05	0.2	0.2	% of FS
Monotonicity	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	4.8 5		0.1	0.1	0.4	0.4	% of FS
Gain Error	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	5 5		-10	-10	10	10	% of FS
Gain Error Temperature Coefficient	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	5 5		-0.025	-0.025	0.025	0.025	% of FS/°C
Reference Input Resistance	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	5 5		0.025	0.025	0.025	0.025	% FS/V
Output Footprint Error	V _{OH} = 2.5V, V _{OH} = 1.0V (V _{OH} unless otherwise noted) Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	10 10	15	20	10	15	20	LSB
Output Capacitance	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	10 10	15	20	10	15	20	pF
Output Leakage Current	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	10 10	15	20	10	15	20	nA
Digital Input Leakage Current	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	10 10	15	20	10	15	20	nA
Digital Input Capacitance	Endpoint adjustment T _{amb} = 25°C, V _{OH} = 1.0V DAC1000 and 112 DAC1006 and 17 DAC1000 and 112 DAC1006 and 17	10 10	15	20	10	15	20	pF

8-17

General Electrical Characteristics

Parameter	Conditions	Bit Rate	V _{CC} = 1.2V to 5.5V		V _{CC} = 1.2V to 5.5V		Units
			Min.	Typ.	Min.	Typ.	
Digital Input Drivers	T _{amb} = 25°C, V _{OH} = 1.0V Digital Input = 0.5V Digital Input = 3.0V V _{CC} = 0V, V _{OH} = 5V	8	-10 1.0	-10 +10	-10 1.0	-10 +10	LSB/μs
Command Settling Time	V _{CC} = 0V, V _{OH} = 5V	8	100	80	300	300	ns
Write and Buffer Pulse Width	V _{CC} = 0V, V _{OH} = 5V V _{CC} = 2.5V, V _{OH} = 1.0V V _{CC} = 5V, V _{OH} = 2.5V	8	100	80	300	300	ns
Data Set-Up Time	V _{CC} = 0V, V _{OH} = 5V V _{CC} = 2.5V, V _{OH} = 1.0V V _{CC} = 5V, V _{OH} = 2.5V	8	100	80	300	300	ns
Data Hold Time	V _{CC} = 0V, V _{OH} = 5V V _{CC} = 2.5V, V _{OH} = 1.0V V _{CC} = 5V, V _{OH} = 2.5V	8	100	80	300	300	ns
Control Set-Up Time	V _{CC} = 0V, V _{OH} = 5V V _{CC} = 2.5V, V _{OH} = 1.0V V _{CC} = 5V, V _{OH} = 2.5V	8	100	80	300	300	ns
Control Hold Time	V _{CC} = 0V, V _{OH} = 5V V _{CC} = 2.5V, V _{OH} = 1.0V V _{CC} = 5V, V _{OH} = 2.5V	8	10	8	10	8	ns

Note 1: Absolute Maximum Ratings are the values beyond which the device is not guaranteed to operate. These values are not intended to imply that the device is intended to be operated at these conditions continuously.

Note 2: All output rates are measured with respect to DAC output settling stability.

Note 3: The 100 ns of setup time applies for all outputs. The low impedance description of this part and the fast data input to the DAC are not guaranteed to be maintained for more than 100 ns after the last data input to the DAC.

Note 4: For command settling operations, both V_{CC} and V_{OH} must be present to the "Control Data Input" pin at approximately 100 ns before the command is applied. The settling error is measured by the "Control Data Input" pin. For example, if V_{CC} = 10V, then a 100 ns "Set-Up" time on V_{CC} and V_{OH} will introduce an additional 0.1% conversion error.

Note 5: Displacement of V_{OH} = 1.0V to 2.5V is allowed.

Note 6: V_{OH} = 0V and V_{OH} = 5V are not supported.

Note 7: The "Set-Up" times for "Data Set-Up Time", "Control Set-Up Time", and "Data Hold Time" are based on the output settling error. The "Control Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 8: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 9: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 10: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 11: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 12: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 13: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 14: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 15: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 16: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 17: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 18: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Note 19: The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error. The "Data Set-Up Time" and "Data Hold Time" are based on the output settling error.

Switching Waveforms

LM747/LM74/LM747C/LM747E


National Semiconductor
Operational Amplifiers/Buffers
LM747/LM74/LM747C/LM747E Dual Operational Amplifiers
General Description

The LM747/LM74/LM747C/LM747E are dual operational amplifiers. The LM747/LM747C are designed for operation from a single supply, and the LM74/LM747E are designed for operation from a dual supply.

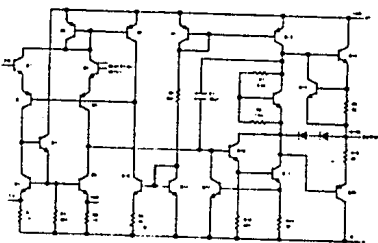
- Low power consumption
- Rail-to-rail output
- Reduced offset drift

Additional features of the LM747 and LM747C are: the feedback when input common-mode range is exceeded; immunity from saturation and pull-up instability.

Features

- Very low quiescent current consumption
- Low input bias current
- Full common-mode and differential voltage range

The LM747C/LM747E is identical to the LM747/LM747E except that the LM747C/LM747E has non-temperature dependent bias current temperature range from 0°C to +125°C (typical at +25°C to +125°C).

Schematic Diagram (each single half)


Reference to the pin numbers and pin numbers for input on P-Diode.

1/80

Absolute Maximum Ratings

Supply Voltage	LM747/LM747A LM747C/LM747E	±27V
Input Protection (Class 1)		100 μA
Input Protection (Class 2)		100V
Output Voltage (Class 1)		±15V
Output Voltage (Class 2)		Indefinite
Operating Temperature Range	LM747/LM747A LM747C/LM747E	-55°C to +125°C 0°C to +125°C
Storage Temperature Range		-55°C to +150°C
Lead Temperature (Soldering: 10 seconds)		300°C

Electrical Characteristics (Note 3)

PARAMETER	CONDITIONS	LM747/LM747C		LM747E		UNIT	
		MIN	TYP	MIN	TYP		MAX
Input Offset Voltage	$T_A = 25^\circ\text{C}$			10	10	10	mV
	$R_{TH} = 100\ \Omega$						mV
	$R_{TH} = 100\ \Omega$						mV
	$R_{TH} = 100\ \Omega$						mV
Input Offset Current	$T_A = 25^\circ\text{C}$						nA
	$R_{TH} = 100\ \Omega$						nA
Input Bias Current	$T_A = 25^\circ\text{C}$						nA
	$R_{TH} = 100\ \Omega$						nA
Input Resistance	$T_A = 25^\circ\text{C}$						Ω
	$R_{TH} = 100\ \Omega$						Ω
Input Voltage Range	$T_A = 25^\circ\text{C}$						V
	$R_{TH} = 100\ \Omega$						V
Large Signal Voltage Gain	$T_A = 25^\circ\text{C}$						V/V
	$R_{TH} = 100\ \Omega$						V/V
	$R_{TH} = 100\ \Omega$						V/V
	$R_{TH} = 100\ \Omega$						V/V
Output Voltage Swing	$R_L = 200\ \Omega$						V
	$R_L = 100\ \Omega$						V
	$R_L = 100\ \Omega$						V
	$R_L = 100\ \Omega$						V
Output Short-Circuit Current	$T_A = 25^\circ\text{C}$						mA
	$R_{TH} = 100\ \Omega$						mA
Quiescent Mode	$T_A = 25^\circ\text{C}$						mA
	$R_{TH} = 100\ \Omega$						mA
Rejection Ratio	$T_A = 25^\circ\text{C}$						dB
	$R_{TH} = 100\ \Omega$						dB

LM747/LM74/LM747C/LM747E USA

Electrical Characteristics

Parameter	Symbol	Supply Voltage			Unit
		LM747	LM747E	LM747C	
Input Bias Current (at $V_{in} = 0$)	I_{IB}	10	10	20	nA
Input Offset Current (at $V_{in} = 0$)	I_{IO}	10	10	20	nA
Input Offset Voltage (at $V_{in} = 0$)	V_{IO}	1	1	2	mV
Common-Mode Rejection Ratio (at $V_{in} = 0$)	$CMRR$	80	80	80	dB
Open-Loop Voltage Gain (at $f = 0$)	A_{OL}	100,000	100,000	100,000	dB
Open-Loop Voltage Gain (at $f = 10$ Hz)	$A_{OL}(10)$	20,000	20,000	20,000	dB
Open-Loop Voltage Gain (at $f = 100$ Hz)	$A_{OL}(100)$	4,000	4,000	4,000	dB
Open-Loop Voltage Gain (at $f = 1$ kHz)	$A_{OL}(1k)$	800	800	800	dB
Open-Loop Voltage Gain (at $f = 10$ kHz)	$A_{OL}(10k)$	160	160	160	dB
Open-Loop Voltage Gain (at $f = 100$ kHz)	$A_{OL}(100k)$	32	32	32	dB
Open-Loop Voltage Gain (at $f = 1$ MHz)	$A_{OL}(1M)$	6.4	6.4	6.4	dB
Open-Loop Voltage Gain (at $f = 10$ MHz)	$A_{OL}(10M)$	1.28	1.28	1.28	dB
Open-Loop Voltage Gain (at $f = 100$ MHz)	$A_{OL}(100M)$	0.256	0.256	0.256	dB
Open-Loop Voltage Gain (at $f = 1$ GHz)	$A_{OL}(1G)$	0.0512	0.0512	0.0512	dB
Open-Loop Voltage Gain (at $f = 10$ GHz)	$A_{OL}(10G)$	0.01024	0.01024	0.01024	dB
Open-Loop Voltage Gain (at $f = 100$ GHz)	$A_{OL}(100G)$	0.002048	0.002048	0.002048	dB
Open-Loop Voltage Gain (at $f = 1$ THz)	$A_{OL}(1T)$	0.0004096	0.0004096	0.0004096	dB
Open-Loop Voltage Gain (at $f = 10$ THz)	$A_{OL}(10T)$	8.192e-5	8.192e-5	8.192e-5	dB
Open-Loop Voltage Gain (at $f = 100$ THz)	$A_{OL}(100T)$	1.6384e-5	1.6384e-5	1.6384e-5	dB
Open-Loop Voltage Gain (at $f = 1$ PHz)	$A_{OL}(1P)$	3.2768e-6	3.2768e-6	3.2768e-6	dB
Open-Loop Voltage Gain (at $f = 10$ PHz)	$A_{OL}(10P)$	6.5536e-7	6.5536e-7	6.5536e-7	dB
Open-Loop Voltage Gain (at $f = 100$ PHz)	$A_{OL}(100P)$	1.31072e-7	1.31072e-7	1.31072e-7	dB
Open-Loop Voltage Gain (at $f = 1$ EHz)	$A_{OL}(1E)$	2.62144e-8	2.62144e-8	2.62144e-8	dB
Open-Loop Voltage Gain (at $f = 10$ EHz)	$A_{OL}(10E)$	5.24288e-9	5.24288e-9	5.24288e-9	dB
Open-Loop Voltage Gain (at $f = 100$ EHz)	$A_{OL}(100E)$	1.048576e-9	1.048576e-9	1.048576e-9	dB
Open-Loop Voltage Gain (at $f = 1$ ZHz)	$A_{OL}(1Z)$	2.097152e-10	2.097152e-10	2.097152e-10	dB
Open-Loop Voltage Gain (at $f = 10$ ZHz)	$A_{OL}(10Z)$	4.194304e-11	4.194304e-11	4.194304e-11	dB
Open-Loop Voltage Gain (at $f = 100$ ZHz)	$A_{OL}(100Z)$	8.388608e-12	8.388608e-12	8.388608e-12	dB
Open-Loop Voltage Gain (at $f = 1$ YHz)	$A_{OL}(1Y)$	1.6777216e-12	1.6777216e-12	1.6777216e-12	dB
Open-Loop Voltage Gain (at $f = 10$ YHz)	$A_{OL}(10Y)$	3.3554432e-13	3.3554432e-13	3.3554432e-13	dB
Open-Loop Voltage Gain (at $f = 100$ YHz)	$A_{OL}(100Y)$	6.7108864e-14	6.7108864e-14	6.7108864e-14	dB
Open-Loop Voltage Gain (at $f = 1$ XHz)	$A_{OL}(1X)$	1.34217728e-14	1.34217728e-14	1.34217728e-14	dB
Open-Loop Voltage Gain (at $f = 10$ XHz)	$A_{OL}(10X)$	2.68435456e-15	2.68435456e-15	2.68435456e-15	dB
Open-Loop Voltage Gain (at $f = 100$ XHz)	$A_{OL}(100X)$	5.36870912e-16	5.36870912e-16	5.36870912e-16	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.073741824e-16	1.073741824e-16	1.073741824e-16	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	2.147483648e-17	2.147483648e-17	2.147483648e-17	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	4.294967296e-18	4.294967296e-18	4.294967296e-18	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	8.589934592e-19	8.589934592e-19	8.589934592e-19	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.7179869184e-19	1.7179869184e-19	1.7179869184e-19	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	3.4359738368e-20	3.4359738368e-20	3.4359738368e-20	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	6.8719476736e-21	6.8719476736e-21	6.8719476736e-21	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.37438953472e-21	1.37438953472e-21	1.37438953472e-21	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	2.74877906944e-22	2.74877906944e-22	2.74877906944e-22	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	5.49755813888e-23	5.49755813888e-23	5.49755813888e-23	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.099511627776e-23	1.099511627776e-23	1.099511627776e-23	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	2.199023255552e-24	2.199023255552e-24	2.199023255552e-24	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	4.398046511104e-25	4.398046511104e-25	4.398046511104e-25	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	8.796093022208e-26	8.796093022208e-26	8.796093022208e-26	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.7592186044416e-26	1.7592186044416e-26	1.7592186044416e-26	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	3.5184372088832e-27	3.5184372088832e-27	3.5184372088832e-27	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	7.0368744177664e-28	7.0368744177664e-28	7.0368744177664e-28	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.40737488355328e-28	1.40737488355328e-28	1.40737488355328e-28	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	2.81474976710656e-29	2.81474976710656e-29	2.81474976710656e-29	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	5.62949953421312e-30	5.62949953421312e-30	5.62949953421312e-30	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.125899906842624e-30	1.125899906842624e-30	1.125899906842624e-30	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	2.251799813685248e-31	2.251799813685248e-31	2.251799813685248e-31	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	4.503599627370496e-32	4.503599627370496e-32	4.503599627370496e-32	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	9.007199254740992e-33	9.007199254740992e-33	9.007199254740992e-33	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.8014398489481984e-33	1.8014398489481984e-33	1.8014398489481984e-33	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	3.6028796978963968e-34	3.6028796978963968e-34	3.6028796978963968e-34	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	7.2057593957927936e-35	7.2057593957927936e-35	7.2057593957927936e-35	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.44115187915855872e-35	1.44115187915855872e-35	1.44115187915855872e-35	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	2.88230375831711744e-36	2.88230375831711744e-36	2.88230375831711744e-36	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	5.76460751663423488e-37	5.76460751663423488e-37	5.76460751663423488e-37	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.152921503326846976e-37	1.152921503326846976e-37	1.152921503326846976e-37	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	2.305843006653693952e-38	2.305843006653693952e-38	2.305843006653693952e-38	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	4.611686013307387904e-39	4.611686013307387904e-39	4.611686013307387904e-39	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	9.223372026614775808e-40	9.223372026614775808e-40	9.223372026614775808e-40	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.8446744053229551616e-40	1.8446744053229551616e-40	1.8446744053229551616e-40	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	3.6893488106459103232e-41	3.6893488106459103232e-41	3.6893488106459103232e-41	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	7.3786976212918206464e-42	7.3786976212918206464e-42	7.3786976212918206464e-42	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.47573952425836412928e-42	1.47573952425836412928e-42	1.47573952425836412928e-42	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	2.95147904851672825856e-43	2.95147904851672825856e-43	2.95147904851672825856e-43	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	5.90295809703345651712e-44	5.90295809703345651712e-44	5.90295809703345651712e-44	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	1.180591619406691303424e-44	1.180591619406691303424e-44	1.180591619406691303424e-44	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	2.361183238813382606848e-45	2.361183238813382606848e-45	2.361183238813382606848e-45	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	4.722366477626765213696e-46	4.722366477626765213696e-46	4.722366477626765213696e-46	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	9.444732955253530427392e-47	9.444732955253530427392e-47	9.444732955253530427392e-47	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.8889465910507060854784e-48	1.8889465910507060854784e-48	1.8889465910507060854784e-48	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	3.7778931821014121709568e-49	3.7778931821014121709568e-49	3.7778931821014121709568e-49	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	7.5557863642028243419136e-50	7.5557863642028243419136e-50	7.5557863642028243419136e-50	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.51115727284056486838272e-51	1.51115727284056486838272e-51	1.51115727284056486838272e-51	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	3.02231454568112973676544e-52	3.02231454568112973676544e-52	3.02231454568112973676544e-52	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	6.04462909136225947353088e-53	6.04462909136225947353088e-53	6.04462909136225947353088e-53	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	1.208925818272451894706176e-54	1.208925818272451894706176e-54	1.208925818272451894706176e-54	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	2.417851636544903789412352e-55	2.417851636544903789412352e-55	2.417851636544903789412352e-55	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	4.835703273089807578824704e-56	4.835703273089807578824704e-56	4.835703273089807578824704e-56	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	9.671406546179615157649408e-57	9.671406546179615157649408e-57	9.671406546179615157649408e-57	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.9342813092359230315298816e-58	1.9342813092359230315298816e-58	1.9342813092359230315298816e-58	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	3.8685626184718460630597632e-59	3.8685626184718460630597632e-59	3.8685626184718460630597632e-59	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	7.7371252369436921261195264e-60	7.7371252369436921261195264e-60	7.7371252369436921261195264e-60	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.54742504738873842522390528e-61	1.54742504738873842522390528e-61	1.54742504738873842522390528e-61	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	3.09485009477747685044781056e-62	3.09485009477747685044781056e-62	3.09485009477747685044781056e-62	dB
Open-Loop Voltage Gain (at $f = 100$ QHz)	$A_{OL}(100Q)$	6.18970018955495370089562112e-63	6.18970018955495370089562112e-63	6.18970018955495370089562112e-63	dB
Open-Loop Voltage Gain (at $f = 1$ QHz)	$A_{OL}(1Q)$	1.237940037910990740179124224e-64	1.237940037910990740179124224e-64	1.237940037910990740179124224e-64	dB
Open-Loop Voltage Gain (at $f = 10$ QHz)	$A_{OL}(10Q)$	2.475880075821981480358248448e-65	2.475880075821981480358248448e-65	2.475880075821981480358248448e-65	

6-Pin DIP Optoisolators SCR Output

- These devices consist of gallium arsenide infrared emitting diodes optically coupled to photo sensitive silicon transistors (output SCR). They are designed for applications requiring a high current photo sensitive transistor, an output control capability and the air line.
- Typical Operating Voltage of 40V for 20 mA Load
- Very High Isolation Voltage (V_{ISO}) - 1000V (Typ. Min)
- Standard 6 Pin DIP
- UL Recognition File Number (E49145)
- VDE approved for applications (E49145) (E49145) (E49145) (E49145) (E49145) (E49145) covering all other standards with equal or less stringent requirements including IEC60335, VDE0113, VDE0140, VDE0472, VDE0471, etc.
- Special lead forms available (E49145) (E49145) (E49145) (E49145) (E49145) (E49145) 800 requirement for 8 mm minimum creepage distance between input and output solder points
- Various lead form options available. Contact "Optoisolator Lead Form Options" data sheet for details

H11C1
H11C5
H11C6

6 PIN DIP
OPTOISOLATORS
SCR OUTPUT
400 VOLTS



SCHEMATIC



- 1 ANODE
- 2 CATHODE
- 3 ANODE
- 4 CATHODE
- 5 GATE

MAXIMUM RATINGS (T_a = 25°C unless otherwise specified)

Rating	Value	Unit
INPUT LED		
Reverse Voltage	V _R	Volts
Forward Current - Continuous	I _F	mA
LED Pulse Dissipation - T _a = 25°C	P _D	mW
Dynamic Storage PIV	V _{DS}	mV/°C
OUTPUT DETECTOR		
Peak Forward Voltage	V _{FM}	Volts
Forward RMS Current	I _{FRM}	mA
Peak Cathode Surge Current	I _{FSM}	A
Peak Anode Surge Current	I _{ASM}	A
Dynamic Power Dissipation - T _a = 25°C	P _D	mW
Dynamic Storage PIV	V _{DS}	mV/°C
TOTAL DEVICE		
Maximum Surge Voltage (100 ns - 1 Second Duration)	V _{ISO}	Volts
Peak Inverse Voltage - 100 ns - 1 Second Duration	V _{IR}	Volts
Case Temperature Range - T _a = 25°C	T _J	°C
Operating Temperature Range	T _{OP}	°C
Maximum Operating Temperature Range	T _{OP}	°C
Storage Temperature Range	T _{STG}	°C
Maximum Temperature (100 ns - 1 Second Duration)	T _{STG}	°C

Temperature range (T_{OP}) is an optional feature. Contact application manual.

Reverse Voltage (V _R)	3 V		
Forward Voltage (V _F)	10 - 14	V _F	
Peak Forward Current (I _F)	10 - 15	mA	
Operating Voltage (V _{OP})	0 - 100 V	V _{OP}	400
Operating Current (I _{OP})	0 - 100 mA	I _{OP}	800
OUTPUT DETECTOR			
Peak Off State Voltage (V _{OFF})	10 - 15 V	V _{OFF}	400
Peak Reverse Voltage (V _{RR})	10 - 15 V	V _{RR}	800
On State Voltage (V _{ON})	0.3 - 1.0	V _{ON}	
Off State Current (I _{OFF})	0.05 - 1.0	I _{OFF}	
Reverse Current (I _{RR})	0.05 - 1.0	I _{RR}	
Forward Current (I _{ON})	0.05 - 1.0	I _{ON}	
Forward Voltage (V _{ON})	0.3 - 1.0	V _{ON}	
Operating Voltage (V _{OP})	0 - 100 V	V _{OP}	
Anode - Gate			
Cathode - Cathode			

COUPLED			
LED Current Required to Trigger (I _{TR})	50 V, P _{CE} = 10 mW	H11C4 H11C5	Typ
	100 V, P _{CE} = 25 mW	H11C6	
	100 V, P _{CE} = 25 mW	H11C4 H11C5	
	100 V, P _{CE} = 25 mW	H11C6	
Minimum Repetitive (I _{TR})	100 V, P _{CE} = 25 mW	H11C4 H11C5	100
Capacitive Load to Output (I _{CL})	0.1 - 1.0	C _{CL}	
Capacitive Load to Output (I _{CL})	0.1 - 1.0	C _{CL}	
Minimum Surge Voltage (I _{SV})	60 ns - 1 Second Duration	V _{ISO}	1000

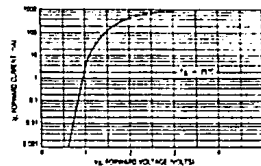


Figure 1. Forward Current versus LED Forward Voltage



Figure 2

H11C4, H11C5, H11C6



Figure 3 LED Trigger Current versus Temperature

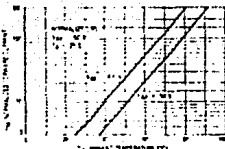
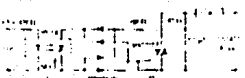


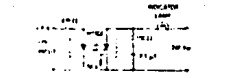
Figure 4 Forward Leakage Current versus Temperature

TYPICAL APPLICATIONS



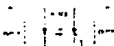
Use of the H11C4 for high sensitivity 230V operation. Led driver provides this highly reliable solid state relay design. 16 A relay is compatible with 16, 16 $\frac{1}{2}$ and 16A series 170 Vager extreme output and 230V. Switch current 10 A.

Figure 5 16 A 170 V Composite Solid State Relay



The high surge capability and non reactive input characteristics of the H11C4 allow it to directly couple without the need of T1 and D171 legs in and also avoid dangerous arc return danger of opening switch and logic glitching.

Figure 6 25 W Laser Indicator Lamp Driver



Use of the 400 W 400 V output portion of the H11C4 provides a 400 V transistor capable of producing positive and negative output with current capacity of 400 mA. This function is useful in remote instrumentation high voltage power supplies and test equipment. Care should be taken not to exceed the H11C4 400 V output current capability when used in high voltage.

Figure 7 400 W Symmetrical Transistor Coupler

H11C4, H11C5, H11C6

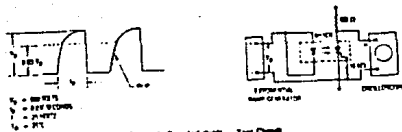
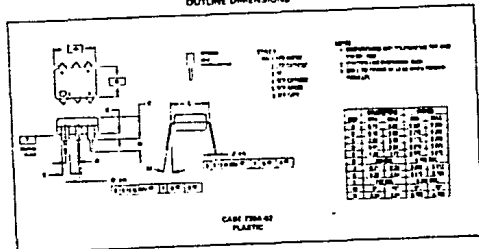


Figure 8 Coupled Output - Test Circuit

OUTLINE DIMENSIONS



Case 198A-02
PLASTIC

Chapter B3 PROGRAMMABLE I/O PORTS

Programmable I/O ports are the most versatile general purpose parallel I/O devices. They allow groups of data lines to be specified as input or output under program control.

THE INTEL B255 AND B255A PROGRAMMABLE PERIPHERAL INTERFACE (PPI)

The B255 PPI is a general purpose I/O device. Even though it has been designed for use within an 8080A microcomputer system, it can, in fact, be used with almost any microprocessor.

The B255 PPI provides 24 I/O pins, which may be configured as one, two or three I/O ports.

Figure B3-1 illustrates that part of our general microcomputer system logic which has been implemented on the B255 PPI.

The B255 PPI is packaged as a 40 pin DIP. It uses a single +5V power supply. All inputs and outputs are TTL-level compatible. The device is implemented using n-Channel MOS technology.

There are two differences between the B255A and the B255.

The B255 is limited to working with 8080A devices having clock signals with 500 nanosecond cycle times or longer. The B255A will work with clock signals as short as 250 nanoseconds — that is, with the fastest 8080A CPUs on the market today.

B255 AND B255A DIFFERENCES

The B255, when reset, outputs the \overline{OBF} control signal low in Mode 1; external logic thus has no initial data request control signal. The B255A, when reset, outputs \overline{OBF} high in Mode 1; thus external logic receives an initial request to transmit data to the B255A.

Electrical characteristics of the B255 and the B255A differ significantly — as defined in the data sheets at the end of this chapter.

B255 PPI PINS AND SIGNALS

The B255 pins and signals are illustrated in Figure B3-2. Pins and signals are deceptively straightforward; the power of this device lies in its internal architecture and operating features.

Consider first the various Data Busses.

I/O D7 represent the Bidirectional Data Bus, via which all communications between the CPU and the B255 occur.

PA7, PB7, PC7, PD7 and PE7, PF7 represent Data Busses connected to the three 8-bit I/O ports A, B and C. All parallel data communications with external logic occur over one of these three I/O port busses.

There are three device select pins: CS, AD and A1.

CS is the master chip select. When a low signal is input at this pin, the B255 is selected. AD and A1 address one of four registers within the B255 to be addressed by CS. AD and A1 combine to address individual registers within the B255 as follows:

B255 PPI SELECT LOGIC

CS	A1	AD	Select
0	0	0	I/O Port A
0	0	1	I/O Port B
0	1	0	I/O Port C
0	1	1	A Control, write-only buffer
1	x	x	B255 not selected

ABSOLUTE MAXIMUM RATINGS*

Ambient Temperature Under Bias	0°C to 70°C
Storage Temperature	-65°C to +150°C
Voltage on Any Pin	
With Respect to Ground	-0.5V to +7V
Power Dissipation	1 Watt

*COMMENT Stresses above those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. This is a stress rating only and functional operation of the device at these or any other conditions above those indicated in the operational portions of this specification is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

D.C. CHARACTERISTICS

 $T_A = 0^\circ\text{C to } 70^\circ\text{C, } V_{CC} = +5V, \text{ I}_{S\&L} = 0V$

SYMBOL	PARAMETER	MIN	MAX	UNIT	TEST CONDITIONS
V_{IH}	Input Low Voltage	-0.5	0.8	V	
V_{IH}	Input High Voltage	2.0	V_{CC}	V	
V_{OL} (DB)	Output Low Voltage (Data Bus)	0.45	V	V	$I_{OL} = 2.5\text{mA}$
V_{OL} (PER)	Output Low Voltage (Peripheral Port)	0.45	V	V	$I_{OL} = 1.7\text{mA}$
V_{OH} (DB)	Output High Voltage (Data Bus)	2.4	V	V	$I_{OH} = -400\mu\text{A}$
V_{OH} (PER)	Output High Voltage (Peripheral Port)	2.4	V	V	$I_{OH} = -200\mu\text{A}$
I_{OL} (DB)	Output Low Current	-1.0	-4.0	mA	$R_{EXT} = 750\Omega, V_{EXT} = 5V$
I_{OL} (PER)	Output Low Current		1.20	mA	
I_{IH}	Input High Current		110	μA	$V_{IH} = V_{CC} \text{ to } 0V$
I_{OH}	Output High Leakage		110	μA	$V_{OH} = V_{CC} \text{ to } 0V$

Note 1: Average on any I/O pin from Port B and C.

CAPACITANCE

 $T_A = 25^\circ\text{C, } V_{CC} = GND = 0V$

SYMBOL	PARAMETER	MIN	TYP	MAX	UNIT	TEST CONDITIONS
C_{in}	Input Capacitance			10	pf	$f_c = 1\text{MHz}$
C_{IO}	I/O Capacitance			20	pf	Unmeasured pins returned to GND

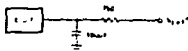


Figure 44: Test Load Circuit (for DB)

Figure 44: Test Load Circuit (for DB)

Data sheets on pages B3 D7 through B3 D4 reprinted by permission of Intel Corporation. Copyright 1978

**MOTOROLA****MC68705P3****Advance Information****8-BIT EPROM MICROCOMPUTER UNIT**

The MC68705P3 Microcomputer Unit (MCU) is an EPROM member of the M6805 Family of bus-oriented single-chip microcomputers. The user-programmable EPROM allows program changes and lower volume applications in comparison to the factory-mass-programmable versions. The EPROM version also reduces the development costs and turn-around time for prototype evaluation of the mass ROM version. The 8-bit microcomputer contains a CPU, on-chip CLOCK, EPROM, BISTATIC ROM, RAM, INT, and a TIMER.

Because of these features, the MC68705P3 offers the user an economical means of designing an M6805 Family MCU into his system, either as a prototype evaluation or a low volume production run, or a pilot production run.

A comparison table of key features for several members of the M6805 Family is shown on the last page of this data sheet.

HARDWARE FEATURES

- 8-Bit Architecture
- 112 Bytes of RAM
- Memory Mapped I/O
- 1804 Bytes of User EPROM
- Internal 8-Bit Timer and 7-Bit Prescaler
 - Programmable Prescaler
 - Programmable Timer/Count Modes
- Vectored Interrupts - External, Timer, and Software
- Zero Cross Detection (ZCD) Input
- 20 TTL CMOS Compatible Bi-directional I/O Lines (8 Lines are LED Compatible)
- On-Chip Clock Generator
- Watch Dog
- Complete Development System Support on EAC PowerPac
- Emulates the M6805P1 and M6805P2
- Facilities Program - ROM Simulates EPROM Programming

SOFTWARE

- Simulates M6805 Family
- Byte Efficient Instruction Set
- Easy-to-Program
- True 8-Bit Data Path
- Bit Test and Branch Instruction
- Variable Interrupt Priority
- Variable Index Register
- Assembly Indexed Addressing to Tables
- Full Set of Conditional Operands
- Memory Operands as Register Flags
- Single Instruction Memory Examined/Change
- 10 Power-Up Addressing Modes
- All Addressing Modes Apply to EPROM, RAM, and I/O

HMOS

(HIGH-DENSITY, 8-CANNEL DEPLETION LOAD, 8-V EPROM PROCESS)

8-BIT EPROM MICROCOMPUTER

L-SUFFIX
CERAMIC PACKAGE
CASE 719

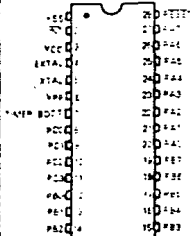
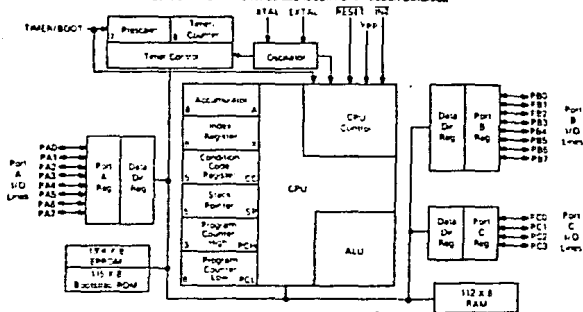
FIGURE 1 - PIN ASSIGNMENTS

FIGURE 2 - MC68705P3 HMDS MICROCOMPUTER BLOCK DIAGRAM



MAXIMUM RATINGS

Rating	Symbol	Value	Unit
Supply Voltage	VCC	-0.3 to +7.0	V
Input Voltage (PROM Programming voltage via Port TA/EN, BOOT P)	Vpp	-0.3 to +22.0	V
Normal Mode	V _{in}	-0.3 to +7.0	V
Bootstrap Programming Mode	VBOOT	-3.0 to +15.0	V
All Others	V _{in}	-0.3 to +7.0	V
Operating Temperature Range	T _a	0 to 50	°C
Storage Temperature Range	T _{stg}	-55 to 150	°C
Junction Temperature	T _j	-55	°C

The device contains circuitry to protect the inputs against damage due to high static voltages or electrostatic discharge. However, it is advised that maximum precautions be taken to avoid application of any voltage higher than maximum rated voltages to the high-impedance circuit. For proper operation it is recommended that V_{in} and V_{pp} be constrained to the range 0.5 V to 1 V above V_{CC}. Pseudo- \overline{CS} or operation is terminated. Turnaround time is related to an address change to approximately 2.5 ns after V_{CC} is V_{CC}.

THERMAL CHARACTERISTICS

Characteristic	Symbol	Value	Unit
Thermal Resistance Casting Package	θ_{JA}	50	°C/W

POWER CONSIDERATIONS

The average chip-junction temperature T_j in °C can be obtained from

$$T_j = T_A + \theta_{JA} P_{JAV} \quad (1)$$

Where

T_A = Ambient Temperature, °C

θ_{JA} = Package Thermal Resistance Junction to Ambient, °C/W

$P_{JAV} = P_{INT} + P_{PORT}$

$P_{INT} = V_{CC} \times V_{CC}$ - Chip Internal Power

$P_{PORT} = P_{LED}$ Power Dissipation - Wires - Heat Determined

For most applications P_{PORT} and P_{LED} can be neglected. P_{PORT} may become significant if the device is configured to drive Darlington bases or sink LED loads.

An approximate relationship between P_{JAV} and T_j if P_{PORT} is neglected is

$$P_{JAV} = K - (T_j - 27)^\circ C \quad (2)$$

Solving equations 1 and 2 for K gives

$$K = P_{JAV} T_A - 273^\circ C \theta_{JA} + P_{JAV} \theta_{JA} \quad (3)$$

Where K is a constant depending on the particular part. K can be determined from equation 3 by measuring P_{JAV} (at equilibrium) for a known T_A . Using this value of K , the values of P_{JAV} and T_j can be obtained by solving equations 1 and 2 iteratively for any value of T_A .

PORT ELECTRICAL CHARACTERISTICS $V_{CC} = 5.25 \text{ Vdc}$, $V_{SS} = 0 \text{ Vdc}$, $V_{SS} = 5 \text{ Vdc}$, $T_A = 0^\circ\text{C}$ to 50°C , unless otherwise noted

Characteristic	Symbol	Min	Typ	Max	Unit
Port A					
Output low voltage $I_{OL} = 16 \text{ mA}$	V_{OL}	-	-	0.4	V
Output high voltage $I_{OH} = 16 \text{ mA}$	V_{OH}	2.4	-	-	V
Output high voltage $I_{OH} = 10 \text{ mA}$	V_{OH}	2.5	-	-	V
Input high voltage $I_{IH} = 30 \text{ mA Max}$	V_{IH}	2.0	-	V_{CC}	V
Input low voltage $I_{IL} = 5 \text{ mA Max}$	V_{IL}	-0.5	-	0.8	V
I_{OL} at $V_{OL} = 0.4 \text{ V}$	I_{OL}	-	-	30	mA
I_{OH} at $V_{OH} = 2.4 \text{ V}$	I_{OH}	-	-	30	mA
Port B					
Output low voltage $I_{OL} = 20 \text{ mA}$	V_{OL}	-	-	0.4	V
Output high voltage $I_{OH} = 20 \text{ mA}$	V_{OH}	-	-	2.4	V
Output high voltage $I_{OH} = 10 \text{ mA}$	V_{OH}	2.4	-	-	V
Input high voltage $I_{IH} = 30 \text{ mA Max}$	V_{IH}	2.0	-	V_{CC}	V
Input low voltage $I_{IL} = 5 \text{ mA Max}$	V_{IL}	-0.5	-	0.8	V
I_{OL} at $V_{OL} = 0.4 \text{ V}$	I_{OL}	-	-	30	mA
I_{OH} at $V_{OH} = 2.4 \text{ V}$	I_{OH}	-	-	30	mA
Port C					
Output low voltage $I_{OL} = 10 \text{ mA}$	V_{OL}	-	-	0.4	V
Output high voltage $I_{OH} = 10 \text{ mA}$	V_{OH}	2.4	-	-	V
Input high voltage	V_{IH}	2.0	-	V_{CC}	V
Input low voltage	V_{IL}	-0.5	-	0.8	V
I_{OL} at $V_{OL} = 0.4 \text{ V}$	I_{OL}	-	-	30	mA

FIGURE 3 - TTL EQUIVALENT TEST LOAD (PORT B)

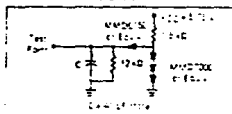


FIGURE 4 - CMOS EQUIVALENT TEST LOAD (PORT A)

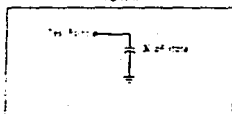
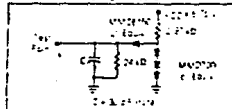


FIGURE 5 - TTL EQUIVALENT TEST LOAD (PORTS A AND C)



SIGNAL DESCRIPTION

The signal and clock signals to the MC68705 are provided by the bus and are described in the following paragraphs.

V_{CC} and V_{SS} - Power is supplied to the MC68705 through pins V_{CC} and V_{SS} and is the ground connection.

INT - This pin is an external interrupt which is used to interrupt the processor. It can also be used as a power input using the Bit and Bit Instructions. Refer to INTERNAL BITS for additional information.

XTAL and **EXTAL** - These pins are provided for the use of an external oscillator. A crystal, when fitted, is an external signal depending on the CLK pin (see MODES OF OPERATION) is connected to these pins to provide the system clock source with various load capacitance (parasitic load wiring and stray capacitance) of these two pins should be minimized. Refer to INTERNAL CLOCK GENERATOR OPTIONS for recommendations about these inputs.

TIMER/BOOT - This pin is used as an external input to control the internal timer circuits. This pin also detects a

BIBLIOGRAFIA

JAMES W. GAULT -- RESSELL L. PIMMEL
SISTEMAS DIGITALES BASADOS EN MICROPROCESADORES
EDIT. MCGRAW HILL
461 pp

JUAN B. MARTINEZ
APUNTES DE MICROPROCESADORES Y SISTEMAS DIGITALES
UNIVERSIDAD NACIONAL AUTONOMA DE MEXICO
FACULTAD DE INGENIERIA
271 pp

JOHN B. PEATMAN
THE DESIGN OF DIGITAL SYSTEMS
EDIT. MCGRAW HILL
457 pp

G. FERRATE
ROBOTICA INDUSTRIAL
EDIT. MARCOMBO
381 pp

DAVID F. STOUT -- HILTON KAUFMAN
HANDBOOK OF OPERATIONAL AMPLIFIER CIRCUIT DESIGN
EDIT MCGRAW HILL
300 pp

TEXAS INSTRUMENTS
OPTOELECTRONICS AND IMAGE -- SENSOR
DATA BOOK
1987

BORLAND INTERNATIONAL
TURBO "C" REFERENCE GUIDE
1800 GREEN HILLS ROAD
1988

LEA HANCOCK -- MORRIS KRIEGER
INTRODUCCION AL LENGUAJE C
BYTE BOOKS / Mc GRAY HILL
305 pp

NACIONAL SEMICONDUCTOR
GENERAL PURPOSE
LINEAR DEVICES
DATA BOOK
1989

HERMERT SCHILDT
PROGRAMACION EN TURBO C
BORLAND OSBORNE / Mc GRAY HILL
280 pp

ADAM OSBORNE
AN INTRODUCTION TO MICROCOMPUTERS
BASIC CONCEPTS
VOLUME 1
EDIT Mc GRAY HILL

REVISTA ELECTRONICS
FEBRERO 14, 1980