



UNIVERSIDAD NACIONAL AUTÓNOMA DE MÉXICO

FACULTAD DE INGENIERÍA

DISEÑO DE UN EQUIPO DE REGISTRO DE SEÑALES ELECTROENCEFALOGRÁFICAS

T E S I S

QUE PARA OBTENER EL TÍTULO DE :

INGENIERO ELÉCTRICO ELECTRÓNICO

P R E S E N T A :

A L E I D I N I C O L Á S P A B L O



DIRECTOR DE TESIS: M. en I. LAURO SANTIAGO CRUZ

MÉXICO, D.F.

2006



Universidad Nacional
Autónoma de México



UNAM – Dirección General de Bibliotecas
Tesis Digitales
Restricciones de uso

DERECHOS RESERVADOS ©
PROHIBIDA SU REPRODUCCIÓN TOTAL O PARCIAL

Todo el material contenido en esta tesis esta protegido por la Ley Federal del Derecho de Autor (LFDA) de los Estados Unidos Mexicanos (México).

El uso de imágenes, fragmentos de videos, y demás material que sea objeto de protección de los derechos de autor, será exclusivamente para fines educativos e informativos y deberá citar la fuente donde la obtuvo mencionando el autor o autores. Cualquier uso distinto como el lucro, reproducción, edición o modificación, será perseguido y sancionado por el respectivo titular de los Derechos de Autor.

*A mis queridos padres y hermanos,
porque gracias a todo el apoyo,
los consejos, el cariño y la confianza
que me han brindado,
he logrado alcanzar esta meta.*

A. N. P.

Agradecimientos

*A la Universidad Nacional Autónoma de México
por todas las enseñanzas adquiridas.*

*Al Instituto de Ingeniería de la UNAM
por darme la oportunidad de llevar a cabo este proyecto,
en especial al M. en I. Lauro Santiago Cruz por
toda la ayuda y las enseñanzas brindadas.*

*A todos los compañeros del Instituto de Ingeniería
porque siempre me brindaron su apoyo en la
realización de este proyecto, pero sobre todo gracias
por ser grandes amigos.*

*Al Dr. Ismael Herrera V. y a Don Guillermo,
por su tiempo, experiencia y conocimientos que
enriquecieron este trabajo.*

ÍNDICE

	INTRODUCCIÓN	I
1	FUNDAMENTOS DE ELECTROENCEFALOGRAFÍA	1
	1.1. La neurona	1
	1.2. Comunicación entre neuronas	3
	1.3. Potencial de acción	4
	1.4. Fisiología del cerebro	6
	1.5. Naturaleza de las señales electroencefalográficas	8
	1.5.1. Características de las señales EEG	9
	1.5.2. Captación de las señales EEG	10
	1.5.3. Sistema de colocación de electrodos superficiales	12
	1.5.4 Métodos de registro EEG	16
2	CONCEPTOS BÁSICOS	
	2.1. Problemática de la captación de las señales bioeléctricas	21
	2.1.1. Características generales de las señales bioeléctricas	21
	2.1.2. Fuentes de ruido e interferencia en un bioamplificador	22
	2.1.2.1. Interferencias externas	23
	2.1.2.2. Fuentes internas de ruido	26
	2.2. Diagrama de bloques de un bioamplificador	26
	2.2.1. El preamplificador	27
	2.2.2. Estructuras de sistemas de amplificación	29
	2.2.3. Conexión de un amplificador de instrumentación	31
	2.2.4. El amplificador de aislamiento	32
	2.2.5. El sistema de alimentación	33
	2.2.6. Filtros	34
	2.2.6.1. Selectividad y respuesta de los filtros	37

2.2.6.2. Configuraciones de filtros activos	38
2.3. Digitalización del sistema	40
2.3.1. Teorema del muestreo	41
2.3.2. Amplificador muestreador y retenedor	41
2.3.3. Cuantificación	42
2.3.4. Conversión analógica/digital	43
2.4. Microcontroladores	46
2.4.1. Arquitectura	48
2.4.2. Familias de microcontroladores	50
2.5. Estándares de comunicación para PC	50
2.5.1. Protocolo de comunicación RS-232	51
3 DISEÑO E IMPLEMENTACIÓN DEL SISTEMA	
3.1. Descripción general del sistema	55
3.2. Diseño del hardware	56
3.2.1. Registro de la señal	57
3.2.2. Eliminación de frecuencias altas	57
3.2.3. Protección por sobre corrientes	58
3.2.4. Diseño del preamplificador	59
3.2.4.1. Circuito de la pierna derecha	59
3.2.4.2. Reducción del voltaje de CD en el amplificador de instrumentación	62
3.2.5. Filtro de muesca	67
3.2.6. Aislamiento	69
3.2.7. Sumador de voltaje	71
3.2.8. Filtro paso bajas	72
3.2.9. Multiplexor	75
3.2.10. Control de ganancia	76
3.2.11. Amplificador de salida	77
3.2.12. Diseño de las fuentes de voltaje	77
3.3. Diseño de la sección digital	79

3.3.1. Microcontrolador	80
3.3.2. Interfaz RS-232	80
3.4. Software del sistema	82
3.4.1. Software del microcontrolador	82
3.4.2. Software de la computadora	85
4 RESULTADOS Y CONCLUSIONES	
4.1. Experiencias y ajustes	91
4.2. Resultados	93
4.3. Conclusiones y perspectivas	94
BIBLIOGRAFÍA	97
APÉNDICES	
Apéndice A: Glosario	A-1
Apéndice B: Hojas de especificaciones	B-1
Apéndice C: Listado del programa en lenguaje ensamblador	C-1

ÍNDICE DE TABLAS

Tabla 1.1.	Montajes recomendados para EEG.	18
Tabla 2.1.	Características de los potenciales bioeléctricos más frecuentes.	22
Tabla 2.2	Identificación de terminales para conectores RS-232.	53
Tabla 3.1.	Parámetros para distintos tipos de respuestas de filtros.	73
Tabla 3.2.	Valores de R y C para distintas frecuencias de corte.	74
Tabla 3.3.	Lista de comandos a las que responde el microcontrolador.	84
Tabla 3.4.	Niveles lógicos de control.	85

ÍNDICE DE TABLAS

Tabla 1.1.	Montajes recomendados para EEG.	18
Tabla 2.1.	Características de los potenciales bioeléctricos más frecuentes.	22
Tabla 2.2	Identificación de terminales para conectores RS-232.	53
Tabla 3.1.	Parámetros para distintos tipos de respuestas de filtros.	73
Tabla 3.2.	Valores de R y C para distintas frecuencias de corte.	74
Tabla 3.3.	Lista de comandos a las que responde el microcontrolador.	84
Tabla 3.4.	Niveles lógicos de control.	85

ÍNDICE DE FIGURAS

CAPÍTULO 1

Fig. 1.1.	La neurona y sus prolongaciones.	2
Fig. 1.2.	Potencial de acción en sus diversas etapas.	5
Fig.1.3.	Corteza Cerebral.	6
Fig. 1.4.	Homúnculos humanos sensitivo y motor.	8
Fig. 1.5.	Ejemplos de diferentes tipos de actividad electroencefalográfica.	10
Fig. 1.6.	Electrodos de disco de diámetros distintos.	11
Fig. 1.7.	Planos anatómicos del cerebro.	13
Fig. 1.8.	Medida del inión al nasión a lo largo del plano sagital.	14
Fig. 1.9.	Medida de izquierda a derecha a lo largo del plano central o coronal.	15
Fig. 1.10.	Esquema de localización de electrodos del sistema 10-20.	16
Fig. 1.11.	a) Montaje longitudinal bipolar, b) Montaje transversal bipolar.	17

CAPÍTULO 2

Fig. 2.1.	Fuentes de interferencia que actúan sobre la medida de un potencial extracelular.	23
Fig. 2.2	Interferencias por acoplamiento capacitivo.	23
Fig. 2.3	Bucle de interferencia magnética	
	a) disposición correcta de cables b) disposición incorrecta.	25
Fig. 2.4	Potencial de contacto electrodo-piel.	26
Fig. 2.5.	Diagrama de bloques de un sistema de captación de biopotenciales.	27
Fig. 2.6.	Circuito equivalente para la amplificación diferencial.	28
Fig. 2.7.	Amplificador de Instrumentación.	30
Fig. 2.8.	Amplificador diferencial con dos electrodos.	30
Fig. 2.9.	Conexión del tercer electrodo a tierra virtual.	31
Fig. 2.10.	Técnica de realimentación activa.	32
Fig. 2.11.	Esquema eléctrico de un sistema de amplificación aislado.	33
Fig. 2.12.	Respuesta en frecuencia para cuatro categorías de filtros.	35
Fig. 2.13.	Configuración Sallen-Key de segundo orden.	38

Fig. 2.14.	Configuración doble T.	39
Fig. 2.15.	Configuración de realimentación múltiple.	40
Fig. 2.16.	Amplificador de muestreo y retención.	41
Fig. 2.17.	Conversión de una señal analógica a digital.	42
Fig. 2.18.	Diagrama de bloques de un convertidor A/D por aproximaciones sucesivas.	44
Fig. 2.19.	Arquitectura VonNeumman.	48
Fig. 2.20.	Arquitectura Harvard.	49
Fig. 2.21.	Conectores DB-25 y DB-9.	51
Fig. 2.22.	Conversión de voltaje para la interfaz RS-232.	54

CAPÍTULO 3

Fig. 3.1.	Diagrama de bloques del sistema.	56
Fig. 3.2.	Filtro paso altas.	58
Fig. 3.3.	Circuito de protección por sobre corriente.	58
Fig. 3.4.	Obtención del voltaje en modo común	60
Fig. 3.5.	Diagrama de conexión del circuito de la pierna derecha.	61
Fig. 3.6.	Esquema propuesto para la eliminación de voltajes de CD.	63
Fig. 3.7.	Diagrama de bloques correspondiente al circuito de la figura 3.6.	64
Fig. 3.8.	Arreglo de optoacopladores.	65
Fig. 3.9.	Circuito de instrumentación con supresión de voltaje de CD	66
Fig.3.10.	Filtro de muesca para suprimir la señal a 60 Hz.	68
Fig. 3.11.	Amplificador de aislamiento ISO122.	70
Fig. 3.12.	Diagrama de bloques del circuito ISO122.	70
Fig. 3.13.	Circuito sumador de voltaje.	71
Fig. 3.14.	Esquema de filtro paso bajas.	72
Fig. 3.15.	Selección de filtro paso bajas con multiplexor.	75
Fig. 3.16.	Diagrama de bloques de la conexión del microcontrolador con interruptores.	76
Fig. 3.17.	Fuente de alimentación aislada.	78
Fig. 3.18.	Fuente de alimentación no aislada.	79
Fig. 3.19.	Diseño del sistema de registro de señales electroencefalográficas.	81
Fig. 3.20.	Diagrama de flujo general del sistema.	83
Fig. 3.21.	Ventana de inicio de programa en Visual Basic.	86

Fig. 3.22.	Ventana de selección del puerto serial.	87
Fig. 3.23.	Comunicación establecida con el puerto seleccionado.	87
Fig. 3.24.	Selección de frecuencia y ganancia del sistema.	88
Fig. 3.25.	Ventana de control del sistema.	88
Fig. 3.26.	Selección de archivo de almacenamiento de datos.	89
Fig. 3.27.	Obtención de datos concluida.	89

INTRODUCCIÓN

El electroencefalograma (EEG) es un estudio mediante el cual se miden los impulsos eléctricos (la actividad eléctrica) del cerebro, lo que se denomina ondas cerebrales. Un EEG mide estas ondas a través de pequeños electrodos en forma de botón que se colocan sobre el cuero cabelludo del paciente y de esa manera se registran las variaciones en el potencial eléctrico de la actividad cerebral.

La electroencefalografía da información útil en las enfermedades orgánicas del encéfalo. La epilepsia, los tumores encefálicos, los abscesos del encéfalo, los traumatismos cerebrales, los hematomas subdurales, la meningitis, la encefalitis, los accidentes vasculares-cerebrales y los defectos congénitos del encéfalo representan tipos de padecimientos en los cuales es útil la electroencefalografía.

Los problemas que afectan la actividad neuronal en la corteza cerebral son muy abundantes en el ser humano y van desde alteraciones en el sueño, como la apnea respiratoria del mismo, la depresión en el sistema nervioso central y otros trastornos orgánicos, que requieren del registro electroencefalográfico, para ser identificados y tomar las medidas precautorias para su curación.

Actualmente los equipos utilizados para realizar registros y monitoreo ambulatorio de señales electroencefalográficas son demasiado caros y de tecnología extranjera, con las consecuentes desventajas que esto implica (no hay flexibilidad para cambiar las configuraciones compradas, el soporte se realiza desde el extranjero, no se cuenta con equipo suficiente, etc.). Por lo anterior, se puede considerar a la electroencefalografía como una prueba diagnóstica de difícil acceso para la población mexicana, siendo su disponibilidad restringida a las personas con capacidades económicas para pagar este tipo de estudios.

Para superar estas dificultades, se precisa contar con nuevos métodos de obtención de información electroencefalográfica, enfocados fundamentalmente hacia el abaratamiento de los estudios y al aumento del número de casos que se procesan en cada unidad hospitalaria. Una alternativa de solución es el empleo de registradores de fácil manejo y bajo costo, con los cuales se puede obtener información electroencefalográfica en camas de hospitales generales, en la casa de los pacientes e incluso en consultorios como procedimientos de rutina. El uso de registradores simplificados, permite el diagnóstico temprano de pacientes con sospecha de trastorno pero sin síntomas evidentes.

Es por ello que se plantea la necesidad de contar con un sistema de registro de señales electroencefalográficas que permita capturar la información obtenida durante tiempos prolongados, para que posteriormente dicha información sea procesada. Con el afán de cubrir las necesidades antes expuestas, se decidió diseñar un prototipo de registro de señales electroencefalográficas. Dicho sistema, cuenta con la particularidad de ser controlado por un microcontrolador, el cual a su vez, es comandado por una interfaz gráfica manejada por el usuario, que permite operar el sistema de manera amigable.

Se diseñó una unidad de adquisición de datos con circuitos de alta precisión y bajo costo, principalmente de las compañías Burrn&Brown, Atmel y Linear Technology, mientras que para el diseño de software se empleó el entorno *Visual Basic*, el cual controla el sistema de adquisición de datos a través del microcontrolador.

En este trabajo se describirán cada una de las etapas que conforman el sistema de registro de señales electroencefalográficas. Dicho trabajo está estructurado en cuatro capítulos, el primero contiene los conceptos fisiológicos y técnicos sobre electroencefalografía. En el capítulo dos, se hace mención de los elementos que conforman un sistema de adquisición de datos. En el capítulo tres se ofrece una descripción de cada una de las etapas que conforman el sistema de registro electroencefalográfico. El

capítulo cuatro está dispuesto para dar a conocer los resultados obtenidos, en cuanto al funcionamiento del sistema se refiere, así como las conclusiones y recomendaciones de este trabajo.

Al final de este documento se encontrará la bibliografía, la cual representó una fuente de apoyo y conocimiento para la realización de este trabajo. Así como, los apéndices que incluyen un glosario de términos, los cuales podrían resultar poco familiares para el lector; las hojas de especificaciones de los circuitos integrados, no muy comunes, utilizados en este proyecto; el programa en lenguaje ensamblador del microcontrolador y por último se incluye el esquema del circuito diseñado para el sistema de registro de señales electroencefalográficas.

CAPÍTULO 1

FUNDAMENTOS DE ELECTROENCEFALOGRAFÍA

En este primer capítulo se describirán algunos conceptos relacionados con la fisiología del tejido cerebral, con el fin de comprender mejor el fenómeno electroencefalográfico. También se dará una breve introducción sobre los elementos necesarios para llevar a cabo el registro de la actividad eléctrica cerebral.

1.1. La neurona

El termino neurona es el nombre que se le da a la célula nerviosa y todas sus prolongaciones. Las neuronas son células excitables especializadas para la recepción de estímulos y la conducción del impulso nervioso. Su tamaño y forma varían considerablemente, pero cada una posee un cuerpo celular desde cuya superficie se proyectan una o más prolongaciones denominadas *neuritas*. Las neuritas responsables de recibir información y conducirla hacia el cuerpo celular se denominan *dendritas*. La larga neurita tubular

única que conduce impulsos desde el cuerpo celular se denomina *axón*. Las dendritas y los axones a menudo se denominan fibras nerviosas. La figura 1.1 muestra un tipo de neurona y sus prolongaciones.

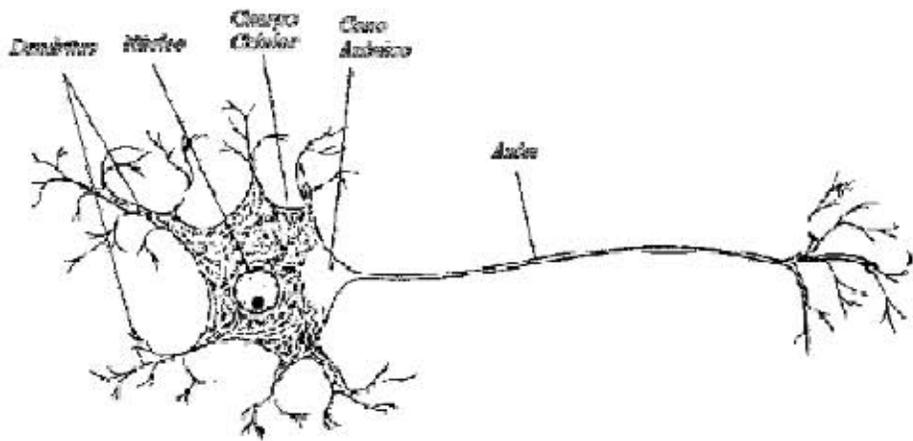


Fig. 1.1. La neurona y sus prolongaciones.

Las neuronas se hallan en el encéfalo, la médula espinal y los ganglios¹. A diferencia del resto de las otras células del organismo, las neuronas normales en el individuo maduro no se dividen ni se reproducen.

La mayoría de las neuronas posee gran cantidad de dendritas, sólo en casos excepcionales hay una sola o ninguna. Las dendritas muy ramificadas aumentan la superficie de la neurona y, en consecuencia, la posibilidad de recibir impulsos provenientes de otras neuronas. La mayor parte de la superficie receptiva de la neurona está formada por las dendritas, que suelen ser más cortas que el axón, pero presentan numerosas ramificaciones. Además, las dendritas pueden estar cubiertas por pequeñas salientes, las *espinas*, que tienen por función intervenir en las sinapsis con las terminales axónicas de otras neuronas.

Como se mencionó anteriormente, nunca sale más de un axón de cada neurona. Por lo general, parte de una pequeña elevación cónica denominada *cono de iniciación* o *cono axónico*. El axón es mucho más largo y más delgado que las dendritas de la misma neurona, con un diámetro casi uniforme. A lo largo de su recorrido puede emitir ramas colaterales que abandonan el tronco principal casi en forma perpendicular, mientras que las dendritas se suelen ramificar en ángulos agudos. De este modo las

¹ Se denomina ganglio al cúmulo de cuerpos de células nerviosas fuera del sistema nervioso central.

neuronas se pueden contactar con otras neuronas. Cerca de la terminal el axón se divide a menudo en un ramillete de ramificaciones *preterminales* o *telodendríticas* que suelen terminar en un bulbo de gran tamaño denominado *bulbo terminal* o *botón sináptico*.

1.2. Comunicación entre neuronas

El sistema nervioso consiste en un gran número de neuronas vinculadas entre sí para formar vías de conducción funcionales. El sitio donde dos neuronas entran en estrecha proximidad y ocurre una comunicación interneuronal funcional, se denomina *sinapsis*. La mayoría de las neuronas pueden hacer conexiones sinápticas con otras 1 000 neuronas o más y pueden recibir hasta 10 000 conexiones desde otras neuronas. La comunicación en una sinapsis ocurre en una sola dirección. Las sinapsis ocurren en una cantidad de formas. El tipo más frecuente es el que se establece entre el axón de una neurona y la dendrita o el cuerpo celular de la segunda neurona.

Las sinapsis son de dos tipos: químicas y eléctricas. La mayoría de las sinapsis son químicas, en las cuales, los contactos para la transferencia o transmisión de los impulsos nerviosos están estructurados de manera tal que la transmisión del impulso sólo se puede producir en una dirección. En lugar de actuar sobre la célula vecina, el impulso nervioso que se desplaza por el axón y llega hasta la terminal nerviosa produce la liberación de una sustancia neurotransmisora. Un neurotransmisor es una sustancia química liberada por exocitosis² en la sinapsis de una terminal nerviosa como reacción ante el potencial de acción del axón, y que transmite la señal a otra célula (postsináptica) (neurona u órgano efector), que debido a ello es excitada o inhibida. La sustancia transmisora se difunde, a través de la hendidura sináptica³ intercelular, a la célula adyacente (postsináptica), donde se fija a moléculas receptoras específicas sobre la membrana superficial postsináptica. La reacción entre el transmisor y las moléculas receptoras causa entonces un cambio del potencial de membrana en la célula siguiente.

Por su parte, las sinapsis eléctricas son uniones en hendidura con canales que se extienden desde el citoplasma de la neurona presináptica hasta el de la neurona postsináptica. Las neuronas se comunican eléctricamente; no hay ningún neurotransmisor químico. Los canales que forman puentes permiten que

² La membrana de la célula se abre para expulsar la sustancia química, en este caso el neurotransmisor.

³ Es un pequeño espacio entre la neurona presináptica y la neurona postsináptica que mide entre 20 y 30 nm de ancho.

ocurra el flujo de corriente iónica de una célula a la otra con un mínimo de demora. Las sinapsis eléctricas también poseen la ventaja de que son bidireccionales; las sinapsis químicas no lo son.

1.3. Potencial de acción

La membrana plasmática forma el límite externo continuo del cuerpo celular y sus prolongaciones, y en las neuronas es el sitio de iniciación y conducción del impulso nervioso. La membrana tiene aproximadamente 8nm de espesor, por lo que es demasiado delgada. Además posee la característica de ser semipermeable, es decir, permite el paso a cierto tipo de iones. Todas las membranas celulares del organismo poseen una poderosa bomba de sodio-potasio que continuamente bombea sodio al exterior de la fibra nerviosa y potasio al interior.

Cada neurona tiene una separación de cargas a través de la membrana celular, que consiste en una fina nube de iones positivos y negativos diseminados por la superficie interna y externa de la misma. En reposo, la célula nerviosa tiene un exceso de cargas positivas en la parte externa de la membrana y un exceso de cargas negativas en la parte interna. La separación entre las cargas da lugar a una diferencia de potencial eléctrico a través de la membrana, conocido como potencial de membrana. El potencial de membrana de una célula en reposo recibe el nombre de *potencial de membrana en reposo* y su valor es de aproximadamente -90 mV.

Las señales nerviosas se transmiten mediante potenciales de acción, que son cambios rápidos en el potencial de membrana que se extienden con celeridad por la membrana de la fibra nerviosa. El potencial de acción está formado por varias fases sucesivas, de reposo, de despolarización y de repolarización. En la figura 1.2, se pueden apreciar dichas fases.

Fase de Reposo. Es el potencial de reposo de la membrana antes de se produzca el potencial de acción. Durante esta fase, se dice que la membrana está *polarizada*, debido al potencial de membrana negativo de -90 mV que existe.

Fase de Despolarización. Cuando la célula nerviosa es excitada (estimulada) por medios eléctricos, mecánicos o químicos, la membrana se vuelve súbitamente permeable a los iones sodio, lo que permite el flujo al interior del axón de enormes cantidades de iones sodio cargados positivamente. El

estado polarizado normal de -90 mV se neutraliza inmediatamente por los iones sodio entrantes, y el potencial se eleva rápidamente en dirección positiva. Esto recibe el nombre de *despolarización*.

Fase de Repolarización. Unas diezmilésimas de segundo después de que la membrana se hace muy permeable a los iones sodio, los canales de sodio comienzan a cerrarse y los canales de potasio se abren más de lo habitual. Entonces, una rápida difusión de iones potasio hacia el exterior restablece el potencial de reposo negativo normal de la membrana. Este proceso se denomina *repolarización* de la membrana.

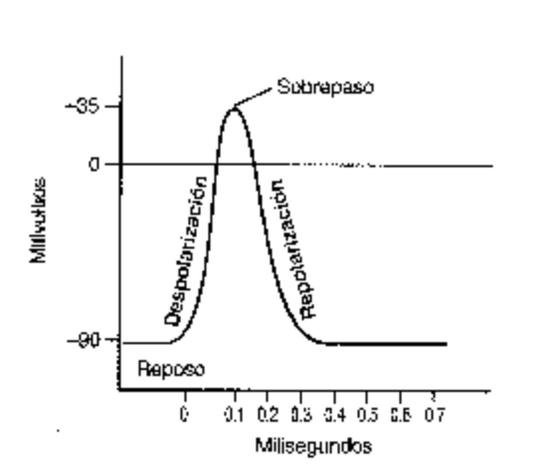


Fig. 1.2. Potencial de acción en sus diversas etapas.

Un potencial de acción no se producirá hasta que la elevación inicial del potencial de membrana sea lo bastante grande. Por lo general, es necesaria una elevación brusca de 15 a 30 mV del potencial de membrana. Por tanto, un aumento brusco del potencial de membrana en una gran fibra nerviosa desde -90 mV a -65 mV aproximadamente suele causar la aparición explosiva del potencial de acción. Este nivel de -65 mV es el denominado *umbral* para la estimulación.

Una vez desencadenado un potencial de acción en cualquier punto de una fibra normal, el proceso de despolarización viaja por toda la membrana si las condiciones son adecuadas, o no viaja en absoluto si no lo son. Este principio se denomina *principio del todo o nada*, y se aplica a todos los tejidos excitables normales.

Todas las entradas sensoriales alcanzan con el tiempo la corteza cerebral donde ciertas regiones parecen estar relacionadas específicamente, con ciertas modalidades de información sensitiva. Otras regiones de la corteza parecen estar relacionadas con las funciones motoras. Por ejemplo, todas las entradas sensoriales somáticas (calor, frío, presión, tacto, etc.) llegan a una región de la superficie cortical justo por detrás del surco central, abarcando la parte delantera del *lóbulo parietal*. Las entradas sensoriales somáticas de cada punto del organismo llevan a una parte específica de esta región, estando las entradas procedentes de las piernas y los pies más cerca de la parte superior, a continuación el torso, seguido de brazos, manos, dedos, cara, lengua, faringe y finalmente las regiones intraabdominales en la parte inferior. La cantidad de superficie adjudicada a cada parte del organismo es proporcional al número de nervios sensitivos que contiene y no a su tamaño físico real. Una representación gráfica de la disposición de estas áreas, denominada homúnculo, parece una figura humana grotesca, cabeza abajo, con grandes dedos, cara, labios y lengua.

Justo delante del surco central, está el *lóbulo frontal*, donde se encuentran las principales neuronas motoras que van a los distintos músculos del cuerpo. Las neuronas motoras también están distribuidas en la superficie de la corteza cerebral de una forma similar a las neuronas sensitivas. La situación de las distintas funciones motoras también se puede representar con un homúnculo igualmente boca abajo pero proporcionado según el grado de control muscular ofrecido por cada parte del organismo.

En la figura 1.4 se muestra el homúnculo sensor y el homúnculo motor, que representa la distribución espacial en la superficie cortical de las funciones sensitivas y motoras.

La parte delantera del cerebro llamada a veces *lóbulo prefrontal*, contiene neuronas para algunas funciones de control motor especiales, incluyendo el control de movimiento de los ojos.

El *lóbulo occipital* está hacia atrás de la cabeza, sobre el cerebelo. Contiene la corteza visual donde se proyectan en una representación geográfica las formas obtenidas en la retina.

La entrada sensitiva auditiva se puede seguir hasta los *lóbulos temporales* de la corteza, situados justo por encima de los oídos. Las neuronas que responden a las distintas frecuencias de la entrada de sonido se encuentran dispersas por toda la región, estando situadas las frecuencias más altas hacia la parte delantera y las más bajas hacia la parte trasera.

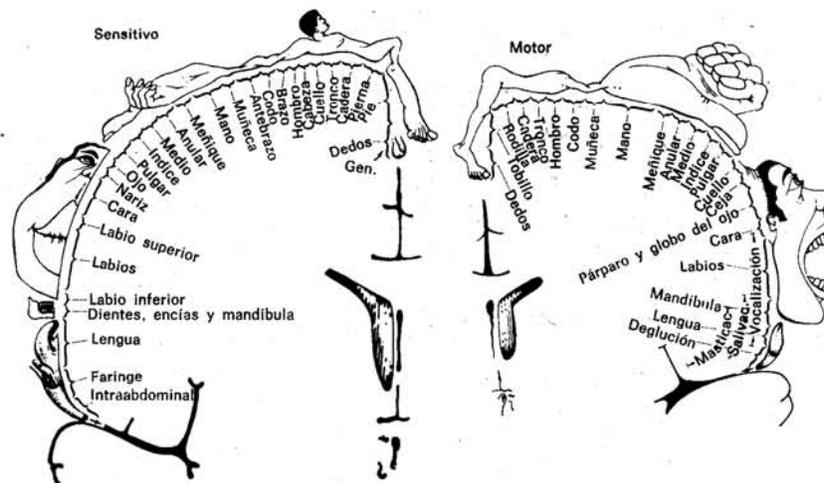


Fig. 1.4. Homúnculos humanos sensitivo y motor.

El olfato y el gusto no tienen una ubicación específica sobre la corteza cerebral, aunque en la percepción del olor interviene un bulbo cercano al centro del cerebro.

La corteza cerebral tiene muchas áreas que no son ni sensitivas ni motoras. En el hombre, esto sucede en la mayor parte de la corteza. Muchos científicos creen que estas áreas denominadas *áreas de asociación* están involucradas en la integración o asociación de las distintas entradas para producir las respuestas de salida apropiadas y transmitir las a las neuronas motoras para controlar el organismo.

1.5. Naturaleza de las señales electroencefalográficas

El electroencefalograma (EEG) proporciona un registro de la actividad eléctrica del cerebro mediante electrodos especializados. Por ello, es posible hacer trazados de la actividad cerebral con electrodos intracelulares que registran la actividad eléctrica de neuronas individuales o con electrodos extracelulares que detectan potenciales de acción en neuronas próximas. El trazado extracelular puede detectar también la actividad sincronizada de grandes cantidades de células; estas señales reciben el nombre de *potenciales de campo*. Con la baja resolución temporal del trazado extracelular (de cientos de milisegundos a segundos), los potenciales de campo aparecen como oscilaciones eléctricas fugaces denominadas *puntas*. No se deben confundir estos fenómenos macroscópicos con las puntas producidas por neuronas aisladas, que representan potenciales de acción individuales que duran solo 1 ó 2 ms. El EEG representa un conjunto de potenciales de campo registrados por múltiples electrodos colocados sobre la superficie del cuero cabelludo.

La actividad eléctrica del EEG es una medida atenuada del flujo de corriente extracelular debido a la suma de la actividad de muchas neuronas. Sin embargo, no todas las células contribuyen igual al EEG. El EEG de superficie refleja predominantemente la actividad de las neuronas corticales próximas al electrodo de EEG. Así, estructuras más profundas del cerebro no contribuyen de forma directa al EEG de superficie.

Como la actividad eléctrica se origina en neuronas del tejido cerebral situadas por debajo de éste, la forma de la onda registrada por el electrodo de superficie depende de la orientación y la distancia de la fuente eléctrica con respecto al electrodo. Es inevitable que la señal del EEG resulte distorsionada por el filtrado y atenuación que producen las capas de tejido y de hueso interpuestas, que actúan como resistencias y condensadores en un circuito eléctrico. Por ello la amplitud de los potenciales del EEG (μV) es mucho menor que las variaciones de voltaje de una neurona única (mV).

1.5.1. Características de las señales EEG

El EEG de superficie presenta unos perfiles típicos de actividad que se pueden correlacionar con diferentes estadios del sueño y la vigilia, y con algunos procesos fisiopatológicos como las crisis epilépticas. Los perfiles del EEG se caracterizan por la frecuencia y la amplitud de la actividad eléctrica. El EEG humano normal muestra actividad en el espectro de 1-30 Hz, con amplitudes de 20-100 μV .

En este sentido, se han descrito muchos «ritmos» diferentes, que aparecen durante diversos estados conductuales y tienen distribuciones distintas sobre el cerebro. Se reconocen cuatro bandas principales de frecuencia, denominadas: beta, alfa, theta y delta.

- 1) La *actividad beta* es una forma de onda con frecuencia >13 Hz, que en condiciones normales existe durante la vigilia en estado de alerta, la actividad cognitiva intensa y el sueño con movimientos oculares rápidos (REM), cuando se presume que el individuo está soñando. A veces se designa como ritmo beta aunque las oscilaciones rara vez son regulares. Su amplitud suele ser inferior a 10 μV y resulta máxima sobre las áreas frontales de la corteza cerebral.
- 2) El *ritmo alfa* es la forma de onda predominante durante la vigilia relajada y alcanza su mayor amplitud cuando los ojos están cerrados. Se define como una oscilación rítmica de 8-13 Hz, pero suele ser próxima a 10 Hz en los adultos sanos. Su amplitud (hasta 50 μV) es máxima sobre las áreas occipitales. La apertura de los ojos conduce a «bloqueo alfa» y reemplazo por

actividad beta. Aparece un *ritmo mu* homólogo sobre las cortezas somatosensoriales y motora, que se bloquea durante el movimiento voluntario. Se puede obtener un efecto similar sobre la corteza auditiva en respuesta a la estimulación de sonidos.

- 3) El *ritmo theta* se define como actividad entre 4 y 7 Hz. Normalmente no aparece como una oscilación continua en el EEG, aunque se ven ondas individuales en las fases precoces de la conciliación del sueño. Su amplitud es de aproximadamente 15 μV , en adultos sanos.
- 4) Durante el sueño profundo, el EEG está dominado por ondas lentas y regulares (1-3 Hz) de amplitud alta (75 μV), conocidas como *ritmo delta*.

La amplitud del EEG aumenta y su frecuencia disminuye conforme cae el nivel de alerta, pero verdaderamente no existe una graduación continua. Las ondas theta y delta se presentan normalmente durante la somnolencia y en la fase precoz del sueño de ondas lentas, pero si están presentes durante la vigilia son un signo de disfunción cerebral. En la figura 1.5, se muestran ejemplos de la actividad rítmica del EEG.

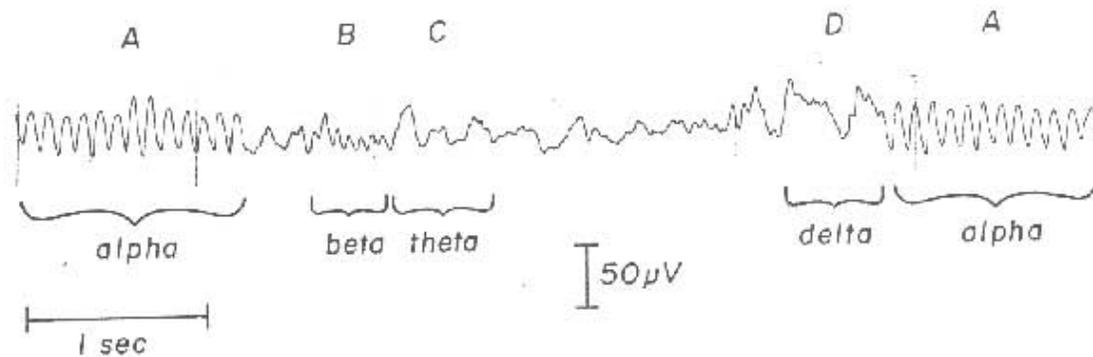


Fig. 1.5. Ejemplos de diferentes tipos de actividad electroencefalográfica.

En la epilepsia, la encefalitis, las encefalopatías y otros trastornos neurológicos, el EEG puede mostrar formas de ondas anormales, entre ellas puntas, ondas lentas y complejos que poseen significado diagnóstico y localizador.

1.5.2. Captación de las señales EEG

La actividad eléctrica del cerebro, como se mencionó previamente, puede captarse sobre el cuero cabelludo, pero también puede obtenerse en la base del cráneo, sobre el cerebro expuesto o en las

profundidades del mismo. Para todo ello existen distintos tipos de electrodos, diseñados de acuerdo con las dificultades y particularidades de cada forma de obtener el registro. Con tal finalidad es posible dividir los electrodos en tres tipos: 1) *superficiales*, aplicables sobre el cuero cabelludo; 2) *especiales (o basales)*, aplicables en la base del cráneo sin necesitar procedimientos quirúrgicos, y 3) *neuroquirúrgicos*, porque necesitan este medio para su aplicación, pudiendo ser corticales o intracerebrales.

Electrodos superficiales

En electroencefalografía se utilizan electrodos que deben ser de fácil y rápida colocación y remoción, indoloros y permanecer en sus lugares de colocación durante un tiempo prolongado sin dificultades. Para tales fines se han diseñado varios tipos de electrodos, que en términos generales se pueden dividir en tres clases: adheridos, de contacto y de aguja.

Los electrodos adheridos, consisten en un pequeño disco metálico, de unos 5 o 10 mm de diámetro, que se adhieren al cuero cabelludo por medio de una pasta a base de bentonita. Esta pasta, que es a la vez conductora, fija al electrodo por varias horas sin mayores problemas. Para adherir al electrodo también puede emplearse colodión u otras pastas similares. Entre los materiales de construcción que se emplean para este tipo de electrodos se encuentran el oro, aleaciones hechas de plata -cloruro de plata, plata pura y estaño (figura 1.6).



Fig. 1.6. Electrodos de disco de diámetros distintos.

Los electrodos de contacto, deben ser sujetos sobre el cráneo por medio de una banda elástica. Consisten en un tubo de plata enroscado a través de un soporte de plástico, el cual se coloca debajo de la banda elástica. La parte inferior del tubo de plata puede hallarse envuelta en tejido embebido en solución

salina, que queda en contacto directo con el cuero cabelludo. El extremo superior queda libre y sobre él se aplica una pinza tipo "caimán" que lo conecta al sistema de registro de señales EEG.

Los electrodos de aguja tienen un uso muy limitado, sólo se emplean en recién nacidos y en Unidad de Cuidados Intensivos (UCI). Pueden ser desechables o de uso múltiple. En este caso, su esterilización y manipulación deben ser muy cuidadosas.

Electrodos especiales

Para explorar la cara interna del hemisferio cerebral y su base, se han ideado electrodos especiales que permiten ampliar la exploración eléctrica. La parte basal tiene vías de acceso que permiten su exploración con electrodos especialmente diseñados para ello. De esta manera se han introducido electrodos especiales, como el faríngeo, el esfenoidal y el timpánico, que se denominan genéricamente *electrodos basales* porque exploran la base de los lóbulos frontales y temporales del cerebro.

Electrodos neuroquirúrgicos

Estos electrodos son utilizados por el neurocirujano durante el acto quirúrgico. Pueden ser duros, corticales o intercerebrales. Son de naturaleza invasiva, ya que se conectan directamente al cerebro, en ocasiones, este tipo de electrodos se insertan y luego se retiran al término del registro, en un solo acto quirúrgico. Sin embargo, también existe la posibilidad de que se coloquen los electrodos por varios días e incluso por un par de meses.

1.5.3. Sistema de colocación de electrodos superficiales

La necesidad de repetir estudios en un mismo paciente, o la de comparar trazos de otros laboratorios, hace necesario que los electrodos sean colocados siempre en el mismo lugar, especialmente en áreas anatómicas predeterminadas. En este sentido, correspondió a Herbert Jasper, por mandato de la *International Federation of Societies of Electroencephalography*, establecer un sistema de posición de electrodos sobre el cuero cabelludo que pudiera ser utilizado de rutina por todos los laboratorios. Para ello había estudiado y comparado los sistemas de colocación de electrodos utilizados en *The National Hospital, Queen Square*, de Inglaterra; los empleados por Gibbs en Chicago; el método desarrollado por Schwab y Abbott en el *Massachusetts General Hospital* y el procedimiento utilizado por él mismo en el *Montreal Neurological Institute* de Canadá.

Aprovechando las ventajas de cada uno, fijó los principios que lo llevarían a establecer el método conocido como "*Sistema 10-20 de electrodos*".

Antes de comenzar a describir el método de colocación de electrodos 10-20, es necesario conocer algunos conceptos que ayudarán a comprender mejor la ubicación de electrodos para electroencefalografía con el método mencionado.

Tomando en cuenta una vista horizontal del cráneo, se describirán los planos que pueden ser trazados sobre la superficie de éste. De acuerdo al nombre anatómico de las distintas partes del cerebro y a la forma en que se realiza el trazo se identifican los siguientes planos (véase figura 1.7):

- *Trazo longitudinal*: Se referencia de adelante hacia atrás y perpendicular a él se ubican los planos fronto-polar, frontal, central, parietal y occipital.
- *Trazo transversal*: Se traza de izquierda a derecha, perpendicular a él se encuentran los planos temporal izquierdo, parasagittal izquierdo, sagittal, parasagittal derecho y temporal derecho.

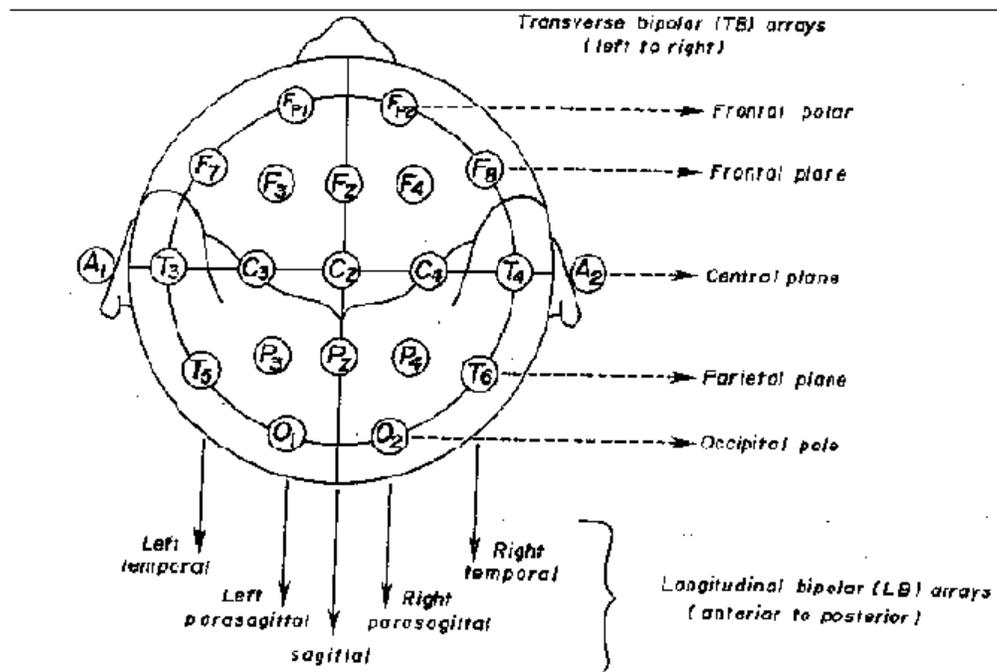


Fig. 1.7. Planos anatómicos del cerebro.

Con el sistema de electrodos 10-20, se utilizan 21 electrodos en forma estándar sobre el cráneo, a éstos hay que sumarles 3 electrodos más, dos se colocan en los lóbulos de las orejas porque se toman como referencia para realizar registros monopolares, este concepto se explicará más adelante, mientras que el electrodo restante se ubica en la frente del paciente y sirve como referencia de tierra. Por otra parte, se han utilizado nombres anatómicos tradicionales para designar a los electrodos, asimismo, a los que se ubican en el hemisferio izquierdo se les asigna los números impares y a los que se encuentran en el hemisferio derecho los números pares.

El método de colocación de electrodos del sistema 10-20 puede resumirse de la siguiente manera:

A) Medición en el plano sagital (figura 1.8)

- 1) Se mide la distancia entre el nasión y el inión, pasando sobre el vertex.
- 2) El 10% de esta distancia, sobre el nasión, corresponde al punto Fp (Fronto-polar).
- 3) A partir del punto Fp, hacia atrás, se agrega el 20% de la distancia nasión-inión y se coloca el electrodo F (Frontal)
- 4) De la misma manera, agregando el 20% de la distancia nasión-inión, a partir de F y hacia atrás se ubica el electrodo C (Central).
- 5) El electrodo P (Parietal) se ubica agregando otra vez el 20%, a partir de C hacia atrás.
- 6) El punto O (Occipital) puede ubicarse agregando el 10% de la distancia nasión-inión, partiendo del inión hacia delante.

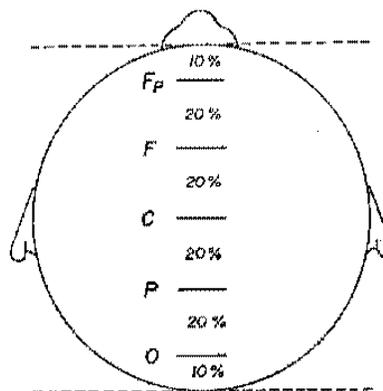


Fig. 1.8. Medida del inión al nasión a lo largo del plano sagital.

B) Medición a lo largo del plano central o coronal (figura 1.9)

- 1) Se mide la distancia, de izquierda a derecha, entre los dos puntos preauriculares, pasando por el punto C, antes determinado.
- 2) A partir del punto preauricular, el 10% de la medida hacia arriba corresponde al electrodo T3 (Temporal Medio).
- 3) El electrodo C3 corresponde al punto situado a 20% de la distancia total, por arriba de T3.
- 4) C4 y T4 se coloca de la misma manera que C3 y T3, pero sobre el hemisferio derecho. frontal, equidistante entre el punto F y la línea de electrodos temporales.

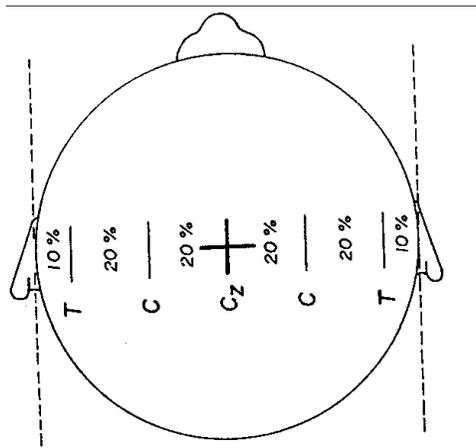


Fig. 1.9. Medida de izquierda a derecha a lo largo del plano central o coronal.

C) Medición sobre el plano temporal izquierdo

- 1) Se mide la distancia entre el punto medio Fp y el punto medio O, a través de T3, ya determinado.
- 2) El 10% de esta distancia, a partir del punto medio Fp, corresponde a Fp1, hacia la izquierda.
- 3) El electrodo O1 se coloca a 10% de la distancia total mencionada, a partir del punto medio O, hacia la izquierda.
- 4) F7 corresponde al punto medio entre Fp1 y T3, en la misma línea.
- 5) T5, en la misma línea, en el punto medio entre T3 y O1.

D) Medición en el plano parasagital izquierdo

- 1) F3 se coloca equidistante entre el punto Fz y el electrodo F7,

2) El electrodo P3 se coloca en el punto medio definido entre los electrodos Pz y T5

Aunque solo se explica la colocación de electrodos sobre el hemisferio izquierdo, el resto de electrodos se ubican de manera análoga. La ubicación final de los electrodos puede observarse en la figura 1.10.

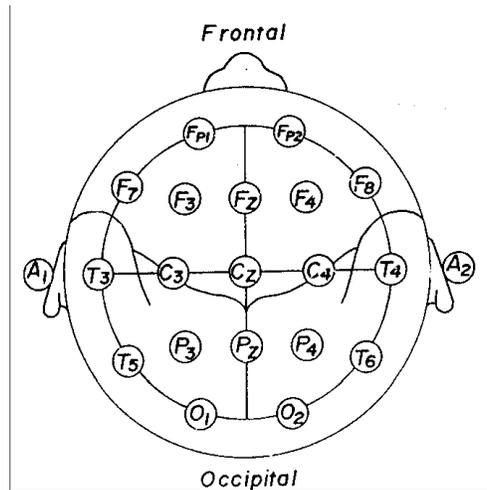


Fig. 1.10. Esquema de localización de electrodos del sistema 10-20.

Para evitar confusiones en los electrodos de la línea media, que correspondería al número cero, dado que puede ser confundido con la letra O (Occipital), se utiliza la inicial z que corresponde al "zero" en inglés. Los electrodos A1 y A2 se utilizan como referencias de voltaje. Asimismo, la simetría en la ubicación de los electrodos es de fundamental importancia, porque en caso contrario pueden aparecer diferencias de voltaje, haciéndose el trazado artificialmente anormal.

1.5.4. Métodos de registro EEG

Para llevar a cabo el registro Electroencefalográfico se parte de una serie de electrodos situados sobre el cuero cabelludo, según lo establece el sistema 10-20, cada electrodo es un punto de registro. Sin embargo, existen dos formas de efectuar el registro electroencefalográfico. La primera se denomina registro monopolar (o derivación⁴ monopolar), ya que con este método, todos los electrodos se conectan con respecto a una misma referencia. Por su parte, el registro bipolar se obtiene cuando los electrodos se colocan por pares y se mide la diferencia de potencial entre ellos.

⁴ Un simple par de electrodos, que se conectan a las entradas de un amplificador diferencial, forman una derivación.

Para el caso del registro monopolar, el punto común, o referencia, puede ser el lóbulo de la oreja (registro cuero cabelludo-oreja) o en otra parte del cuerpo, siendo requisito esencial que sea relativamente inactivo con respecto al fenómeno que se desea registrar. La disposición bipolar resulta de la interconexión de los electrodos del cuero cabelludo (registro cuero cabelludo-cuero cabelludo).

En los estudios de electroencefalografía es de suma importancia evaluar todas las áreas anatómicas del cerebro, en particular, si se detectan posibles patologías en determinadas zonas. Para ello, se recurre a realizar diversas combinaciones de derivaciones, según el número de canales disponibles, cada una de las combinaciones seleccionadas se denomina montaje.

Los montajes también han sido clasificados por la Federación Internacional de Electroencefalografía y Neurofisiología Clínica en *Longitudinales*, *Transversales* y *Referenciales*. En los montajes longitudinales se registra la actividad de pares de electrodos dispuestos en sentido anteroposterior (es decir de adelante hacia atrás) de cada mitad del cráneo. En los montajes transversales se realizan registros de pares de electrodos dispuestos transversalmente (de izquierda a derecha). En la figura 1.11 se pueden apreciar cada uno de estos montajes. Cada segmento situado entre dos puntos representa un canal de registro.

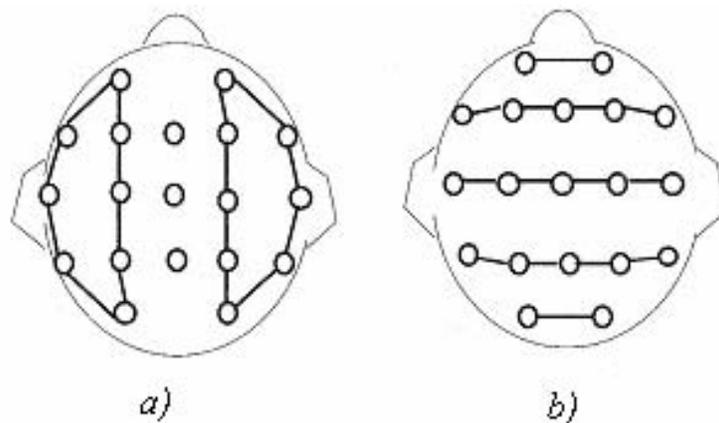


Fig. 1.11. a) Montaje longitudinal bipolar, b) Montaje transversal bipolar.

Se recomienda seguir las siguientes directrices en el diseño de montajes para el registro de señales EEG:

- Registrar como mínimo 8 canales
- Utilizar el sistema 10-20 para colocación de electrodos
- Cada sesión rutinaria de registro electroencefalográfico debe incluir como mínimo un montaje de los tres tipos principales: referencial⁵, longitudinal bipolar y transversal bipolar.

En la tabla 1.1 se muestran cada uno de los tipos de montajes utilizados para registro de 16 canales, de acuerdo a las recomendaciones de la *American Electroencephalographic Society*.

CANAL	MONTAJE BIPOLAR	MONTAJE BIPOLAR	MONTAJE REFERENCIAL
	LONGITUDINAL	TRANSVERSAL	
1	FP1-F3	FP1-FP2	FP1-A1
2	F3-C3	F7-F3	FP2-A2
3	C1-P3	F3-Fz	F3-A1
4	P3-O1	Fz-F4	F4-A2
5	FP2-F4	F4-F8	C3-A1
6	F4-C4	A1-T3	C4-A2
7	C4-P4	T3-C3	P3-A1
8	P4-O2	C3-Cz	P4-A2
9	FP1-F7	Cz-C4	O1-A1
10	F7-T3	C4-T4	O2-A2
11	T3-T5	T4-A2	F7-A1
12	T5-O1	T5-P3	F8-A2
13	FP2-F8	P3-Fz	T3-A1
14	F8-T4	Pz-P4	T4-A2
15	T4-T6	P4-T6	T5-A1
16	T4-O2	O1-O2	T6-A2

Tabla 1.1. Montajes recomendados para EEG.

⁵ En el montaje referencial se registran las señales provenientes electrodos activos con respecto a una referencia.

Debido a su naturaleza, las señales EEG poseen características que las hacen difíciles de manipular, una vez que son captadas por medio de los electrodos. Su bajo nivel de voltaje y el rango en frecuencia en el que se presentan, hacen necesaria la utilización de otros elementos que sean capaces de mostrar, de manera precisa y confiable, la actividad eléctrica que se presenta en el cerebro humano, con el fin de analizar y estudiar el comportamiento de dicha actividad bioeléctrica

CAPÍTULO 2

CONCEPTOS BÁSICOS

En este capítulo se describirán los elementos necesarios que conforman un sistema de adquisición de datos para señales bioeléctricas. También se mencionarán las características más importantes de los microcontroladores, así como los estándares de comunicación entre éstos y la computadora.

2.1. Problemática de la captación de las señales bioeléctricas

El principal problema de la captación de las señales bioeléctricas proviene de los valores de amplitud y frecuencia de las mismas. Dichas amplitudes son pequeñas y a menudo se encuentran contaminadas de ruido que incluso puede ser superior al valor de la propia señal.

2.1.1. Características generales de las señales bioeléctricas

Los potenciales bioeléctricos del cuerpo humano o de cualquier animal raramente son determinísticos. Sus magnitudes varían con el tiempo, incluso cuando los factores que las originan están controlados. Los valores de la misma medida pueden variar enormemente entre diferentes individuos aunque estos estén

sanos y las condiciones de medición sean las mismas. Esto quiere decir que los valores de medición pueden ser muy distintos para diferentes personas aunque sean valores normales en ellos. La tabla 2.1 muestra algunos de los valores típicos para diferentes señales bioeléctricas.

SEÑAL BIOELÉCTRICA	MAGNITUD	ANCHO DE BANDA
EXTRACELULAR	[μV]	[Hz]
Electrocardiograma (ECG)	500 - 4000	0.01 - 250
Electroencefalograma (EEG)	5 - 300	DC - 150
Electrocorticograma	10 - 5000	DC - 150
Electromiograma (EMG)	100 - 5000	DC - 10000
Electroretinograma (ERG)	0 - 900	DC - 50
Electrooculograma (EOG)	50 - 3500	DC - 50
Electrogastrograma (EGG)	10 - 100	DC - 1

Tabla 2.1. Características de los potenciales bioeléctricos más frecuentes.

2.1.2. Fuentes de ruido e interferencia en un bioamplificador

De acuerdo a lo expuesto en el segmento anterior, podría pensarse que el problema de la adquisición de los biopotenciales se reduce a diseñar y construir un amplificador con ganancia elevada y ancho de banda suficiente. Sin embargo, el principal problema en el registro de estas señales se encuentra en reducir al mínimo las interferencias o ruido que se encuentran mezcladas con ella y que en muchos casos tienen mayor amplitud que la propia señal y con un espectro de frecuencia superpuesto. En la figura 2.1 se muestran las principales fuentes de ruido que actúan sobre el registro de cualquier potencial eléctrico.

De acuerdo a su naturaleza las interferencias se clasifican en internas y externas. Entre las interferencias externas se encuentran las debidas a efectos capacitivos e inductivos, a las originadas en la interfaz electrodo-piel y a las que se deben a otros sistemas fisiológicos.

En el caso de las interferencias internas, éstas se deben principalmente a las provocadas por el ruido que se genera en los componentes electrónicos que integran el equipo de registro de biopotenciales.

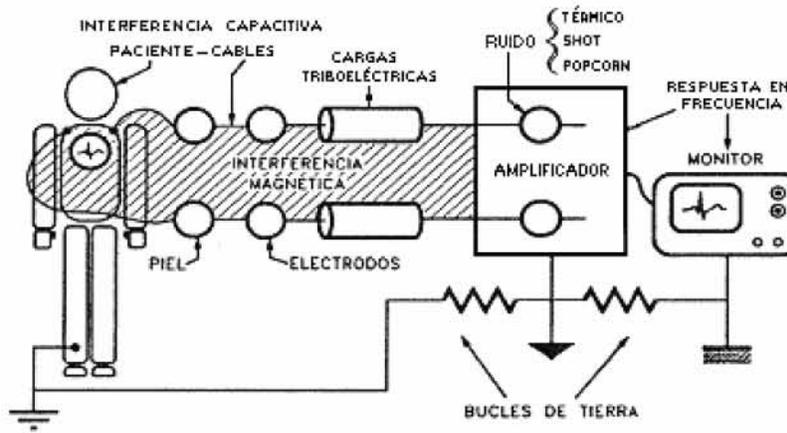


Fig. 2.1. Fuentes de interferencia que actúan sobre la medida de un potencial extracelular.

2.1.2.1. Interferencias externas

Se consideran interferencias externas a todas aquellas que son provocadas por fuentes exteriores al bioamplificador. La fuente principal de interferencia externa es, sin duda, la red de distribución de energía eléctrica, que provoca una señal de interferencia alterna de 60 Hz.

Interferencias capacitivas

Son debidas al acoplamiento capacitivo que existe entre los diferentes elementos del sistema de medida y la red de suministro eléctrico. Provocan la aparición sistemática de una señal de 60 Hz en los registros bioeléctricos. La figura 2.2 muestra las interferencias por acoplamiento capacitivo.

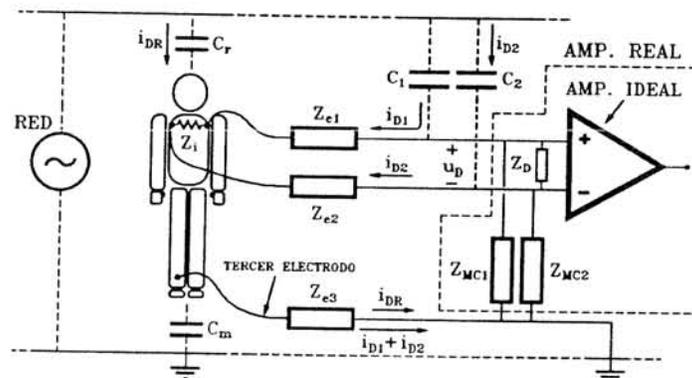


Fig. 2.2. Interferencias por acoplamiento capacitivo.

Acoplamiento capacitivo con el paciente

Produce el efecto más importante de todos los ruidos y condiciona totalmente el diseño del amplificador. Para describir este tipo de interferencia consideraremos al cuerpo humano como un conductor volumétrico, el cual está separado de los conductores de la red eléctrica que se encuentran en el ambiente donde se realizan las medidas. Se forma de esta manera dos condensadores cuyas armaduras son el sujeto y los conductores vivo y de tierra respectivamente, asumiendo el aire el papel de dieléctrico. En este modelo se ha despreciado la impedancia del cuerpo humano porque la resistencia que presentan los tejidos internos es muy baja.

Los condensadores formados no son en absoluto despreciables, dependiendo de la situación del paciente. Para un paciente bien aislado, se podrían aceptar los siguientes valores: $C_r=2\text{pF}$ y $C_m=520\text{pF}$, mientras que para un paciente que no cuenta con las medidas de aislamiento pertinentes los valores de capacitancia se elevan, esto es, $C_r=200\text{pF}$ y $C_m=3300\text{pF}$.

Acoplamiento capacitivo con el equipo de medida

El acoplamiento capacitivo de la red de suministro eléctrico con los cables que conducen la señal al equipo hará que aparezcan corrientes de desplazamiento. Estas corrientes fluirán a tierra a través de las interfaces electrodo-piel, el cuerpo del paciente y el tercer electrodo del amplificador, produciendo tensiones en modo común ($U_{MC}=Z_{e3}(i_{D1} + i_{D2})$) y diferencial ($U_D=Z_{e1}i_{D1} + Z_{e2}i_{D2}$).

Interferencias inductivas

Este tipo de interferencias son causadas normalmente por la red eléctrica. Por ella circulan corrientes variables de 60 Hz que provocan la aparición de campos magnéticos variables con el tiempo. Estos campos magnéticos atraviesan los bucles formados en el sistema de medida induciendo en ellos tensiones de 60 Hz de acuerdo con la ley de Lenz:

$$e = -\frac{d\phi}{dt} = \frac{d}{dt} \int B \cdot ds \quad (2.1.)$$

donde: e =fuerza electromotriz inducida

Φ =flujo magnético

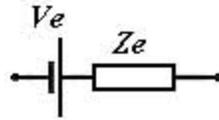


Fig. 2.4 Potencial de contacto electrodo-piel.

En un amplificador diferencial si los potenciales de contacto fueran iguales no existiría ningún problema. En la práctica es imposible conseguir esta igualdad, por lo que la señal bioeléctrica estará superpuesta a una señal continua, siendo ambas amplificadas. Ello limita la ganancia de la primera etapa del amplificador, ya que esta tensión continua podría saturar el amplificador.

Interferencias provocadas por otros potenciales bioeléctricos

Una fuente de interferencias, difícilmente evitable, la constituye la actividad de otros potenciales bioeléctricos presentes en el organismo, tales como el ECG(electrocardiograma), EMG(electromiograma), EOG (electrooculograma), por citar algunos.

No existe una forma clara de evitar dichas interferencias. Así que en el registro de las señales de EEG es importante que el paciente esté relajado y en reposo, procurando que su actividad muscular sea lo mínima posible.

Otra solución es la colocación adecuada de los electrodos para que una señal quede realzada respecto de la otra. Ello es posible por la influencia que tienen los factores geométricos en la amplitud y forma de las señales bioeléctricas.

2.1.2.2. Fuentes internas de ruido

Por otra parte, atendiendo a la clasificación de interferencias mencionada anteriormente, podemos decir que se consideran interferencias internas aquellas que son provocadas por la fuente de alimentación y las debidas al ruido interno de los componentes electrónicos en general.

2.2. Diagrama de bloques de un bioamplificador

Para comprender mejor el tratamiento de las señales bioeléctricas, es importante saber que cualquier sistema de acondicionamiento de biopotenciales se ajusta a un diagrama de bloques como el mostrado en

la figura 2.5. Este diagrama comienza en los electrodos (descritos en el capítulo anterior), los cuales transforman las corrientes iónicas del cuerpo en corrientes eléctricas. A continuación se encuentra un preamplificador, con alto rechazo al modo común y alta impedancia de entrada. En seguida aparece un amplificador de aislamiento, con el fin de que no exista conexión eléctrica entre el paciente y la instalación eléctrica. Después se realiza un filtrado analógico de la banda de frecuencias de interés y puede que exista una última etapa de amplificación, que puede estar incorporada en la etapa de filtrado. Además es necesario un sistema de alimentación de energía que tenga dos fuentes aisladas eléctricamente, una para cada lado de la barrera de aislamiento, de manera que el paciente mantenga el aislamiento con la instalación eléctrica.

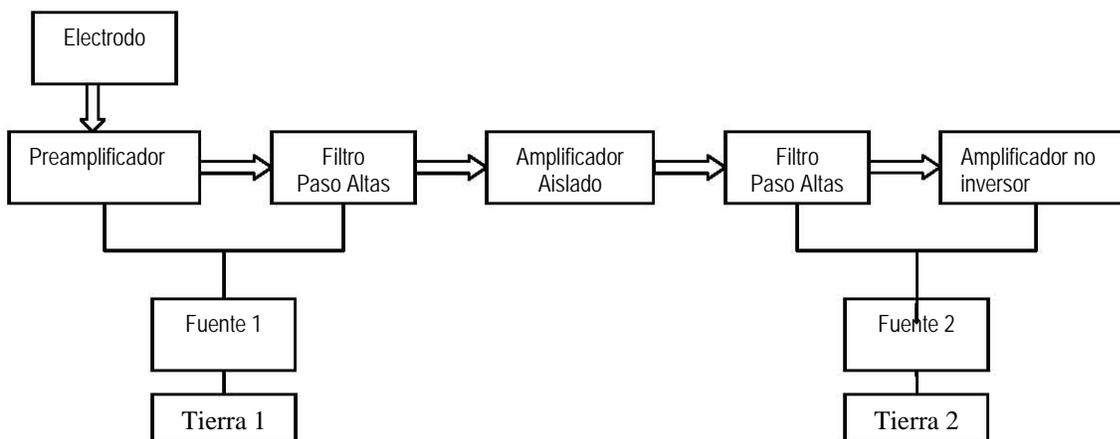


Fig. 2.5. Diagrama de bloques de un sistema de captación de biopotenciales.

2.2.1. El preamplificador

En el estudio de las interferencias capacitivas se demostró que puede aparecer una tensión en modo común acoplada por la red al cuerpo del paciente y también una interferencia de modo diferencial derivada del modo común. Por lo tanto, lo más conveniente sería utilizar amplificación diferencial para atenuar en la medida de lo posible, la señal en modo común. Cabe mencionar que un amplificador diferencial es aquel que amplifica la diferencia de tensiones existentes entre sus entradas respecto a la de referencia.

En la figura 2.6 se muestra un circuito que permite modelar el comportamiento descrito en el párrafo anterior.

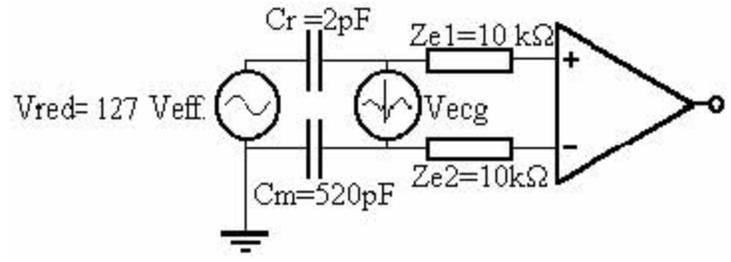


Fig. 2.6. Circuito equivalente para la amplificación diferencial.

De acuerdo a esta figura, el paciente estaría sometido a una tensión en modo común de valor:

$$|V_{mc}| = \frac{C_r}{C_r + C_m} \times |V_{red}| \quad (2.2.)$$

Sustituyendo valores para $V_{red} = 127 \text{ V}$ y valores de capacitancia $C_r = 2 \text{ pF}$ y $C_m = 520 \text{ pF}$, se obtiene lo siguiente,

$$|V_{mc}| = \frac{2}{522} \times 2\sqrt{2} \times 127$$

$$|V_{mc}| = 1.37 \text{ V}$$

El nivel de la señal de interferencia referido a la entrada, que sería una señal diferencial tal que provocara un nivel en la señal de salida igual al de la interferencia, se define mediante la siguiente ecuación:

$$V_{interf} = \frac{V_{mc} A_{mc}}{A_d} = \frac{V_{mc}}{CMRR} \quad (2.3.)$$

Donde A_{mc} y A_d se refieren a la ganancia en modo común y diferencial respectivamente y el cociente de éstas a la razón de rechazo en modo común ($CMRR$, por sus siglas en inglés). De lo anterior podemos observar que debido a la naturaleza del voltaje en modo común, no podemos tener control sobre este valor, por lo tanto la única forma de lograr que el voltaje de interferencia sea mínimo es que el amplificador diferencial tenga un rechazo al modo común muy elevado. Sin embargo, aunque se consiguiese, un amplificador diferencial con un rechazo al modo común de valor infinito seguiría existiendo

interferencia de la red. Esta interferencia diferencial se debe a las impedancias finitas de entrada del amplificador diferencial.

Otra fuente de distorsión importante que afecta a la captación de señales bioeléctricas es la naturaleza compleja de la impedancia de contacto electrodo-piel. Estas poseen valores elevados en el rango de las frecuencias donde se encuentra la mayor información de los biopotenciales, lo cual obliga a exigir al amplificador impedancias de entrada muy elevadas, idealmente infinitas, para hacer despreciable la corriente que pasa por esta interfaz y así minimizar los efectos de su impedancia.

Concluyendo, el amplificador necesario para captar y amplificar la señal bioeléctrica deberá reunir las siguientes características:

- ✓ Utilizar amplificación diferencial para atenuar las señales de modo común
- ✓ Poseer un rechazo al modo común muy elevado
- ✓ Poseer impedancias de entrada muy elevadas para disminuir la interferencia diferencial debida a la red y evitar la distorsión del biopotencial.

Estas características definen un dispositivo utilizado en instrumentación siempre que es necesario trabajar con señales fuertemente enmascaradas por ruidos, es decir, el amplificador de instrumentación.

2.2.2. Estructuras de sistemas de amplificación

Existen diversas estructuras de amplificación, que pueden cumplir en mayor o menor grado las especificaciones anteriores, tanto para sistemas de amplificación con dos electrodos como con tres. Sin embargo, sólo se van a referenciar las más utilizadas.

El amplificador diferencial con tres electrodos es el sistema más habitual porque presenta la menor interferencia. El tercer electrodo puede conectar un punto del cuerpo al potencial de referencia o bien a otro potencial igual al de referencia pero obtenido a través de un circuito específico mediante técnicas que permiten reducir la interferencia de modo común.

La estructura más usual de este amplificador, y que se utilizó en este proyecto, es la del ya clásico amplificador de instrumentación mostrado en la figura 2.7. Normalmente las resistencias se eligen de tal forma que:

$$R_X=R_Y=R; \quad R_A=R_B=R_1; \quad R_C=R_D=R_2$$

Con estos valores de resistencia, la ganancia diferencial de este amplificador viene dada por la siguiente ecuación:

$$A_D = \frac{R_2}{R_1} \left(1 + 2 \frac{R}{R_0} \right) \quad (2.4.)$$

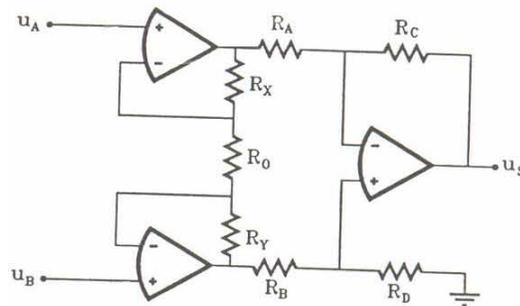


Fig. 2.7. Amplificador de Instrumentación.

La configuración anterior es la que se emplea comúnmente como preamplificador de entrada para la captación de señales extracelulares. Aunque en las figuras presentadas no se ilustra, explícitamente, este circuito necesita de un tercer electrodo que permita el cierre de las corrientes de polarización necesarias para el correcto funcionamiento de los amplificadores operacionales que lo constituyen. Por tanto, el circuito es útil para técnicas que empleen tres electrodos; aunque no es la única configuración posible. En la figura 2.8 se muestra un circuito amplificador diferencial de características y calidad comparables al de la figura 2.7, con la ventaja de que sólo utiliza dos amplificadores operacionales.

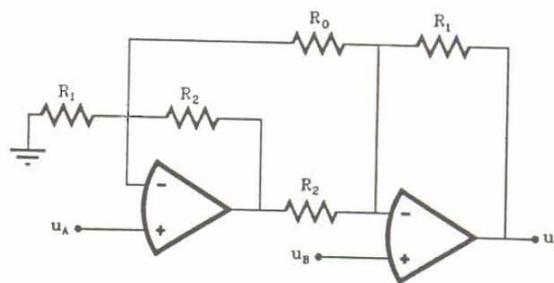


Fig. 2.8. Amplificador diferencial con dos electrodos.

Para este caso particular, de no conectar la resistencia R_0 , la expresión que proporciona la tensión de salida U_S en función de las entradas U_A y U_B es:

$$U_S = \left(1 + \frac{R_1}{R_2}\right)(U_B - U_A) \quad (2.5.)$$

2.2.3. Conexión de un amplificador de instrumentación

Como se mencionó anteriormente, los amplificadores de instrumentación necesitan un camino entre cada entrada y tierra para el cierre de las corrientes de polarización. De acuerdo con el criterio de requerir impedancias de modo común muy elevadas, se renuncia a establecer dicho camino mediante resistencias externas entre cada terminal de entrada y la referencia. Para solucionar este problema se recurre a la conexión de un tercer electrodo entre el paciente y tierra.

Este tercer electrodo cumple una función adicional, ya que permite reducir la señal de modo común a la que está sometido el paciente. Aunque por otra parte, puede disminuir el nivel de seguridad del paciente, ya que introduce un camino de baja impedancia entre el paciente y tierra. Sin embargo, existen técnicas que superan esta desventaja, tales como la técnica de tierra virtual y la técnica de realimentación activa, lo que hace que esta solución sea la más utilizada.

La técnica de *tierra virtual*, por ejemplo, consiste en conectar al paciente, a través del tercer electrodo, a un punto que está al potencial de tierra, pero manteniendo entre el cuerpo y esta última una impedancia elevada R_0 . Esto se consigue uniendo el tercer electrodo a un punto que está a potencial de tierra a través del circuito de la figura 2.9.

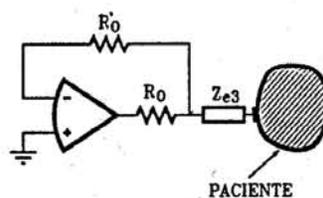


Fig. 2.9. Conexión del tercer electrodo a tierra virtual.

Por su parte la técnica de *realimentación activa* consiste en situar el tercer electrodo a un potencial de referencia que es proporcional a la tensión en modo común del paciente y de signo contrario. El efecto

es reducir la impedancia global del tercer electrodo sin disminuir la seguridad del paciente. El circuito utilizado se muestra en la siguiente figura:

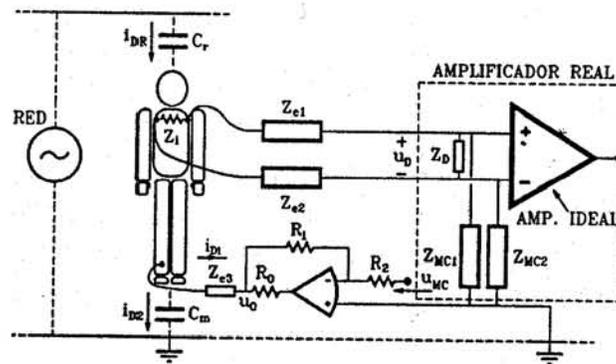


Fig. 2.10. Técnica de realimentación activa.

Se puede decir que cuanto menor sea la impedancia del tercer electrodo Z_{e3} menor será la tensión de modo común U_{mc} a la que estará sometido el paciente y por tanto, menores serán las interferencias derivadas de ella. Además, para reducir las interferencias sin afectar, en gran medida, la seguridad del paciente, se utilizan una serie de técnicas, las cuales se explicarán en los apartados siguientes.

2.2.4. El amplificador de aislamiento

El sistema que mejor minimiza los riesgos en la medida de biopotenciales es el aislado, figura 2.11. Este sistema está conformado por un amplificador de aislamiento, compuesto por dos subsistemas que están aislados galvánicamente entre sí. El mecanismo de acoplamiento que transfiere la señal del subsistema de entrada al de salida puede ser magnético, capacitivo u óptico. La etapa de entrada tiene su alimentación y referencia aisladas de la alimentación y referencia de la etapa de salida. Esto se consigue a partir de una fuente de alimentación única con un convertidor continua-continua, utilizando dos fuentes de alimentación, o utilizando baterías para alimentar al primer subsistema.

En la figura 2.11 se muestra el esquema de un sistema de amplificación aislado. A la línea punteada, que aparece el amplificador de aislamiento de la figura, se le denomina comúnmente barrera de aislamiento.

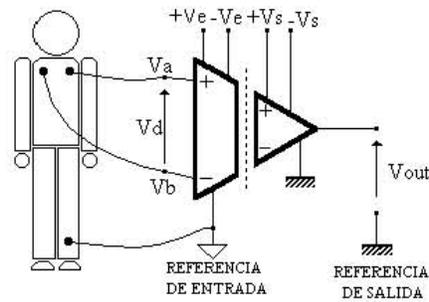


Fig. 2.11. Esquema eléctrico de un sistema de amplificación aislado.

Amplificadores aislados por acoplamiento óptico

Un sistema de aislamiento óptico está constituido por un emisor, por ejemplo un LED, y un receptor, un fotodiodo o un fototransistor. El conjunto de ambos permite aislar galvánicamente dos partes de un conjunto y debe, al mismo tiempo, transmitir la señal entre ambas con la menor distorsión posible. En este tipo de aislamiento la señal que se introduce en el circuito emisor puede ser la señal original en banda base, o bien una señal modulada, generalmente en ancho de pulso, por la primera.

Amplificadores aislados mediante acoplo por transformador

En este caso, cuando la etapa de entrada y la de salida se acoplan con un transformador, es necesario modular la señal (FM, AM, PWM, etc.). Esto es así porque el primario de un transformador, una bobina conectada entre la señal de entrada y tierra, se comporta como un filtro paso altas que atenúa y distorsiona las muy bajas frecuencias de la mayoría de los biopotenciales.

Un sistema de este tipo está compuesto por una etapa moduladora, un transformador que se encargará de realizar el aislamiento galvánico entre la entrada y la salida y la etapa demoduladora para recuperar la señal de interés.

2.2.5. El sistema de alimentación

Para conseguir un aislamiento completo entre el paciente y la tierra no basta con emplear el amplificador de aislamiento. Es necesario añadir un sistema de alimentación aislado para la parte de la barrera de aislamiento en la que se encuentra el paciente. Por tanto se necesitan dos fuentes de alimentación

aisladas, sin conexión eléctrica, una para cada lado de la barrera de aislamiento, esto se puede conseguir de dos formas distintas.

Una es utilizando un convertor DC-DC con aislamiento, la ventaja que presenta esta solución es que la alimentación de la zona aislada no depende de una batería, sino de una única fuente de alimentación a la que no es necesario estar monitoreando como en el caso de una batería, por lo que no necesita mantenimiento. Además no hay graves problemas de consumo en la zona aislada. El problema es que puede introducir ruidos por la alimentación y normalmente los precios de estos convertidores son muy elevados.

La otra posibilidad es montar una fuente aislada a partir de baterías. Empleando una batería de 12V, por ejemplo, se puede obtener una salida simétrica de ± 5 V, necesaria para alimentar la etapa aislada.

2.2.6. Filtros

Los filtros se utilizan para permitir que señales de ciertas gamas de frecuencia puedan transmitirse a través de un sistema, al tiempo que impiden la transmisión de señales de otras gamas de frecuencia.

Existen cuatro tipos básicos de respuestas de los filtros:

- *Paso bajas:* Un filtro paso altas permite la entrada de la señal de interés con muy bajo nivel de atenuación hasta un cierto valor de frecuencia, por encima de dicha frecuencia el filtro rechaza o atenúa el nivel de la señal de entrada.
- *Paso altas:* La característica de un filtro paso altas es opuesta a la de un filtro paso bajas, es decir, permite el paso de la señal de interés, a partir de una frecuencia dada y para frecuencias menores a ésta, la señal es atenuada.
- *Paso banda:* El filtro paso banda es la combinación de un filtro paso altas en serie con un paso bajas. Como su nombre lo indica, sólo permite el paso de un ancho de banda establecido por dos valores de frecuencia (superior e inferior), el cual es simétrico a la frecuencia central (es el promedio algebraico de las frecuencias de corte inferior y superior), fuera de este rango de frecuencia la señal de entrada es rechazada.

- *Rechazabanda:* La respuesta en frecuencia de un filtro de muesca es opuesta a la del filtro paso banda; esto es, rechaza una banda específica de frecuencia mientras que pasan todas las que se encuentran fuera de ella.

Para los filtros muesca o paso banda, hay algunos términos importantes que definir, el primero se refiere al factor de calidad Q , el cual relaciona a la frecuencia central del filtro con respecto al ancho de banda del mismo. Por su parte, la frecuencia central se define como la media geométrica de las frecuencias de corte inferior y superior del filtro de muesca, mientras que el ancho de banda se establece como la diferencia entre las frecuencias de corte superior e inferior.

La figura 2.12 muestra la respuesta de los cuatro tipos de filtros. La línea continua es la curva ideal, mientras que las curvas punteadas muestran la forma práctica de la respuesta de los filtros.

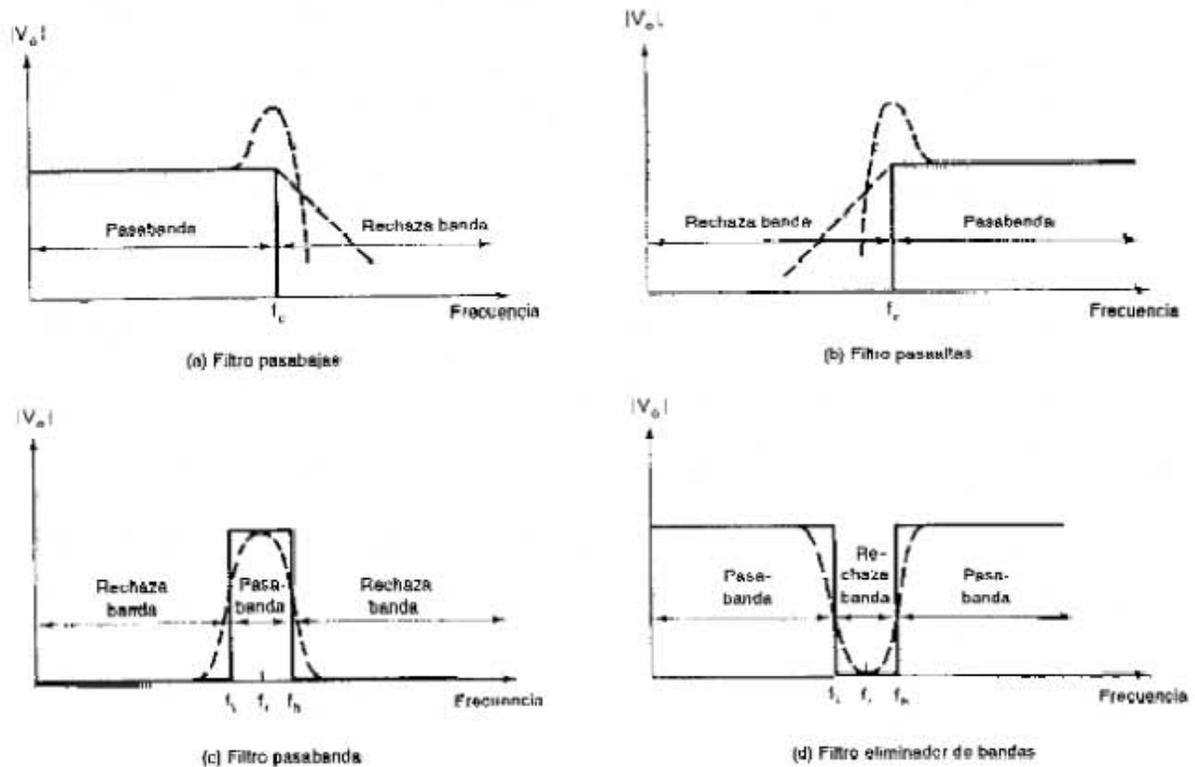


Fig. 2.12. Respuesta en frecuencia para cuatro categorías de filtros.

El alcance de frecuencias que se transmiten se conoce como *pasobanda*. Las frecuencias que se atenúan se conocen como *rechazabanda*. La frecuencia de corte, f_c , también se denomina: frecuencia 0.707, frecuencia a -3dB o frecuencia de esquina.

La relación que existe entre el nivel de voltaje de salida del filtro con respecto al de salida a distintas frecuencias, se conoce como *respuesta en frecuencia* o *amplitud* del filtro. Esta razón de voltaje se expresa en términos de decibeles (dB):

$$A(\text{dB}) = 20 \log_{10} \left(\frac{V_{sal}}{V_{ent}} \right) \quad (2.6.)$$

Los circuitos de filtros pueden ser activos o pasivos. Específicamente, un filtro activo es una red que se construye con un dispositivo activo, como un amplificador operacional, resistores y capacitores. Por otra parte, un filtro pasivo es aquel que está formado únicamente, como su nombre lo indica, por elementos pasivos, tales como inductores, capacitores y resistencias.

El uso de filtros activos ofrece ciertas ventajas con respecto a los filtros pasivos, tales como las que se mencionan a continuación:

- Dado que el amplificador operacional es capaz de proveer ganancia, la señal de entrada no será atenuada inmediatamente en el rango de frecuencias de interés.
- *Bajo costo*: En promedio, los filtros activos son más baratos que los pasivos, debido a que los inductores son caros y no siempre se encuentran valores estándares disponibles.
- *Sintonización*: La respuesta en frecuencia de los filtros activos puede ajustarse fácilmente en rangos de frecuencia relativamente grandes sin cambios significativos en el rango de frecuencia deseado.
- *Aislamiento*: Con el uso de amplificadores operacionales, los filtros activos presentan un nivel de alta impedancia en la entrada y baja impedancia en la salida, este hecho garantiza la falta de interacción entre el filtro, la señal de entrada y su carga.

Sin embargo, a pesar de lo mencionado anteriormente, los filtros activos también presentan algunas desventajas o limitaciones tales como:

- *Respuesta en frecuencia:* La frecuencia más alta a la que se puede trabajar con un filtro activo, depende del ancho de banda al que responde el amplificador operacional.
- *Fuentes de alimentación:* A diferencia de los filtros pasivos, los filtros activos requieren de alguna forma de alimentación para su operación.

2.2.6.1. Selectividad y respuesta de los filtros

Selectividad, se le llama a la forma en que un filtro rechaza la señal de entrada no deseada. La habilidad de un filtro activo para ser más selectivo en la banda de paso depende de varios factores, los cuales serán mencionados más adelante. La frecuencia de corte, es la línea divisoria entre las frecuencias de paso y de rechazo. En la banda de paso del filtro paso bajas, la respuesta en amplitud decrece a una razón constante, mientras que en el filtro paso altas la respuesta en amplitud se incrementa linealmente. Este incremento, o decremento, es conocido como *caída*, y se calcula como la pendiente de una línea recta en términos de octavas (duplicar la frecuencia) o décadas (aumentar la frecuencia por factor de diez), la caída de los filtros está estandarizada en términos de un número de decibeles por década o decibeles por octava. La caída de un filtro, y por tanto la selectividad, depende de dos factores: el orden del filtro y el tipo de respuesta.

El orden del filtro controla la pendiente de la banda de rechazo, entre más alto sea el orden del filtro, éste es más selectivo. En otras palabras, la caída de un filtro es un múltiplo entero de $\pm 6\text{ndB/octava}$ o $\pm 20\text{ndB/decada}$.

Entre los principales tipos de respuesta de los filtros se encuentran los siguientes:

- *Butterworth:* Presenta una respuesta plana en la banda de paso y una caída lenta en la banda de rechazo.
- *Chevyshev:* También conocida como respuesta de rizo constante, ya que en la banda de paso presenta oscilaciones de la misma amplitud, el número total de máximos y mínimos en esta banda de frecuencia es igual al orden del filtro, además, presenta una caída, en la banda de rechazo, más rápida que la respuesta Butterworth.
- *Elíptico:* Presenta rizados tanto en la banda de paso como en la banda de rechazo. Sin embargo, la caída en la banda de paso es más rápida que en las respuestas anteriores.

- *Bessel*: Es utilizado para proveer un retardo en tiempo relativamente lineal, en este caso es más importante la respuesta fase-frecuencia que la respuesta en amplitud.

De los cuatro tipos de respuesta, los más utilizados son los dos primeros.

2.2.6.2. Configuraciones de filtros activos

Las configuraciones básicas con las cuales es posible obtener los distintos tipos de respuesta de los filtros son las siguientes:

- *Sallen-Key*: Se utiliza para diseño de filtros paso bajas y paso altas, debido a su configuración.
- *Realimentación múltiple*: Para filtros paso altas, paso bajas y paso bandas
- *Doble T*: Diseño de filtros paso banda y de muesca.

Configuración Sallen-Key

La configuración Sallen–Key, (figura 2.13) también se conoce como fuente de voltaje controlada por voltaje (VCVS, por sus siglas en inglés). Dependiendo de la localización de los resistores y capacitores en dicha configuración es posible obtener la respuesta de filtro paso bajas e intercambiado la posición de los componentes RC se forma el equivalente al filtro paso altas. Los resistores R_B y R_A determinan la ganancia del filtro.

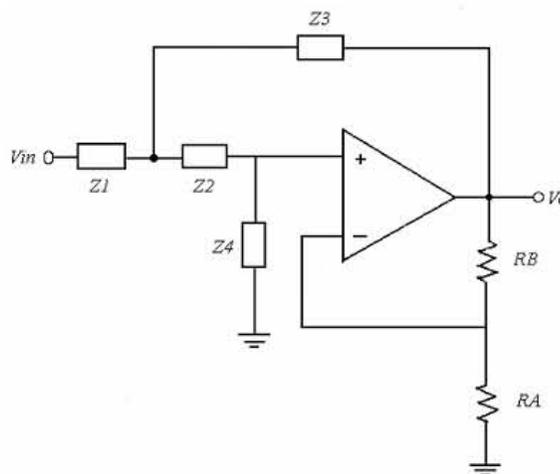


Fig. 2.13. Configuración Sallen-Key de segundo orden.

Basada en dos resistencias y capacitores, la frecuencia de corte, tanto para los filtros paso altas y paso bajas, está dada por la siguiente expresión:

$$f_c = \frac{1}{2\pi\sqrt{(R_1R_2C_1C_2)}} \quad (2.7.)$$

Sin embargo, como regla general, y por conveniencia, R_1 se iguala a R_2 y C_1 se hace igual a C_2 ; como resultado tenemos el denominado *filtro VCVS de componentes iguales*, cuya frecuencia de corte se calcula de la siguiente manera:

$$f_c = \frac{1}{2\pi R_1 C_1} \quad (2.8.)$$

Configuración doble T

Para que el circuito en configuración doble T (figura 2.14) funcione adecuadamente, el capacitor que forma la "T superior" en el circuito deberá ser exactamente el doble del valor del capacitor que forma la "T inferior", lo mismo se cumple para los valores de las resistencias.

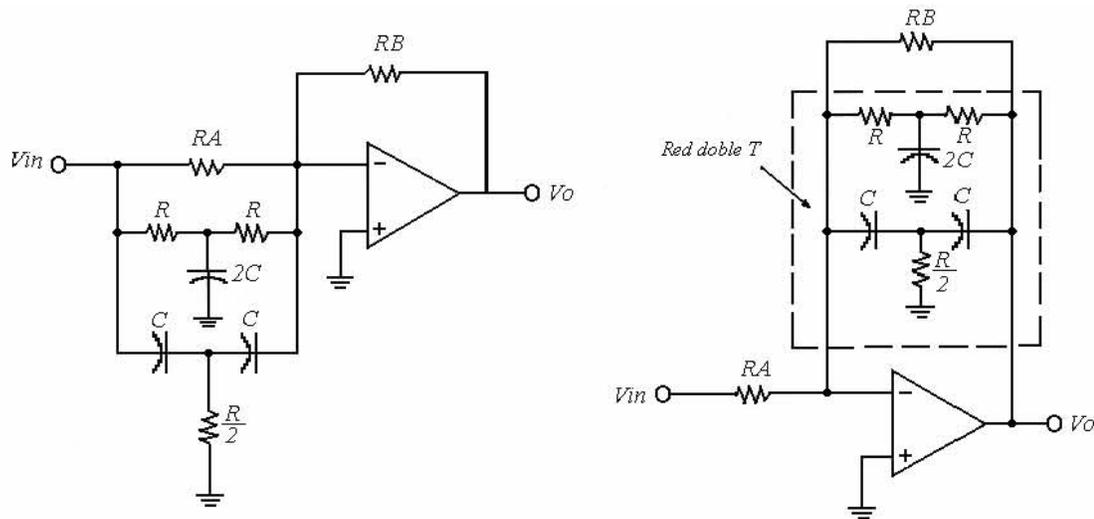


Fig. 2.14. Configuración doble T.

Para ambas configuraciones de filtro, la frecuencia de corte se calcula mediante la ecuación 2.9.

$$f_c = \frac{1}{2\pi RC} \quad (2.9.)$$

Realimentación múltiple

Otro circuito básico que puede ser usado para el diseño de filtros paso bajas, paso altas y paso bandas es el filtro de realimentación múltiple (figura 15), el cual sólo se diferencia de la red Sallen-Key en dos aspectos, el primero es que tiene una ruta de realimentación adicional (de ahí el nombre de realimentación múltiple) y el segundo se debe a que el amplificador operacional se conecta en modo inversor.

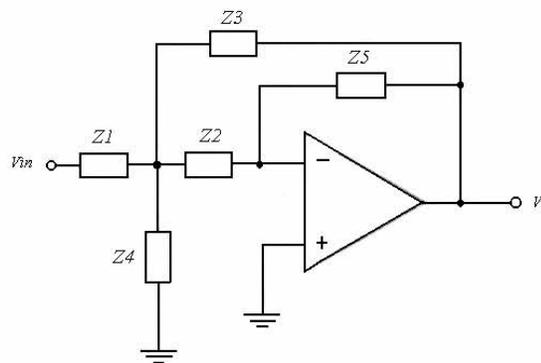


Fig. 2.15. Configuración de realimentación múltiple.

2.3. Digitalización del sistema

Las señales que pueden adoptar cualquier valor de un margen continuo se llaman señales analógicas. Cuando éstas deben ser procesadas, es muy ventajoso convertir la señal a forma digital para que se pueda efectuar el proceso digitalmente. Las señales digitales están representadas por formas de onda que pueden hacer transiciones abruptas entre dos valores.

El proceso global para convertir una señal analógica a la forma digital implica una secuencia de cuatro pasos individuales llamados muestreo, mantenimiento, cuantificación y codificación. El muestreo y el mantenimiento se hacen simultáneamente en un tipo de circuito denominado circuito de muestreo y retención o mantenimiento (*S/H, Sample and Hold*, por sus siglas en inglés), mientras que la cuantificación y la codificación se hacen simultáneamente en un circuito denominado convertidor analógico a digital (*A/D*, por sus siglas en inglés).

2.3.1. Teorema del muestreo

La validez de todo el proceso digital depende fundamentalmente del teorema del muestreo, que ahora enunciaré.

Sea una señal $M(t)$, cuyo ancho de banda está limitada de tal modo que la componente espectral de mayor frecuencia sea f_m . Supongamos que los valores de $M(t)$ deben ser determinados a intervalos regulares $T_s \leq 1/2f_m$; es decir, la señal debe ser muestreada regularmente cada T_s o aún más frecuentemente para tener una cantidad de datos óptima, que posteriormente nos permita reconstruir la señal $M(t)$, de manera confiable. El tiempo T_s se llama tiempo de muestreo.

2.3.2. Amplificador muestreador y retenedor

El sistema empleado para convertir una señal analógica en una serie de bits digitales se compone de un amplificador S/H y un convertidor A/D. Estas unidades están en sincronismo, y el convertidor A/D indica al amplificador S/H el momento en el que debe presentar la muestra y cuándo debe mantenerla.

El amplificador muestreador y retenedor (S/H), figura 2.16, está formado por dos amplificadores operacionales, un capacitor retenedor (C_H) y un interruptor analógico de alta velocidad. Este amplificador está conectado entre una señal de entrada analógica y una entrada en un convertidor analógico a digital.

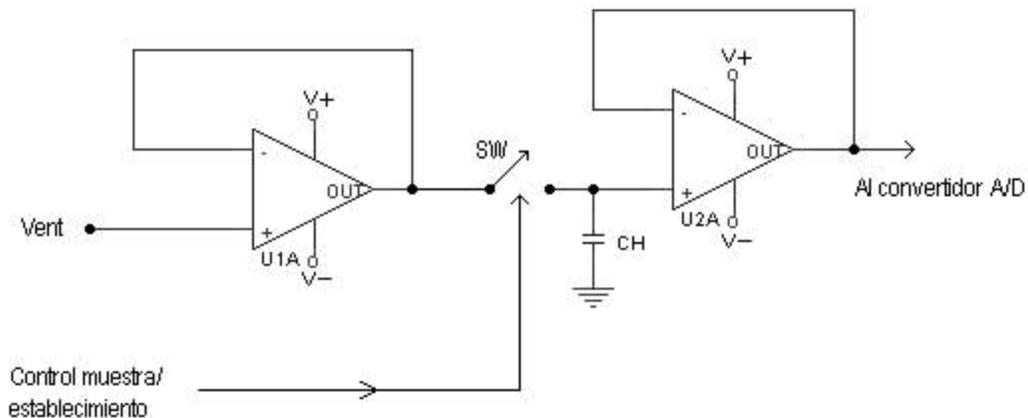


Fig. 2.16. Amplificador de muestreo y retención.

Cuando el amplificador muestreador y retenedor se encuentra en el modo muestreador, el interruptor está cerrado y el voltaje del capacitor retenedor (C_H) sigue al voltaje de entrada (V_{ent}). Una instrucción retención abre el interruptor y C_H mantiene una carga igual al voltaje de entrada en el momento de activar el interruptor. El amplificador S/H actúa para mantener constante V_{ent} mientras el convertidor analógico digital lleva a cabo la conversión.

2.3.3. Cuantificación

Una vez que la señal ha sido muestreada, el tiempo se ha convertido en una magnitud discreta pero los valores que toma la señal son todavía continuos. Por ello, se hace necesario considerar que la señal sólo presenta valores en un intervalo o margen máximo de variación, el cual se discretiza al dividirlo en pequeños intervalos en forma de una serie de niveles fijos, a modo de saltos cuánticos, de redondeo de números o de muestras en amplitud. Cuanto mayor sea el número de estos niveles, mayor será el número de bits necesarios para representar numéricamente la señal en su formato digital. Cada nivel tiene asignado un valor específico y representa en forma digital todos los valores analógicos para todos los procesos siguientes. Por tanto, si la señal toma valores en las proximidades de uno de cualquiera de estos niveles, se le asigna el valor de nivel más próximo (error de cuantificación), en forma similar al redondeo de un número. La figura 2.17 muestra los procesos descritos anteriormente.

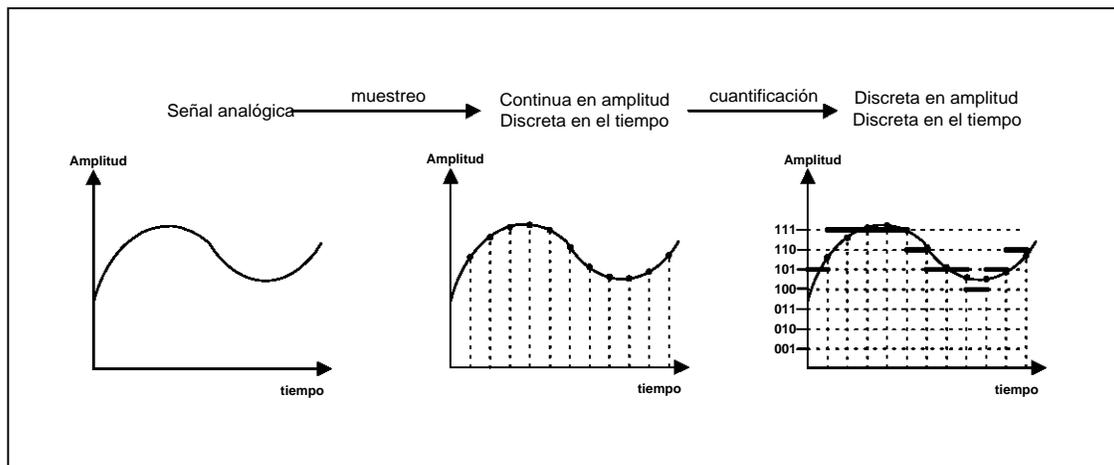


Fig. 2.17. Conversión de una señal analógica a digital.

2.3.4. Conversión analógica/digital

Las señales que se quieren convertir al formato digital deben ser procesadas en diversas formas por circuitos especializados que tienen como propósito obtener un código para cada nivel cuantificado. Para ello se recurre al uso de conversores A/D, o bien convertidores digital/analógico (D/A), según los requerimientos.

Normalmente los procesos de conversión A/D son más complejos que los procesos D/A, incluso estos últimos son requeridos en la arquitectura de los convertidores A/D.

Existen tres tipos estándar de conversores A/D, clasificados según sus tiempos de conversión. El convertidor de conversión lenta normalmente requiere 300ms para efectuar una conversión. Es la mejor opción para medir voltajes de cd o de variación lenta. El siguiente tipo corresponde a los convertidores analógico a digital por aproximaciones sucesivas, los cuales tienen tiempos de conversión de unos cuantos microsegundos. Lo más rápidos de todos son los convertidores más costosos tipo *flash* que pueden digitalizar señales de video.

La figura 2.18 muestra el diagrama de bloques de un convertidor analógico a digital por el método de aproximaciones sucesivas. Consta de un convertidor digital analógico, un comparador y un registro de aproximación sucesiva (*SAR*, por sus siglas en inglés). Para este tipo de convertidor se necesita una terminal para el voltaje de entrada analógica V_{ent} . La salida digital está disponible en forma serie o paralela. También, se requiere de un mínimo de tres terminales de control: *inicia la conversión*, da inicio a la secuencia de conversión A/D. *Fin de conversión*, indica cuándo se termina la conversión y por último una terminal externa de reloj, estas tres terminales establecen el tiempo para completar cada conversión.

El circuito opera de la siguiente manera: la orden *inicia conversión* inicia el ciclo de conversión analógico a digital. El registro de aproximación sucesiva (*SAR*) conecta la secuencia de números digitales, un número para cada bit, a las entradas del convertidor digital a analógico. El convertidor digital a analógico transforma cada número digital en una salida analógica V_o . El voltaje analógico de entrada se compara con V_o . El comparador le dice al *SAR* cuando V_{ent} es mayor o menor que la salida del convertidor D/A, V_o . Para cada bit de la salida de 3 bits, deben efectuarse tres comparaciones.

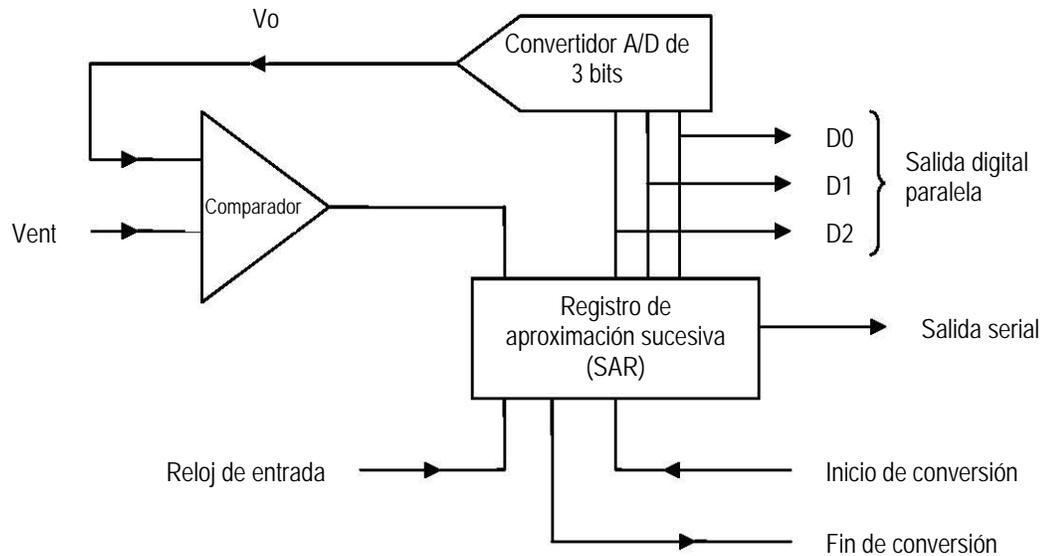


Fig. 2.18. Diagrama de bloques de un convertidor A/D por aproximaciones sucesivas.

Las comparaciones se hacen comenzando con el bit más significativo y terminan con el bit menos significativo. Al terminar la comparación el registro de aproximación sucesiva (SAR) envía la señal que finalizó la conversión. El equivalente digital de V_{ent} está ahora presente en la salida digital del registro.

Se necesita un pulso de reloj para que el registro de aproximación sucesiva (SAR) compare cada bit. No obstante, casi siempre se requiere un pulso adicional para restablecer el registro antes de llevar a cabo la conversión. El tiempo, T_C , que tarda una conversión analógica a digital, dependerá tanto del periodo del reloj T como del número de bits n . La relación es:

$$T_C = T(n+1) \quad (2.10.)$$

Características del convertidor A/D

La resolución de un convertidor analógico digital se define como la razón de cambio del valor en el voltaje de entrada V_{ent} , que se necesita para cambiar un bit menos significativo (LSB, por sus siglas en inglés) la salida digital. Si se conoce el valor de voltaje de entrada a escala completa, V_F , que se requiere para producir una salida digital de todos los unos, es posible calcular la resolución mediante la siguiente expresión:

$$\text{resolución} = \frac{V_F}{2^n - 1} \quad (2.11.)$$

donde 2^n , es el máximo número de códigos de salida digital y n corresponde al número de bits del convertidor analógico digital.

Por su parte, el valor decimal de la salida digital (D), es igual al número de bits menos significativos en la salida digital y D se calcula a partir de

$$D = \frac{V_i}{\text{resolución}} \quad (2.12.)$$

donde V_i , corresponde al voltaje de interés.

Especificaciones de un convertidor A/D

Las especificaciones de un convertidor A/D, que normalmente son suministradas por los fabricantes, son las siguientes:

- *Tensión analógica de entrada.* Es el máximo permisible de tensión de entrada. Los valores típicos son 0 a 10V, $\pm 5V$, ± 10 , etc.
- *Impedancia de entrada.* Los valores están comprendidos entre $1K\Omega$ y $1M\Omega$, dependiendo del tipo de convertidor. La capacitancia de entrada está en el margen de decenas de picofarads.
- *Precisión.* La precisión de un convertidor A/D incluye el error de cuantificación, el ruido del sistema digital incluyendo el presente en la tensión de referencia y las desviaciones con respecto a la linealidad. Ordinariamente el ruido de cuantificación es especificado como $\pm \frac{1}{2}LSB$. La precisión de un convertidor determina generalmente el número de bits que pueden ser provistos.
- *Estabilidad.* La exactitud del sistema depende generalmente de la temperatura.
- *Tiempo de conversión.* Los tiempos de conversión típicos varían desde $50\mu s$ para unidades de velocidad moderada hasta $50ns$ para un dispositivo de muy alta velocidad.

- *Formato.* Usualmente se puede adquirir un convertidor A/D para cualquier código estándar: binario unipolar, binario desplazado, complemento a uno y complemento a dos.

2.4. Microcontroladores

Un microcontrolador es un circuito integrado de alta escala de integración, constituido por tres unidades básicas, las cuales son la unidad central de procesamiento (*CPU*, por sus siglas en inglés) para procesar la información, la *memoria de datos* para guardar información temporal y la *memoria de programa* para almacenar las instrucciones.

La *CPU* es el elemento principal del microcontrolador y es aquí donde todas las operaciones aritméticas y lógicas son realizadas. Es decir, es la unidad que calcula todas las operaciones que son ordenadas por la memoria de programa.

En la memoria de programa se almacenan todas las instrucciones del programa de control en una secuencia particular para realizar una tarea específica. Como éste siempre es el mismo, debe estar grabado de forma permanente. Existen algunos tipos de memoria adecuados para soportar estas funciones, de las cuales se citan las siguientes:

- *ROM con máscara.* Se graba mediante el uso de máscaras. Sólo es recomendable para series muy grandes debido a su elevado costo.
- *EPROM.* Se graba eléctricamente con un programador controlador por un PC. Disponen de una ventana en la parte superior para someterla a luz ultravioleta, lo que permite su borrado. Puede usarse en fase de diseño, aunque su costo unitario es elevado.
- *OTP.* Su proceso de grabación es similar al anterior, pero éstas no pueden borrarse. Su bajo costo las hace idóneas para productos finales.
- *EEPROM.* También se graba eléctricamente, pero su borrado es mucho más sencillo, ya que también es eléctrico. No se pueden conseguir grandes capacidades y su tiempo de escritura y su consumo es elevado.
- *FLASH.* Se trata de una memoria no volátil, de bajo consumo, que se puede escribir y borrar en circuito al igual que las EEPROM, pero que suelen disponer de mayor capacidad que estas últimas. Son recomendables para aplicaciones en las que es necesario modificar el programa

a lo largo de la vida del producto. Por sus mejores prestaciones, está sustituyendo a la memoria EEPROM para contener instrucciones

Por su parte, la memoria de datos es una memoria que puede ser escrita y leída según sea requerido por el programa. Tiene las funciones de almacenamiento de datos (pila) y de variables. Este tipo de memoria es usualmente llamada Memoria de Acceso Aleatorio (*RAM*, por sus siglas en inglés). Cada localidad de memoria tiene una dirección única con la cual la *CPU* encuentra la información necesaria.

Asimismo, los microcontroladores están dispuestos para recibir un voltaje de alimentación, para la conexión de un cristal de cuarzo que regula la frecuencia de trabajo y para soportar su comunicación con los periféricos externos que controla. También requieren de una interfaz para comunicarse con la circuitería externa. Esta interfaz se denomina comúnmente como *puerto*. Existen puertos de entrada y salida, los cuales permiten que las señales (o datos) sean leídos del exterior o mandados al exterior del microcontrolador.

Recursos auxiliares

Según las aplicaciones a las que orienta el fabricante cada modelo de microcontrolador, incorpora una diversidad de complementos que refuerzan la potencia y la flexibilidad del dispositivo. Entre los recursos más comunes se encuentran los siguientes:

- *Circuito de reloj*. Se encarga de generar los impulsos que sincronizan el funcionamiento de todo el sistema.
- *Temporizadores*. Proveen una referencia en el tiempo para la ejecución del programa. Esta señal determina en qué momento los datos deben ser escritos o leídos de la memoria. Así mismo, provee la sincronía con los dispositivos conectados al microcontrolador (Periféricos).
- *Perro Guardián o WatchDog*. Se emplea para provocar una reinicialización cuando el programa queda bloqueado.
- *Convertidores A/D*. Para poder recibir y procesar señales analógicas.
- Sistema de protección ante fallos de alimentación
- *Estados de reposo*. Gracias a los cuales el sistema queda congelado y el consumo de energía se reduce al mínimo.

2.4.1. Arquitectura

Los microcontroladores pueden identificarse por su arquitectura, ya sea arquitectura *Von Neumann* o arquitectura *Harvard*.

Arquitectura Von Neumann

Esta arquitectura se caracteriza por tener la *CPU* y la memoria interconectada por un *bus* de direcciones y datos común. Hay aspectos positivos en esta configuración como los accesos a tablas almacenadas en *ROM* y un conjunto de instrucciones más ortogonal. El *bus* de direcciones es usado para identificar qué localidad de memoria está siendo accesada, mientras que el *bus* de datos es utilizado para trasladar información entre la *CPU* y alguna localidad de memoria o viceversa.

La principal ventaja de la arquitectura *Von Neumann* (figura 2.19) es que se tiene un *bus* de direcciones y de datos uniendo la memoria con la *CPU*. Una desventaja podría ser que el apuntador de programa o algún otro registro se corrompieran y apuntara a la memoria de datos y se tomara ésta momentáneamente como memoria de programa. Consecuentemente se ejecutaría una instrucción no deseada o un error en la decodificación de la instrucción.

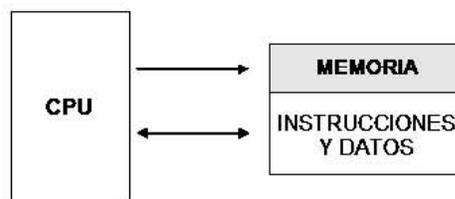


Fig. 2.19. Arquitectura VonNeumman.

Arquitectura Harvard

Esta arquitectura se caracteriza por tener *buses* separados para la memoria de programa y la memoria de datos. Una de las ventajas de la arquitectura *Harvard* (figura 2.20) es que la operación del microcontrolador puede ser controlada más fácilmente si se presentara una anomalía en el apuntador de programa. Existe

otra arquitectura que permite accesos a tablas de datos desde la memoria de programa, esta arquitectura es llamada arquitectura *Harvard* modificada.

Esta última arquitectura es la dominante en los microcontroladores actuales, ya que la memoria de programa es usualmente *ROM*, *OTP*, *EPROM*, *EEPROM* o *FLASH* mientras que la memoria de datos es usualmente *RAM*. Consecuentemente, las tablas de datos pueden estar en la memoria de programa sin que sean perdidas cada vez que el sistema es apagado. Otra ventaja importante en la arquitectura *Harvard* modificada es que las transferencias de datos pueden ser traslapadas con los ciclos de decodificación de instrucciones. Esto quiere decir que la siguiente instrucción puede ser cargada de la memoria de programa mientras se está ejecutando una instrucción interviniendo la memoria de datos. La desventaja de la arquitectura *Harvard* modificada podría ser que se requieren instrucciones especiales para acceder a los valores en *RAM* y *ROM* haciendo la programación un poco complicada.

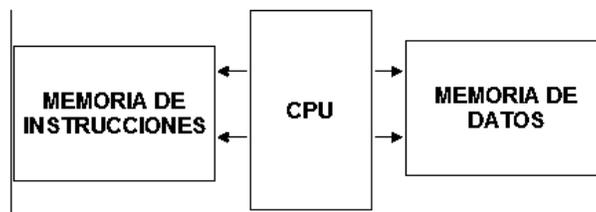


Fig. 2.20. Arquitectura Harvard.

Arquitectura RISC

Por otra parte, el procesador de los microcontroladores modernos corresponde a la arquitectura de Computadoras de Juego de Instrucciones Reducido (*RISC*, por sus siglas en inglés), que se identifica por poseer un repertorio de instrucciones máquina pequeño y simple, de forma que la mayor parte de las instrucciones se ejecutan en un ciclo de instrucción. Otra aportación frecuente que aumenta el rendimiento de los procesadores es el fomento del paralelismo implícito, que consiste en la segmentación de los mismos (*pipe-line*), descomponiéndolo en etapas para poder procesar una instrucción diferente en cada una de ellas y trabajar con varias a la vez

2.4.2. Familias de microcontroladores

En la actualidad existe una gran variedad de familias de microcontroladores de ocho *bits*, de distintos fabricantes, entre los que se puede mencionar *ATMEL*, *Intel*, *Microchip*, *Motorola*, *National Semiconductor*, *Texas Instruments*, entre muchos otros.

A continuación se dará una descripción breve de los microprocesadores de la familia *AVR* de *ATMEL*.

Familia *AVR* de *ATMEL*

La familia *AVR* es una familia de microcontroladores *RISC* de ocho *bits*, su arquitectura se basa en el modelo Harvard modificado, lo cual le permite almacenar datos constantes en la memoria de programa además de las instrucciones.

La estructura del procesador es la misma en todos los dispositivos *AVR*. Todos estos dispositivos cuentan con memoria de programa *Flash* y ejecutan esencialmente el mismo conjunto de instrucciones. La mayoría de estos microcontroladores posee 118 instrucciones y los modelos más avanzados cuentan con un total de 130 instrucciones agrupadas en cuatro grupos: instrucciones aritméticas y lógicas, instrucciones de salto, instrucciones de transferencia de datos y las instrucciones de prueba *bit a bit*.

Algunos de los dispositivos cuentan con un solo temporizador (*timer*) de ocho *bits*, mientras que otros cuentan con temporizadores de 8 y 16 *bits*. Algunos de los dispositivos cuentan con convertidor analógico digital de 10 *bits* de resolución, y algunos otros cuentan con uno o más puertos de comunicación serial asíncrona (*UART*) y comunicación síncrona (*SPI*). La mayoría de los miembros de esta familia cuenta con dos modos de bajo consumo y algunos otros cuentan con tres. La mayoría de los microcontroladores de esta familia cuentan con la característica de poder programarlos dentro del sistema (*ISP*, por sus siglas en inglés), esto permite la actualización del software sin la necesidad de remover el circuito de la tarjeta de aplicación final.

2.5. Estándares de comunicación para PC

Es importante mencionar que después de realizar todos los procedimientos necesarios para que una señal analógica pueda ser procesada por una computadora, es necesario que pase por las etapas descritas en

los apartados anteriores. Una vez que la información de interés ha sido procesada por un microcontrolador, éste debe ser capaz de comunicarse con la computadora para enviarle dicha información. Para ello, existen varios protocolos de comunicación, los cuales permiten el intercambio de información entre el microcontrolador y la computadora a través del puerto serie de ésta última.

Existen varios protocolos estándar de comunicación, entre los que podemos mencionar los protocolos RS232, RS422, RS485, la configuración I²C, entre otros.

2.5.1. Protocolo de comunicación RS-232

El protocolo RS-232 define una transferencia de datos de un punto a otro. Esta interfaz se conecta a través de un cable relativamente corto, de hasta 15 m entre los dispositivos a comunicar, y soporta velocidades de transmisión de datos de 50 a 115,200 baud (bits por segundo). A pesar de ser el protocolo de comunicación más viejo, también es el más usado.

El estándar de comunicación RS-232 diferencia los tipos de transmisor/receptor como DTE, se refiere al equipo terminal de datos, por ejemplo una computadora y el DCE referente al equipo de comunicación de datos, como un módem.

La definición eléctrica-mecánica de las terminales del conector utilizado en el protocolo RS-232 es la siguiente: el conector estándar para esta interfaz consta de 25 terminales y se denomina DB-25, aunque en muchos equipos se utiliza un conector de 9 terminales que se llama DB-9 (figura 2.21). Aunque en algunos casos es suficiente utilizar sólo tres terminales, dos se utilizan como conductores portadores de datos (TxD y RxD) y el tercero es un conductor de tierra de señal, que sirve como camino de retorno de la corriente de la señal. La función de cada terminal según la norma RS-232 se enuncia a continuación.

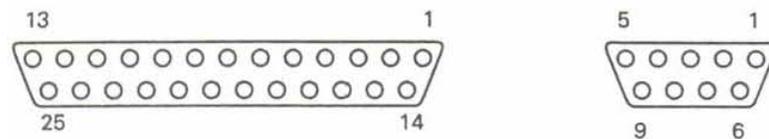


Fig. 2.21. Conectores DB-25 y DB-9.

- Tierra

FG Estructura de tierra. Se conecta al chasis o la estructura de metal del equipo. Provee un elemento de protección contra fallas del equipo y también ayuda a reducir el efecto de ruido.

SG Todas las señales RS-232 son referenciadas a esta tierra. Es esencial para la conexión de la interfaz.

- Datos

TD Los datos son transmitidos del DTE (la computadora) al DCE (módem)

RD Es el receptor de datos en el DTE provenientes del DCE

- Líneas de lectura de datos

RTS Esta señal verifica que el DTE está listo para enviar algún dato

CTS Indica cuando el DCE está preparado para aceptar datos

- Líneas de lectura de equipo

DTR Usada generalmente para indicar al DCE que el DTE está encendido y listo para funcionar.

DSR Indica que el DCE está encendido y listo para operar

- Lectura del módem

DCD Esta señal indica al DTE que la conexión remota con el DCE (módem) está hecha.

La tabla 2.2 muestra la función de cada una de las terminales para los conectores DB-9 y DB-25,

CONECTOR DB-25	ABREVIACIÓN	CONECTOR DB-9
1	FG	-
2	TD	3
3	RD	2
4	RTS	7
5	CTS	8
6	DSR	6
7	SG	5
8	DCD	1
20	DTR	4

Tabla 2.2. Identificación de terminales para conectores RS-232.

Características eléctricas

El estándar RS-232 utiliza lógica negativa; esto significa que el emisor debe suministrar una tensión comprendida entre -5V y -15V para representar un nivel alto y un voltaje comprendido entre +5V y +15V para representar un nivel bajo. Por otro lado, el receptor interpretará cualquier valor de tensión comprendido entre -3V y -25 V como un nivel alto y cualquier voltaje entre +3V y +25V como un nivel bajo. Además utiliza fuentes bipolares de alimentación. También permite que datos de 5, 6, 7 u 8 bits sean transmitidos ya sea con paridad par o impar a cierta velocidad de transmisión, típicamente, 75, 150, 600, 1200, 2400, 4800, 9600, 19200, etc.

Conversión de niveles de voltaje

Una de las dificultades del RS-232, desde el punto de vista de un diseñador de hardware, son los valores de voltaje utilizados para caracterizar un '0' y un '1' lógicos. Afortunadamente existen circuitos integrados que permiten adaptar los voltajes necesarios para que el estándar RS-232 funcione adecuadamente y que operan con un voltaje simple de 5V, estos dispositivos poseen internamente, un duplicador de voltaje que permite incrementar +5V hasta +10V y un inversor de voltaje para convertir +10V a -10V.

Una de las primeras compañías que explotó esta tecnología fue MAXIM. La figura 2.22 muestra el uso de la conversión de voltaje para la interfaz RS-232.

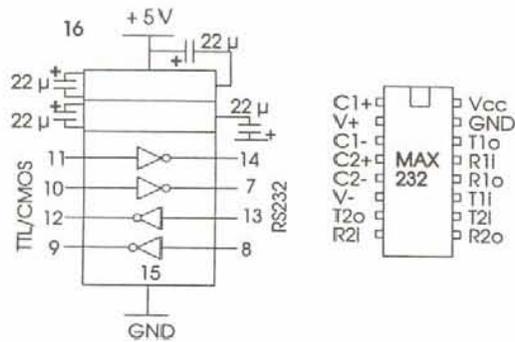


Fig. 2.22. Conversión de voltaje para la interfaz RS-232.

Una vez que han sido descritos los elementos necesarios que deben ser considerados para el diseño del equipo de registro de señales electroencefalográficas, se procederá al diseño de cada uno de las parte que integran dicho sistema. Lo cual se tratará en el siguiente capítulo.

CAPÍTULO 3

DISEÑO E IMPLEMENTACIÓN DEL SISTEMA

En este capítulo se hará una descripción del sistema de registro de señales electroencefalográficas, donde se definirán todas las funciones que serán llevadas a cabo por el equipo. La descripción del sistema se subdividirá en los diferentes módulos que lo componen. Además de la descripción del *hardware*, se describirá el *software* desarrollado.

3.1. Descripción general del sistema

El diseño del sistema de registro de señales electroencefalográficas se concibe bajo dos aspectos principales. El primero, corresponde al desarrollo de *hardware*, el cual comprende tanto el diseño de circuitos analógicos como la implementación de circuitos digitales. El segundo corresponde al diseño del *software*, el cual será explicado más adelante.

3.2. Diseño del hardware

El diseño del hardware se basa en el diagrama de bloques general mostrado en la siguiente figura,

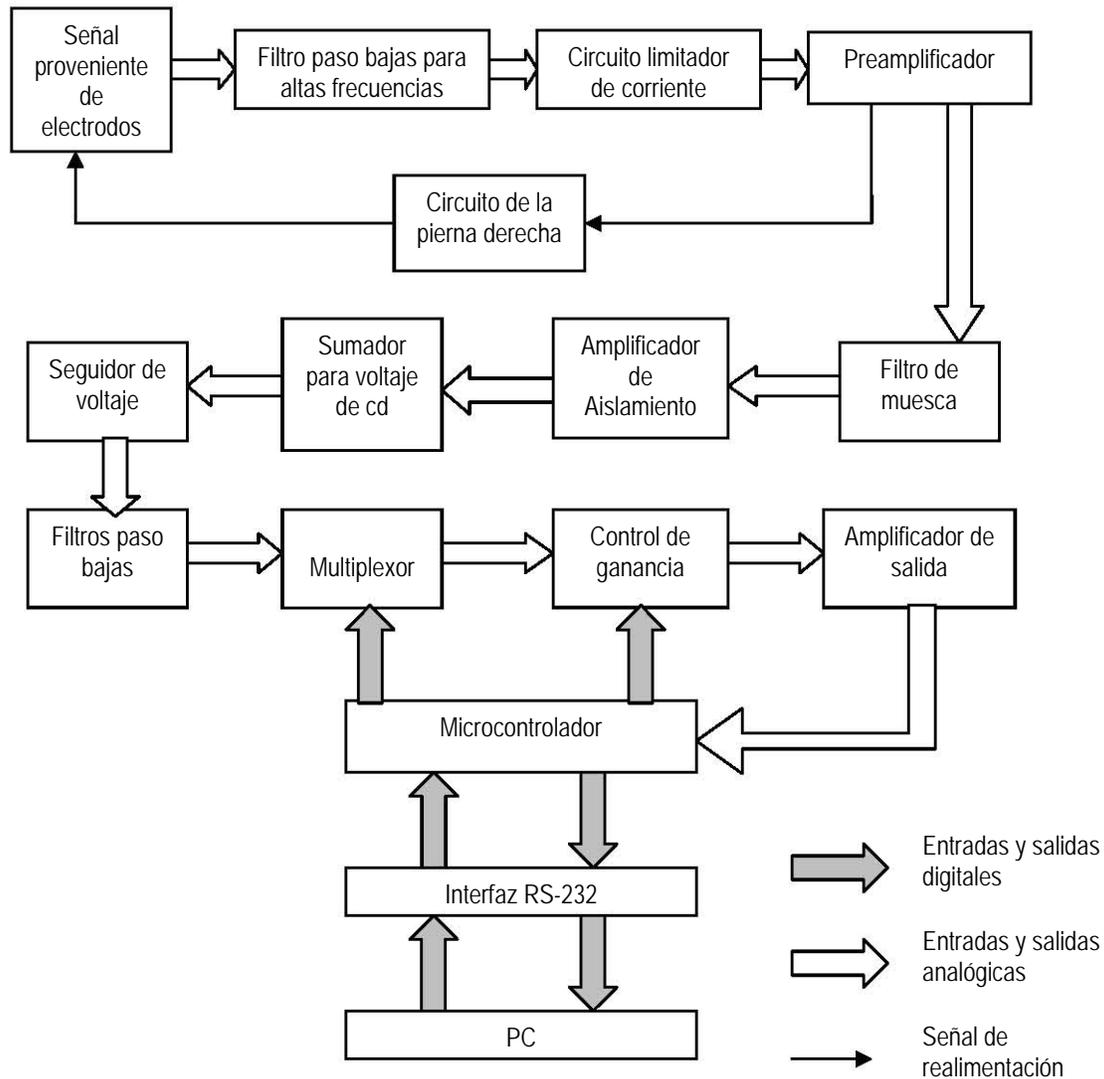


Fig. 3.1. Diagrama de bloques del sistema.

La primera etapa consiste en obtener la señal EEG del cerebro por medio de los electrodos. La segunda etapa está formada por un filtro pasobajas para altas frecuencias y un circuito limitador de corriente para proteger al paciente de cualquier falla que se pudiera presentar en los circuitos. Los siguientes bloques corresponden a: el preamplificador y al circuito de la pierna derecha, éste último es un sistema de realimentación entre el preamplificador y el paciente; el filtro de muesca, así como por el

amplificador de aislamiento. Posteriormente se presenta la etapa de adquisición de datos, la cual está gobernada por el microcontrolador que regula un multiplexor, para obtener distintos valores de frecuencia de corte para los filtros paso bajas, los cuales regulan el ancho de banda de las señales de interés, y un interruptor digital para controlar diversos valores de ganancia en el amplificador de salida. En este apartado se explicará con detalle la manera en la que opera cada uno de los módulos que conforman el sistema de adquisición de datos de señales electroencefalográficas, así como el esquema de cada circuito utilizado para este fin.

3.2.1. Registro de la señal

El registro de las señales electroencefalográficas es más difícil que el de otros biopotenciales, porque estas señales tienen voltajes menores. De acuerdo al libro *Fundamentals of EEG Technology*, los electrodos de superficie son los que se utilizan comúnmente para llevar a cabo el registro de señales electroencefalográficas. Según la empresa Instrumentación y Componentes, el mejor material de construcción para electrodos de registro EEG, es el compuesto por un 99.99% de plata pura con una capa superficial de plata clorurada. El cable empleado para este tipo de electrodos está compuesto por un núcleo de 128 filamentos de cobre de 0.05 mm de diámetro, obteniendo así una sección normal de 0.25 mm². El aislamiento es de silicona engomada. Estas características permiten que los electrodos posean mayor flexibilidad al momento de colocarlos.

3.2.2. Eliminación de frecuencias altas

Para eliminar las señales de alta frecuencia, tales como las frecuencias de radio, que se introducen al sistema de acondicionamiento de señales por medio de los cables de los electrodos y que pudieran distorsionar las señales a la entrada del módulo de acondicionamiento de la señal, se implementó un filtro paso bajas para eliminar frecuencias por arriba de los 240 kHz. La figura 3.2 muestra dicho arreglo.

Para simplificar el análisis de este filtro se consideraron valores de resistencia y capacitancia iguales, es decir, se hizo $R_1=R_2=R$ y $C_1=C_2=C_3=C$, por lo que la función de transferencia de entrada y salida diferenciales, se presenta a continuación.

$$\frac{V_{sal}}{V_{ent}} = \frac{1}{3RCs + 1} \quad (3.1.)$$

Donde $V_{sal}=V_a-V_b$ y $V_{ent}=V_1-V_2$

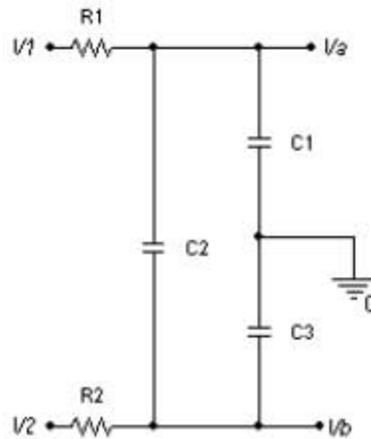


Fig. 3.2. Filtro paso altas.

3.2.3. Protección por sobre corrientes

Para proteger al paciente, contra una demanda de exceso de corriente que se pudiera presentar en el circuito de acondicionamiento de la señal, se implementó un arreglo de transistores (ver figura 3.3), con el fin de drenar la sobre corriente a través de ellos sin tener que afectar al paciente.

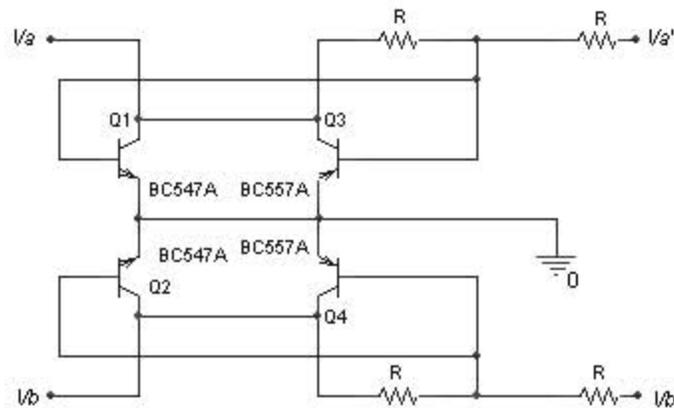


Fig. 3.3. Circuito de protección por sobre corriente.

En este caso, los transistores funcionan como *diodos clamping*. Es decir, cuando el voltaje sobre uno de estos *diodos* excede los 0.2 V, estos comienzan a conducir corriente, pero debajo de este nivel de voltaje funcionan como circuito abierto, permitiendo el paso de unos cuantos pico amperes. Sin embargo, si

el voltaje entre la unión base-emisor de los transistores sobrepasa los 0.7 V, necesarios para polarizar esta unión, comienzan a conducir corriente en un orden de magnitud mayor. Para prevenir que el voltaje alcance este valor, se colocan las resistencias R de 2.21 k Ω .

La forma descrita previene que algún exceso de corriente fluya de las conexiones de los circuitos al paciente. Los transistores utilizados para este fin son tipo TBJ, BC547 y BC557, los cuales cumplen con la función antes mencionada.

3.2.4. Diseño del preamplificador

Como se mencionó en el capítulo anterior, el amplificador de instrumentación está constituido con base en tres amplificadores operacionales; es uno de las configuraciones más usadas para amplificar señales de biopotenciales, debido a sus características de alta impedancia de entrada, baja impedancia de salida, respuesta en frecuencia y su alto rechazo a señales de modo común.

El diseño del preamplificador representa la parte más crítica de la etapa de amplificación del sistema ya que de esta etapa depende que se registre la señal de biopotencial de manera confiable. En este sentido, se debe contar con un diseño apropiado para que el preamplificador pueda minimizar, en la medida de lo posible, la señales de interferencia que están inmersas en el registro de señales bioeléctricas. Asimismo, se debe evitar la saturación de las señales registradas debido a los voltajes de CD que se presentan en razón del contacto electrodo-piel. En los siguientes apartados se dará cabida a la descripción de la forma en que se abordó esta problemática, en este proyecto.

3.2.4.1. Circuito de la pierna derecha

A pesar de utilizar el amplificador de instrumentación para llevar a cabo el registro de señales bioeléctricas, puesto que garantiza la reducción de las señales en modo común. Este tipo de señales es muy difícil de eliminar por varias causas, entre ellas destacan: la variación de las impedancias de entrada en los amplificadores operacionales utilizados en la configuración del amplificador de instrumentación, lo cual provoca que el voltaje en modo común se convierta en un voltaje de entrada diferencial, por tal motivo es importante reducir este voltaje tanto como sea posible; a esto se suma el hecho de que la razón de rechazo en modo común de los amplificadores operacionales está limitada.

Con base en lo descrito anteriormente, se propone la conexión de un circuito extra, denominado circuito de la pierna derecha, con el fin de permitir la circulación de las corrientes de polarización del amplificador, como se explicó en el capítulo anterior, y para reducir las interferencias debidas al voltaje en modo común.

El circuito de la pierna derecha normalmente se usa con amplificadores diferenciales de biopotenciales para reducir el voltaje en modo común. En el capítulo anterior se hizo una descripción de las ventajas que presenta la conexión de este circuito al amplificador de instrumentación. Debido a que en electrocardiografía se acostumbra conectar este circuito a la pierna derecha del paciente, se le conoce como circuito de la pierna derecha (*DRL*, por sus siglas en inglés), aunque para otro tipo de registros el electrodo de este circuito se puede conectar en cualquier otra parte del cuerpo. Por ejemplo, en el caso de electroencefalografía se conecta en la frente del paciente.

Para medir el voltaje en modo común, del amplificador de instrumentación, en las salidas de los amplificadores U1A y U2A, se conecta el arreglo resistivo conformado por R5 y R6, figura 3.4.

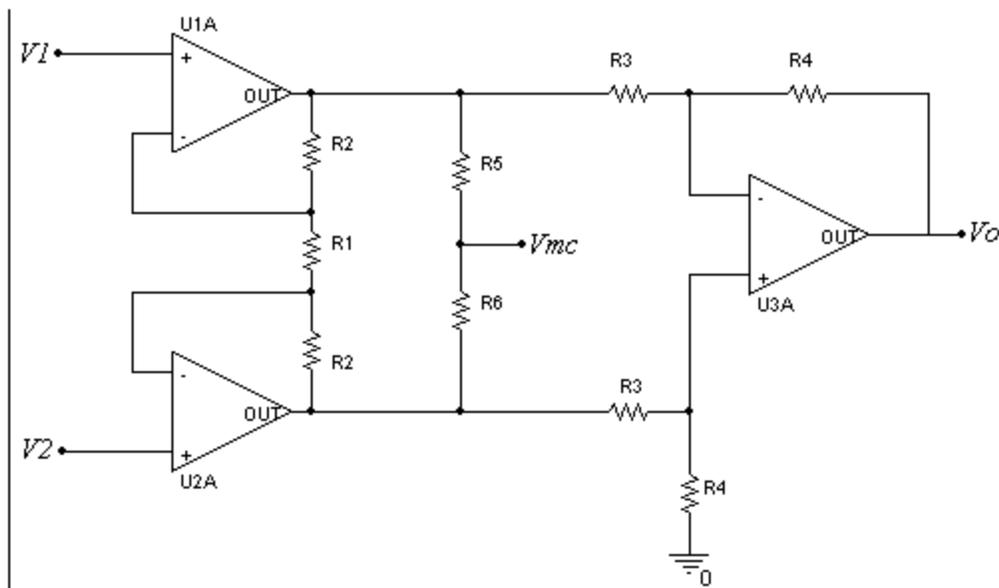


Figura 3.4. Obtención del voltaje en modo común.

El circuito de la pierna derecha consiste en un amplificador operacional conectado en configuración de integrador. El amplificador sensa el voltaje en modo común, V_{mc} , en el amplificador de instrumentación y lo realimenta hacia el paciente, figura 3.5.

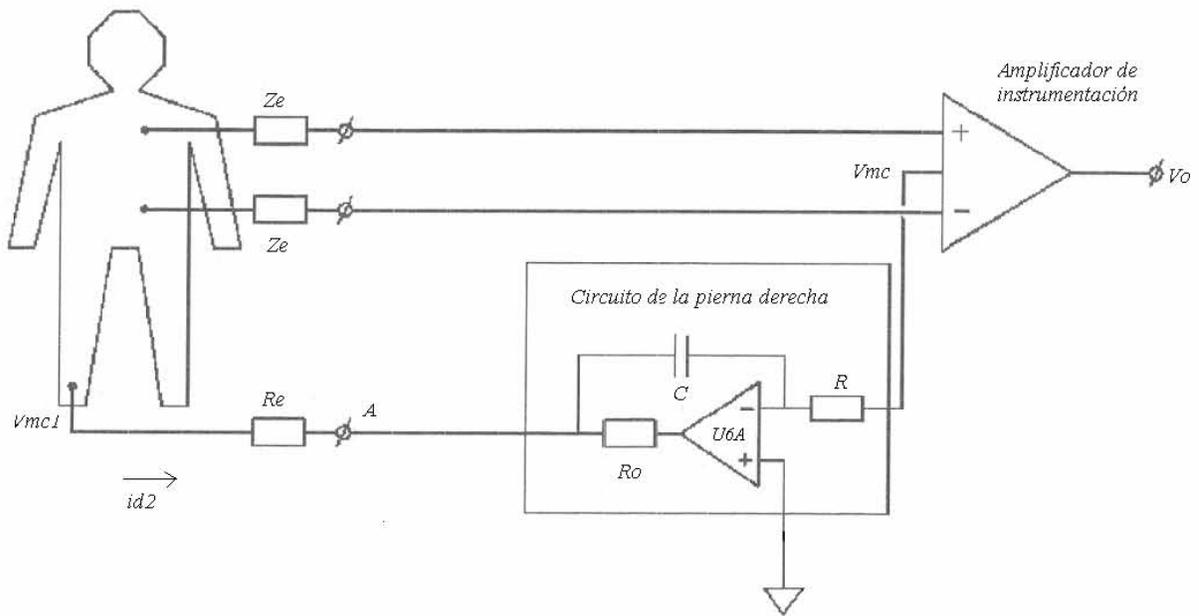


Fig. 3.5. Diagrama de conexión del circuito de la pierna derecha.

Debido al valor alto de impedancia de entrada que presenta el amplificador operacional U6A, el paso de corriente a la entrada de la terminal inversora está muy limitada. Por su parte, la resistencia R_0 limita la corriente a través del electrodo de la pierna derecha para evitar que una posible saturación del amplificador operacional genere una circulación de corriente elevada hacia el paciente, por lo que se recomienda que este valor de resistencia se encuentre en el rango de $30\text{ k}\Omega$ y $1\text{ M}\Omega$.¹ R_e representa la impedancia del electrodo de la pierna derecha, regularmente a este electrodo se le asigna un valor de impedancia $10\text{ k}\Omega$,² el cual se conecta directamente al paciente. Asimismo, i_{d2} , representa la corriente, proveniente del paciente, que fluye hacia tierra a través del circuito de la pierna derecha.

Dado que el circuito U6A opera en modo inversor, el voltaje en la salida está definido como sigue,

$$V_0 = -GV_{mc} \quad (3.2.)$$

donde G representa la ganancia del circuito, la cual está definida por los valores de R y C ,

¹ Winter, B.B. and Webster, J. G. *Driven-right-leg circuit design*, IEEE Transactions on Biomedical Engineering, vol.30, no. 1, pp. 62-65, Jan. 1983.

² idem

$$G = \frac{1}{RCs} \quad (3.3.)$$

Con base en el circuito de la figura 3.5, haciendo análisis de corrientes en el nodo A y considerando que el voltaje V_{mc1} es aproximadamente el mismo que V_{mc} , se obtiene la siguiente expresión,

$$V_{mc} = \frac{R_e}{1+G} i_{d2} \quad (3.4.)$$

En la ecuación 3.4 se puede observar que a medida que se incrementa la ganancia del circuito, de la pierna derecha, el valor del voltaje en modo común V_{mc} disminuye. De acuerdo a las recomendaciones hechas por Metting VanRijn³, se eligieron valores de resistencia y capacitancia de 10 k Ω y 1nf respectivamente, para la implementación del circuito DRL, con lo cual se obtuvo un valor de ganancia de 100,000. Esto significa que el voltaje en modo común del circuito se decreta en un factor de 0.00001 aproximadamente.

Con esta configuración se prevé disminuir el voltaje de modo común, que pueden ser causadas por las corrientes inducidas en el cuerpo del paciente, de manera eficaz y segura para el mismo. Además, permite el cierre de las corrientes de polarización de los amplificadores hacia tierra, la cual se lleva a cabo a través del paciente, que con las medidas antes descritas, no representa un riesgo para el paciente.

3.2.4.2. Reducción del voltaje de CD en el amplificador de instrumentación

En mediciones de señales bioeléctricas es difícil mantener ganancias elevadas en la primera etapa de amplificación, debido al voltaje de CD que se presenta en los electrodos, pues éste saturaría la salida del amplificador de instrumentación y con esto se perdería la señal de interés, ya que poseen voltajes muy pequeños. Este hecho limita los valores de ganancia en las primeras etapas de amplificación, debido a los problemas de saturación en los que se puede caer. Por lo tanto, para permitir valores de ganancia altas, es necesario acoplar las señales en AC, pues no olvidemos que para obtener un valor aceptable de razón de rechazo en modo común, el amplificador debe poseer un valor de ganancia alta. Dicho acoplamiento puede llevarse acabo colocando filtros paso altas a la entrada de los amplificadores de la primera etapa del

³MettingVanRijn, A. C., Peper, A. and Grimbergen, A. *High quality recording of bioelectric events II:a low noise low power multichanel amplifier design*, Med. & Biol. Eng. & Comput., vol. 29, pp. 433-440, 1991

amplificador de instrumentación, sin embargo, esto trae consigo otras desventajas, ya que las resistencias que forman parte de estos filtros reducen la impedancia de entrada de los amplificadores.

Para superar estos inconvenientes, se propuso utilizar un circuito con ventajas sobre los diseños tradicionales, el cual se describirá a continuación.

El circuito está construido con la configuración clásica del amplificador de instrumentación de tres amplificadores operacionales, con la diferencia de que a éste se le conecta una fuente de voltaje flotante en forma de lazo cerrado, desde la salida del amplificador de instrumentación hacia la entrada del circuito, en serie con el resistor que proporciona ganancia al amplificador de instrumentación, este arreglo se muestra en la figura 3.6.

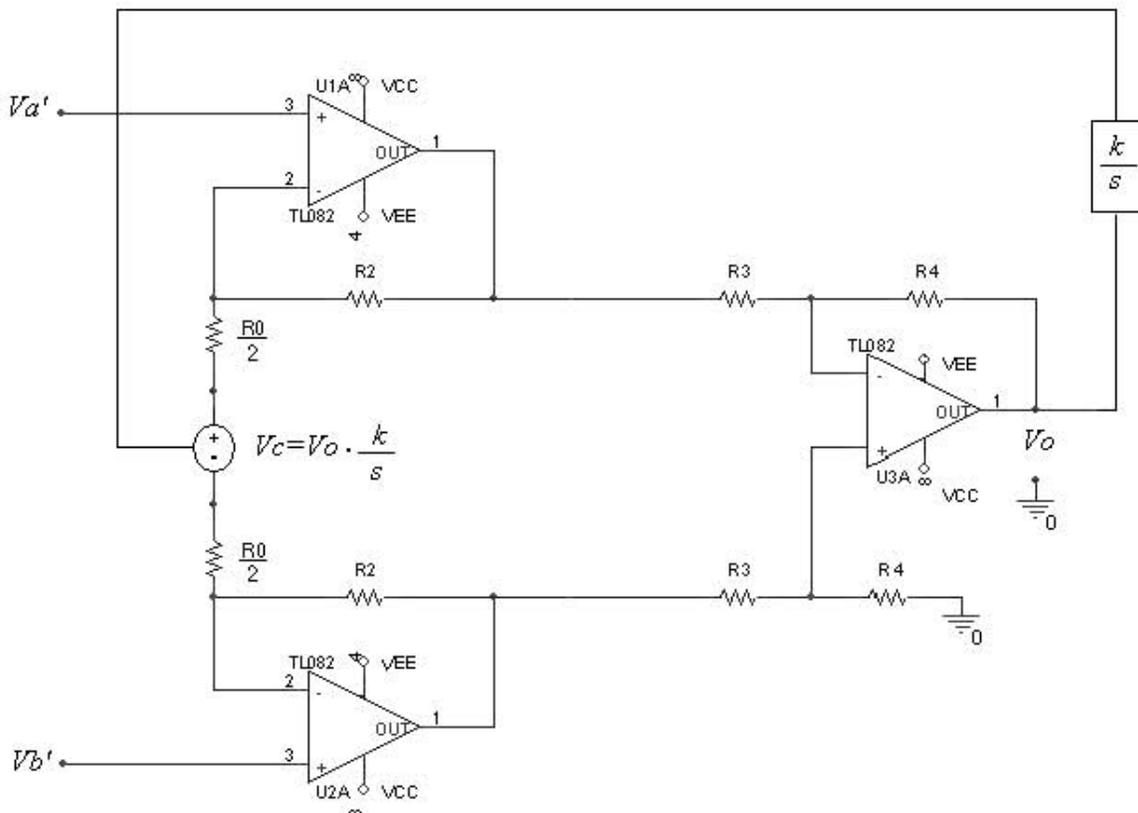


Fig. 3.6. Esquema propuesto para la eliminación de voltajes de CD.

La construcción de la fuente de voltaje se realiza con base en un circuito integrador, cuyo voltaje de salida está representado por la ecuación 3.5. El cual se conecta para cancelar la componente de CD

que se tiene desde la entrada del amplificador de instrumentación. La función de este integrador es obtener la componente de CD que tenga la señal para posteriormente invertirla y regresarla a la etapa inicial del amplificador de instrumentación para anularla.

$$V_c = -\frac{1}{RCs} \cdot V_o \quad (3.5.)$$

Por otra parte, mediante el análisis del diagrama de bloques que se muestra en la figura 3.7, es posible obtener la función de transferencia del circuito de la figura 3.6, donde A_D corresponde a la ganancia del amplificador de instrumentación.

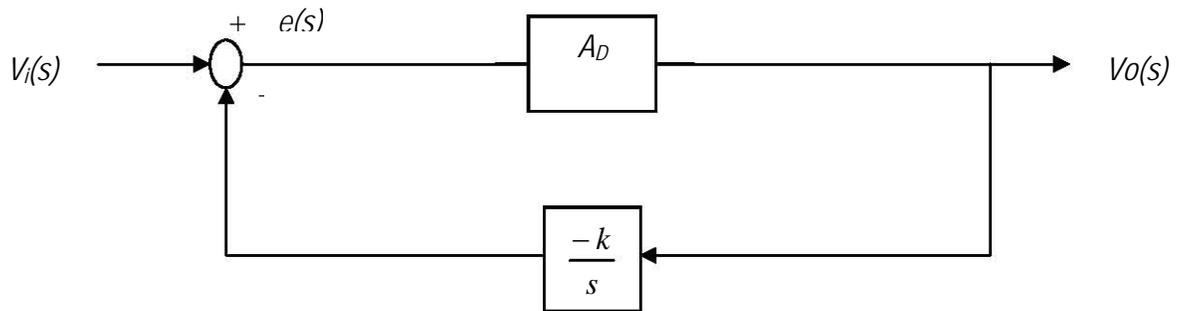


Fig. 3.7. Diagrama de bloques correspondiente al circuito de la figura 3.6.

Realizando el análisis en el nodo sumador de la figura 3.7 se obtienen los siguientes resultados.

$$e(s) = V_i(s) + V_o(s) \left(\frac{-k}{s} \right) \quad (3.6.)$$

$$V_o(s) = e(s) \cdot A_D \quad (3.7.)$$

Despejando $e(s)$ de la ecuación 3.7 y sustituyendo el resultado en la ecuación 3.6 tenemos:

$$V_o(s) \cdot \left(1 + \frac{A_D k}{s} \right) = V_i(s) A_D \quad (3.8.)$$

Por lo tanto la ecuación correspondiente a la función de transferencia será,

$$\frac{V_o(s)}{V_i(s)} = \frac{A_D s}{s + A_D k} \quad (3.9.)$$

Donde k representa la ganancia del integrador multiplicada por la ganancia de los optoacopladores.

En cuanto al integrador, la frecuencia de corte está dada por,

$$f_c = \frac{k \cdot A_D}{2\pi} \quad (3.10.)$$

Donde

$$k = \frac{1}{RC} \cdot k_i \quad (3.11.)$$

k_i representa la ganancia de los optoacopladores.

Cabe mencionar que la señal de salida del integrador no se conecta de manera directa al punto antes referido, para no modificar las características del amplificador de instrumentación. La conexión se realiza a través de un arreglo de circuitos optoacopladores, en configuración antiparalela, lo que permite que el circuito opere con voltajes positivos y negativos en sus terminales. Para este efecto se utilizaron optoacopladores de propósito general 4N35.

La ganancia de los optoacopladores se puede obtener, de manera experimental, mediante el arreglo mostrado en la figura 3.8., ya que en la hoja de especificaciones de éstos no se especifica dicho valor de ganancia.

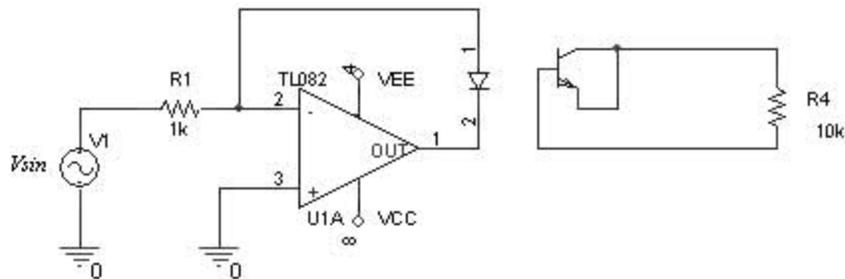


Fig. 3.8. Arreglo de optoacopladores.

Para obtener este valor de ganancia se sugiere variar la tensión V_{sin} que alimenta las terminales del optoacoplador y se mide el valor de tensión correspondiente en las terminales de la resistencia R_4 ⁴. En este caso, el arreglo presenta una ganancia k_i de 0.9mV/V aproximadamente.

Para obtener el valor de los parámetros del circuito integrador se realizó el siguiente procedimiento. Conociendo el valor de ganancia del amplificador de instrumentación, 533 aproximadamente, y proponiendo la frecuencia de corte del integrador en 0.1 Hz, a partir de la ecuación 3.10, se calculó el valor de k . Posteriormente, se propuso un valor de capacitancia de 47 μ f, para obtener un valor de resistencia de un orden de magnitud moderado, y tomando en cuenta la ganancia del optoacoplador $k_i = 0.9$ mV/V, se obtuvo el valor de $R=33$ k Ω , con base en la ecuación 3.11. El circuito completo se muestra en la figura 3.9.

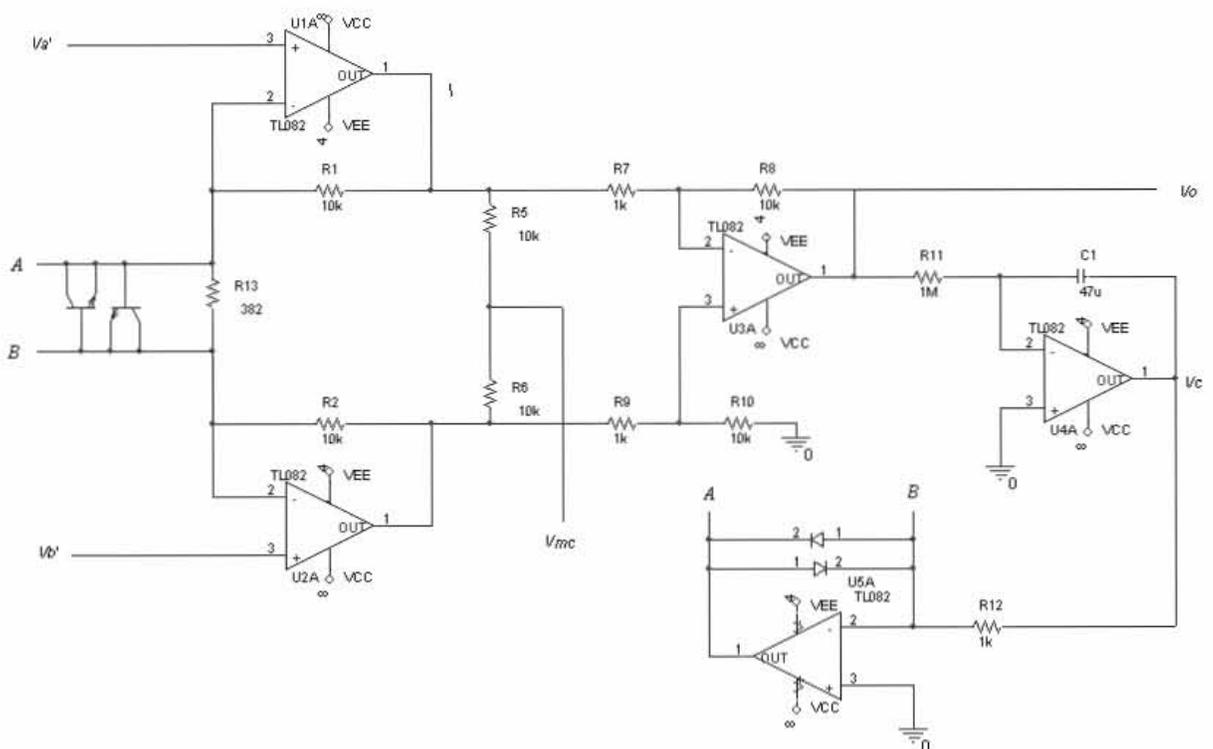


Fig. 3.9. Circuito de instrumentación con supresión de voltaje de CD.

En esta figura se aprecia que la señal de salida del amplificador de instrumentación V_o pasa a través del circuito en configuración de integrador, cuya salida V_c , se conecta al amplificador U5A para

⁴ Spinelli, Enrique M. and Mayosky, Miguel Angel. *AC coupled three op-amp biopotential amplifier with active dc suppression*, IEEE Transactions on Biomedical Engineering, vol. 47, no. 12, pp. 1616-1619, Dec. 2000.

enviar dicho voltaje, a través del arreglo de optoacopladores, hacia la entrada del amplificador de instrumentación. Para el arreglo de la figura 3.9, se obtuvo un valor de ganancia de 533 aproximadamente.

Este arreglo presenta características favorables para ser utilizado en aplicaciones de registro de biopotenciales, debido a que es posible disminuir de manera muy conveniente el voltaje de cd en la etapa del preamplificador del sistema, con lo cual, es posible manejar valores altos de ganancia sin que se presenten problemas de saturación, aunque es claro que esta ganancia queda limitada por los voltajes de polarización de los circuitos integrados. De hecho esta configuración es recomendada para el diseño de amplificadores de señales electroencefalográficas.⁵

Dado que para la implementación de circuitos en aplicaciones biomédicas se recomienda utilizar dispositivos con entrada tipo FET ⁶, en este diseño se utilizaron circuitos integrados TL082 y TL084, ya que además de que cumplen con la característica antes mencionada, también poseen un valor CMRR alto.

3.2.5. Filtro de muesca

Debido a que esta es una aplicación en la que es preciso amplificar señales de muy bajo nivel (del orden de μV), puede haber una o más señales de ruido indeseable, como ya se explicó en el apartado anterior. Por lo que se necesita eliminar el ruido provocado por la señal de 60 Hz, para ello se debe contar con un filtro de muesca que ayude a eliminar este tipo de señal no deseada.

En este caso se recurrió al uso de un filtro en configuración doble T, configuración muy demandada en el diseño de este tipo de filtros, como el que se presenta en la figura 3.10. Mediante esta configuración es posible regular el factor de calidad del filtro mediante el potenciómetro P.

La elección de esta configuración de filtro de muesca se debió a que mientras la frecuencia central permanece constante, para un valor de RC determinado, la variación de la posición del cursor de P incide en el factor Q que varía el ancho de banda de la señal y en consecuencia la selectividad del filtro.

⁵ Spinelli, Enrique M. and Mayosky, Miguel Angel. *AC coupled three op-amp biopotential amplifier with active dc suppression*, IEEE Transactions on Biomedical Engineering, vol. 47, no. 12, pp. 1616-1619, Dec. 2000.

⁶Bronzino, Joseph D. *The Biomedical Engineering Handbook*, CRC PRESS, IEEE PRESS, 1995.

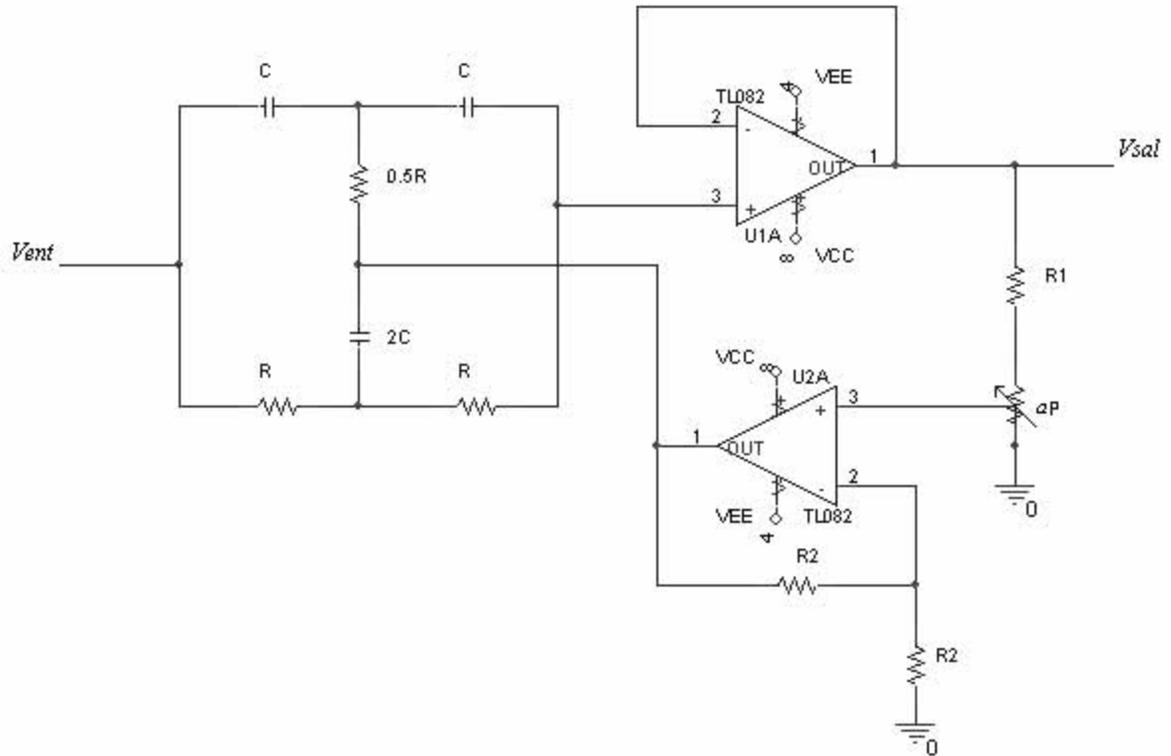


Fig.3.10. Filtro de muesca para suprimir la señal a 60 Hz.

El análisis del circuito nos lleva a la siguiente función de transferencia del filtro,

$$F(s) = \frac{s^2 + \omega^2}{s^2 + 4\left(1 - \frac{2\alpha P}{P + R_1}\right)\omega s + \omega^2} \quad (3.12.)$$

$$\omega = \frac{1}{RC} \quad (3.12a.)$$

Donde el factor de calidad queda definido como lo indica la expresión 3.13,

$$Q = \frac{1}{4\left(1 - \frac{2\alpha P}{P + R_1}\right)} \quad (3.13.)$$

α : representa el factor de proporcionalidad del potenciómetro P.

Para calcular los valores de los elementos que componen el filtro de muesca, se realizó el siguiente procedimiento:

Primero, se calculó el valor ω , mediante la ecuación 3.14,

$$\omega = 2\pi f \quad (3.14.)$$

donde f representa la frecuencia que se desea eliminar, en este caso $f = 60$ Hz.

Considerando un valor de $C = 0.22 \mu\text{f}$, tenemos que $R = 12 \text{ k}\Omega$. Sin embargo, el circuito se implemento con un valor de resistencia de $12.4 \text{ k}\Omega$, dando como resultado una frecuencia de supresión de 58 Hz .

Para este diseño se planteó la posibilidad de manejar un factor de calidad de 20, con el fin de disminuir el ancho de banda de la banda de supresión, para ello se propuso utilizar una resistencia R_1 de $1 \text{ k}\Omega$ y de acuerdo a la ecuación 3.13, se determinó utilizar un potenciómetro $P = 2 \text{ k}\Omega$, con el cual se puede regular el factor de calidad,. Sin embargo, en la práctica se obtuvo un factor de calidad de 18 para $\alpha P = 1.48 \text{ k}\Omega$, ya que con estos valores la señal de 60 Hz presentó una atenuación máxima.

3.2.6. Aislamiento

Para esta etapa se utiliza un amplificador de aislamiento, con la intención de separar los lazos de tierra del circuito, así como para proporcionar aislamiento al paciente de cualquier conexión con la fuente de alimentación, reduciendo así la probabilidad de una descarga, también ayuda a eliminar la interferencia de la frecuencia de línea.

Debido a los altos costos de los amplificadores de aislamiento por transformador, se seleccionó un amplificador de aislamiento de la compañía Burrn and Brown, amplificador por aislamiento capacitivo ISO122, que es de bajo costo. Este amplificador debe ser alimentado con una fuente de voltaje aislada y una no aislada y cada fuente maneja tierras separadas. En la figura 3.11 muestra en forma esquemática el amplificador de aislamiento.

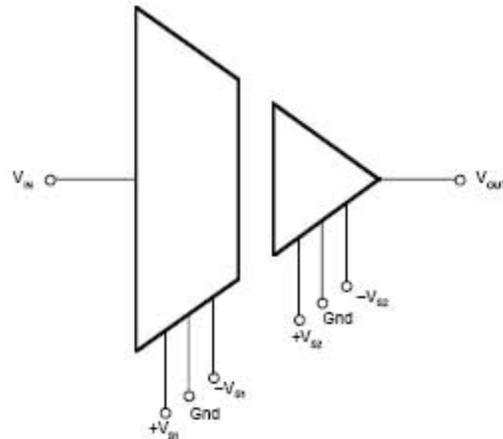


Fig. 3.11. Amplificador de aislamiento ISO122.

El amplificador de aislamiento ISO122 utiliza una sección de entrada y una salida galvánicamente aislada mediante capacitores de aislamiento de 1pF. La señal de entrada es modulada mediante un ciclo de trabajo y transmitida digitalmente a través de la barrera de aislamiento. La sección de salida recibe la señal modulada, la convierte y la regresa a un voltaje analógico, eliminando el rizo inherente a la etapa de demodulación. La siguiente figura muestra el diagrama de bloques del funcionamiento interno del circuito.

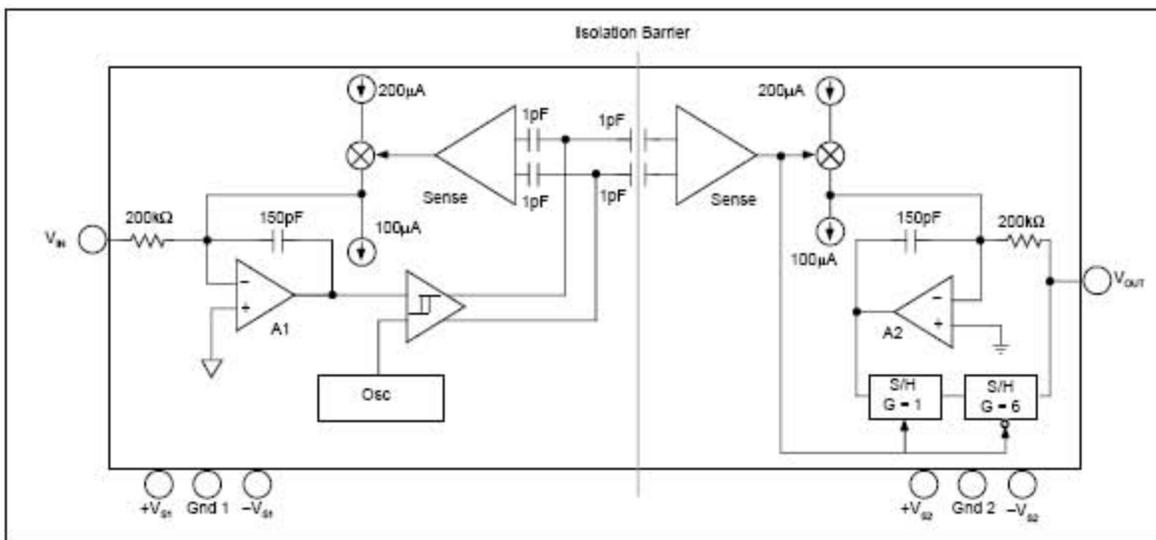


Fig. 3.12. Diagrama de bloques del circuito ISO122.

3.2.7. Sumador de voltaje

Considerando que el convertidor A/D que se utilizó para este proyecto acepta únicamente valores positivos de voltaje y dado que por la naturaleza de las señales electroencefalográficas son bipolares. Se utilizó un circuito sumador de voltaje, cuya configuración aparece en la figura 3.13. Lo anterior tiene la finalidad de acondicionar la señal de interés para ser conectada, sin ningún problema, a la entrada del conversor A/D del microcontrolador.

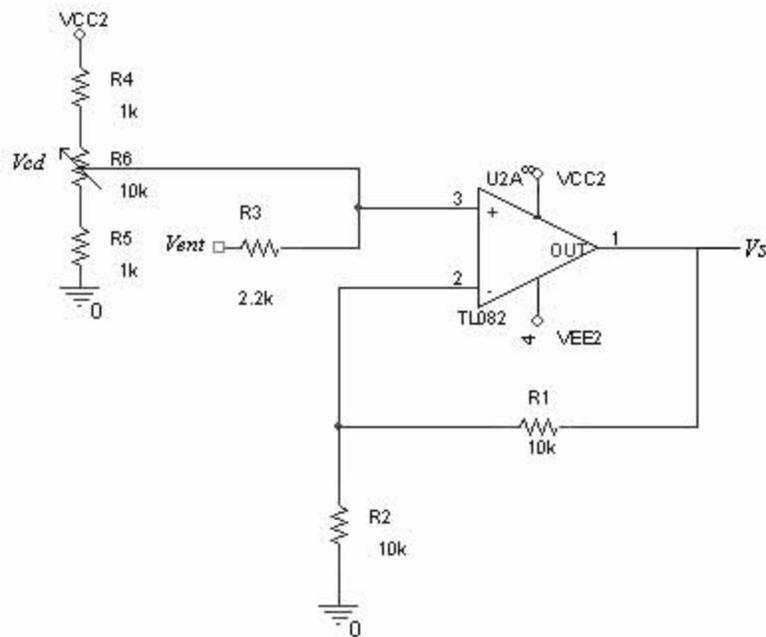


Fig. 3.13. Circuito sumador de voltaje.

La función de transferencia para este circuito se muestra en la siguiente expresión:

$$V_s = \left(1 + \frac{R_1}{R_2}\right)(V_{cd} + V_{ent}) \quad (3.15.)$$

Considerando que el convertidor A/D del microcontrolador, acepta voltajes de entrada de entre 0 y 5 V, se eligió un valor de V_{cd} de 1.25 V, para montar la señal registrada, lo cual permitirá que ésta entre íntegramente al canal del convertidor A/D, únicamente con valores positivos. El valor de V_{cd} se puede ajustar gracias a la conexión de un potenciómetro de 10k Ω .

Debido a que la salida de este circuito representa la entrada de cada uno de los filtros paso bajas, la salida de este amplificador, se conecta a un arreglo de tres circuitos seguidores de voltaje, para evitar que se presente una caída de potencial a la entrada de los filtros.

3.2.8. Filtro paso bajas

Para el diseño de los filtros paso bajas, se eligieron distintas frecuencias de corte, éstas son 35, 70 y 100 Hz. Lo anterior es debido a que para la realización de estudios electroencefalográficos en los laboratorios, es en estos rangos de frecuencia donde se basan para medir la actividad eléctrica cerebral, pues como ya se mencionó en apartados anteriores, el rango de frecuencia de la actividad eléctrica en el cerebro se encuentra en el de bajas frecuencias. Para esta etapa se propone el tipo de respuesta Butterworth de segundo orden, porque presenta una respuesta plana en la banda de paso y un comportamiento monótono en la banda de rechazo. La configuración utilizada en su implementación es la correspondiente a Sallen-Key, debido a que ésta última se recomienda para este tipo de filtros, figura 3.14.

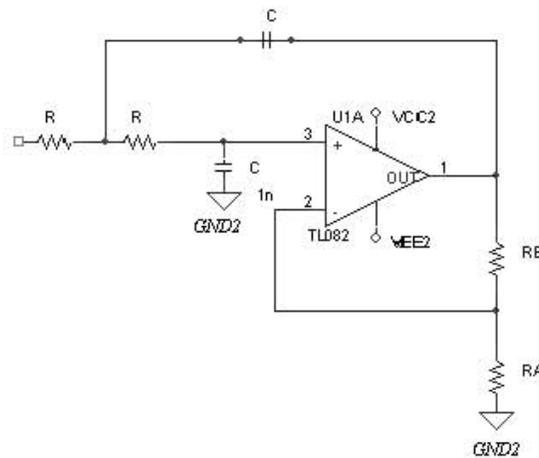


Fig. 3.14. Esquema de filtro paso bajas.

La función de transferencia del filtro paso bajas, en configuración Sallen-Key, está dada por la ecuación 3.16.

$$H(s) = A_f \frac{1}{R^2 C^2} \frac{1}{s^2 + \left(\frac{2}{CR} - \frac{R_B}{CRR_A} \right) s + \frac{1}{R^2 C^2}} \quad (3.16.)$$

donde A_f representa la ganancia del filtro y está dada por la siguiente expresión:

$$A_f = \left(\frac{R_B}{R_A} + 1 \right) \quad (3.17.)$$

Procedimiento de diseño

Para llevar a cabo el diseño de filtros paso bajas en configuración Sallen-Key de segundo orden, se recomienda seguir los siguientes pasos.

1. Elegir el tipo de respuesta del filtro.
2. Calcular f_c , a partir de la ecuación 3.18.

$$f_c = f_{3dB}(f) \quad (3.18)$$

3. donde $f_{(3dB)}$, corresponde a la frecuencia a la cual la ganancia del circuito cae -3 dB y f_c , define el valor de frecuencia a la que cortará el filtro en cuestión, de acuerdo al tipo de respuesta elegida. Los valores de f corresponden al factor de multiplicación de cada tipo de respuesta del filtro y se muestran en la tabla 3.1.

TIPO DE FILTRO	α	f
Butterworth	1.414	1.0
Bessel	1.732	0.785
Chebyshev rizo de 0.5dB	1.578	1.390
Chebyshev rizo de 1.0dB	1.059	1.218
Chebyshev rizo de 2.0dB	0.886	1.074
Chebyshev rizo de 3.0dB	0.766	1.000

Tabla 3.1. Parámetros para distintos tipos de respuestas de filtros.

4. Seleccionar C y calcular R a partir de la ecuación 3.19.

$$R = \frac{1}{2\pi C f_c} \quad (3.19.)$$

5. Da la tabla 3.1 seleccionar el factor de amortiguamiento (α) correspondiente al tipo de filtro elegido, en este caso se utilizará el filtro tipo Butterworth.
6. Para definir el valor de ganancia del filtro, se propone un valor adecuado de R_A .
7. A partir de la ecuación 3.20. y con el valor de R_A se calcula el valor de R_B .⁷

$$R_B = (2 - \alpha)R_A \quad (3.20.)$$

7. Mediante la ecuación 3.17 calcular la ganancia del filtro.

La tabla 3.2 muestra los valores de resistencias y capacitancias para las diferentes frecuencias de los filtros utilizados en este trabajo, obtenidas mediante el método antes descrito. Los filtros tienen el mismo valor de ganancia, pues en este caso sólo nos interesa variar el rango de frecuencias.

COMPONENTES	$f_c=106$ Hz	$f_c=72.3$ Hz	$f_c=30$ Hz
R	15 K Ω	10 K Ω	20 K Ω
C	0.1 μ	0.22 μ	0.22 μ
R_A	10 K Ω	10 K Ω	10 K Ω
R_B	5.62 K Ω	5.62 K Ω	5.62 K Ω

Tabla 3.2. Valores de R y C para distintas frecuencias de corte.

Los circuitos integrados utilizados para llevar a cabo la configuración de estos filtros, tanto para el filtro de muesca como para los paso bajas, fueron los TL082 y TL084 ya que presentan un alto valor CMRR. Cabe mencionar que para estos diseños se utilizaron resistencias con 1% de tolerancia en su valor nominal. La ganancia para estos filtros fue de 1.5, en los tres casos.

⁷Faulkenberry, Luces M. *Introducción a los amplificadores operacionales*, México, Limusa, 1990.

3.2.9. Multiplexor

Para seleccionar el rango de frecuencias de interés de las señales electroencefalográficas de manera automática se propuso el arreglo mostrado en la figura 3.15, para que de manera sencilla la selección de estos valores fuera a través del microcontrolador.

Cada una de las salidas de los filtros paso bajas se conectan a distintas entradas del multiplexor, la salida de éste se conecta a la entrada de cada uno de los seguidores de voltaje para evitar que la señal proveniente del multiplexor decaiga. Posteriormente, la salida de cada uno de estos circuitos se conecta a las terminales correspondientes del circuito controlador de ganancia, el cual será descrito más adelante.

Para llevar a cabo la operación mencionada, se utilizó el multiplexor MPC507A, de la compañía Burr-Brown de Texas Instruments. Este circuito es dual, cada multiplexor cuenta con ocho líneas de entrada, una de salida y comparten las señales de entrada que controla la salida de ambos multiplexores. Posee protección contra voltajes de entrada excesivos. Cada entrada del multiplexor presenta una resistencia interna de $1\text{ k}\Omega$, para proteger la fuente de la señal de entrada en caso de un corto circuito. El rango de voltaje de entrada es de -15 V a 15 V , se puede polarizar con fuentes dobles o simples de $\pm 15\text{ V}$ y $+5\text{V}$.

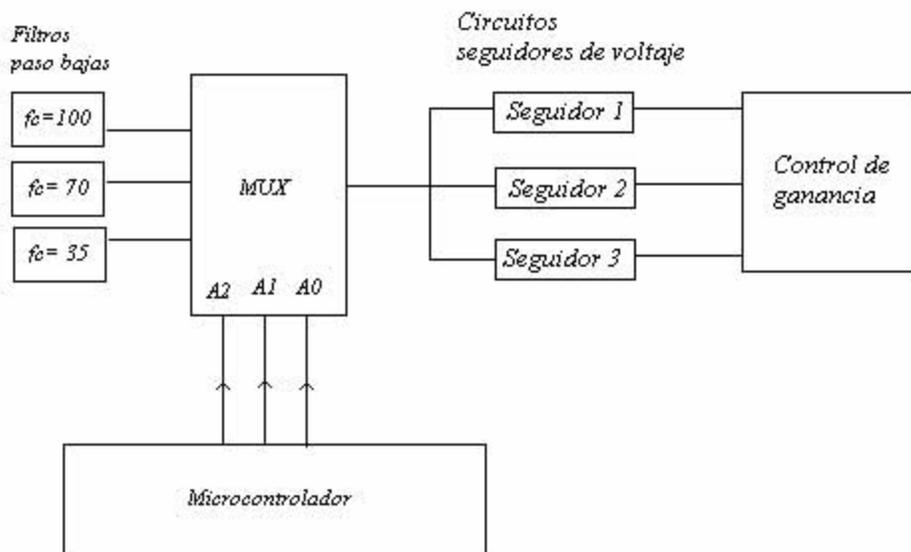


Fig. 3.15. Selección de filtro paso bajas con multiplexor.

3.2.11. Amplificador de salida

Debido a que no todas las señales electroencefalográficas poseen la misma amplitud, se implementó una etapa de amplificación adicional al sistema, la cual consiste en tres amplificadores operacionales en configuración no inversora, que definen tres valores de ganancia distintos. Estos amplificadores se implementaron con el circuito integrado TL084. Los valores de ganancia fueron seleccionados considerando el valor de ganancia obtenido hasta antes de esta etapa y tomando en cuenta el valor máximo de voltaje que puede presentar una señal electroencefalográfica (alrededor de $200\mu\text{V}$), de tal forma que a la entrada del canal del multiplexor del convertidor A/D del microcontrolador, el voltaje no exceda los 4 V. Por esta razón se seleccionaron valores de ganancia de 5.7, 13.4 y 21.

3.2.12. Diseño de las fuentes de voltaje

La forma más conveniente para suministrar voltaje a las distintas etapas del sistema de registro de señales electroencefalográficas, es mediante el uso de un conversor DC-DC, ya que con una sola fuente, es posible suministrar voltaje tanto a la parte aislada como a la no aislada del sistema, con la debida separación de lazos de tierra. Sin embargo, debido al costo elevado que éste tiene, en este proyecto se optó por la utilización de fuentes de voltaje comunes, aunque para la primera etapa del amplificador de aislamiento se sugiere la utilización de una fuente con base en baterías, dado que para la primera etapa de adquisición de señales se requiere de un sistema aislado para proteger la seguridad del paciente, además, este tipo de alimentación garantiza un nivel de ruido inferior que las fuentes elaboradas con base en transformador.

Empleando una batería de 12 V se puede obtener una salida simétrica de $\pm 5\text{ V}$, necesaria para alimentar la etapa aislada del sistema. El circuito integrado TL082 se utiliza para aislar el punto de referencia generado por el divisor de tensión entre las resistencias de $100\text{k}\Omega$ y la tierra del sistema, véase figura 3.17. Mientras que los capacitores se utilizan para mantener los niveles de voltaje a la entrada y salida de los reguladores de voltaje LM78L05 y LM79L05, los cuales proporcionan un voltaje de +5V y -5V respectivamente.

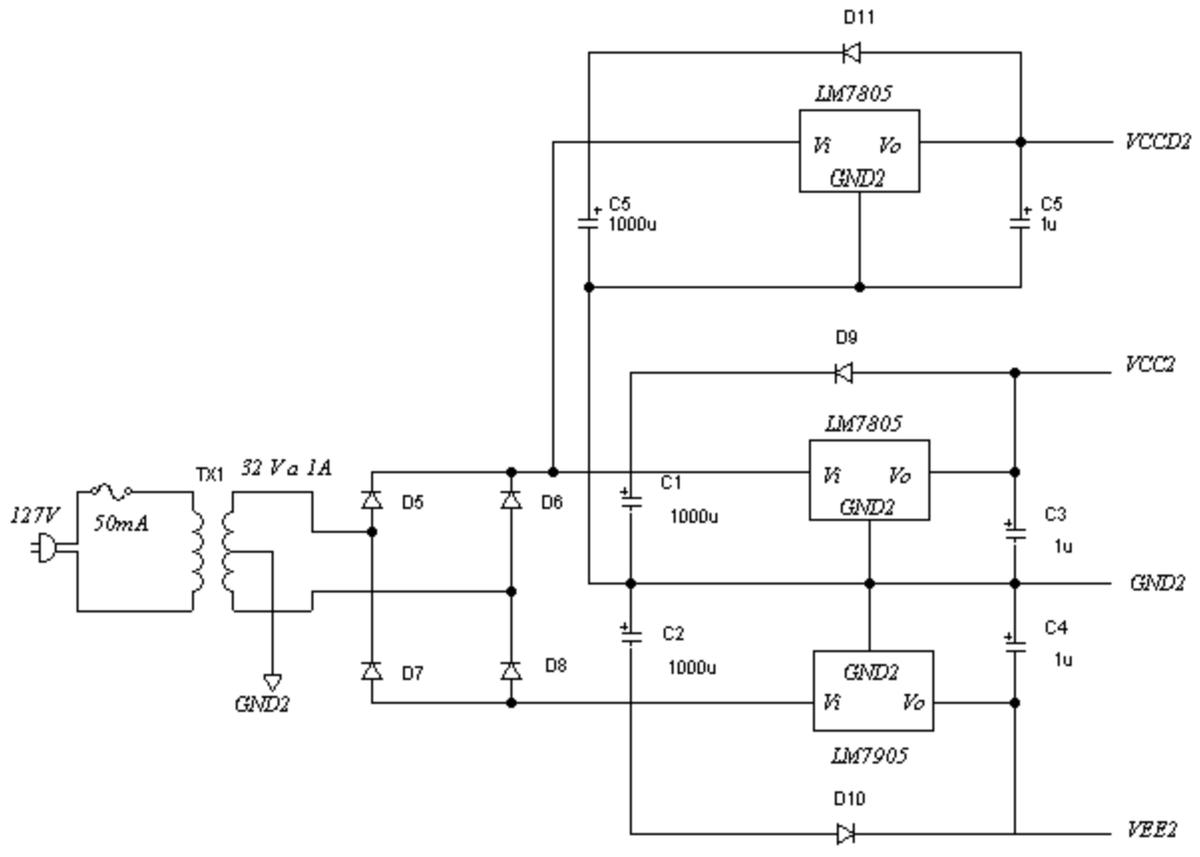


Fig. 3.18. Fuente de alimentación no aislada.

3.3. Diseño de la sección digital

El manejo de algunas características de la sección analógica, tales como ganancia y filtrado, así como otras funciones no pertenecientes a esa sección, como digitalización y comunicación con otros dispositivos, recaen en la sección digital, cuyo componente principal es un microcontrolador.

El microcontrolador es el encargado de digitalizar y enviar la señal adquirida a una computadora personal. También maneja la ganancia de la sección analógica, por medio de interruptores analógicos controlados digitalmente, y además controla la frecuencia de corte de los filtros paso bajas a través de un multiplexor.

3.3.1. Microcontrolador

Para la adquisición y procesamiento de la señal analógica se utilizó un microcontrolador. Para esta aplicación se empleó el microcontrolador AT90S4433, perteneciente a la familia AVR de ATMEL, el cual fue elegido por las razones que se enlistarán a continuación.

- Es bastante rápido, ya que muchas de sus instrucciones sólo tardan un ciclo de reloj en ejecutarse.
- Posee un convertidor A/D de 10 bits de resolución y seis canales de entrada analógicos.
- Tiene un registro contador de tiempo de 16 bits, con preescalador y varios registros de control y banderas que indican el estado de los mismos, lo cual permite realizar diversas acciones.
- Se puede comunicar al puerto serial de la PC a través del Transmisor/Receptor Asíncrono Universal, (*UART*, por sus siglas en inglés).
- Disponibilidad de los puertos B, C y D para distintas aplicaciones, las cuales se explicarán más adelante.
- Se programa con lenguaje ensamblador, el cual es fácil de manejar y simular.
- Se pueden elegir distintos valores del oscilador del cristal y dependiendo de éste el error de transmisión varía. Para la aplicación se eligió el cristal de 7.3728 MHz, debido a que el error de transmisión es de 0%.

Las características mencionadas son sólo algunas de las más importantes. El convertidor A/D que posee este microcontrolador tiene la resolución indicada para llevar a cabo registro de señales bioeléctricas, ya que para la obtención de señales electroencefalográficas se requiere un mínimo de 8 bits⁸ de resolución.

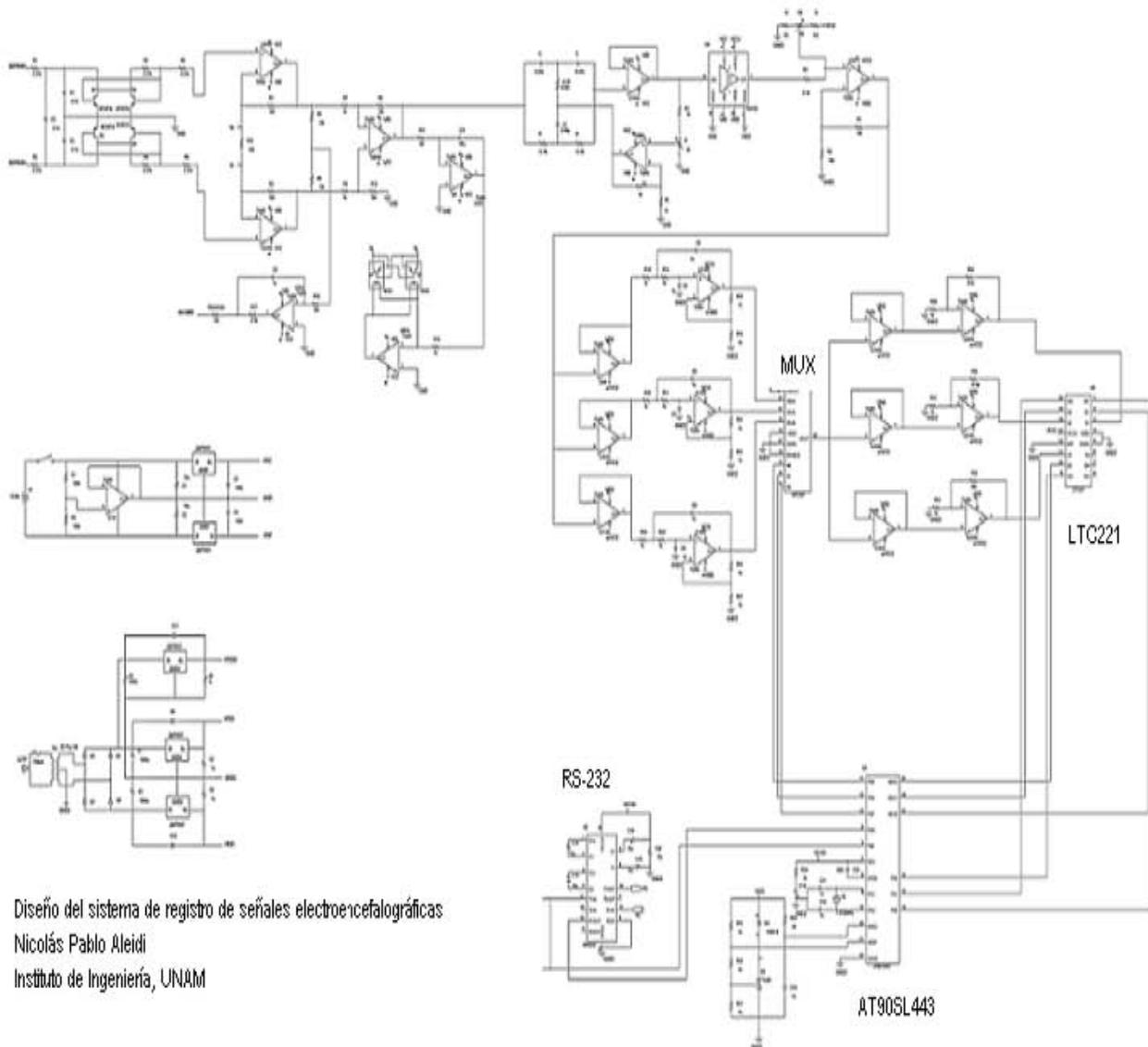
3.3.2. Interfaz RS-232

Asimismo, para poder entablar comunicación entre el microcontrolador y la PC, es necesario hacer uso de una interfaz que permita adecuar los valores lógicos del microcontrolador a los del protocolo RS-232. Para ello se emplea el circuito MAX232, que adecua los valores de tensión para que la comunicación entre el microcontrolador y la computadora se den de manera óptima. Para la aplicación en cuestión, la interfaz RS-

⁸ Referencia 6)

232 trabaja en modo asíncrono, con una velocidad transmisión de 14400 baudios. Cada palabra de información consta de 8 bits y van precedidos por un bit de inicio y al final por un bit de paro.

La información proporcionada hasta este momento corresponde al diseño de *hardware* del sistema de registro de señales electroencefalográficas. En la siguiente figura se muestra el diagrama completo del sistema de registro de señales electroencefalográficas.



Diseño del sistema de registro de señales electroencefalográficas
Nicolás Pablo Aleidi
Instituto de Ingeniería, UNAM

Fig. 319. Diseño del sistema de registro de señales electroencefalográficas.

En los siguientes apartados se describirá el *software* desarrollado para esta aplicación.

3.4. Software del sistema

El software desarrollado para este sistema consistió en dos partes. La primera corresponde al programa elaborado en lenguaje ensamblador, para definir las operaciones que llevará a cabo el microcontrolador; y la segunda se refiere al software desarrollado para capturar la información obtenida a través del sistema de medición de señales electroencefalográficas. La información adquirida es capturada en una computadora personal (PC, por sus siglas en inglés).

3.4.1. Software del microcontrolador

El programa desarrollado para controlar la operación del sistema de adquisición de datos se realizó de acuerdo a diagrama de flujo de la figura 3.20.

El programa necesario en la operación del sistema se desarrolló en lenguaje ensamblador. Este programa comienza con la definición de los vectores de interrupción con los que trabaja el programa. Los vectores de interrupción se encuentran localizados en el inicio de la memoria de programa, direcciones \$000 a \$00D. En el programa se emplean la interrupción por comparación del temporizador de 16 bits, la interrupción de recepción de datos de la UART, además del vector de *reset*.

Definidos los vectores de interrupción, se especifica la dirección donde debe de apuntar la pila para el almacenamiento de las direcciones de regreso de las subrutinas y las interrupciones, eligiéndose la dirección más alta de memoria de datos *SRAM* \$00DF. Esto es de suma importancia, ya que al ser el apuntador de la pila un registro de memoria volátil, puede tomar cualquier valor al energizar el microcontrolador; si este valor aleatorio se encuentra cerca del inicio de la memoria *SRAM*, al ejecutar subrutinas o interrupciones, podría ocasionar un desbordamiento de la misma, lo cual se reflejaría en un funcionamiento inestable del microcontrolador, afectando por lo tanto las funciones de los periféricos.

La siguiente acción dentro del programa es establecer las condiciones de operación del temporizador, además de habilitar la interrupción por valor de comparación, para poder establecer el periodo de muestreo del sistema de registro electroencefalográfico. Debido a que la frecuencia máxima de las señales a registrar es de 100 Hz, se eligió una frecuencia de muestreo de 600 Hz, pues de acuerdo al teorema de muestreo, mencionado en el capítulo anterior, esta frecuencia es suficiente para muestrear la señal sin problemas.

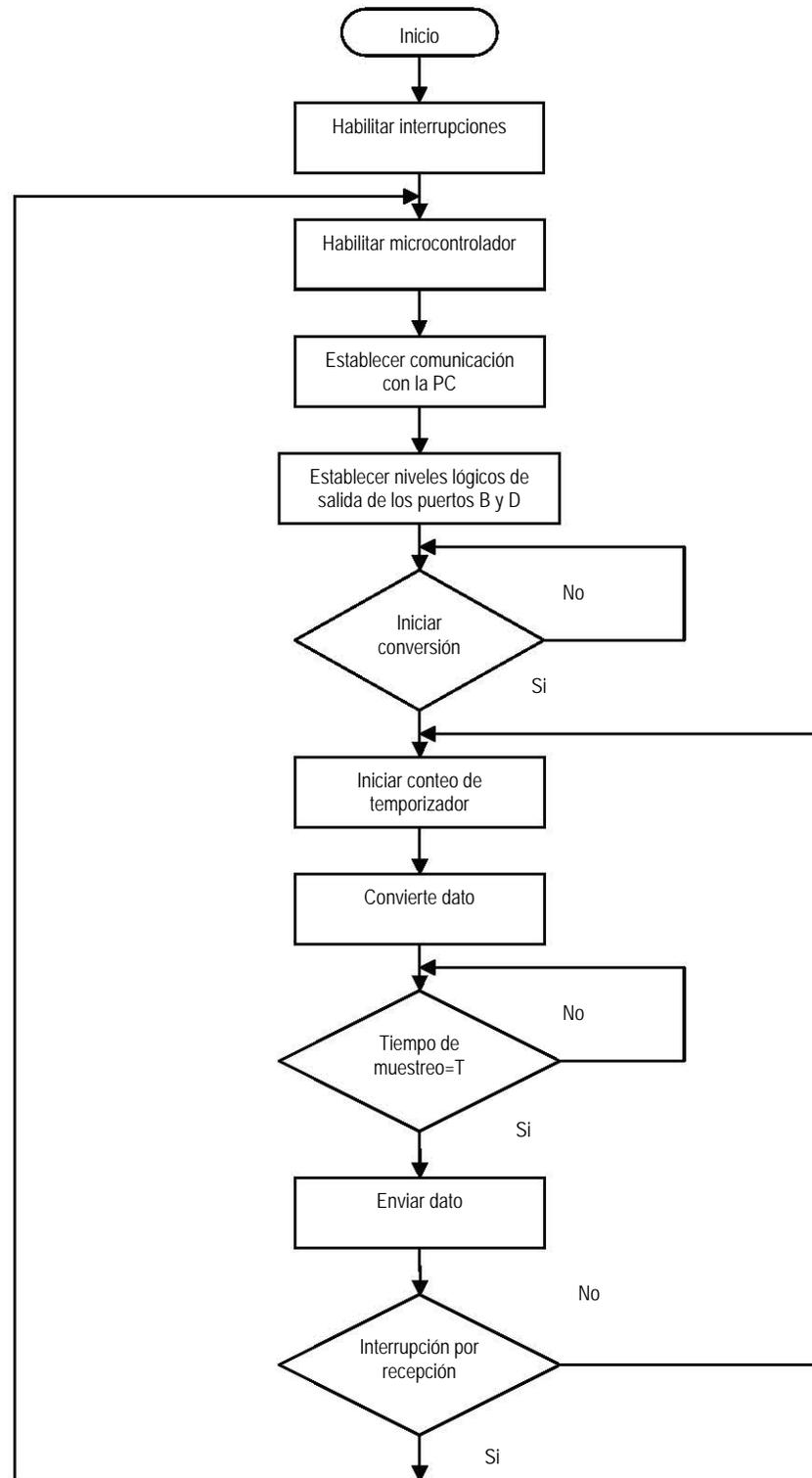


Fig. 3.20. Diagrama de flujo general del sistema.

En la siguiente etapa del programa se habilitan los registros del convertidor A/D del microcontrolador y la interrupción por recepción de datos de la UART.

Una vez establecidas las condiciones iniciales con las que trabajará el microcontrolador, comienza la rutina de recepción y comparación de datos, en la cual se comparan los comandos enviados por la PC al microcontrolador, para que éste a su vez, envíe las señales de niveles lógicos a los dispositivos electrónicos digitales que controla; en la tabla 3.3 se muestra la lista de comandos a la que responde el microcontrolador.

COMANDO	FUNCIÓN
'l'	Establece comunicación con la PC y envía 'OK' para confirmar que la comunicación se ha establecido
'e'	Elige frecuencia de corte paso bajas $f_c=100$ Hz
'f'	Elige frecuencia de corte paso bajas $f_c=70$ Hz
'g'	Elige frecuencia de corte paso bajas $f_c=35$ Hz
'h'	Elige ganancia del amplificador de salida $G=5.7$
'j'	Elige ganancia del amplificador de salida $G=13.4$
'k'	Elige ganancia del amplificador de salida $G=21.0$
'i'	Comienza a convertir datos
's'	Detiene el programa y establece condiciones iniciales

Tabla 3.3. Lista de comandos a las que responde el microcontrolador.

En esta etapa del programa, se definen los valores lógicos de salida encargados de establecer las condiciones de operación de los circuitos que controlan los valores de frecuencia de corte y ganancia, elegidas desde la PC, de la señal de interés. Esto es, el microcontrolador envía señales de control al multiplexor, el cual a su vez selecciona una señal de salida, cuya frecuencia de corte puede ser de 35, 70 o 100 Hz. Posteriormente, esta señal se conecta a tres circuitos seguidores de voltaje, cuyas salidas se conectan a tres amplificadores no inversores respectivamente, y estos a su vez al interruptor digital. Cada salida del interruptor analógico está conectado a una entrada del convertidor A/D, por lo que dependiendo del nivel lógico que envíe el microcontrolador, se cierra el interruptor seleccionado, se elige el valor de ganancia y automáticamente el canal del convertidor del microcontrolador. La tabla 3.4 indica los puertos que se habilitan como salida para dichos fines, así como las entradas del convertidor A/D utilizadas.

GANANCIA	SALIDA PUERTO B[2-0]	FRECUENCIA [Hz]	SALIDA PUERTO D[7-5]	CANAL A/D
5.7	110	35	100	AD0
13.4	101	70	010	AD1
21.0	011	100	000	AD2

Tabla 3.4. Niveles lógicos de control.

En el momento en el que el microcontrolador recibe la orden para comenzar a convertir datos, éste inicializa el temporizador de 16 bits, posteriormente realiza la conversión A/D y guarda el dato convertido en un registro temporal y espera hasta que se cumpla la interrupción por comparación del temporizador, el cual establece el tiempo de muestreo, para posteriormente enviar el dato a través del registro de transmisión de datos de la UART.

Este ciclo de conversión y transmisión de datos se establece hasta que se presente la interrupción por recepción, en la cual el microcontrolador recibe una 's' que le indica que debe detener dicho proceso y volver al vector de *reset* para esperar a ser requerido nuevamente. El listado del programa en lenguaje ensamblador que se utilizó para esta aplicación se encuentra en el apéndice C de este escrito.

Para esta aplicación, el convertidor A/D del microcontrolador opera con un voltaje de referencia de 4V.

3.4.2. Software de la computadora

Microsoft Visual Basic es un sistema de desarrollo diseñado específicamente para crear aplicaciones con interfaz gráfica de forma rápida y sencilla. Para poder soportar este tipo de desarrollos *Visual Basic* utiliza fundamentalmente dos herramientas, una que permite desarrollar los diseños gráficos y un lenguaje de alto nivel. Visual Basic posee un entorno de desarrollo diseñado para la creación de aplicaciones para las plataformas de trabajo en Windows 95, 98, NT y 2000. *Windows* es el entorno más popular de interfaz gráfica de usuario (GIU, por sus siglas en inglés).

Visual Basic conjunta las características de un lenguaje de alto nivel con las herramientas de diseño gráfico. *Visual Basic* es un lenguaje de programación visual, también llamado lenguaje de 4ª

generación. Esto quiere decir que un gran número de tareas se realizan sin escribir código, simplemente con operaciones gráficas realizadas con el ratón sobre la pantalla.

Visual Basic está centrado en dos tipos de objetos, ventanas y controles, que permiten diseñar, sin programar una interfaz gráfica, mecanismo de comunicación entre el usuario y una aplicación dada. Para realizar una aplicación se crean ventanas, llamadas formularios, y sobre ellas se dibujan objetos llamados controles, tales como cajas de texto, botones de órdenes, listas desplegables, etc. Una vez realizado lo anterior se escribe el código correspondiente a cada objeto (ventanas y controles). Esto quiere decir que cada objeto (ventanas y controles correspondientes) está ligado a un código que permanece inactivo hasta que se dé el suceso (se acciona algún control incluido en la ventana) que lo activa. Por ejemplo, se puede programar un botón de órdenes (objeto que se puede pulsar) para que responda al *click* del ratón.

La elaboración del programa de la computadora consiste en crear ventanas donde se incluyen elementos de control y despliegue, como menús, botones, gráficas, tablas, etc. Una vez construidas las ventanas se establecen las relaciones entre los distintos controles y los demás objetos, cuyos parámetros se verán afectados por las acciones del usuario.

El programa fue elaborado en la versión de *Visual Basic 6.0*. Esta aplicación inicia con el despliegue de una ventana de acceso al sistema, figura 3.21, en ella se tienen dos opciones a elegir: la primera da inicio a la secuencia del programa, mientras que la otra determina la cancelación del mismo.



Fig. 3.21. Ventana de inicio de programa en *Visual Basic*.

Posteriormente, cuando se selecciona el botón de inicio, aparece la ventana de selección del puerto de comunicación (figura 3.22), la cual permite seleccionar el puerto de comunicación, de entre los diferentes puertos con que cuente la computadora personal; donde se esté ejecutando el programa de comunicación. Con el botón “Regresar”, como su nombre lo indica, aparece la ventana anterior, el botón “Conectar” establece la comunicación con el puerto seleccionado y “Salir” cancela la ejecución del programa.



Fig. 3.22. Ventana de selección del puerto serial.

Si el puerto seleccionado se encuentra disponible en la computadora personal, y si éste no está siendo ocupado por algún otro dispositivo, el programa intentará establecer comunicación con él. Si por otro lado la computadora no cuenta con el puerto seleccionado, o bien se encuentra ocupado se mostrará un mensaje, en el cual se pide al usuario que seleccione otro puerto de comunicación. Pero si la comunicación se logra establecer con éxito, el programa mostrará una ventana indicando al usuario que se ha logrado establecer comunicación con el sistema, figura 3.23.

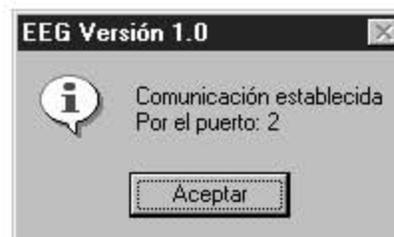


Fig. 3.23. Comunicación establecida con el puerto seleccionado.

Una vez establecida la comunicación con el puerto, se presentan las ventanas de selección de frecuencia y ganancia del sistema (figura 3.24), se deben elegir la frecuencia de corte del filtro paso bajas y posteriormente la ganancia de la señal, ambas ventanas cuentan con los botones: "Regresar", por si se desea realizar alguna modificación a los parámetros que se encuentran en la ventana anterior; "Aceptar", el cual registra los parámetros indicados en la ventana y "Salir", que interrumpe el curso del programa. La siguiente figura muestra ambas ventanas.

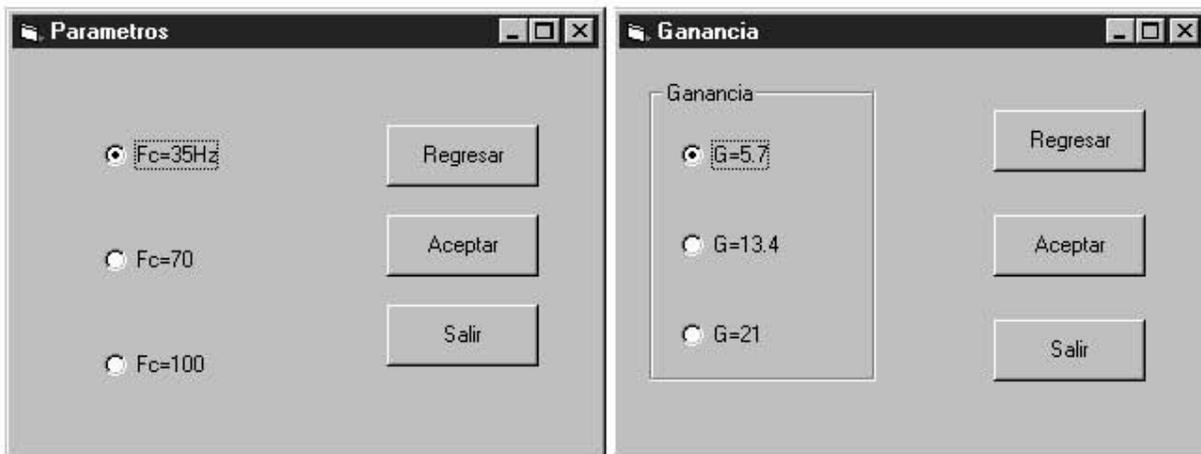


Fig.3.24. Selección de frecuencia y ganancia del sistema.

Enseguida aparecerá una ventana, como la que aparece en la figura 3.25, en la cual se tienen tres opciones, "Adquirir", "Salir" y "Cancelar". En la primera se le ordena al microcontrolador que comience con la digitalización de la señal adquirida y automáticamente se abre una ventana para seleccionar un archivo de texto, en el cual se almacenarán los datos obtenidos, figura 3.26.



Fig. 3.25. Ventana de control del sistema.



Fig. 3.26. Selección de archivo de almacenamiento de datos.

En la segunda opción, "Salir", se envía la orden para que el microcontrolador cancele la ejecución del programa. Cuando se elija esta opción aparecerá en pantalla una ventana indicando al usuario que los datos han sido recibidos, la cual se muestra a continuación.



Fig. 3.27. Obtención de datos concluida.

Por último la opción "Cancelar" cierra la aplicación en *Visual Basic*.

Al haber realizado el diseño y programación del sistema, en el siguiente capítulo se procederá a comentar los resultados y conclusiones obtenidas a lo largo del desarrollo de este sistema.

CAPÍTULO 4

RESULTADOS Y CONCLUSIONES

En este apartado se presentarán los resultados obtenidos al poner a prueba el equipo de registro de señales electroencefalográficas, así como las experiencias y ajustes que tuvieron efecto durante el diseño y construcción de este proyecto. También se darán las conclusiones correspondientes.

4.1. Experiencias y ajustes

Para alcanzar los objetivos planteados en el diseño del sistema de adquisición de datos del sistema de registro de señales electroencefalográficas, se planteó un método consistente de los siguientes pasos. Primero se llevo a cabo una ardua investigación para la determinación de los requerimientos con los que debe cumplir un sistema de este tipo, así como para conocer el proceso de registro de las señales electroencefalográficas en laboratorios clínicos. Para ello se realizaron varias visitas a diferentes hospitales, con el fin de observar, de primera mano, el desarrollo de un estudio electroencefalográfico.

La segunda etapa correspondió al diseño y desarrollo de cada una de las etapas que conforman el sistema, tanto del *hardware* como del *software*. En cuanto al *hardware*, se consideró el diseño y la selección de los dispositivos que integran el sistema. Lo cual es de suma importancia, ya que debido a la naturaleza de las señales electroencefalográficas se deben cuidar varios parámetros, como son el ancho de banda de la señal y su amplitud, para obtener registros adecuados de la misma. Para el diseño del *software* se llevó a cabo la programación correspondiente al microcontrolador y posteriormente se desarrolló el *software* de comunicación entre la PC y el microcontrolador.

La tercera etapa consistió de las diferentes pruebas de laboratorio a las que fue sometido el sistema de registro de señales electroencefalográficas, primero se evaluó el desempeño de cada una de las etapas que constituyen dicho sistema y finalmente se procedió a poner a prueba al sistema ya integrado.

De esta manera se obtuvo una primera versión del prototipo de registro de señales electroencefalográficas.

Cabe mencionar que durante el diseño del hardware se presentaron algunos inconvenientes, principalmente debidos a la naturaleza de las señales electroencefalográficas, las cuales se caracterizan por tener órdenes de magnitud muy pequeñas; registrarlas y manipularlas se convierte en todo un reto, ya que se deben cuidar varios aspectos para obtener la señal de manera íntegra a lo largo de todo el proceso.

Lograr la etapa de amplificación de la señal no fue una tarea fácil, ya que se tuvieron que probar varios tipos de configuración del amplificador de instrumentación, para establecer el diseño final que cumpliera, de manera satisfactoria, con las características de un amplificador para señales bioeléctricas. En un principio, se consideró la posibilidad de utilizar amplificadores de instrumentación comerciales para llevar a cabo la etapa de preamplificación de la señal, sin embargo, no se obtuvieron resultados positivos para considerarlos en el diseño. Por tal motivo, se optó por el uso del amplificador de instrumentación discreto, debido a que prácticamente a la entrada del sistema de acondicionamiento de la señal es posible eliminar el voltaje de cd, que es inherente al registro de la señal, lo cual hace factible amplificar la señal de entrada de manera considerable y así manipularla con mayor facilidad.

Por otra parte, el hecho de incluir el filtro de muesca en el diseño, permitió disminuir los problemas de ruido en el sistema, y aunque en esta etapa la señal se atenúa un poco, la ganancia que incluye la

etapa de filtros paso bajas, que ofrecen un valor moderado de ganancia, permiten manipular la señal registrada sin mayor problema.

4.2. Resultados

Para probar el funcionamiento del sistema se utilizó una señal diferencial proveniente de un arreglo resistivo, de aproximadamente $37 \mu\text{V}$ y una frecuencia de 28 Hz. Con esta señal diferencial se obtuvo una señal de aproximadamente 20 mV a la salida del amplificador de instrumentación, teniendo con ello una ganancia de 540, proporcionada por el amplificador de instrumentación. También se probaron señales de ese mismo orden de magnitud pero a distintas frecuencia, con el fin de verificar el comportamiento de los filtros paso bajas y de muesca.

Se observó el funcionamiento satisfactorio del amplificador de aislamiento, el cual permite el paso de la señal de interés de manera íntegra, sin ningún tipo de distorsión. Posterior a esta etapa, se encuentra el amplificador sumador de voltaje de CD con ganancia unitaria que agrega un voltaje de 1.2 V de cd.

En cuanto a los filtros paso bajas de 35, 70 y 100 Hz de frecuencia de corte se observó el mismo valor de ganancia, lo cual significa que no importa la frecuencia de corte que se elija, ya que la magnitud de la señal se conservará. En este caso se midió una ganancia de 1.14 en los tres tipos de filtro. En la etapa final del sistema de acondicionamiento de la señal se añadieron tres amplificadores, con distintos valores de ganancia en configuración no inversora, obteniéndose valores de salida de 65 mV, 152 mV y 240 mV, para ganancias de 5.7, 13.4 y 21 respectivamente, con voltaje de directa de 1.2 V. Es así como se presentan las señales a la entrada del multiplexor del convertidor analógico digital, contenido en el microcontrolador AT90S4433 de ATMEL.

Una vez terminada la etapa de acondicionamiento de la señal, a través del software desarrollado en lenguaje *Visual Basic* y por medio de la interfaz RS-232, se envían las señales de control al microcontrolador para que éste active los circuitos necesarios para obtener el registro electroencefalográfico a la frecuencia deseada y con un valor de ganancia establecido por el usuario. La información obtenida en esta etapa del sistema se almacena en un archivo de texto para su posterior análisis, lo cual queda fuera de los objetivos planteados para este trabajo.

4.3. Conclusiones y perspectivas

Sin lugar a dudas el campo de la electroencefalografía es muy amplio, pues para llevar a cabo el registro de señales de este tipo, se deben cubrir varios elementos que permitan obtener registros confiables para evaluar la salud de los pacientes que son sometidos a esta clase de estudios.

El sistema aquí descrito no presentó problemas graves de ruido; el rango de frecuencias que maneja es el recomendado por los distintos laboratorios especializados en llevar a cabo este tipo de estudios, cumple con las medidas de seguridad pertinentes para salvaguardar la integridad física del paciente. Los dispositivos que se utilizaron son de bajo costo, eficientes y pueden conseguirse en el mercado nacional y es posible sustituirlos, sin problema, por otros con características semejantes, además el diseño final ocupa muy poco espacio, aún implementado en tarjetas *protoboard*, aunque si el sistema se implementara en un circuito impreso, su tamaño se reduciría aún más, ya que también cabe la posibilidad de que éste se construya con dispositivos de montaje de superficie.

A pesar de que a este diseño le faltan elementos para decir que es un equipo completo para registro de señales electroencefalográficas, representa una base de conocimiento y experiencia para otros diseños que pueden ser desarrollados. Por ejemplo, a partir de este trabajo se puede diseñar un software con capacidad de procesar, analizar y desplegar la información obtenida a través del sistema de adquisición de datos sugerido; también es posible ampliar el número de canales de registro, realizando algunas modificaciones a este diseño, por medio de la utilización de multiplexores, o bien es posible realizar algunos cambios para que el sistema sea portátil y envíe datos a la computadora por medio de telemetría, para ello se tendría que modificar el tipo de fuentes de alimentación del sistema. Asimismo, dado que los avances tecnológicos se incrementan día a día, se podría sustituir el protocolo de comunicación que aquí se utilizó, protocolo para comunicación serial RS-232, por uno de comunicación por el puerto USB.

Otro elemento que ayudaría a mejorar la calidad de la adquisición de señales, es la implementación del sistema en un circuito impreso, lo cual ayudaría a disminuir los problemas de ruido que se presentan en las conexiones de una tarjeta *protoboard*. Aunado a esto, la utilización de un gabinete, proporcionaría seguridad y protección al sistema de adquisición de datos.

Aún hay mucho por hacer para impulsar el desarrollo, tanto en el país como en la Facultad de Ingeniería, en el campo de la ingeniería biomédica. Sin embargo, trabajos como éste, contribuyen a que esto se vaya logrando.

7. Faulkenberry, Luces M. *Introducción a los amplificadores operacionales*, México, Limusa, 1990.
8. Franco, Sergio. *Design with operational amplifiers and analog integrated circuits*, U.S.A., McGraw-Hill, 1988.
9. Geneser, Finn. *Histología*, Tercera edición, España, Editorial Médica Panamericana, 2000.
10. Guyton, Arthur C., Hall, John E. *Tratado de fisiología médica*, Decima edición, México, McGraw-Hill Interamericana, 2001.
11. James, Mike. *Microcontroller cookbook*. Second edition, London, Newnes, 2001.
12. Muñoz Gamboa, Caupolican, et al. *Fundamentos de instrumentación biomédica*, México, D. F., UAM-Unidad Iztapalapa, 2001.
13. Snell, Richard S. *Neuroanatomía clínica*, Quinta edición, Argentina, Editorial Medica Panamericana, 2003.
14. Tyner, Fay S., et. al. *Fundamentals of EEG technology. Volume 1: Basic concepts and methods*, New York, Raven Press, 1983.
15. Valadez, Rodríguez J. *Neuroanatomía funcional*, Primera edición, México D.F., Ediciones Neurociencias México, 2002.
16. Webster, John G. *Medical Instrumentation: Application and Design*, Houghton Mifflin Company, 1992.

Manuales

1. AVR Risc Microcontroller, ATMEL Corporation, August 1999.
2. Operational Amplifiers, Texas Instrument, 1999.

Publicaciones de revistas

1. Huhta, J.C. and Webster J. G. *60 Hz interference in electrocardiography*, IEEE Transactions on Biomedical Engineering, vol.20, no. 2, pp. 91-101, Mar. 1973.
2. MettingVanRijn, A. C., Peper, A. and Grimbergen, A. *High quality recording of bioelectric events I: interference reduction, theory and practice*, Med. & Biol. Eng. & Comput., vol. 28, pp. 389-397, 1990.

3. MettingVanRijn, A. C., Peper, A. and Grimbergen, A. High quality recording of bioelectric events II: a low noise low power multichannel amplifier design, Med. & Biol. Eng. & Comput., vol. 29, pp. 433-440, 1991.
4. MettingVanRijn, A. C., Peper, A. and Grimbergen, A. A high performance bioelectric amplifier with a minimal of parts, Med. & Biol. Eng. & Comput., vol. 32, pp. 305-310, 1994
5. MettingVanRijn, A. C., Peper, A. and Grimbergen, A. System configurations with A/D conversion for multichannel bioelectric recordings, Proceedings 16th Ann. Int. Conf. IEEE Eng. In Med. & Biol. Soc., Baltimore, pp. 996-997, 1994.
6. MettingVanRijn, A. C., Linnenbank, A. and Grimbergen, K. Choosing the resolution in A/D conversion of biomedical signals., Proceedings 16th Ann. Int. Conf. IEEE Eng. In Med. & Biol. Soc., Baltimore, 1994.
7. Spinelli, Enrique M. and Mayosky, Miguel Angel. AC coupled three op-amp biopotential amplifier with active dc suppression, IEEE Transactions on Biomedical Engineering, vol. 47, no. 12, pp. 1616-1619, Dec. 2000.
8. Thakor, Nitish V. Bipotentials and electrophysiology Measurement, Copyright 2000 CRC Press LLC, 1999.
9. Winter, B.B. and Webster, J. G. Driven-right-leg circuit design, IEEE Transactions on Biomedical Engineering, vol.30, no. 1, pp. 62-65, Jan. 1983.
10. Winter, B.B. and Webster, J. G. Reduction on interference due to common mode voltage in biopotential amplifiers, IEEE Transactions on Biomedical Engineering, vol.30, no. 1, pp. 58-61, Jan. 1983.
11. Yoo, Sun K., Kim, Nam H. The development of high precision EEG amplifier for the computerized EEG analysis, IEEE-EMBC and CMBEC, Theme 7: Instrumentation, pp. 1651-1652, 1997.

APÉNDICE A

GLOSARIO

Actividad: Cualquier sucesión de ondas.

Anteroposterior: Que se extiende de delante hacia atrás.

Bulbo terminal: Parte, órgano o masa redondeada, que se forma en las terminales de las ramificaciones de la zona terminal del axón.

Córtex: Referente a la capa exterior del cerebro.

Derivación: Registro obtenido por un par de electrodos

Dural: Relativo a la duramadre.

Electrodo de referencia: Electrodo que es el mismo en todas las derivaciones de un montaje.

Electroencefalograma (EEG): Registro de la actividad eléctrica del encéfalo.

Encéfalo: Porción del sistema nervioso central contenida dentro del cráneo que comprende el cerebro, el cerebelo, la protuberancia anular y la médula oblongada o bulbo.

Exocitosis: Es el proceso en el cual la membrana de la célula se abre para expulsar la sustancia química, en este caso el neurotransmisor.

Ganglios: Se denomina ganglio al cúmulo de cuerpos de células nerviosas fuera del sistema nervioso central.

Hendidura sináptica: Es un pequeño espacio entre la neurona presináptica y la neurona postsináptica que mide entre 20 y 30 nm de ancho.

Iniión: Es una protuberancia que se puede palpar al pasar el dedo desde el cuello hasta el cráneo. Primero se encuentra una depresión con la protuberancia del *iniión*, que sobresale precisamente encima. Si al primer intento no se logra la localización del *iniión*, el paciente debe inclinar la cabeza todo cuanto pueda hacia atrás, o debe moverla hacia atrás y hacia delante, mientras se trata de hallar la protuberancia.

Montaje: Combinación de un número de derivaciones.

Nasión: Es la depresión que se encuentra entre la frente y la nariz.

Neurona postsináptica: Es aquella en la cual, eventualmente se iniciará un nuevo impulso.

Neurona presináptica: Se le denomina neurona presináptica a aquella de la cual proviene el estímulo eléctrico.

Neurotransmisor: Sustancias químicas, que transmiten impulsos nerviosos en la sinapsis. Incluye a la acetilcolina, noradrenalina, dopamina, serotonina, ácido gammaaminobutírico y varios aminoácidos.

Núcleos: Se le denomina núcleos al conjunto de cuerpos celulares de las neuronas agrupadas en el sistema nervioso central.

Parasagital: Paralelo al plano sagital.

Prefrontal: Situado en la parte anterior del lóbulo o región frontal

Puntos preauriculares: Son depresiones que se encuentran precisamente arriba de los cartílagos que cubren la abertura del oído externo.

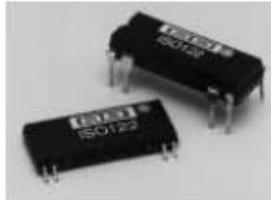
Sagital: Indica que va en dirección anteroposterior.

Sinapsis: Región de comunicación y transmisión de impulsos entre el axón de una neurona y las dendritas o cuerpo celular de otra.

Surco: Depresión lineal que separa los pliegues de la corteza cerebral.

Vertex: Es el punto situado en la parte más alta de la cabeza.

APÉNDICE B
HOJAS DE ESPECIFICACIONES



ISO122

Precision Lowest Cost ISOLATION AMPLIFIER

FEATURES

- 100% TESTED FOR HIGH-VOLTAGE BREAKDOWN
- RATED 1500Vrms
- HIGH IMR: 140dB at 60Hz
- BIPOLAR OPERATION: $V_o = \pm 10V$
- 16-PIN PLASTIC DIP AND 28-LEAD SOIC
- EASE OF USE: Fixed Unity Gain Configuration
- 0.020% max NONLINEARITY
- $\pm 4.5V$ to $\pm 18V$ SUPPLY RANGE

APPLICATIONS

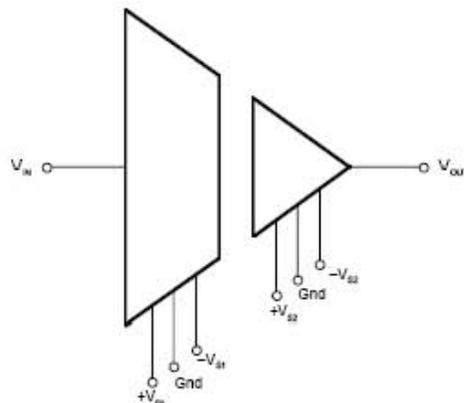
- INDUSTRIAL PROCESS CONTROL: Transducer Isolator, Isolator for Thermocouples, RTDs, Pressure Bridges, and Flow Meters, 4mA to 20mA Loop Isolation
- GROUND LOOP ELIMINATION
- MOTOR AND SCR CONTROL
- POWER MONITORING
- PC-BASED DATA ACQUISITION
- TEST EQUIPMENT

DESCRIPTION

The ISO122 is a precision isolation amplifier incorporating a novel duty cycle modulation-demodulation technique. The signal is transmitted digitally across a 2pF differential capacitive barrier. With digital modulation the barrier characteristics do not affect signal integrity, resulting in excellent reliability and good high frequency transient immunity across the barrier. Both barrier capacitors are imbedded in the plastic body of the package.

The ISO122 is easy to use. No external components are required for operation. The key specifications are 0.020% max nonlinearity, 50kHz signal bandwidth, and $200\mu V/^\circ C$ V_{OS} drift. A power supply range of $\pm 4.5V$ to $\pm 18V$ and quiescent currents of $\pm 5.0mA$ on V_{S1} and $\pm 5.5mA$ on V_{S2} make these amplifiers ideal for a wide range of applications.

The ISO122 is available in 16-pin plastic DIP and 28-lead plastic surface mount packages.



International Airport Industrial Park • Mailing Address: PO Box 11400 • Tucson, AZ 85734 • Street Address: 6730 S. Tucson Blvd. • Tucson, AZ 85706
 Tel: (520) 746-1111 • Tlx: 910-952-1111 • Cable: BBRCORP • Telex: 066-6491 • FAX: (520) 889-1510 • Immediate Product Info: (800) 549-6132

SPECIFICATIONS

At $T_A = +25^\circ\text{C}$, $V_{GS} = V_{DS} = \pm 15\text{V}$, and $R_{\theta} = 2\text{k}\Omega$ unless otherwise noted.

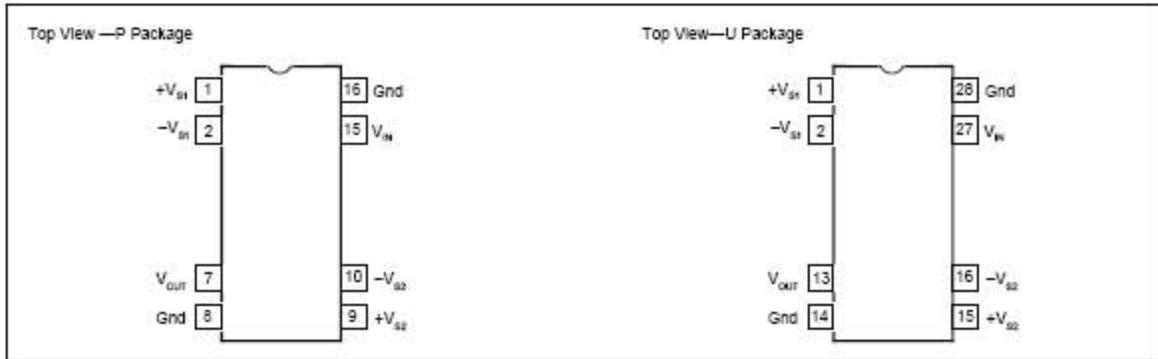
PARAMETER	CONDITIONS	ISO122P/U			ISO122JPI/JU			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
ISOLATION Voltage Rated Continuous AC 60Hz 100% Test ⁽¹⁾ Isolation Mode Rejection Barrier Impedance Leakage Current at 60Hz	1s, 5pc PD 60Hz $V_{GS} = 240\text{Vrms}$	1500 2400	140 $10^{11} \parallel 2$ 0.18	0.5	*	*	*	VAC VAC dB $\Omega \parallel \text{pF}$ μArms
GAIN Nominal Gain Gain Error Gain vs Temperature Nonlinearity ⁽²⁾	$V_O = \pm 10\text{V}$		1 ± 0.05 ± 10 ± 0.016	± 0.50 ± 0.020		*	*	V/V %FSR ppm/ $^\circ\text{C}$ %FSR
INPUT OFFSET VOLTAGE Initial Offset vs Temperature vs Supply Noise			± 20 ± 200 ± 2 4	± 50		*	*	mV $\mu\text{V}/^\circ\text{C}$ mV/V $\mu\text{V}/\text{Hz}$
INPUT Voltage Range Resistance		± 10	± 12.5 200		*	*		V k Ω
OUTPUT Voltage Range Current Drive Capacitive Load Drive Ripple Voltage ⁽³⁾		± 10 ± 5	± 12.5 ± 15 0.1 20		*	*	*	V mA μF mVp-p
FREQUENCY RESPONSE Small Signal Bandwidth Slew Rate Settling Time 0.1% 0.01% Overload Recover Time	$V_O = \pm 10\text{V}$		50 2 50 350 150		*	*	*	kHz V/ μs μs μs μs
POWER SUPPLIES Rated Voltage Voltage Range Quiescent Current: V_{GS} V_{DS}		± 4.5	± 15 ± 5.0 ± 5.5	± 18 ± 7.0 ± 7.0	*	*	*	V V mA mA
TEMPERATURE RANGE Specification Operating Storage θ_{JA} θ_{JC}		-25 -25 -40	100 65	+85 +85 +85	*	*	*	$^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}$ $^\circ\text{C}/\text{W}$ $^\circ\text{C}/\text{W}$

* Specification same as ISO122P/U.

NOTES: (1) Tested at 1.6 X rated, fall on 5pc partial discharge. (2) Nonlinearity is the peak deviation of the output voltage from the best-fit straight line. It is expressed as the ratio of deviation to FSR. (3) Ripple frequency is at carrier frequency (500kHz).

The information provided herein is believed to be reliable; however, BURR-BROWN assumes no responsibility for inaccuracies or omissions. BURR-BROWN assumes no responsibility for the use of this information, and all use of such information shall be entirely at the user's own risk. Prices and specifications are subject to change without notice. No patent rights or licenses to any of the circuits described herein are implied or granted to any third party. BURR-BROWN does not authorize or warrant any BURR-BROWN product for use in life support devices and/or systems.

CONNECTION DIAGRAM



PACKAGE INFORMATION⁽¹⁾

MODEL	PACKAGE	PACKAGE DRAWING NUMBER
ISO122P	16-Pin Plastic DIP	238
ISO122JP	16-Pin Plastic DIP	238
ISO122U	28-Pin Plastic SOIC	217-1
ISO122JU	28-Pin Plastic SOIC	217-1

NOTE: (1) For detailed drawing and dimension table, please see end of data sheet, or Appendix D of Burr-Brown IC Data Book.

ABSOLUTE MAXIMUM RATINGS

Supply Voltage	±16V
V_{in}	±100V
Continuous Isolation Voltage	1500Vrms
Junction Temperature	+150°C
Storage Temperature	+85°C
Lead Temperature (soldering, 10s)	+300°C
Output Short to Common	Continuous

ORDERING INFORMATION

MODEL	PACKAGE	NONLINEARITY MAX %FSR
ISO122P	Plastic DIP	±0.020
ISO122JP	Plastic DIP	±0.050
ISO122U	Plastic SOIC	±0.020
ISO122JU	Plastic SOIC	±0.050



LTC221/LTC222

Micropower, Low Charge Injection, Quad CMOS Analog Switches with Data Latches

FEATURES

- Micropower Operation
- Single 5V or ±15V Supply Operation
- Low Charge Injection
- Low R_{ON}
- Low Leakage
- Guaranteed Break Before Make
- Latch Resistant Design
- TLL/CMOS Compatible
- Improved Second Source for DG221/DG222
- Microprocessor Bus Compatible

KEY SPECIFICATIONS

- Supply Current $I^+ = 40\mu A$, $I^- = 5\mu A$ Max
- Charge Injection
 - ±15V Supplies ±25pC Max
 - Single 5V Supply 2pC Typ
- R_{ON} 65Ω Typ
- Signal Range ±15V

DESCRIPTION

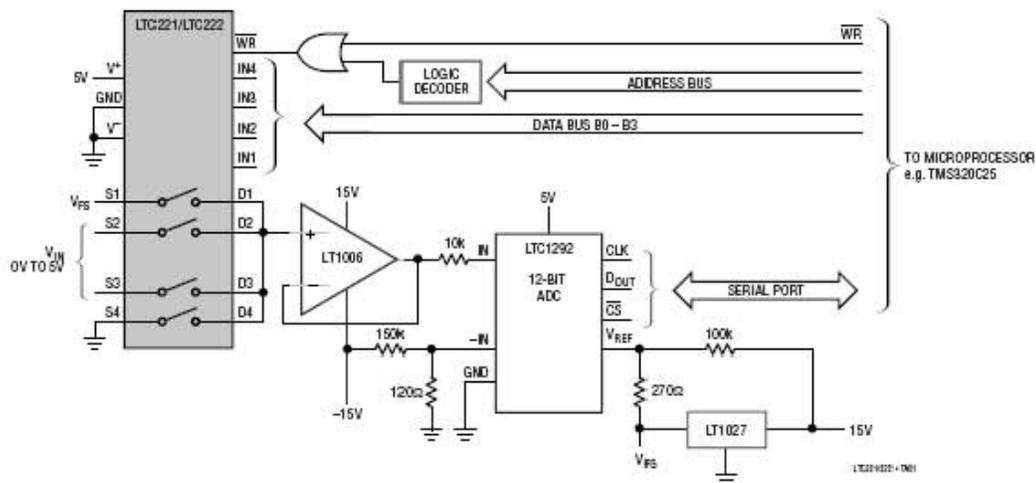
The LTC[®]221 and LTC222 are micropower, quad CMOS analog switches which typically dissipate only 250μW from ±15V supplies and 40μW from a single 5V supply. Onboard latches allow the LTC221 and LTC222 to interface directly to most microprocessor buses. The switches have 65Ω typical on resistance and a very high off resistance. A break before make characteristic is inherent in these switches to prevent the shorting of two channels. The signal range is ±15V with a supply voltage of ±15V and 0V to 5V with a single 5V supply. The switches have special charge compensation circuitry which greatly reduces charge injection to a maximum of ±25pC (±15V supplies).

The LTC221 and LTC222 are designed for applications such as microprocessor controlled programmable gain amplifiers, automatic test equipment, communication systems, and data acquisition systems. The LTC221 is normally closed and the LTC222 is normally open as shown in the Logic Table.

LT, LTC and LT are registered trademarks of Linear Technology Corporation.

TYPICAL APPLICATION

Two-Channel, 12-Bit, Self-Calibrating Data Acquisition System



22124a

ABSOLUTE MAXIMUM RATINGS

(Note 1)

Voltages Referenced to V^-

V^+	44V
GND	25V
Digital Inputs, S, D (Note 2)	-2V to ($V^+ 2V$) or 20mA, Whichever Occurs First

Current

Any Input Except S or D	30mA
Continuous S or D	20mA
Peak S or D (Pulsed at 1 ms, 10% Duty Cycle Max)	70mA

ESD Susceptibility (Note 3)

Power Dissipation (Plastic)

Power Dissipation (Ceramic)

Operating Temperature Range

LTC221C/LTC222C

LTC221M/LTC222M (OBSOLETE).....

Storage Temperature Range

Lead Temperature (Soldering, 10 sec).....

PACKAGE/ORDER INFORMATION

ORDER PART NUMBER
LTC221CN
LTC221CS
LTC222CN
LTC222CS
LTC221MJ
LTC221CJ
LTC222MJ
LTC222CJ

OBSOLETE PACKAGE
Consider the N or S Package for Alternate Source

Consult LTC Marketing for parts specified with wider operating temperature ranges.

LOGIC TABLE

INX	WR	LTC221	LTC222
0	0	On	Off
1	0	Off	On
X	1	Maintain Previous State	Maintain Previous State

DIGITAL AND DC ELECTRICAL CHARACTERISTICS

The ● denotes the specifications which apply over full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. $V^+ = \pm 15\text{V}$, $V^- = -15\text{V}$, GND = 0V, unless noted.

PARAMETER	CONDITIONS	LTC221M/LTC222M			LTC221C/LTC222C			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX		
Analog Signal Range	●			±15			±15	V	
R_{ON}	$V_S = \pm 10\text{V}$ $I_D = 1\text{mA}$	T_{MIN}		90			90	Ω	
		25°C		65	90		65	90	Ω
		T_{MAX}			135			135	Ω
Off Input Leakage I_S (OFF)	$V_D = 14\text{V}$, $V_S = \pm 14\text{V}$	●	0.01	±1	0.01	±5	±5	nA	
		●		±100		±100		nA	
Off Output Leakage I_D (OFF)	$V_{IN} = 2.4\text{V}$, LTC221 $V_{IN} = 0.8\text{V}$, LTC222	●	0.01	±1	0.01	±5	±5	nA	
		●		±100		±100		nA	
On Channel Leakage I_D (ON)	$V_D = V_S = \pm 14\text{V}$, $V_{IN} = 2.4\text{V}$, LTC222 $V_{IN} = 0.8\text{V}$, LTC221	●	0.02	±1	0.02	±5	±5	nA	
		●		±200		±200		nA	
Input High Voltage V_{INH} , V_{WRH}	●	2.4			2.4			V	
Input Low Voltage V_{INL} , V_{WRL}	●			0.8			0.8	V	
Input High or Low Current I_{INH} , I_{INL} , I_{WRH} , I_{WRL}	$V_{IN} = 15\text{V}$, 0V $V_{WR} = 15\text{V}$, 0V	●		±1			±1	μA	
C_S (OFF)			5		5			pF	
C_D (OFF)			12		12			pF	
C_D , C_S (ON)			30		30			pF	
I^+	All Channels On or Off $V_{IN} = V_{WR} = 0\text{V}$ or 4.0V	●	16	40	16	40		μA	
		●		60		60		μA	

22127a

DIGITAL AND DC ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. $V^+ = \pm 15\text{V}$, $V^- = -15\text{V}$, $\text{GND} = 0\text{V}$, unless noted.

PARAMETER	CONDITIONS	LTC221M/LTC222M			LTC221C/LTC222C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
I^-			0.1	5		0.1	5	μA
		●		10		10		

AC ELECTRICAL CHARACTERISTICS

$V^+ = 15\text{V}$, $V^- = -15\text{V}$, $\text{GND} = 0\text{V}$, unless otherwise noted.

PARAMETER	CONDITIONS	LTC221M/LTC222M			LTC221C/LTC222C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
t_{ON}	$V_S = 2\text{V}$, $R_L = 1\text{k}\Omega$, $C_L = 35\text{pF}$		290	400		290	400	ns
t_{OFF}			210	300		210	300	
t_{OPEN}		20	85		20	85		ns
Off Isolation	$V_S = 2\text{Vp-p}$, $R_L = 1\text{k}\Omega$		75			75		dB
Crosstalk	$f = 100\text{kHz}$		90			90		
Charge Injection O_{INJ}	$R_{\text{GEN}} = 0\Omega$, $C_L = 1000\text{pF}$, $V_{\text{GEN}} = 0$		5	± 25		8	± 25	pC
Total Harmonic Distortion THD	$V_S = 2\text{Vp-p}$, $R_L = 10\text{k}\Omega$		0.01			0.01		%
$t_{\text{ON, WR}}$	$V_S = 2\text{V}$, $R_L = 1\text{k}\Omega$, $C_L = 35\text{pF}$		270	400		270	400	ns
$t_{\text{OFF, WR}}$			160	300		160	300	

DIGITAL AND DC ELECTRICAL CHARACTERISTICS The ● denotes the specifications which apply over full operating temperature range, otherwise specifications are at $T_A = 25^\circ\text{C}$. $V^+ = 5\text{V}$, $V^- = \text{GND} = 0\text{V}$, unless noted.

PARAMETER	CONDITIONS	LTC221M/LTC222M			LTC221C/LTC222C			UNITS	
		MIN	TYP	MAX	MIN	TYP	MAX		
Analog Signal Range		●	0	5		0	5	V	
R_{ON}	$V_S = 1.5\text{V}, 3\text{V}$ $I_D = 0.25\text{mA}$	T_{MIN}		450			520	Ω	
		25°C		280	450		280	520	Ω
		T_{MAX}			650			650	Ω
Off Input Leakage I_S (OFF)	$V_D = 4\text{V}, 1\text{V}$; $V_S = 1\text{V}, 4\text{V}$ (Note 4)			0.01	± 1		0.01	± 5	nA
		●				± 100		± 100	nA
Off Output Leakage I_D (OFF)				0.01	± 1		0.01	± 5	nA
		●				± 100		± 100	nA
On Channel Leakage I_D (ON)	$V_D = V_S = 1\text{V}, 4\text{V}$ (Note 4)			0.01	± 1		0.01	± 5	nA
		●				± 200		± 200	nA
Input High Voltage $V_{\text{INH}}, V_{\text{WRH}}$		●	2.4			2.4		V	
Input Low Voltage $V_{\text{INL}}, V_{\text{WRL}}$		●		0.8			0.8	V	
Input High or Low Current $I_{\text{INH}}, I_{\text{INL}}, I_{\text{WRH}}, I_{\text{WRL}}$	$V_{\text{IN}} = 5\text{V}, 0\text{V}$ $V_{\text{WR}} = 5\text{V}, 0\text{V}$	●		± 1			± 1	μA	
C_S (OFF)				5			5	pF	
C_D (OFF)				12			12	pF	
C_D, C_S (ON)				30			30	pF	
I^+	All Channels On or Off		8	20		8	20	μA	
	$V_{\text{IN}} = V_{\text{WR}} = 0\text{V}$ or 4.0V	●		30			30		

2212ta

AC ELECTRICAL CHARACTERISTICS $V^+ = 5V, V^- = GND = 0V$, unless otherwise noted.

PARAMETER	CONDITIONS	LTC221M/LTC222M			LTC221C/LTC222C			UNITS
		MIN	TYP	MAX	MIN	TYP	MAX	
t_{ON}	$V_S = 2V, R_L = 1k\Omega, C_L = 35pF$		450	600	450	600		ns
t_{OFF}			190	300	190	300		ns
t_{OPEN}		100	250		100	250		ns
Off Isolation	$V_S = 2V_{P-P}, R_L = 1k\Omega$		75		75			dB
Crosstalk	$f = 100kHz$		90		90			dB
Charge Injection Q_{INJ}	$R_{GEN} = 0\Omega, C_L = 1000pF, V_{GEN} = 2.5V$		2		2			pC
Total Harmonic Distortion THD	$V_S = 2V_{P-P}, R_L = 10k\Omega$		0.01		0.01			%
$t_{ON, WR}$	$V_S = 2V, R_L = 1k\Omega, C_L = 35pF$		430	600	430	600		ns
$t_{OFF, WR}$			160	300	160	300		ns

Note 1: Absolute Maximum Ratings are those values beyond which the life of a device may be impaired.

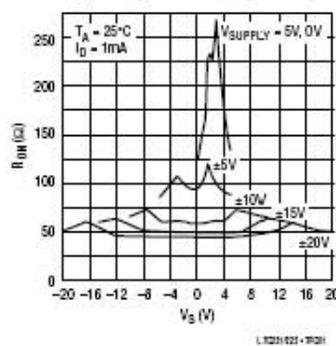
Note 2: Signals on S, D, or IN exceeding V^+ or V^- will be clamped by internal diodes. Limit forward diode current to maximum current rating.

Note 3: In-circuit ESD on the switch pins (S or D) exceeds 4kV (see test circuit).

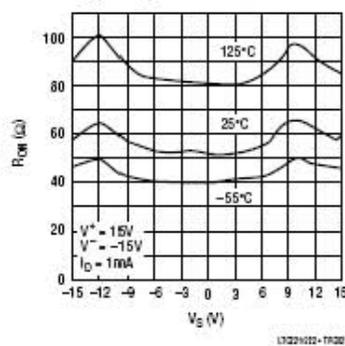
Note 4: Leakage current with a 5V supply is guaranteed by correlation with the $\pm 15V$ leakage current.

TYPICAL PERFORMANCE CHARACTERISTICS

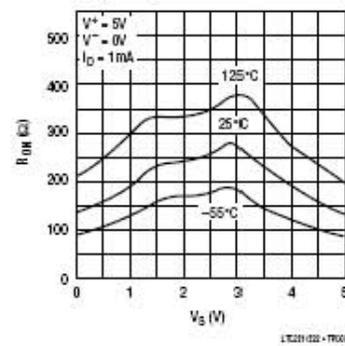
R_{ON} vs V_S Over Supply Voltage



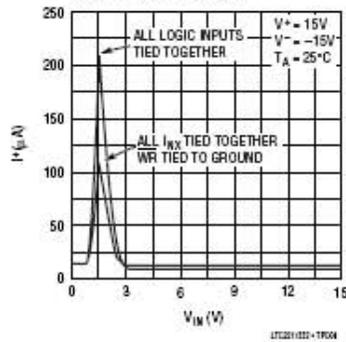
R_{ON} vs V_S Over Temperature



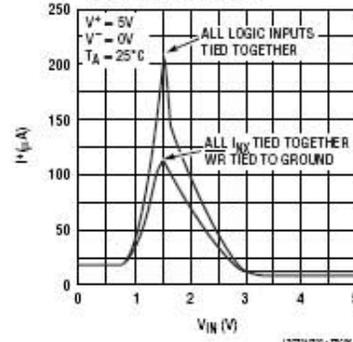
R_{ON} vs V_S Over Temperature



Positive Supply Current vs Logic Input Voltage



Positive Supply Current vs Logic Input Voltage



19-4323; Rev 11; 2/03



+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

General Description

The MAX220-MAX249 family of line drivers/receivers is intended for all EIA/TIA-232E and V.28/V.24 communications interfaces, particularly applications where $\pm 12V$ is not available.

These parts are especially useful in battery-powered systems, since their low-power shutdown mode reduces power dissipation to less than 5 μ W. The MAX225, MAX233, MAX235, and MAX245/MAX246/MAX247 use no external components and are recommended for applications where printed circuit board space is critical.

Applications

- Portable Computers
- Low-Power Modems
- Interface Translation
- Battery-Powered RS-232 Systems
- Multidrop RS-232 Networks

Features

Superior to Bipolar

- ◆ Operate from Single +5V Power Supply (+5V and +12V—MAX231/MAX239)
- ◆ Low-Power Receive Mode in Shutdown (MAX223/MAX242)
- ◆ Meet All EIA/TIA-232E and V.28 Specifications
- ◆ Multiple Drivers and Receivers
- ◆ 3-State Driver and Receiver Outputs
- ◆ Open-Line Detection (MAX243)

Ordering Information

PART	TEMP RANGE	PIN-PACKAGE
MAX220CPE	0°C to +70°C	16 Plastic DIP
MAX220CSE	0°C to +70°C	16 Narrow SO
MAX220CWE	0°C to +70°C	16 Wide SO
MAX220C/D	0°C to +70°C	Dice*
MAX220EPE	-40°C to +85°C	16 Plastic DIP
MAX220ESE	-40°C to +85°C	16 Narrow SO
MAX220EWE	-40°C to +85°C	16 Wide SO
MAX220EJE	-40°C to +85°C	16 CERDIP
MAX220MJE	-55°C to +125°C	16 CERDIP

Ordering Information continued at end of data sheet.
*Contact factory for dice specifications.

Selection Table

Part Number	Power Supply (V)	No. of RS-232 Drivers/Rx	No. of Ext. Caps	Nominal Cap. Value (μ F)	SHDN & Three-State	Rx Active in SHDN	Data Rate (kbps)	Features
MAX220	+5	2/2	4	0.1	No	—	120	Ultra-low-power, industry-standard pinout
MAX222	+5	2/2	4	0.1	Yes	—	200	Low-power shutdown
MAX223 (MAX213)	+5	4/5	4	1.0 (0.1)	Yes	✓	120	MAX241 and receivers active in shutdown
MAX225	+5	5/5	0	—	Yes	✓	120	Available in SO
MAX230 (MAX200)	+5	5/0	4	1.0 (0.1)	Yes	—	120	5 drivers with shutdown
MAX231 (MAX201)	+5 and +7.5 to +13.2	2/2	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; same functions as MAX232
MAX232 (MAX202)	+5	2/2	4	1.0 (0.1)	No	—	120 (64)	Industry standard
MAX232A	+5	2/2	4	0.1	No	—	200	Higher slew rate, small caps
MAX233 (MAX203)	+5	2/2	0	—	No	—	120	No external caps
MAX233A	+5	2/2	0	—	No	—	200	No external caps, high slew rate
MAX234 (MAX204)	+5	4/0	4	1.0 (0.1)	No	—	120	Replaces 1488
MAX235 (MAX205)	+5	0/0	0	—	Yes	—	120	No external caps
MAX236 (MAX206)	+5	4/3	4	1.0 (0.1)	Yes	—	120	Shutdown, three state
MAX237 (MAX207)	+5	5/3	4	1.0 (0.1)	No	—	120	Complements IBM PC serial port
MAX238 (MAX208)	+5	4/4	4	1.0 (0.1)	No	—	120	Replaces 1488 and 1489
MAX239 (MAX209)	+5 and +7.5 to +13.2	3/5	2	1.0 (0.1)	No	—	120	Standard +5/+12V or battery supplies; single-package solution for IBM PC serial port
MAX240	+5	5/5	4	1.0	Yes	—	120	DIP or flatpack package
MAX241 (MAX211)	+5	4/5	4	1.0 (0.1)	Yes	—	120	Complete IBM PC serial port
MAX242	+5	2/2	4	0.1	Yes	✓	200	Separate shutdown and enable
MAX243	+5	2/2	4	0.1	No	—	200	Open-line detection simplifies cabling
MAX244	+5	8/10	4	1.0	No	—	120	High slew rate
MAX245	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, two shutdown modes
MAX246	+5	8/10	0	—	Yes	✓	120	High slew rate, int. caps, three shutdown modes
MAX247	+5	8/9	0	—	Yes	✓	120	High slew rate, int. caps, nine operating modes
MAX248	+5	8/6	4	1.0	Yes	✓	120	High slew rate, selective half-chip enables
MAX249	+5	8/10	4	1.0	Yes	✓	120	Available in quad flatpack package

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

ABSOLUTE MAXIMUM RATINGS—MAX220/222/232A/233A/242/243

Supply Voltage (V _{CC})	-0.3V to +6V	20-Pin Plastic DIP (derate 8.00mW/°C above +70°C)	..440mW
Input Voltages		16-Pin Narrow SO (derate 8.70mW/°C above +70°C)	...696mW
T _{IN}	-0.3V to (V _{CC} - 0.3V)	16-Pin Wide SO (derate 9.52mW/°C above +70°C)762mW
R _{IN} (Except MAX220)	±30V	18-Pin Wide SO (derate 9.52mW/°C above +70°C)762mW
R _{IN} (MAX220)	±25V	20-Pin Wide SO (derate 10.00mW/°C above +70°C)	...800mW
T _{OUT} (Except MAX220) (Note 1)	±15V	20-Pin SSOP (derate 8.00mW/°C above +70°C)640mW
T _{OUT} (MAX220)	±13.2V	16-Pin CERDIP (derate 10.00mW/°C above +70°C)800mW
Output Voltages		18-Pin CERDIP (derate 10.53mW/°C above +70°C)842mW
T _{OUT}	±15V	Operating Temperature Ranges	
R _{OUT}	-0.3V to (V _{CC} + 0.3V)	MAX2_ _AC_ _ , MAX2_ _C_ _0°C to +70°C
Driver/Receiver Output Short Circuited to GND	Continuous	MAX2_ _AE_ _ , MAX2_ _E_ _-40°C to +85°C
Continuous Power Dissipation (T _A = +70°C)		MAX2_ _AM_ _ , MAX2_ _M_ _-55°C to +125°C
16-Pin Plastic DIP (derate 10.53mW/°C above +70°C)	...842mW	Storage Temperature Range-65°C to +160°C
18-Pin Plastic DIP (derate 11.11mW/°C above +70°C)	...889mW	Lead Temperature (soldering, 10s)+300°C

Note 1: Input voltage measured with T_{OUT} in high-impedance state, \overline{SHDN} or V_{CC} = 0V.
Note 2: For the MAX220, V+ and V- can have a maximum magnitude of 7V, but their absolute difference cannot exceed 13V.
 Stresses beyond those listed under "Absolute Maximum Ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated in the operational sections of the specifications is not implied. Exposure to absolute maximum rating conditions for extended periods may affect device reliability.

ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243

(V_{CC} = +5V ±10%, C1-C4 = 0.1µF, MAX220, C1 = 0.047µF, C2-C4 = 0.33µF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS	MIN	TYP	MAX	UNITS	
RS-232 TRANSMITTERS						
Output Voltage Swing	All transmitter outputs loaded with 3kΩ to GND	±5	±8		V	
Input Logic Threshold Low			1.4	0.8	V	
Input Logic Threshold High	All devices except MAX220	2	1.4		V	
	MAX220: V _{CC} = 5.0V	2.4				
Logic Pull-Up/Input Current	All except MAX220, normal operation		5	40	µA	
	\overline{SHDN} = 0V, MAX222/242, shutdown, MAX220		±0.01	±1		
Output Leakage Current	V _{CC} = 5.5V, \overline{SHDN} = 0V, V _{OUT} = ±15V, MAX222/242		±0.01	±10	µA	
	V _{CC} = \overline{SHDN} = 0V, V _{OUT} = ±15V		±0.01	±10		
Data Rate			200	1.6	kbps	
Transmitter Output Resistance	V _{CC} = V+ = V- = 0V, V _{OUT} = ±2V	300	10M		Ω	
Output Short-Circuit Current	V _{OUT} = 0V	±7	±22		mA	
RS-232 RECEIVERS						
RS-232 Input Voltage Operating Range				±30	V	
RS-232 Input Threshold Low	V _{CC} = 5V	All except MAX243 R _{2IN}	0.8	1.3	V	
		MAX243 R _{2IN} (Note 2)	-3			
RS-232 Input Threshold High	V _{CC} = 5V	All except MAX243 R _{2IN}		1.8	2.4	V
		MAX243 R _{2IN} (Note 2)		-0.5	-0.1	
RS-232 Input Hysteresis	All except MAX243, V _{CC} = 5V, no hysteresis in shdn, MAX243		0.2	0.5		V
				1		
RS-232 Input Resistance		3	5	7	kΩ	
TTL/CMOS Output Voltage Low	I _{OLT} = 3.2mA		0.2	0.4	V	
TTL/CMOS Output Voltage High	I _{OLT} = -1.0mA	3.5	V _{CC} - 0.2		V	
TTL/CMOS Output Short-Circuit Current	Sourcing V _{OUT} = GND	-2	-10		mA	
	Shinking V _{OUT} = V _{CC}	10	30			

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

ELECTRICAL CHARACTERISTICS—MAX220/222/232A/233A/242/243 (continued)

(V_{CC} = +5V ±10%, C1-C4 = 0.1µF, MAX220, C1 = 0.047µF, C2-C4 = 0.33µF, T_A = T_{MIN} to T_{MAX}, unless otherwise noted.)

PARAMETER	CONDITIONS		MIN	TYP	MAX	UNITS
TTL/CMOS Output Leakage Current	SHDN = V _{CC} or EN = V _{CC} (SHDN = 0V for MAX222), 0V ≤ V _{OUT} ≤ V _{CC}			±0.05	±10	µA
EN Input Threshold Low	MAX242			1.4	0.8	V
EN Input Threshold High	MAX242		2.0	1.4		V
Operating Supply Voltage			4.5		5.5	V
V _{CC} Supply Current (SHDN = V _{CC}). Figures 5, 6, 11, 19	No load	MAX220		0.5	2	mA
		MAX222/232A/233A/242/243		4	10	
	3kΩ load both inputs	MAX220		12		
		MAX222/232A/233A/242/243		15		
Shutdown Supply Current	MAX222/242	T _A = +25°C		0.1	10	µA
		T _A = 0°C to +70°C		2	50	
		T _A = -40°C to +85°C		2	50	
		T _A = -55°C to +125°C		35	100	
SHDN Input Leakage Current	MAX222/242				±1	µA
SHDN Threshold Low	MAX222/242			1.4	0.8	V
SHDN Threshold High	MAX222/242		2.0	1.4		V
Transition Slew Rate	C _L = 50pF to 2500pF, R _L = 3kΩ to 7kΩ, V _{CC} = 5V, T _A = +25°C, measured from +3V to -3V or -3V to +3V	MAX222/232A/233A/242/243	6	12	30	V/µs
		MAX220	1.5	3	30	
Transmitter Propagation Delay TLL to RS-232 (Normal Operation), Figure 1	t _{PHLT}	MAX222/232A/233A/242/243		1.3	3.5	µs
		MAX220		4	10	
	t _{PLHT}	MAX222/232A/233A/242/243		1.5	3.5	
		MAX220		5	10	
Receiver Propagation Delay RS-232 to TLL (Normal Operation), Figure 2	t _{PHLR}	MAX222/232A/233A/242/243		0.5	1	µs
		MAX220		0.6	3	
	t _{PLHR}	MAX222/232A/233A/242/243		0.6	1	
		MAX220		0.8	3	
Receiver Propagation Delay RS-232 to TLL (Shutdown), Figure 2	t _{PHLS}	MAX242		0.5	10	µs
	t _{PLHS}	MAX242		2.5	10	
Receiver-Output Enable Time, Figure 3	t _{ER}	MAX242		125	500	ns
Receiver-Output Disable Time, Figure 3	t _{DR}	MAX242		160	500	ns
Transmitter-Output Enable Time (SHDN Goes High), Figure 4	t _{ET}	MAX222/242, 0.1µF caps (includes charge-pump start-up)		250		µs
Transmitter-Output Disable Time (SHDN Goes Low), Figure 4	t _{DT}	MAX222/242, 0.1µF caps		600		ns
Transmitter + to - Propagation Delay Difference (Normal Operation)	t _{PHLT} - t _{PLHT}	MAX222/232A/233A/242/243		300		ns
		MAX220		2000		
Receiver + to - Propagation Delay Difference (Normal Operation)	t _{PHLR} - t _{PLHR}	MAX222/232A/233A/242/243		100		ns
		MAX220		225		

Note 3: MAX243 R_{2OUT} is guaranteed to be low when R_{2IN} is ≥ 0V or is floating.

+5V-Powered, Multichannel RS-232 Drivers/Receivers

MAX220-MAX249

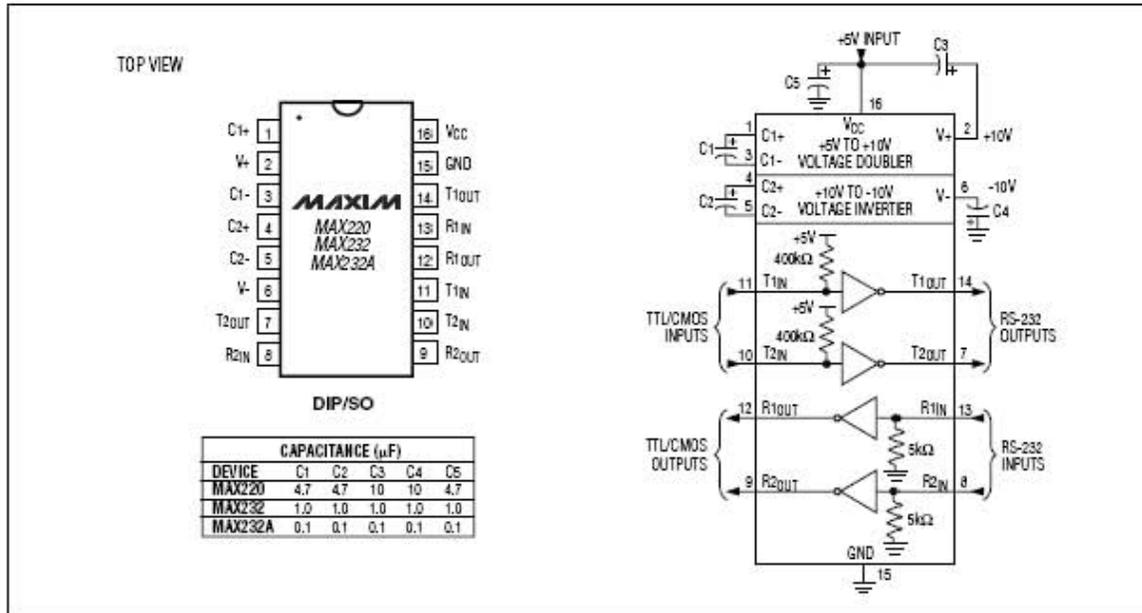


Figure 5. MAX220/MAX232/MAX232A Pin Configuration and Typical Operating Circuit

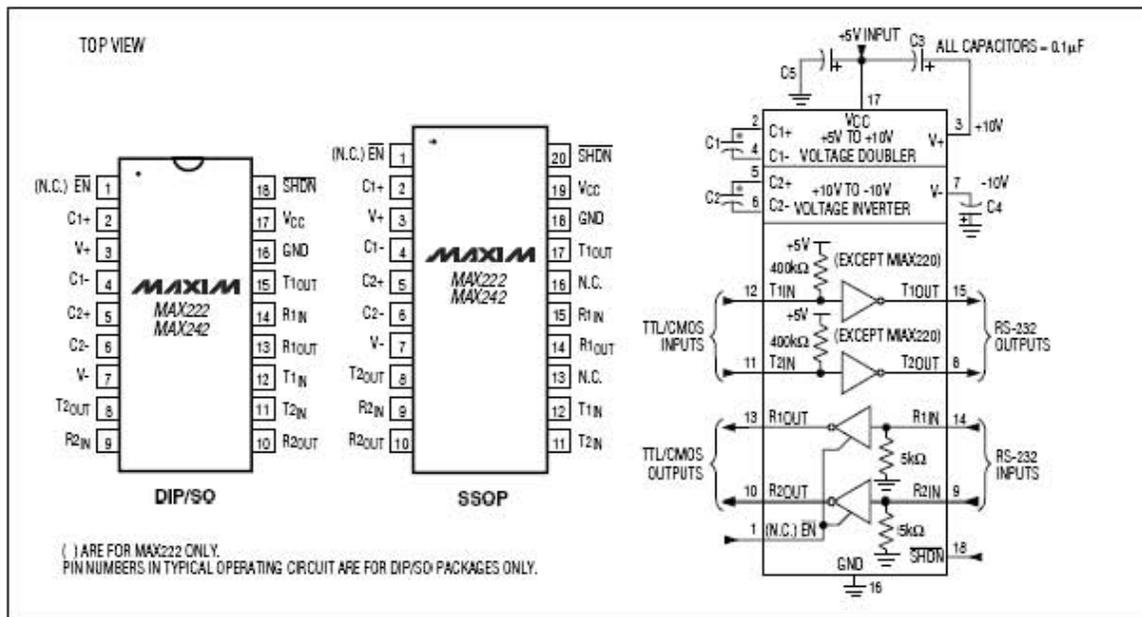


Figure 6. MAX222/MAX242 Pin Configurations and Typical Operating Circuit



**MPC506A
MPC507A**

SBFS018A – JANUARY 1988 – REVISED OCTOBER 2003

Single-Ended 16-Channel/Differential 8-Channel CMOS ANALOG MULTIPLEXERS

FEATURES

- ANALOG OVERVOLTAGE PROTECTION: 70V_{PP}
- NO CHANNEL INTERACTION DURING OVERVOLTAGE
- BREAK-BEFORE-MAKE SWITCHING
- ANALOG SIGNAL RANGE: ±15V
- STANDBY POWER: 7.5mW typ
- TRUE SECOND SOURCE

DESCRIPTION

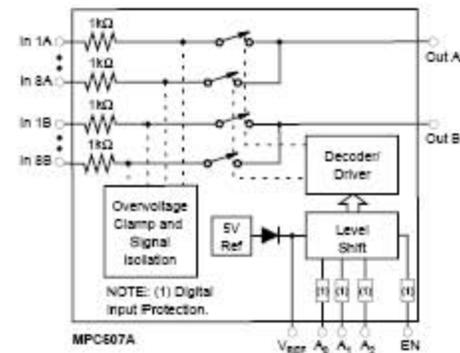
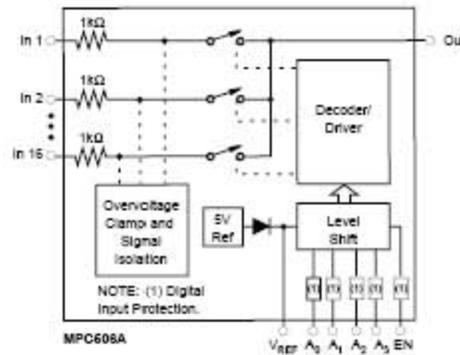
The MPC506A is a 16-channel single-ended analog multiplexer, and the MPC507A is an 8-channel differential multiplexer.

The MPC506A and MPC507A multiplexers have input overvoltage protection. Analog input voltages may exceed either power supply voltage without damaging the device or disturbing the signal path of other channels. The protection circuitry assures that signal fidelity is maintained even under fault conditions that would destroy other multiplexers. Analog inputs can withstand 70V_{PP} signal levels and standard ESD tests. Signal sources are protected from short circuits should multiplexer power loss occur; each input presents a 1kΩ resistance under this condition. Digital inputs can also sustain continuous faults up to 4V greater than either supply voltage.

These features make the MPC506A and MPC507A ideal for use in systems where the analog signals originate from external equipment or separately powered sources.

The MPC506A and MPC507A are fabricated with Burr-Brown's dielectrically isolated CMOS technology. The multiplexers are available in plastic DIP and plastic SOIC packages. Temperature range is -40/+85°C.

FUNCTIONAL DIAGRAMS



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 1988-2003, Texas Instruments Incorporated

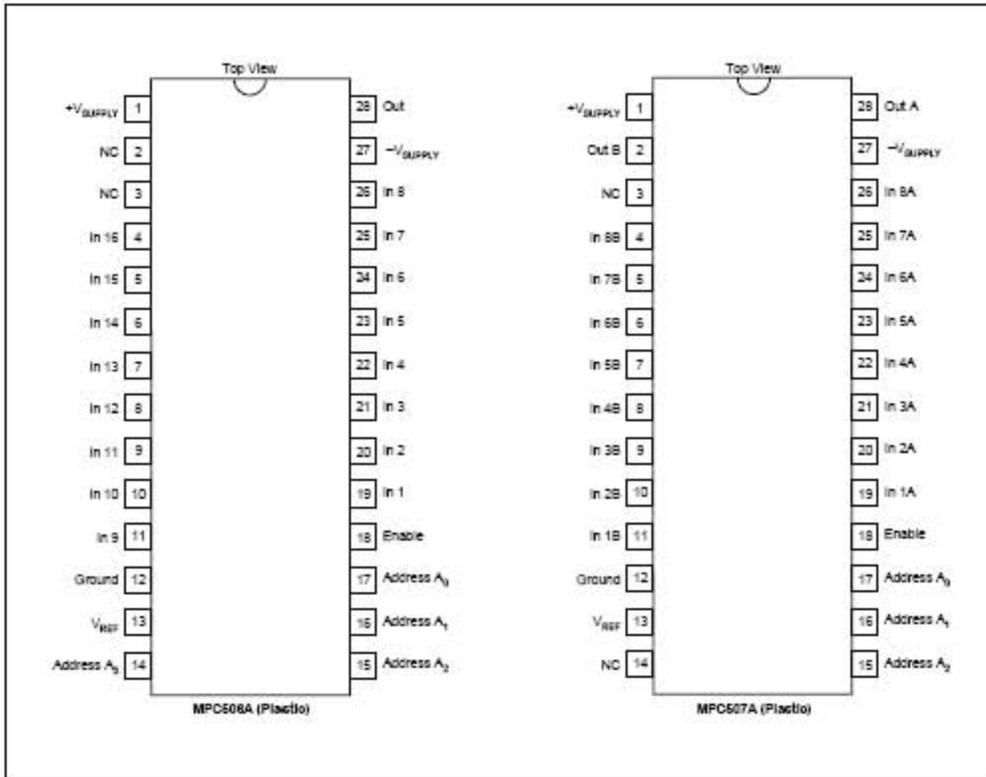
ELECTRICAL CHARACTERISTICS

Supplies = +15V, -15V; V_{REF} (Pin 13) = Open; V_{OL} (Logic Level High) = +4.0V; V_{OL} (Logic Level Low) = +0.8V unless otherwise specified.

PARAMETER	TEMP	MPC506A/MPC507A			UNITS
		MIN	TYP	MAX	
ANALOG CHANNEL CHARACTERISTICS					
V_{IN} Analog Signal Range	Full	-15		+15	V
R_{ON} On Resistance ⁽¹⁾	+25°C		1.3	1.5	kΩ
	Full		1.5	1.8	kΩ
I_{IN} (OFF), Off Input Leakage Current	+25°C		0.5		nA
	Full			10	nA
I_{O} (OFF), Off Output Leakage Current	+25°C		0.2		nA
MPC506A	Full			5	nA
MPC507A	Full			5	nA
I_{O} (OFF) with Input Overvoltage Applied ⁽²⁾	+25°C		2		μA
I_{O} (ON), On Channel Leakage Current	+25°C		2		nA
MPC506A	Full			10	nA
MPC507A	Full			10	nA
I_{DIF} Differential Off Output Leakage Current (MPC507A Only)	Full			10	nA
DIGITAL INPUT CHARACTERISTICS					
V_{IL} Input Low Threshold	Full			0.8	V
V_{IH} Input High Threshold ⁽³⁾	Full	4.0			V
V_{OL} MOS Drive ⁽⁴⁾	+25°C			0.8	V
V_{OH} MOS Drive ⁽⁴⁾	+25°C	6.0			V
I_{IN} Input Leakage Current (High or Low ⁽⁵⁾)	Full			1.0	μA
SWITCHING CHARACTERISTICS					
t_{ACC} Access Time	+25°C		0.3		μs
	Full			0.6	μs
t_{BREAK} Break-Before-Make Delay	+25°C	25	80		ns
t_{EN} (EN), Enable Delay (ON)	+25°C		200		ns
	Full			500	ns
t_{OFF} (EN), Enable Delay (OFF)	+25°C		250		ns
	Full			500	ns
Settling Time (0.1%)	+25°C		1.2		μs
(0.01%)	+25°C		3.5		μs
*OFF Isolation ⁽⁶⁾	+25°C	50	68		dB
C_{IN} (OFF), Channel Input Capacitance	+25°C		5		pF
C_{OUT} (OFF), Channel Output Capacitance: MPC506A	+25°C		50		pF
MPC507A	+25°C		25		pF
C_{IN} Digital Input Capacitance	25°C		5		pF
C_{OFF} (OFF), Input to Output Capacitance	+25°C		0.1		pF
POWER REQUIREMENTS					
P_{DI} Power Dissipation	Full		7.5		mW
I_{+} Current Pin 1 ⁽⁷⁾	Full		0.7	1.5	mA
I_{-} Current Pin 27 ⁽⁷⁾	Full		5	20	μA

NOTES: (1) V_{IN} = ±10V, I_{IN} = -100μA. (2) Analog overvoltage = ±33V. (3) To drive from DTL/TTL circuits, 1kΩ pull-up resistors to +5.0V supply are recommended. (4) V_{OL} = +10V. (5) Digital Input leakage is primarily due to the clamp diodes. Typical leakage is less than 1nA at 25°C. (6) V_{IN} = 0.8V, R_{IN} = 1kΩ, C_{IN} = 15pF, V_{IN} = 7Vrms, f = 100kHz. Worst-case isolation occurs on channel 8 due to proximity of the output pins. (7) V_{REF} , V_{OL} = 0V or 4.0V.

PIN CONFIGURATION



TRUTH TABLES

MPC506A

A ₂	A ₃	A ₄	A ₆	EN	"ON" CHANNEL
X	X	X	X	L	None
L	L	L	L	H	1
L	L	L	H	H	2
L	L	H	L	H	3
L	L	H	H	H	4
L	H	L	L	H	5
L	H	L	H	H	6
L	H	H	L	H	7
L	H	H	H	H	8
H	L	L	L	H	9
H	L	L	H	H	10
H	L	H	L	H	11
H	L	H	H	H	12
H	H	L	L	H	13
H	H	L	H	H	14
H	H	H	L	H	15
H	H	H	H	H	16

MPC507A

A ₂	A ₃	A ₄	EN	"ON" CHANNEL PAIR
X	X	X	L	None
L	L	L	H	1
L	L	H	H	2
L	H	L	H	3
L	H	H	H	4
H	L	L	H	5
H	L	H	H	6
H	H	L	H	7
H	H	H	H	8

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

Voltage between supply pins	44V
V _{DD} to ground, V+ to ground	22V
V- to ground	25V
Digital input overvoltage:	
V _{IN} , V _i : V _{DD} (+)	+4V
V _{DD} (+)	-4V
V _{DD} (-)	-4V
or 20mA, whichever occurs first.	
Analog input overvoltage:	
V _i : V _{DD} (+)	+20V
V _{DD} (+)	-20V
V _{DD} (-)	-20V
Continuous current, S or D	20mA
Peak current, S or D	40mA
(pulsed at 1ms, 10% duty cycle max)	
Power dissipation*	2.0W
Operating temperature range	-40°C to +85°C
Storage temperature range	-65°C to +150°C

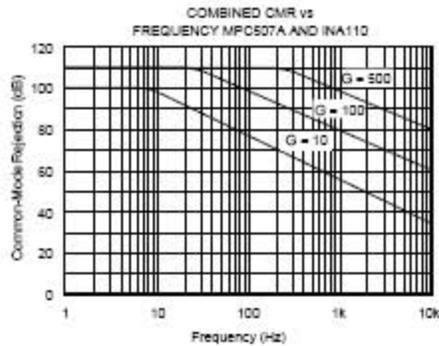
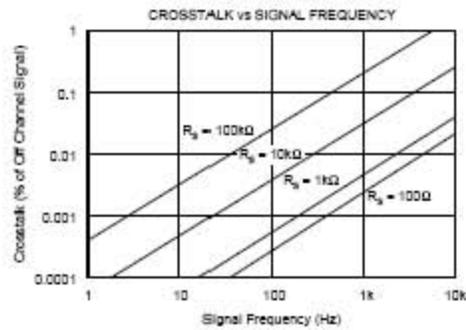
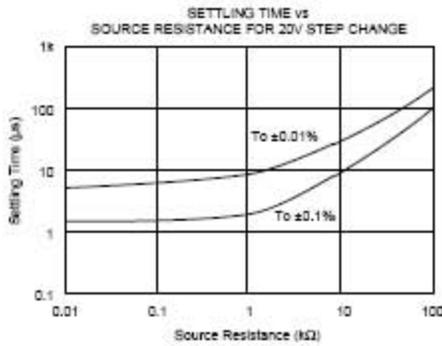
*Derate 20.0mW/°C above T_J = 70
 NOTE: (1) Absolute maximum ratings are limiting values, applied individually, beyond which the serviceability of the circuit may be impaired. Functional operation under any of these conditions is not necessarily implied.

PACKAGE/ORDERING INFORMATION

For the most current package and ordering information, see the Package Option Addendum located at the end of this data sheet.

TYPICAL PERFORMANCE CURVES

T_J = +25°C unless otherwise noted.



APÉNDICE C

LISTADO DEL PROGRAMA EN LENGUAJE ENSAMBLADOR

```
.include "C:\archivos de programa\atmel\avr studio\appnotes\4433def.inc"
```

```
.def    val=r26  
.def    conL=r24
```

```
.org    $000  
rjmp   reset
```

```
.org    $004  
rjmp   otra
```

```
.org    $008  
rjmp   para
```

```
reset:  ldi    r16,RAMEND  
        out   spl,r16  
        ldi    val,$A0  
        ldi    conL,00  
        ldi    r16,$FF  
        out   DDRB,R16  
        ldi    r16,00  
        out   PORTB,r16  
        ldi    r16,0b01000000  
        out   TIMSK,r16  
        ldi    r16,0b00000000  
        out   TCCR1A,r16  
        ldi    r16,0b00000001  
        out   TCCR1B,r16
```

```
;conversión A/D
```

```
        ldi    r16,0b00000110  
        out   ADCSR,r16  
        sbi    ADCSR,7  
        cbi    ADCSR,ADFR
```

```
;UART
```

```
        ldi    r16,31  
        out   UBRR,r16  
        ldi    r16,00  
        out   UBRRH,r16  
        sbi    UCSRB,RXEN  
        sbi    UCSRB,RXCIE  
        sbi    UCSRB,TXEN  
        ldi    r16,$0C
```

```

    out   OCR1H,r16
    ldi   r16,$CC
    out   OCR1L,r16

;Recepción

Rx:     sbis   UCSRA,RXC
        rjmp  Rx
        in    r16,UDR
        ldi   r30,$00
        ldi   r31,$00
        cbi   UCSRA,RXC
        cpi   r16,'l'
        breq  res1
        cpi   r16,'e'
        breq  pb100aa
        cpi   r16,'f'
        breq  pb70aa
        cpi   r16,'g'
        breq  pb35aa
        sbi   PORTB,5
        cpi   r16,'h'
        breq  g57aa
        cpi   r16,'j'
        breq  g124aa
        cpi   r16,'k'
        breq  g20aa
        cpi   r16,'i'
        breq  ini
        rjmp  Rx

res1:   ldi   r16,'O'
        out   UDR,r16
        ldi   r16,'K'
        out   UDR,r16
        rjmp  Rx

pb100aa:rjmp pb100a

pb35aa: rjmp  pb35a

pb70aa: rjmp  pb70a

g57aa:  sbi   PORTB,2
        sbi   PORTB,1
        cbi   PORTB,0
        ldi   r16,$00

```

```
    out    ADMUX,r16
    sbi    ADCSR,7
    cbi    ADCSR,ADFR
    rjmp   Rx

g124aa:sbi PORTB,2
        cbi    PORTB,1
        sbi    PORTB,0
        ldi    r16,$01
        out    ADMUX,r16
        sbi    ADCSR,7
        cbi    ADCSR,ADFR
        rjmp   Rx

g20aa: cbi    PORTB,2
        sbi    PORTB,1
        sbi    PORTB,0
        ldi    r16,$02
        out    ADMUX,r16
        sbi    ADCSR,7
        cbi    ADCSR,ADFR
        rjmp   Rx

pb100a:rjmp pb100

pb35a: rjmp  pb35

pb70a: rjmp  pb70

pb100: sbi    DDRD,7
        cbi    PORTD,7
        sbi    DDRD,6
        cbi    PORTD,6
        sbi    DDRD,5
        cbi    PORTD,5
        rjmp   Rx

pb35:  sbi    DDRD,7
        sbi    PORTD,7
        sbi    DDRD,6
        cbi    PORTD,6
        sbi    DDRD,5
        cbi    PORTD,5
        rjmp   Rx

pb70:  sbi    DDRD,7
        cbi    PORTD,7
```

```

    sbi   DDRD,6
    sbi   PORTD,6
    sbi   DDRD,5
    cbi   PORTD,5
    rjmp  Rx

para1: rjmp  para

ini:    ldi   r16,0b01000000
        out  TIFR,r16
        sei
        ldi   r16,00
        out  TCNT1H,r16
        out  TCNT1L,r16

esperar:rjmp  esperar

otra:   ldi   r16,$00
        out  TCNT1H,r16
        out  TCNT1L,r16
        sbi   ADCSR,ADSC
        adiw  r30,1
espera: sbic  ADCSR,ADSC
        rjmp  espera
        sbi   ADCSR,ADIF
        in   r17,ADCL
        in   r18,ADCH
        out  UDR,r18
Tx:     sbis  UCSRA,TXC
        rjmp  Tx
        sbi   UCSRA,TXC
        out  UDR,r17
Tx2:    sbis  UCSRA,TXC
        rjmp  Tx2
        sbi   UCSRA,TXC
        rjmp  ini
        reti

para:   ldi   r16,0b01000000
        out  TIFR,r16
        sei
        in   r16,UDR
        cbi   UCSRA,RXC
        cpi  r16,'s'
        breq  fin
        reti

```

```
fin:  sbi   DDRB,5
      cbi   PORTB,PB5
      ldi   r16,00
      out   TCNT0,r16
      cli
      pop   r1
      pop   r1
      rjmp  fin2
fin2: ldi   r16,'t'
      out   UDR,r16
      rjmp  reset
```